

# 비대칭 결합선로 등가회로를 사용한 Comb-line 구조의 대역통과 여파기 설계

論 文  
51C-8-6

## A Study on The Design of Planer Comb-Line Bandpass Filter Using Equivalent Circuits of Asymmetrical Coupled Line

尹 載 皓\* · 朴 准 奭\*\* · 金 炯 碩\*\*\*  
(Jae-Ho Youn · Jun-Seok Park · Hyeong-Seok Kim)

**Abstract** - In this paper, we introduce a procedure to obtain a equivalent circuit of comb-line band pass filter. By employing equivalent circuits of each asymmetrical coupled line, we composed the full equivalent circuit of comb-line bandpass filter and derived simple design equations for extracting each line's impedance. To show the validity of design equations, we simulated and fabricated a planar type comb-line bandpass filter, which has center frequency 1.8GHz, band-width 50MHz and four resonators. The resulting filter is very compact, have broad stop band with the second pass band centered at four times the center frequency of the first pass band. The experimental results show exact performances of design specification.

**Key Words** : Comb-Line type Band-Pass Filter, Equivalent circuit of Asymmetrical coupled lines, J-inverter,

### 1. 서 론

비대칭 결합선로는 현재 이동 통신 수동소자부품으로 많이 활용되어 진다. 대표적으로 비대칭 결합선로를 배열하여 사용하는 부품으로 Comb-line 대역통과 여파기가 있다. 이 Comb-Line 대역통과여파기는 비대칭 결합선로와 종단에 커패시터 소자를 이용해 공진특성을 얻어내는 여파기이다. 이 Comb-Line 대역통과여파기는 결합선로의 길이를 일반적으로  $\lambda/8$  선로를 사용한다. 선로의 길이가 보통선로보다 짧은 길이를 사용하고 또한 다른 결합선로를 사용하는 여파기와 다르게 결합선로를 배열구조로 사용하기 때문에 회로 전체가 아주 소형화가 된다.[1] 따라서 현재 회로의 소형화 추세에 아주 적합한 구조의 여파기라고 할 수 있다. 또한 Comb-Line 대역통과여파기는 이차 공진 특성이 설계한 중심주파수에 4 배에 해당하는 곳에서 발생하기 때문에 넓은 Stopband를 가지고 있는 것이 특징이다.[2] 이런 특성으로 Comb-Line 대역통과여파기는 초고주파 통신 부품에 널리 활용되어지고 있다. 그러나 설계방법이 지금까지 발표된 논문에 의해 설계를 하면 설계수식이 복잡하고 또한 이를 통해서 각각의 결합선로를 설계할 때 쉽지가 않은 단점이 있다.[3] 이에 본 논문에서는 배열구조의 비대칭 결합선로로 구성된 회로인 평면형 Comb-Line 대역통과여파기를 효과적으로 설계할 수 있는 방법을 제안하였다. 전체 여파기 회로를 결합선로 단위로 구분

하여 각각의 결합선로의 등가회로를 조합하여 전체회로의 등가회로를 구성하였다. 이와 같은 방법으로 기존에 등가회로 구성을 통한 설계 식과 비교해서 간단하고 설계에 바로 적용할 수 있는 설계식을 추출할 수 있었다.[3] 본 논문에서 제시된 설계 방법의 타당성을 증명하기 위해서 임의로 선정한 설계사양으로 Comb-Line 대역통과여파기를 설계하여 시뮬레이션과 실제 제작을 통해서 특성을 확인하였다.

### 2. Comb-Line 대역통과여파기 설계

#### 2.1 Comb-Line 대역통과 여파기

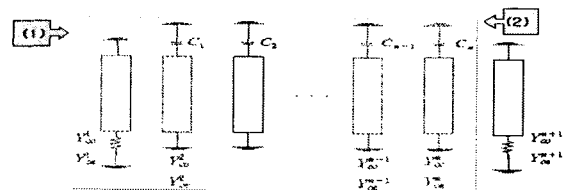


그림 1 Comb-Line 구조의 대역통과여파기.  
Fig. 1 Comb-line type band-pass filter.

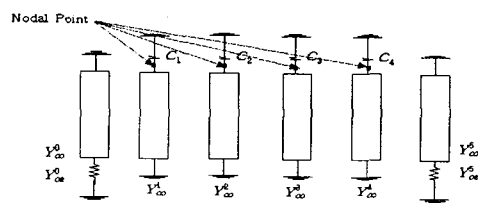


그림 2 Comb-Line 대역통과여파기의 Nodal Point.  
Fig. 2 Nodal point of Comb-line band-pass filter.

\* 準 會 員 : 順天鄉大學 情報技術工學部 碩士課程

\*\* 正 會 員 : 順天鄉大學 情報技術工學部 助教授

\*\*\* 正 會 員 : 順天鄉大學 情報技術工學部 部教授

接受日字 : 2001年 11月 30日

最終完了 : 2002年 6月 13日

Comb-Line 대역통과여파기는 그림 1과 같은 구조로 되어 있다. 전체회로는 결합선로의 배열로 구성되어있고 (1)번과 (2)번 구조의 결합선로형태로 나누어 생각 할 수 있다. 그림 2에서는 Comb-line 대역통과여파기의 신호전달점(Nodal Point)을 나타내었다. 신호전달점이 각 결합선로와 커패시터 사이에 위치하기 때문에 전체회로의 등가회로는 결합선로와 커패시터가 병렬로 구성된 회로가 되어진다.[2] 각각의 결합선로형태인 그림 1의 (1)과 (2)의 등가회로를 유도하였다.

2.2 (1)번 결합선로의 등가회로

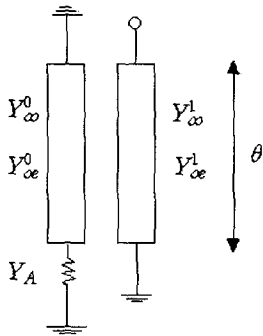


그림 3 (1)번구조의 비대칭 결합선로  
Fig. 3 Asymmetrical coupled line of type (1)

그림 3은 Comb-Line 대역통과여파기를 구성하고 있는 결합선로 중에서 그림 1에서 정의한 (1)번 구조의 비대칭 결합선로를 나타낸다. 이를 등가회로로 구성하면 그림 4와 같은 회로로 나타낼 수 있다.[4]

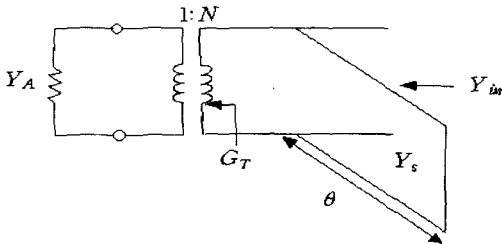


그림 4 (1)번 구조의 비대칭결합선로 등가회로  
Fig. 4 Equivalent circuit of asymmetrical coupled line for type (1)

그림 4의 등가회로에서  $G_T$ 는 등가회로에서 Transformer에서 종단을 본 입력 어드미턴스를 나타내고  $Y_s$ 는 등가회로에서 병렬스텝(stub)의 특성 어드미턴스를 나타낸다. 식(2.1)~(2.4)는 등가회로를 구성하였을 때의 각 결합선로의 우, 기호드 어드미턴스를 나타낸다.

$$Y_{oo}^0 = Y_A \left[ \sqrt{\frac{G_T}{Y_A}} + 1 \right] \quad (2.1)$$

$$Y_{oe}^0 = 2Y_A - Y_{oo}^0 \quad (2.2)$$

$$Y_{oe}^1 = Y_s - Y_A \left[ 1 - \frac{G_T}{Y_A} \right] + Y_{oe}^0 \quad (2.3)$$

$$Y_{oo}^1 = Y_{oe}^1 + Y_{oo}^0 - Y_{oe}^0 \quad (2.4)$$

그림 4에서의 입력어드미턴스와 병렬스텝의 어드미턴스를 정의하면 (2.5)~(2.7)로 나타내어진다. 식(2.7)의  $N$ 은 Transformer의 임피던스비를 나타낸다.

$$Y_s = Y_A \left[ \frac{N^2 - 1}{N^2} \right] + Y_{oe}^1 - Y_{oe}^0 \quad (2.5)$$

$$G_T = \frac{Y_A}{N^2} \quad (2.6)$$

$$N = \frac{2Y_A}{Y_{oo}^0 - Y_{oe}^0} \quad (2.7)$$

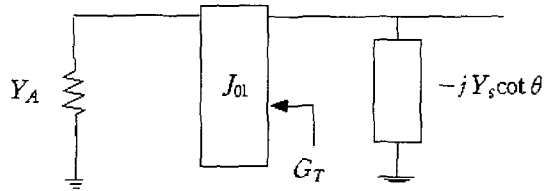


그림 5 (1)번 구조의 J-inverter등가회로  
Fig. 5 Equivalent circuit using J-inverter for type (1)

등가회로를 통해서 여파기를 설계하기 위해 J-inverter를 사용하는 등가회로로 바꾸면 그림 5와 같이 등가회로를 구성할 수 있다. Transformer를 J-inverter로 등가화하여 등가회로를 구성하면 입력 어드미턴스를 식(2.8)과 같이 나타낼 수 있고 이를 이용해서 J-inverter의 값을 나타내면 식(2.9)와 같이 인버터를 정의할 수 있다. 식(2.9)를 이용하여 각 선로의 어드미턴스를 구하면 식(2.10)~(2.14)와 같이 표현되어진다.

$$G_T = \frac{Y_A}{N^2} = \frac{J_{01}^2}{Y_A} \quad (2.8)$$

$$J_{01} = \sqrt{\frac{Y_A^2}{N^2}} = \frac{Y_A}{N} = \frac{Y_A}{\frac{2Y_A}{Y_{oo}^0 - Y_{oe}^0}} = \left| \frac{Y_{oo}^0 - Y_{oe}^0}{2} \right| \quad (2.9)$$

$$Y_{oo}^0 = Y_A \left[ \frac{J_{01}}{Y_A} + 1 \right] \quad (2.10)$$

$$Y_{oe}^0 = 2Y_A - Y_{oo}^0 \quad (2.11)$$

$$Y_{oe}^1 = Y_s - Y_A \left[ 1 - \frac{J_{01}^2}{Y_A^2} \right] + Y_{oe}^0 \quad (2.12)$$

$$Y_{oo}^1 = Y_{oe}^1 + Y_{oo}^0 - Y_{oe}^0 \quad (2.13)$$

$$Y_s = Y_A \left[ 1 - \left( \frac{Y_{oo}^0 - Y_{oe}^0}{2Y_A} \right)^2 \right] + Y_{oe}^1 - Y_{oe}^0 \quad (2.14)$$

2.3 (2)번 결합선로의 등가회로

그림 6의 등가회로는 그림 1에서 (2)번 구조의 등가회로를 나타낸 것이다. 이를 등가회로로 나타내면 그림 7과 같이 나타낼 수 있다.[4] 이를 J-inverter를 사용하는 회로로 등가회로를 구성하기 위해서는 스텝을 이용해서 J-인버터를 만드는

중간 단계를 걸쳐야 한다.

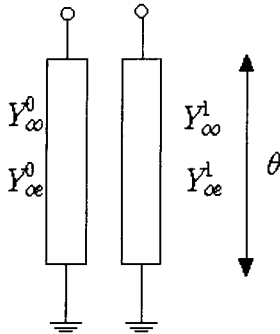


그림 6 (2)번구조의 비대칭 결합선로  
Fig. 6 Asymmetrical coupled line of type (2)

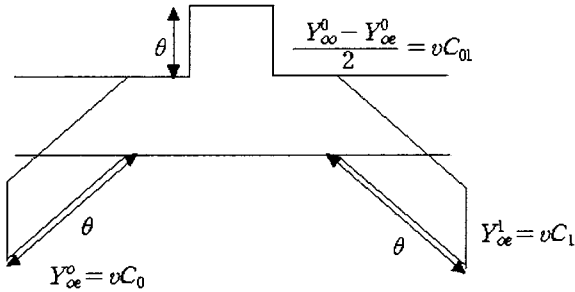


그림 7 (2)번 구조의 비대칭 결합선로 등가회로  
Fig. 7 Equivalent circuit of asymmetrical coupled line for type (2)

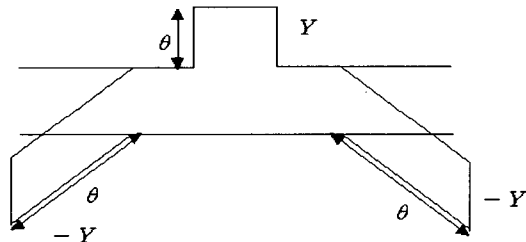


그림 8 스텝으로 구성된 어드미턴스 인버터  
Fig. 8 An admittance inverter using stubs

병렬스텝과 직렬스텝으로 구성된 J-inverter의 구성은 그림 8과 같이 나타낼 수 있다. 그림 8에서의 회로를 ABCD 파라미터로 나타내어 어드미턴스 인버터 값을 구하면 식(2.15)과 같이 나타낼 수 있다.

$$Y_n = \sqrt{\frac{CD}{AB}} = \sqrt{Y_1(Y_1 + 2Y_2)} = J \quad (2.15)$$

따라서 위와 같은 관계식을 사용하기 위해 그림 7를 변형하여 그림 8과 같은 형태의 인버터회로를 구성할 수 있다. 그림 9는 직렬스텝의 양단에 직렬스텝의 특성어드미턴스의 값을 갖는 병렬스텝을 양단에 설치하고 그것을 보상해 주기 위해서 다시 양의 값을 갖는 병렬스텝을 추가함으로써 인버터회로를 구성한 것이다

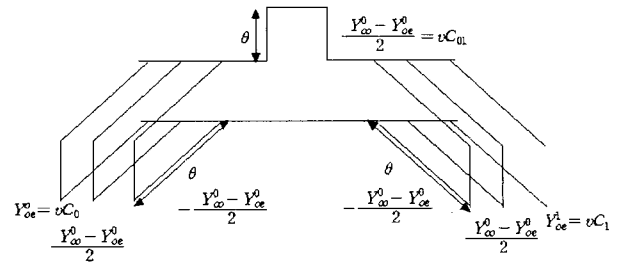


그림 9 병렬스텝을 추가한 (2)번 구조의 등가회로  
Fig. 9 Equivalent circuit for type (2) adding parallel stubs

이때의 J-inverter의 J값을 구하기 위해 먼저 등가회로의 직렬스텝의 입력어드미턴스( $Y_{in1}$ ) 값을 식(2.16)과 같이 나타낼 수 있다. 또한 병렬스텝의 입력어드미턴스( $Y_{in2}$ )는 식(2.17)과 같이 나타낼 수 있다.

$$Y_{in1} = j\left(\frac{Y_{0o}^0 - Y_{0e}^0}{2}\right) \cot \theta \quad (2.16)$$

$$Y_{in2} = -j\left(\frac{Y_{0o}^1 - Y_{0e}^1}{2}\right) \cot \theta \quad (2.17)$$

이 두 입력 어드미턴스를 이용해서 J-inverter의 값을 정의하면 식 (2.18)와 같이 나타내어진다. 최종 등가회로는 그림 10과 같다.

$$Y_{in} = \left| \frac{Y_{0o}^0 - Y_{0e}^0}{2} \cot \theta \right| = J \quad (2.18)$$

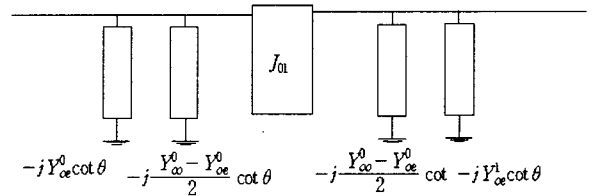


그림 10 (2)번구조의 J-inverter 등가회로  
Fig. 10 Equivalent circuit using J-inverter of type (2)

#### 2.4 전체 등가회로 구성

J-inverter를 이용해서 구성한 각각의 결합선로의 등가회로를 이용해서 전체회로의 등가회로를 구성하면 그림 11과 같이 구성할 수 있다.

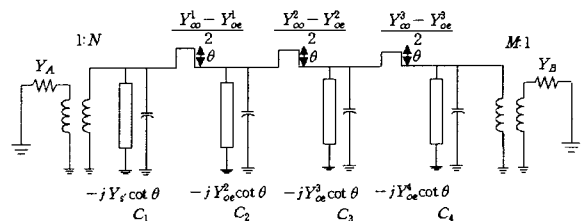


그림 11 Comb-Line 대역통과여파기 등가회로  
Fig. 11 Equivalent circuit of Comb-line band-pass filter

그림 11은 결합선로를 등가회로로 구성할 때 중복되는 요소를 모두 제거한 결과이다. 단순히 결합선로의 등가회로를 조합하면 결합선로가 배열된 구조이어서 각각의 선로를 두 번씩 고려하기 때문에 중복되는 요소가 존재한다. 따라서 중복되는 요소를 제거해야만 비로소 정확한 등가회로를 구성할 수 있다. 이를 J-inverter를 사용하여 전체 회로를 구성하면 그림 12와 같이 나타낼 수 있다.

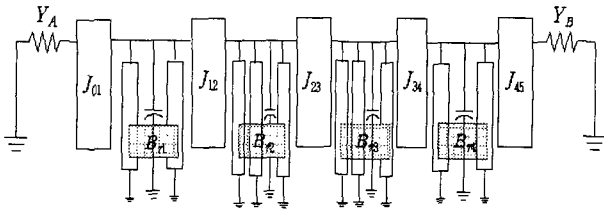


그림 12 J-inverter를 사용한 Comb-Line 대역통과여파기 등가회로  
Fig. 12 Equivalent circuit of Comb-line bandpass filter using J-inverter

J-inverter를 사용한 등가회로에서 인버터사이의 병렬스텝과 커패시터가 공진기를 구성하게 된다. 이때의 공진기의 서셉턴스값을 나타내면 식(2.19)~(2.23)으로 표현할 수 있다.

$$B_{n1} = \omega C_1 - (Y_s' + \frac{Y_{oo}^1 - Y_{oe}^1}{2}) \cot \theta \quad (2.19)$$

$$B_{ni} = \omega C_i - (\frac{Y_{oo}^{i-1} - Y_{oe}^{i-1}}{2} + Y_{oe}^i + \frac{Y_{oo}^i - Y_{oe}^i}{2}) \cot \theta \quad (2.20)$$

$$B_{nm} = \omega C_n - (\frac{Y_{oo}^{n-1} - Y_{oe}^{n-1}}{2} + Y_s'') \cot \theta \quad (2.21)$$

$$Y_s' = Y_A [1 - (\frac{Y_{oo}^0 - Y_{oe}^0}{2Y_a})^2] + Y_{oe}^1 - Y_{oo}^0 \quad (2.22)$$

$$Y_s'' = Y_B [1 - (\frac{Y_{oo}^{n+1} - Y_{oe}^{n+1}}{2Y_B})^2] + Y_{oe}^n - Y_{oo}^{n+1} \quad (2.23)$$

( $i=2,3,4,\dots,n-1$ )  $n$  = 공진기갯수

커패시터를 제외한 나머지 결합선로의 어드미턴스를 구별하여 일반화하면 식(2.24)~(2.26)로 표현할 수 있다.

$$Y_1 = Y_s' + \frac{Y_{oo}^1 - Y_{oe}^1}{2} \quad (2.24)$$

$$Y_i = \frac{Y_{oo}^{i-1} - Y_{oe}^{i-1}}{2} + Y_{oe}^i + \frac{Y_{oo}^i - Y_{oe}^i}{2} \quad (2.25)$$

$$Y_n = \frac{Y_{oo}^{n-1} - Y_{oe}^{n-1}}{2} + Y_s'' \quad (2.26)$$

( $i=2,3,4,\dots,n-1$ )

위와 같은 관계를 통해서 공진기의 서셉턴스값을 일반화하면 식(2.27)과 같이 표현할 수 있다.

$$B_{ni} = \omega C_i - Y_i \cot \theta \quad (i=1,2,3,\dots,n) \quad (2.27)$$

식(2.27)을 이용해서 공진주파수에서의 커패시터의 값을 정의하면 식(2.28)로 나타낼 수 있다.]

$$C_i = \frac{Y_i \cot \theta_0}{\omega_0} \quad (i=1,2,3,\dots,n) \quad (2.28)$$

### 2.5 J-inverter 대역통과여파기

J-inverter를 사용하는 대역통과여파기를 설계하기 위해서는 저역통과여파기의 원형구조에서부터 출발한다. 저역통과여파기와 J-inverter를 사용하는 대역통과여파기가 같은 특성을 갖기 위해서는 입력단에서 본 반사계수를 같게 함으로서 설계할 수 있다.

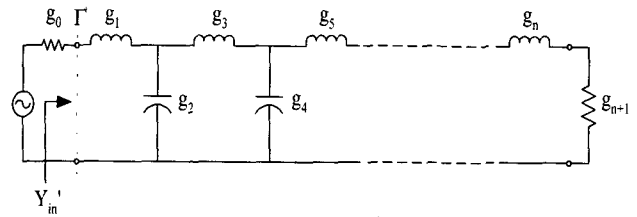


그림 13 저역통과여파기 원형회로  
Fig. 13 Prototype circuit of low pass filter

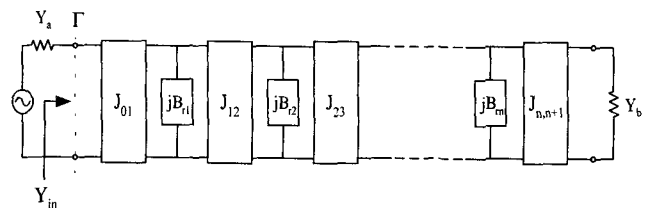


그림 14 J-inverter를 사용한 대역통과여파기 구조  
Fig. 14 Band-pass filter circuit using J-inverter

그림 13과 그림 14는 저역통과여파기와 J-inverter를 사용하는 대역통과여파기의 기본구조를 나타낸다. 이때 반사계수가 같기 위해서는 입력단에서 본 입력 어드미턴스식(2.29)과 (2.30)이 같아야 한다

$$\frac{Y_{in}}{g_0} = \frac{\frac{1}{g_0 \omega g_1}}{j + \frac{\frac{1}{\omega g_1 \omega g_2}}{j + \frac{\frac{1}{\omega g_2 \omega g_3}}{j + \frac{1}{\omega g_n g_{n+1}}}}} \quad (2.29)$$

$$\frac{Y_{in}}{Y_a} = \frac{\frac{J_{01}^2}{B_{r1} Y_a}}{j + \frac{\frac{J_{12}^2}{B_{r1} B_{r2}}}{j + \frac{\frac{J_{23}^2}{B_{r2} B_{r3}}}{\dots j + \frac{J_{n,n+1}^2}{B_{rn} Y_b}}} \quad (2.30)$$

식(2.29)와 식(2.30)을 등가로 두어 J-inverter수식을 유추하고 2.2절과 2.3절에서 정의한 각 선로의 J-inverter값과 등가를 취하면 식(2.31)~(2.33)과 같은 관계식을 얻을 수 있다.

$$J_{01} = \frac{Y_a}{N} = \frac{Y_{oe}^0 - Y_{oe}^1}{2} = \sqrt{\frac{Y_a B_{r1}(\omega_2)}{\omega_1' g_1 g_0}} \quad (2.31)$$

$$J_{j,j+1} = \left| \frac{Y_{oe}^j - Y_{oe}^{j+1}}{2} \cot \theta \right| = \sqrt{\frac{B_{rj}(\omega_2) B_{rj+1}(\omega_2)}{\omega_1' g_j \omega_1' g_{j+1}}} \quad (2.32)$$

$$J_{n,n+1} = \frac{Y_b}{N} = \frac{Y_{oe}^n - Y_{oe}^{n+1}}{2} = \sqrt{\frac{Y_b B_{rn}(\omega_2)}{\omega_1' g_n g_{n+1}}} \quad (2.33)$$

(j=1, 2, ..., n-1)

식(2.31)의 J-inverter값은 Prototype의 차단주파수와 대역통과여파기의 차단주파수를 통해서 값을 추출한다.

**2.6 중심주파수 계산**

공진기를 통해서 대역통과여파기를 설계할 때에는 저역통과여파기와는 달리 공진기의 특성이 비선형적으로 변화를 갖는다. 따라서 중심주파수의 계산과정이 필요하다. 이는 식(2.34)를 통해서 유추한다.

$$\frac{B_{rj}(\omega_1)}{-\omega_1 g_j} = \frac{B_{rj}(\omega_0)}{\omega_0 g_j} = \frac{B_{rj}(\omega_2)}{\omega_1 g_j} \quad (2.34)$$

식(2.34)의 관계로부터 중심주파수를 구하기 위해 식을 정리하면 식(2.35)와 같은 관계를 얻을 수 있다.

$$B_{rj}(\omega_1) + B_{rj}(\omega_2) = 0 \quad (2.35)$$

식(2.35)를 통해서 수식을 정리하면 대역폭이 좁다는 가정 하에서 식(2.36)과 같은 수식을 유추할 수 있다.

$$w_0 = \frac{\omega_1 + \omega_2}{2} \quad (2.36)$$

**2.7 각 선로의 임피던스 계산**

2.6절까지 정의한 변수를 통해서 각 선로의 임피던스를 추출한다. 먼저 첫 번째 선로의 우모드 임피던스( $Y_{oe}^0$ )는 식(2.11)를 이용하여 식(2.37)과 같이 변형하여 값을 구한다. 또한 두 번째 선로의 우모드 임피던스( $Y_{oe}^1$ )는 식(2.24)를 통하여 식(2.38)과 같이 추출한다.

$$Y_{oe}^0 = Y_A - J_{01} \quad (2.37)$$

$$Y_{oe}^1 = Y_1 + \frac{J_{01}^2}{Y_A} - J_{01} - J_{12} \tan \theta_0 \quad (2.38)$$

Comb-Line 대역통과여파기는 전체가 중심을 기준으로 대칭구조로 되어 있다. 따라서 식(2.39)과 같은 관계를 얻을 수 있다.

$$Y_{oe}^n = Y_{oe}^1, \quad Y_{oe}^{n+1} = Y_{oe}^0 \quad (2.39)$$

또한 양단의 두 선로를 제외한 모든 선로는 규칙성을 가지므로 식(2.25)을 이용하여 각 선로의 우모드 임피던스를 추출할 수 있다.

$$Y_{oe}^i = Y_i - (J_{i-1,i} + J_{i,i+1}) \tan \theta_0 \quad (2.40)$$

(i=2, ..., n-1)

기모드 임피던스는 J-inverter 관계식 식(2.25)~(2.27)을 통해서 식(2.41)~(2.43)과 같은 식을 유추하여 각 선로의 임피던스를 추출할 수 있다.

$$Y_{oe}^0 = 2J_{01} + Y_{oe}^0 \quad (2.41)$$

$$Y_{oe}^i = 2J_{i,i+1} \tan \theta_0 + Y_{oe}^i \quad i=2, 3, \dots, n \quad (2.42)$$

$$Y_{oe}^{n+1} = 2J_{n,n+1} + Y_{oe}^{n+1} \quad (2.43)$$

**3. 제작 및 시뮬레이션**

본 논문에서는 제시한 Comb-Line 대역통과여파기 설계 방법을 검증하기 위해 중심주파수 1.8Ghz에서 대역폭 50Mhz를 갖는 대역통과여파기를 스트립구조와 마이크로 스트립 구조로 설계하여 특성을 검증하였다. 얻어진 임피던스는 표 1과 같다. 회로가 전체 6라인으로 구성되어 있고 중심을 기준으로 대칭구조로 되어 있다. 따라서 표 1에서는 기준을 중심으로 3선로만 표현하였다. 공진기 구성에 들어가는 커패시터는 2.2pF로 설계하였다.

표 1 Comb-line filter 각 선로의 특성임피던스  
Table 1 Characteristic impedance of each coupled line

임피던스	선로(1,6)	선로(2,5)	선로(3,4)
우모드 임피던스	66.61270	49.26725	42.84997
기모드 임피던스	40.01945	45.01522	40.41137

표 1의 임피던스를 통하여 유효요소해석방법을 이용하여 비대칭 결합선로를 설계하는 방법으로 각 선로의 임피던스를 표 2, 표 3과 같이 추출하였다.[5][6]

표 2 Strip 구조를 갖는 Comb-line 대역통과여파기 설계변수  
Table 2 Design parameters of strip Comb-line band-pass filter

선로폭	선로(1,6)	선로(2,5)	선로(3,4)
W	0.8mm	1.335mm	1.38mm
선로간격	선로1-2	선로2-3	선로3-4
S	0.26mm	1mm	1.1mm

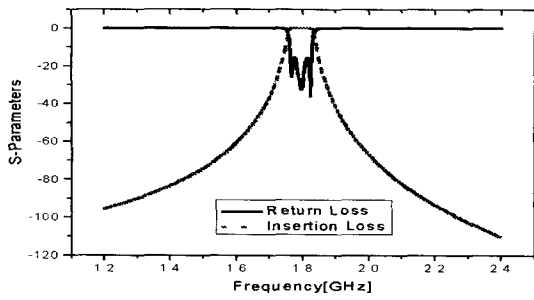


그림 15 Strip 구조의 Comb-Line 대역통과여파기 시뮬레이션 결과  
Fig. 15 Simulation result of strip Comb-Line band-pass filter

표 3 Microstrip 구조를 갖는 Comb-line 대역통과 여파기  
Table 3 Design parameters of Microstrip Comb-line band-pass filter.

선로폭	선로(1,6)	선로(2,5)	선로(3,4)
W	1.72mm	2.77mm	2.82mm
선로간격	선로1-2	선로2-3	선로3-4
S	0.3mm	2.6mm	3mm

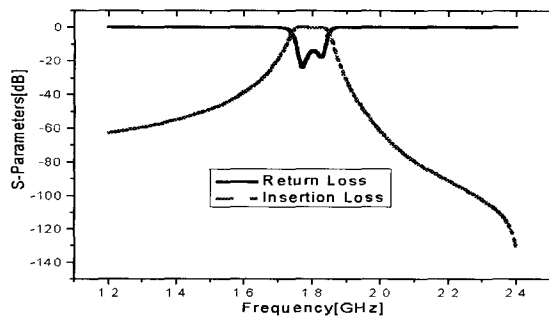


그림 16 Microstrip 구조의 Comb-Line 대역통과여파기 시뮬레이션 결과  
Fig. 16 Simulation result of Microstrip Comb-Line band-pass filter

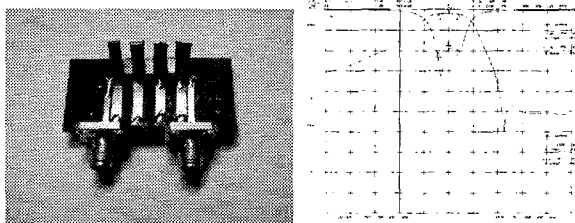


그림 17 실제 제작된 Comb-Line대역통과여파기 모델과 측정결과  
Fig. 17 Fabricated model and measured result of Comb-line band pass filter

그림 15, 16은 각각 스트립구조와 마이크로 스트립구조의 시뮬레이션 한 결과이다. 두 가지 형태의 여파기 모두 설계한 사양대로 특성을 나타냄을 확인할 수 있다. 그림 17은 실

제 제작된 Comb-Line 대역통과여파기 특성이다. 실험을 통해 특성을 확인한 것 또한 설계 사양대로 여파기 특성을 나타냄을 확인할 수 있었다. 시뮬레이션과 실제 제작시 각각의 선로의 종단에 설치된 커패시터는 선로의 개방회로 특성으로 나타나는 프린징 커패시턴스를 고려하여 설계치 보다 약간 작은 용량의 커패시터를 사용하였다.[7] 따라서 제시한 결합선로의 등가회로를 이용한 설계방법이 타당하다고 판단된다.

### 5. 결 론

본 논문에서는 비대칭결합선로를 사용하는 Comb-line 형태의 대역통과여파기를 설계하는 방법을 기존의 설계방법과 구별되는 방법을 제시하였다. 본 논문에서 제시하고 있는 비대칭 결합선로의 등가회로를 이용한 회로 설계방법은 기존의 설계방법과 구별될 수 있을 만큼 설계수식이 간단하고 또한 설계하였을 때 보다 요구하는 사양에 정확하게 설계할 수 있다. 이와 같이 회로를 구성하고 있는 결합선로의 등가회로를 통해서 회로를 설계하는 방법은 Comb-line 대역통과 여파기 이외에 다른 회로의 설계에도 쉽게 적용하여 사용할 수 있을 것으로 판단된다.

### 참 고 문 헌

- [1] Hui-Wen Yao, Chi Wang and Kawthar A. Zaki, Quarter wavelength Ceramic Combline filters, IEEE Trans, Vol. 44, No. 12, December 1996
- [2] George L. Matthaei Microwave Filters, Impedance-Matching Networks, And Coupling Structures, Artech House, Inc, pp. 497-506, 1980
- [3] J. Helszajn, Microwave Planar Passive Circuits and Filters, John Wiley & Sons, pp. 163-196, 1994
- [4] E.M.T Jones And J.T Bolljahn, "Coupled-Strip-Transmission Line Filters And Directional Couplers" IRE Trans. PGMTT-4, No.2 pp. 75-81. April 1956.
- [5] 윤재호, 박효근, 박준석, 김형석, "유한요소해석을 이용한 비대칭 결합선로 설계", 대한전기학회 하계학술대회 논문지, pp. 1841-1843, 7월 2001
- [6] William J. Getsinger, "Coupled Rectangular Bars Between Parallel Plate", IEEE Trans, MTT-10, No.1, January, 1962
- [7] M. Kirschning, R.H. Jansen and N.H.L. Koster, "Accurate model for open and effect of microstrip lines", Electronics Letters 5th Vol.17 No.3, February 1981.

## 저 자 소 개



**윤재호(尹載皓)**

1975년 1월 27일생 2000년 순천향대학교  
전기공학과 졸업, 2000년~현재 동 대학원  
석사과정

Tel) 041-530-1337 Fax)041-530-1548

E-mail ; jp9080@kebi.com



**박준석(朴准奭)**

1969년 8월 12일생. 1996년 2월 : 국민대학  
교 대학원 전자공학과(공학박사). 1997년~  
1998년 : UCLA Post Doc. 1998년 3월~  
현재 : 순천향대학교 정보기술공학부 교수.

Tel) 041-530-1332 Fax)041-530-1332

E-mail : jspark@ramrec.sch.ac.kr



**김형석(金炯碩)**

1962년 10월 9일생 ,1990년 8월 : 서울대학  
교 대학원 전기공학과(공학박사). 1990년 3  
월~현재 : 순천향대 정보기술공학부 교수.

1997년~1998년 : R.P.I. 방문교수.

Tel) 041-530-1337 Fax) 041-530-1548

E-mail ; kimcaf2@asan.sch.ac.kr