

출력포트 확장 방식을 사용한 입출력 버퍼형 ATM 교환기에서의 성능 비교 분석

권 세 동[†] · 박 현 민^{††}

요 약

입력과 출력에 버퍼를 갖는 ATM 교환기의 셀 폐기 방법은 기존의 귀환(Backpressure)모드와 손실(Queue loss)모드가 있으며, 최근에는 두 모드의 단점을 보완한 하이브리드(Hybrid)모드가 제안되었다. 하이브리드모드는 목적하는 출력 버퍼와 입력 버퍼가 모두 포화일 경우에만 셀을 폐기하는 방식이다. 본 논문에서는 유니폼 트래픽하에서 Output-port expansion 기법을 사용한 귀환·손실 모드 및 하이브리드모드 하에서의 셀 손실률과 셀 지연을 성능 비교 분석한다. Output-port expansion 기법은, 한 타임 슬롯동안에 입력포트 당 하나의 셀만 교환되며, 만약 하나 이상의 셀들이 같은 출력포트로 향하고자 하면, 최대 교환되는 셀 수를 K(Output-port expansion ratio)개로 제한하는 방식이다. 셀 손실률을 비교 분석한 결과, 이전의 연구에서와는 달리 로드 0.9를 기점으로, 0.9이하의 로드에서는 하이브리드 모드가, 0.9 이상의 로드에서는 손실모드가 가장 낮은 셀 손실률을 보인다. 셀 지연을 비교 분석한 결과, 한 개의 교환기 성능 분석에서는 셀 손실로 인한 재전송(retransmission)을 고려하지 않는 관계로, 예상한 바와 같이, 로드가 많아질수록 셀 손실률이 높은 귀환모드가 K를 높일수록 다른 모드에 비해 낮은 셀 지연을 보였다.

Performance Analysis of Input-Output Buffering ATM Switch with Output-port Expansion Mechanism

Se-Dong Kwon[†] · Hyun-Min Park^{††}

ABSTRACT

An input and output buffering ATM switch conventionally operates in either Queue loss mode or Backpressure mode. Recently, a new mode, which is called Hybrid mode, was proposed to overcome the drawbacks of Queue loss mode and Backpressure mode. In Hybrid mode, when both the destined output buffer and the originated input buffer are full, a cell is dropped. This thesis analyzes the cell loss rate and the cell delay of Queue loss, Backpressure and Hybrid modes in a switch adopting output-port expansion scheme under uniform traffic. Output-port expansion scheme allows only one cell from an input buffer to be switched during one time slot. If several cells switch to a same destined output port, the number of maximum transfer cells is restricted to K (Output-port expansion ratio). The simulation results show that if an offered load is less than 0.9, Hybrid mode has lower cell loss rate than the other modes; otherwise, Queue loss mode illustrates the lowest cell loss rate, which is a different result from previous researches. However, the difference between Hybrid and Queue loss modes is comparably small. As expected, the average cell delay in Backpressure mode is lower than those of Queue loss mode and Hybrid mode, since the cell delay due to the retransmission of higher number of dropped cells in Backpressure mode is not considered.

키워드 : 귀환모드(Backpressure mode), 손실모드(Queue loss mode), 하이브리드모드(Hybrid mode), 출력포트 확장 방식(Output-port expansion scheme), 유니폼 트래픽(Uniform traffic)

1. 서 론

최근의 네트워크 분야에서는, 하나의 네트워크에서 전화는 물론 데이터 통신도 처리할 수 있는 광대역 정보 통신망(ISDN : Integrated Services Digital Network)이 이미 상당한 진보를 보이고 있다. ISDN은 회선 교환(Circuit switching) 및 패킷 교환(Packet switching) 서비스를 1.544Mbps

또는 2.048Mbps의 전송률로 지원한다. 그러나, 이 전송률로는 비디오와 같은 큰 대역폭을 필요로 하는 서비스를 제공할 수 없다.

B-ISDN(Broadband-ISDN ; 광대역 통신망)은 ISDN 서비스는 물론, 큰 대역폭을 요구하는 서비스, 예를 들면, 주문형 비디오(Video-on-Demand), 고해상도 TV(HDTV), 비디오 회의(Video conference) 서비스 등을 사용자에게 제공할 수 있다[1, 2].

이러한 B-ISDN 서비스는 ATM(Asynchronous Transfer Mode)을 기반 기술로 하고 있다. ATM은 패킷을 셀이라고

[†] 준 회원 : 명지대학교 대학원 컴퓨터공학과

^{††} 종신회원 : 명지대학교 컴퓨터학부 교수

논문접수 : 2002년 4월 18일, 심사완료 : 2002년 6월 5일

블리는 53바이트(bytes)의 고정길이 패킷을 사용한다. 각 셀은 48바이트의 데이터와 5바이트의 헤더로 구성된다. 이러한 고정길이 패킷 방식과 최소한의 헤더 정보로 인해 중간 노드에서 셀을 처리하는데 오버헤드(overhead)가 줄어들게 되고, 따라서 전송속도가 높아진다. 이로 인해, 매우 높은 처리율(throughput)과 높은 전송률을 얻을 수 있다. 또한, ATM은 광대역을 제공하고, 채널의 대역폭 또한 자유로이 조절할 수 있으며, 다양한 서비스를 지원한다[3-8].

ATM 교환기는 버퍼링 전략[9-12]에 따라, 기본적으로 세 가지 방식, 즉 입력 버퍼형 방식, 중앙 버퍼형 방식(또는 공유 버퍼형 방식), 출력 버퍼형 방식으로 나눌 수 있다.

입력 버퍼형 방식은 입력포트에 버퍼를 배치하는 방식으로, 각각의 입력포트는 자기의 전용버퍼를 가지며 FIFO (First-In-First-Out)방식으로 작동한다. 이 방식은 교환기 구조가 단순하여 구현하기 쉽다는 장점이 있지만, 각 입력포트의 선두에 위치한 두 개 이상의 셀이 같은 출력포트로 향하게 되면 충돌이 발생하게 되고, 충돌이 발생한 입력포트의 셀들은 자기가 목적하는 출력포트가 비어 있는 상태일지라도 기다리게 된다. 이것을 HOL 충돌(Head-Of-Line Blocking) 현상이라고 하는데, 이것으로 인해 교환기 처리율(throughput)이 떨어지는 단점이 있다.

두 번째는, 출력 버퍼형 방식으로 출력포트에 버퍼를 배치하는 방식이다. 각각의 출력포트는 자기의 전용버퍼를 가지고 있으며 FIFO방식으로 작동한다. 그러나 이 방식은 교환기의 처리율은 높일 수 있지만, 교환기 내부속도를 증가시켜야 하는 단점이 있다.

세 번째는, 중앙 버퍼형 방식으로 입력포트와 출력포트의 중앙에 배치된 버퍼가 공유되는 방식이다. 이 방식은 입력포트와 출력포트가 버퍼를 공정하고 효율적으로 사용하기 위해, 입력포트로 들어온 셀이 FIFO 방식으로 처리되지 않는다. 이 방식은 처리율은 높지만 메모리 액세스 타임이 빨라야 되며 교환기를 구현하기가 복잡한 단점이 있다. 최근에는 세 가지 버퍼링 전략을 결합한 방식이 많이 사용되고 있다[11].

본 논문에서 사용한 교환기는 입출력 버퍼형 교환기로서 기존의 귀환·손실모드[13-15] 및 최근에 제안된 하이브리드(Hybrid)모드[16-18]로 작동한다. 세 가지 모드는 셀이 입력포트로 진입할 때, 입력버퍼가 포화 상태일 때는 셀을 폐기하고, 입력포트의 셀이 출력포트로 교환될 때, 출력버퍼의 상태에 따라 셀을 폐기하는 방식이 다르다. 귀환 모드는 출력버퍼가 포화 상태가 되면, 원래의 입력버퍼에 그대로 두는 방식이다. 즉, 귀환 모드에서는 입력버퍼의 포화에 의해서만 셀이 폐기된다. 그에 반해 손실 모드는 출력버퍼가 포화 상태가 되면 셀을 폐기하는 방식이다. 하이브리드 모드는 출력버퍼가 포화상태일 때, 입력버퍼의 상태에 따라 포화이면 셀을 폐기하고 그렇지 않으면 귀환 모드처럼 입

력버퍼의 원래의 자리에 그대로 두는 방식이다.

최근에 발표된 논문[16-18]에서는 버스티 트래픽하에서 Switch Speedup 기법을 사용한 귀환·손실 모드 및 하이브리드 모드의 셀 손실률을 비교 분석하였다. 따라서, 본 논문에서는 유니폼 트래픽하에서, 다른 스위칭 기법중의 하나인 Output-port Expansion 기법을 사용하여 스위치의 셀 손실률 및 셀 지연 성능을 평가하였다.

본 논문의 구성은 다음과 같다. 제 2장에서는 ATM 교환기의 버퍼링 전략에 따른 방식의 구분 및 성능 평가 방법을 살펴보고, 제 3장에서는 논문에서 사용한 트래픽 모델 및 ATM 교환기 모델과 이에 사용되는 셀 폐기 모드에 대한 설명 및 성능 평가의 결과에 대하여 분석·평가한다. 마지막으로, 제 4장에서는 결론 및 향후과제에 대해 논한다.

2. ATM 교환기의 분류

트래픽의 통계적 특징으로 인해 스위치에서의 버퍼링은 피할 수 없는 일이다. 이러한 버퍼링은 다음 타임 슬롯(time slot)이 오기 전에 들어오는 모든 셀들을 출력포트로 교환할 수 있는 출력 버퍼형 교환기의 경우에도 필요하다. 즉, 두 개 이상의 셀들이 목적하는 출력포트가 같을 때 한 타임 슬롯동안 하나의 셀만 출력포트로 보낼 수 있는데, 이때 출력포트로 향하지 못한 셀들은 버퍼에 저장을 해야 하기 때문이다.

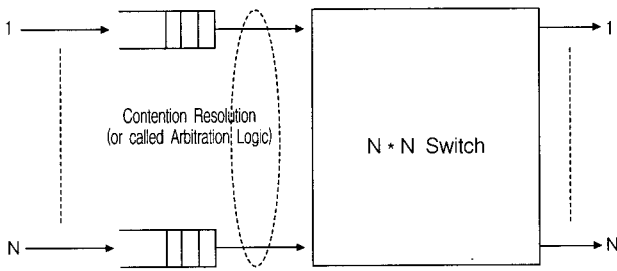
ATM 교환기의 분류는 기본적으로 버퍼링 전략에 따라 세 가지 방식이 있다. 즉, 입력 버퍼형 방식, 출력 버퍼형 방식, 그리고 중앙(또는 공유 버퍼형) 방식이다. 최근에는 서로의 장점을 살려, 입력·중앙 버퍼형, 중앙·출력버퍼형, 입출력 버퍼형 방식 등 서로 다른 두 가지 방식을 혼합한 기법[11]을 많이 사용하고 있다.

2.1 입력 버퍼형 방식

(그림 1)과 같이, 입력 버퍼형 교환기[11, 12, 19-21]는 각 입력포트에 전용의 버퍼를 배치하는 방식이다. 셀이 입력포트로 진입할 때, 입력포트의 버퍼가 비어 있으면 버퍼에 저장되고, 그렇지 않으면 셀을 폐기한다. 입력버퍼는 FIFO방식으로 작동한다.

한 타임 슬롯동안 각 출력포트 당 하나의 셀만 서비스될 수 있는데, 입력포트의 선두에 있는 셀들 중 두 개 이상이 같은 출력포트로 교환되고자 할 때는, 하나의 셀만 교환되고 나머지 입력포트의 셀들은 다음 슬롯에 교환될 때까지 기다려야 하는 문제점이 있다. 이것을 HOL 충돌이라고 한다. 예를 들면, 하나의 타임 슬롯동안, 1번 입력포트의 HOL 셀과 2번 입력포트의 HOL 셀이 동시에 같은 출력포트로 향하고자 할 때 충돌이 발생하게 된다. 따라서, 각 타임 슬롯동안 교환이 되기 전에 이러한 충돌을 해결하여야

한다. 즉, 입력 버퍼의 선두에 있는 셀들이 각기 목적하는 출력포트가 다르면, 모두 목적하는 출력포트로 교환이 되지만, 만약 j 개의 HOL 셀 ($1 < j \leq N$)들이 특정 출력포트로 교환하고자 한다면, 선택 방식(selection policy)에 의하여, 하나의 셀만 목적하는 출력포트로 교환이 되고 나머지는 다음 타임 슬롯에 교환될 수 있도록 대기하여야 한다.



(그림 1) 입력 버퍼형 교환기

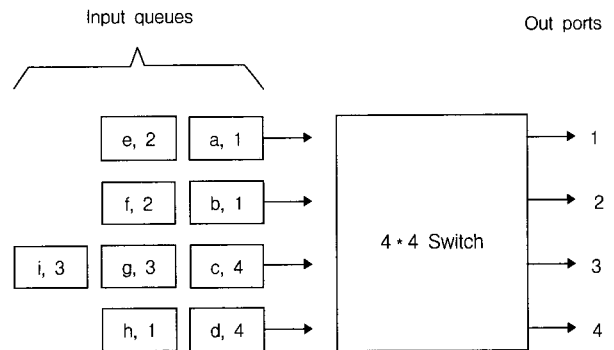
선택방식(Contention Resolution Mechanism 또는 HOL Arbitration Schemes)[11]에는 다음과 같은 것들이 있다.

- Random selection : 타임 슬롯마다 임의의(random) 입력포트에게 우선권이 주어지는 방식이다.
- HOL FIFO(or oldest HOL) selection : 경쟁해서 가장 많이 진 셀이 위치한 입력포트에게 우선권을 주는 방식이다.
- HOL LIFO(Last-In-First-Out) selection : 가장 나중에 경쟁에 참여한 셀이 위치한 입력포트에게 우선권을 주는 방식이다.
- Global FIFO(or earliest arrival) selection : 가장 빨리 도착한 셀이 위치한 입력포트에게 우선권을 주는 방식이다.
- Longest queue selection : 버퍼의 길이가 가장 긴 입력포트에게 우선권을 주는 방식이다.
- Oldest queue selection : 버퍼에 가장 오랫동안 남아 있는 셀이 위치한 입력포트에게 우선권을 주는 방식이다.
- Cyclic(or round-robin) selection : 본 논문에서 사용한 방식으로, 우선권을 타임슬롯 단위로 다음 입력포트로 넘기는 방식이다. 즉 입력포트 1번이 우선권이 있으면, 다음 타임 슬롯에는 입력포트 2번이 우선권이 있다.

선택 방법에는 여러 가지가 있지만, 유니폼 트래픽(uniform traffic)하에서 버퍼가 FIFO 방식으로 작동하는 입력버퍼형 교환기에서는 선택 방법에 상관없이, 최고 처리율은 HOL 충돌 현상으로 인해, 약 0.586으로 제한된다[11].

(그림 2)는 4x4 교환기에서 입력 버퍼의 상태를 보여주고 있으며, <표 1>은 (그림 2)와 같은 버퍼 상태에서, 위에 위치한 입력포트가 그 밑의 입력포트보다 우선 순위가 높

다는 가정 하에, 교환기 처리율을 높이기 위해 제안된 다양한 방식들과 더불어 두 번의 타임 슬롯동안 제안된 방식에 따라 패킷이 서비스되는 순서를 보여주고 있다. (그림 2)에서, 셀 a와 e는 첫 번째 입력포트에, 셀 b와 f는 두 번째 입력포트에, 셀 c, g, i는 세 번째 입력포트에, 그리고 셀 d와 h는 네 번째 입력포트에 저장되어 있다. 셀 이름 옆에 있는 숫자는 셀이 목적하는 출력포트를 나타낸다.



(그림 2) 4x4 교환기에서 입력 버퍼의 상태

<표 1> (그림 2)와 같은 버퍼 상태에서 셀이 서비스되는 순서'

Switch scheme	Packets cleared in 1st time slot	Packets cleared in 2nd time slot
Ordinary Input Queuing	a, c	e, b, g, d
Output-port Expansion, $r=2$	a, b, c, d	e, f, g, h
Switch Speedup, $v=2$	a, c, e, b, g, d	f, i, h
Look-ahead Contention, $w=2$	a, f, c	e, b, g, d
Input-port Expansion, $s=2$	a, e, c, g	b, f, i, d

입력 버퍼형 방식은 교환기 구조가 단순하여 구현하기가 쉽지만, HOL 충돌 현상으로 인해 교환기 처리율이 떨어진 다. 처리율을 높이기 위해 제안된 방식[11, 21, 22]에는 <표 1>과 같이, Output-port Expansion, Switch Speedup, Input-port Expansion, Look-ahead Contention 기법 등 여러 가지가 있다.

2.1.1 Output-port Expansion

출력포트의 개수가 입력포트의 개수보다 많다면, 출력포트 당 제공되는 로드가 감소하게 된다. 이 방식은, (그림 3(a))와 같이, 채널 그룹화(channel grouping) 개념에 기초를 둔 방식으로, Output-port Expansion 비율이 r 이면 각 출력포트 당 출력포트의 개수가 r 이 되며(즉, $N \times N \cdot r$ 교환기), 따라서 각 출력포트로 동시에 최대 r 개의 셀을 처리할 수 있다. 그러나, 한 타임 슬롯동안 입력포트 당 하나의 셀만 출력포트로 교환된다는 점을 주의해야 한다. 만약, $r=2$ 가 되면, <표 1>과 같이, 첫 번째 타임 슬롯동안에는

셀 a와 c가 서비스되며, 두 번째 타임 슬롯에는 셀 e, b, g, d가 서비스된다.

본 논문에서와 같이 입력포트와 출력포트가 대칭적인 $N \times N$ 교환기에서 Output-port expansion 방법을 사용하기 위해서는, 한 타임 슬롯을 r 개의 미니슬롯(mini-slot)으로 나누고, 미니슬롯 당 셀을 처리해야 하기 때문에 출력포트에 버퍼를 배치해서 구현해야 한다.

2.1.2 Look-ahead Contention Resolution 방식

일반적인 입력 버퍼형 방식은 입력 버퍼가 FIFO 방식으로 작동한다. 그러나 Look-ahead Contention Resolution 방식[11, 21]은 (그림 3(b))와 같이, FIFO 방식으로 작동하지 않는다. 이 방식은 Look-ahead Contention Resolution의 Ratio가 w 이면, 한 타임 슬롯에 w 사이클동안 충돌 해결을 한다. 첫 번째 사이클에선, HOL 셀들 중에서 경쟁해서 이긴 셀들을 선택하고, 두 번째 사이클에선, 첫 번째 경쟁에서 진 입력포트의 두 번째 선두에 위치한 셀들을 경쟁시켜서 남은 출력포트들로 보내는 방식이다. 즉, w 사이클동안 경쟁해서 이긴 셀들만 보내는 방식이다. 그래서 W-window Mechanism 또는 Bypass Queueing[11]이라고도 한다. 그리고 w 를 Scanning Range 또는 Bypass Number라고도 한다.

이 방식은 한 타임 슬롯동안 입력포트 당 하나의 셀만 교환되는 방식이라는 점을 주목해야 한다. 일반적으로, w 가 클수록 처리율이 높아진다. 예를 들면, $N = 128$, $w = 8$ 일 경우에는 처리율이 0.88이다[11].

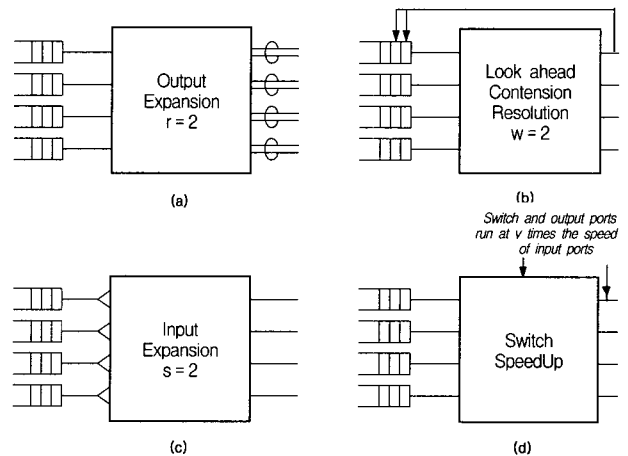
(그림 2)와 같은 버퍼상태에서 $w = 2$ 이면, 첫 번째 타임 슬롯동안 셀 a와 c가 선택되어 지고 두 번째 타임 슬롯동안 셀 f가 선택되어 진다. 셀 e와 g는 두 번째 충돌에 의한 경쟁에 개입되지 않는다. 왜냐하면 셀 a와 c에 있는 입력포트의 셀이 전 사이클에서 선택되었기 때문이다. 셀 h는 전 사이클에서 선택되었기 때문에 우선권이 주어지지 않는다. 따라서, 첫 번째 타임 슬롯동안 셀 a, c, f가 선택되어지고, 두 번째 타임 슬롯동안 셀 e, b, g, d가 선택되어져서 서비스된다.

2.1.3 Input-port Expansion

(그림 3(c))는 전형적인 Input-port Expansion 방식을 보여주는 것으로, 각 입력포트의 개수가 s 만큼 확장되며, 따라서 각 입력포트에서 출력포트로 교환되기 위해 최대 s 개만큼의 셀이 경쟁에 참여할 수 있다. 즉, 각 입력포트의 셀들이 목적하는 출력포트가 다르면 한 타임 슬롯동안, 입력포트 당 최대 s 개만큼의 셀이 서비스될 수 있다. 만약, Input-port Expansion 기법과 Look-ahead Contention Resolution 기법의 Ratio가 같다면, 같은 타임 슬롯동안 입력포트 당 하나 이상의 셀들이 교환되는 Input-port Expansion 방식이 우수하다.

2.1.4 Switch Speedup

이 방식은 (그림 3(d))와 같이, 만약 Switch Speedup [16-18, 22]의 Ratio가 v 이면 스위치의 내부 속도와 출력포트 라인 속도를 입력포트의 라인 속도보다 v 배 높이는 방식이다. 이 방식은 하나의 타임 슬롯을 v 개의 미니슬롯으로 나누고, 미니슬롯마다 경쟁시켜서 이긴 셀들을 보내는 방식이다. 만약에 Output-port Expansion과 Switch Speedup의 Ratio가 같다면 Switch Speedup 방식이 성능이 좋다. 왜냐하면 Switch Speedup은 주어진 타임슬롯 동안 각각의 입력포트로부터 더 많은 셀들이 교환될 수 있기 때문이다. 따라서 <표 1>과 같이, $v = 2$ 가 되면 첫 번째 타임 슬롯에는 셀 a, c, e, b, g, d가 서비스되며, 두 번째 타임슬롯에는 셀 f, i, h가 서비스된다.



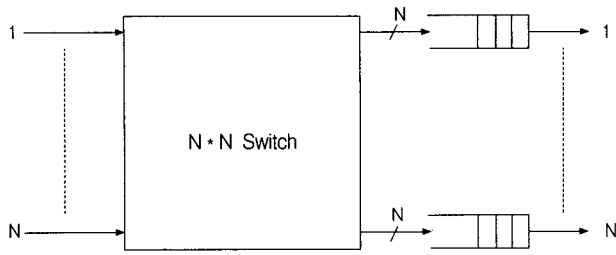
(그림 3) 입력 버퍼형 교환기를 위한 성능 향상 방식

2.2 출력 버퍼형 방식

출력 버퍼형 교환기[11, 12, 23]는 (그림 4)와 같이, 출력포트에 버퍼를 배치하는 방식으로, 출력버퍼는 FIFO 방식으로 작동한다. 즉, 입력포트로 도착한 셀들은 즉시 출력버퍼에 차례대로 저장되어 차례대로 서비스된다. 각 입력포트로 도착한 셀들은 목적하는 출력포트가 같더라도 각기 목적하는 출력포트로 보낼 수 있다. 그러나 출력포트에서는, 한 타임 슬롯동안 하나의 셀만 서비스될 수 있기 때문에 출력포트에 전용 버퍼의 배치가 필요하다. 따라서 개념적으로 이 방식은 버퍼링 전에 교환하는 방식이라고 볼 수 있다.

이 방식은 입력포트로 도착한 모든 셀들을 각각 목적하는 출력포트로 교환할 수 있기 때문에 충돌 해결 방식이 필요 없다. 따라서, 입력 버퍼형 방식보다 교환기 처리율은 높지만, 만약에 입력포트의 개수가 N 이라면, 스위치 내부속도를 입력포트의 라인 속도보다 N 배 빠른 교환기를 써야 하는 단점이 있다.

따라서, 출력 버퍼형 교환기의 단점을 보완하기 위해 제안된 방식[11]에는 다음의 두 가지 방식이 있다.



(그림 4) 출력 버퍼형 교환기

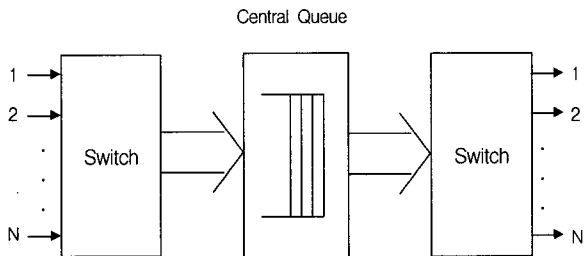
2.2.1 Output-bandwidth Expansion

이 방식은 각 출력포트의 라인 수를 확장시키거나, 또는 출력포트의 라인 속도를 높여서 교환기 출력의 대역폭을 늘리는 방법이다. 버퍼는 같은 출력포트를 갖는 것끼리 서로 공유되는 공용 버퍼(shared buffer) 또는 메모리를 쓴다. 이 방식은 Stand-alone system에는 비효율적이지만 다단계 스위치 구조에선 성능이 좋다.

2.2.2 Output-buffer Sharing

이 방식은, 하나의 공유 버퍼를 두고 출력포트에서 이것을 공유해서 쓰는 방식이다. 즉, 입력포트에서 들어오는 셀들을 각각의 출력 버퍼에 저장시키는 게 아니라, 하나의 공유 버퍼에 저장이 된다. 따라서, 출력포트들 사이에 공정한 버퍼의 사용을 위한 방법이 필요하게 된다.

2.2.3 중앙 버퍼형 방식



(그림 5) 중앙 버퍼형 교환기

중앙 버퍼형 방식[9, 10]은 (그림 5)와 같이, 버퍼가 하나의 입력포트 또는 출력포트에 전용으로 쓰이는 게 아니라, 모든 입력포트와 출력포트에서 공유해서 사용된다. 입력포트로 도착한 모든 셀들은 직접 중앙에 있는 버퍼에 저장이 된다. 출력포트에서는 버퍼에 있는 셀들 중에서 자기 쪽으로 향하는 셀들을 FIFO 방식으로 선택한다. 이 방식은 내부적으로 출력포트에서 자기 쪽으로 향하는 셀들을 선택할 수 있어야 한다. 그리고, 서로 목적하는 출력포트가 다른 셀들을 하나의 버퍼에 저장해야 하기 때문에 중앙에 있는 버퍼의 읽기·쓰기 동작은, 단순한 FIFO 방식이 아니라 임의의(random) 방식으로 작동한다. 따라서, 복잡한 메모리 관리가 필요한 반면, 교환기 처리율이 높은 장점이 있다.

2.4 ATM 교환기의 성능 평가 방법

일반적으로 ATM 교환기의 성능 평가[6, 10, 11, 24]는 처리율, 셀 지연, 그리고 셀 손실률 등에 의해 이루어진다.

첫 번째, 처리율은 일반적으로 TP로 표기하며, 한 타임 슬롯동안 하나의 입력포트에서 들어온 셀이 성공적으로 서비스되는 평균 셀 개수의 비율(ratio)로 정의된다. 최대처리율(TP_{max})는 최대 로드 하에서의 처리율 값이다.

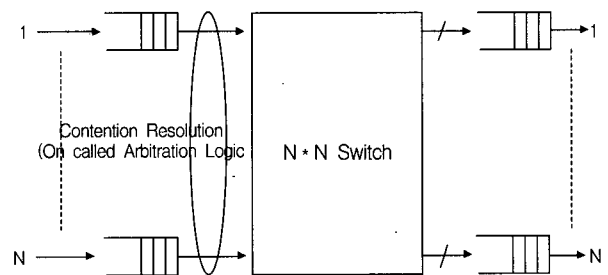
두 번째, 교환기 지연 또는 셀 지연(switch delay or cell delay)은 셀 지연 시간의 투명성을 제공하기 위한 매우 중요한 인자로서, 입력포트로 들어온 셀이 버퍼에서 지연되는 시간을 포함하여, 출력포트로 교환되어 교환기를 완전히 빠져나갈 때까지 걸리는 시간으로 정의되며, 타임 슬롯(time slot)으로 표기된다. 일반적으로, ATM 교환기의 셀 지연은 약 10~1000 μ s로 매우 작은 지연을 갖는다.

세 번째, 셀 손실률(cell loss probability)은 입력포트로 들어온 셀들 중에서 손실된 양의 비율을 말하는 것으로, 충돌(blocking) 또는 버퍼 오버플로(overflow)에 의해 발생할 수 있다. 일반적으로, ATM 교환기의 셀 손실률은 약 10⁻⁸~10⁻¹¹로 매우 낮은 셀 손실이 발생한다.

지터(jitter)는 종종 생략되는 인자로서, 지연의 변화(variation)를 말하는 것으로, ATM 교환기에서는 200~300 μ s 이하로 매우 작다.

3. 실험 결과 및 분석

3.1 ATM 교환기 모델과 트래픽 모델



(그림 6) 입출력 버퍼형 교환기

본 논문에서 제안하는 교환기 모델은, (그림 6)과 같이 교환기 내부적으로 충돌이 없고 버퍼가 없으며, 입력포트와 출력포트의 개수가 같은 대칭적인 입출력 버퍼형 교환기 모델을 가진다. 각 입력포트와 출력포트에는 FIFO 방식으로 작동하는 전용 버퍼가 위치한다. 또한, 교환기 성능을 높이기 위하여, Output-port Expansion 기법을 사용한다. Output-port Expansion 방식은, 한 타임 슬롯동안 입력포트 당 하나의 셀만 교환되며, 만약 하나 이상의 셀들이 같은 출력포트로 향하고자 하면 최대 교환되는 셀 수를 K(Output-port expansion ratio)개로 제한하는 방식이다. 따라서, 각

출력버퍼의 크기는 $K \leq B_o$ (출력 버퍼의 크기)로 가정한다.

입력버퍼의 HOL 셀들이 서로 다른 출력포트로 향하고자 할 때는 모든 셀들을 출력포트로 교환하지만, 만약 두 개 이상의 셀들이 같은 출력포트로 향하고자 할 때는 우선 순위가 있는 입력포트의 셀을 선택하는 방식을 사용한다. 우선권은 매 타임슬롯마다 다음 입력포트로 넘기는 방식, 즉 Round-robin(cyclic fashion) 방식을 사용해서 충돌을 해결한다. 그리고 한 타임 슬롯동안 하나의 셀이 서비스 될 수 있음을 가정한다.

트래픽 모델(Traffic Model)은, 유니폼 트래픽(Uniform Traffic)을 가정한다. 트래픽의 특성은 교환기의 성능 평가에 중요한 영향을 미치는데, 트래픽은 두 가지 프로세스로 설명될 수 있다. 즉, 각 타임슬롯 당 셀들이 도착하는 패턴을 묘사할 수 있는 프로세스와 입력포트에 도착한 셀들이 요청하는 출력포트의 분포를 나타낼 수 있는 프로세스이다. 유니폼 트래픽 하에서는, 입력포트로 셀이 도착할 확률 $p(0 < p \leq 1)$ 를 가지는 베를리 프로세스(Bernoulli Process)로 가정한다. 즉 하나의 슬롯동안 입력포트에 셀이 도착할 확률은 p 가 되며, 셀이 도착하지 않을 확률은 $1-p$ 가 된다. 이것을 식으로 표현하면 다음과 같다.

$$P_x(k) = P(x = k) = p^k(1-p)^{1-k} \quad k = 0, 1$$

따라서, p 는 입력포트에 도착하는 셀의 도착을 또는 입력로드가 된다. 그리고 입력포트에 도착한 셀들이 요청하는 출력포트의 확률은 모든 출력포트에 균등하게 분포되며, 만약에 출력포트의 개수가 N 이라면, 특정 출력포트를 선택할 확률은 $1/N$ 이 된다. 그래서 이런 트래픽 패턴을 독립적 정규 트래픽(Independent Uniform Traffic) 또는 간단히 랜덤 트래픽(Random Traffic)[11]이라고도 한다.

정규 트래픽은 ATM 교환기의 성능 평가에서 트래픽 모델로 많이 사용되었다. 그 이유는 첫째, 교환기의 이론적(analytical) 분석 평가가 쉽다. 특히, 충돌 현상이 발생하는 교환기나 복잡한 버퍼링 전략을 결합한 모델에서 더욱 그렇다. 둘째, 교환기 노드에 도착하는 입력 트래픽이 사용자 액세스 노드(User access node)보다 덜 버스티(bursty)하다는 점이다. 셋째, 교환이 연속적으로 이어지는 곳에서도 역시 덜 버스티하다는 점이다. 이런 이유로 인해, 유니폼 트래픽이 교환기 트래픽 모델로 많이 사용되었다[11].

3.2 셀 폐기 방법

본 논문에서 제안한 입출력 버퍼형 방식 ATM 교환기는 기존의 두 가지 모드, 귀환 모드(Backpressure mode)와 손실 모드(Queue-loss mode) 및 최근에 제안된 하이브리드 모드(Hybrid mode)[16-19]로 작동한다. <표 2>는 각 모드에 따른, 셀 폐기 방식을 비교한 것이다[16].

<표 2> 각 모드에 따른 셀 폐기 방식

모드(mode) 셀(Cell) 경로	귀환 모드 (Backpressure mode)	손실 모드 (Queue-loss mode)	하이브리드 모드 (Hybrid mode)
입력 버퍼로의 진입 셀	입력 버퍼가 포화(full)인 경우		
출력 버퍼로의 진입 셀	셀 폐기 없음	출력 버퍼가 포화인 경우 폐기	입력 버퍼가 포화이고 출력 버퍼가 포화인 경우 폐기

첫 번째, 귀환 모드는 입력포트로 진입하는 셀이 입력버퍼의 포화로 인해 저장할 수 없으면 폐기하며, 입력 버퍼에 저장된 셀이 목적하는 출력포트로 교환될 때, 출력버퍼가 포화이면 그 셀이 위치한 원래의 입력버퍼에 그대로 두고 그렇지 않으면 교환하게 된다. 따라서, 귀환모드는 입력버퍼의 포화에 의해서만 셀 손실이 발생한다.

두 번째, 손실모드는, 귀환모드와 마찬가지로 입력포트로 진입하는 셀이 입력버퍼의 포화로 인해 저장할 수 없으면 폐기하며, 입력 버퍼에 저장된 셀이 목적하는 출력포트로 교환될 때, 출력 버퍼의 상태에 따라 포화이면 그 셀을 폐기하고 그렇지 않으면 출력 버퍼에 저장하는 방식이다.

최근에 제안된 하이브리드 모드는, 입력 버퍼에 저장할 공간이 있음에도 불구하고 셀을 폐기하는 손실 모드의 단점을 보완하여, 입력 버퍼와 출력 버퍼의 모든 저장 공간을 활용하는 방식이다. 즉, 입력 버퍼에 저장된 셀이 목적하는 출력포트로 교환될 때, 목적하는 출력포트의 버퍼에 저장할 장소가 없는 경우에 셀을 폐기하지 않고 셀이 저장된 입력포트의 버퍼를 확인하게 된다. 이 때, 입력 버퍼에도 저장할 공간이 없는 경우에는 그 셀을 폐기하고, 저장할 공간이 남아 있다면, 원래의 입력버퍼 자리에 그대로 두는 방법이다. 따라서, 하이브리드 모드에서는 목적하는 출력포트의 버퍼에 저장할 장소가 없고, 그 셀이 있던 입력 버퍼에 저장할 장소가 없는 경우에 셀을 폐기하게 된다.

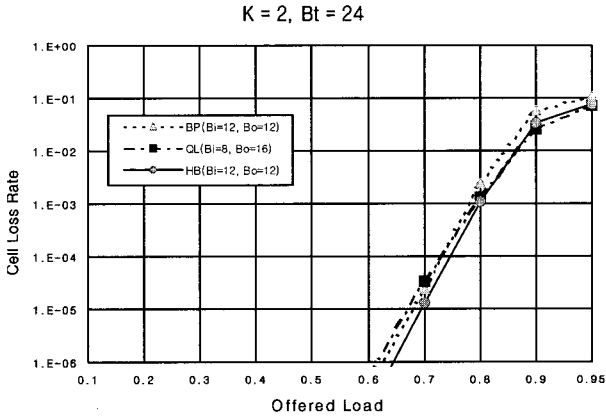
3.3 귀환·손실 모드 및 하이브리드 모드 하에서 셀 손실률 비교 분석

(그림 7)은 $K=2$ 이고, B_i (총 버퍼 크기, $B_i + B_o$) = 24일 때, 로드를 변화시켜 가면서 셀 손실률을 비교한 것이다. 귀환·손실 모드 및 하이브리드 모드에서 입력 버퍼(B_i)와 출력 버퍼(B_o)의 크기는, 전 로드에서 걸쳐 가장 낮은 셀 손실률을 보이는 것을 채택했다.

실험 결과, 귀환·손실 모드가 로드 약 0.74에서 셀 손실률이 반전된다. 즉, 로드 0.74이하에서는 귀환모드가 셀 손실률이 낮으며, 그 이상의 로드에서는 손실 모드가 셀 손실률이 낮다. 손실·하이브리드 모드도 로드 약 0.85에서 셀 손실률이 반전된다. 즉, 로드 0.85이하에서는 하이브리드 모드가 손실 모드보다 셀 손실률이 낮으며, 그 이상의 로드에서는 손실 모드가 하이브리드 모드보다 셀 손실률이 낮고,

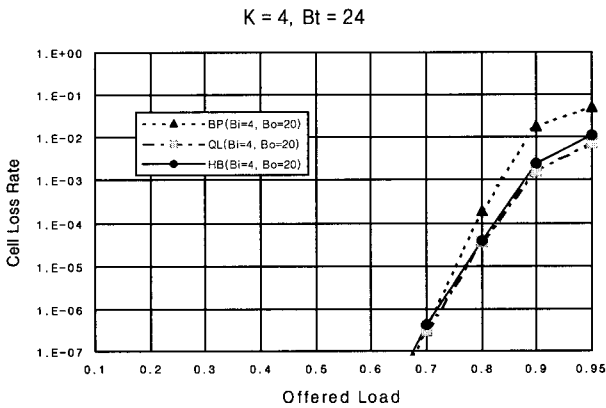
로드 0.9 이상일 때는 손실 모드가 하이브리드 모드보다 약 30% 낮은 셀 손실률을 보인다.

전체적으로, 낮은 로드(0.8이하)에서는 하이브리드 모드의 성능이 가장 우수하지만, 로드(0.8이상)가 많아질수록 손실 모드의 성능이 가장 우수하다는 것을 알 수 있다.



(그림 7) Load의 변화에 따른, 귀환(BP)·손실(QL) 및 하이브리드(HB) 모드의 셀 손실률(K=2, Bt=24)

(그림 8)은 $K=4$ 이고, $B_t=24$ 일 때, 로드를 변화시켜 가면서 셀 손실률을 비교한 것이다. 귀환·손실 모드 및 하이브리드 모드에서 입력 버퍼(B_i)와 출력 버퍼(B_o)의 크기는 전 로드에서 걸쳐 가장 낮은 셀 손실률을 보이는 것을 채택했다.

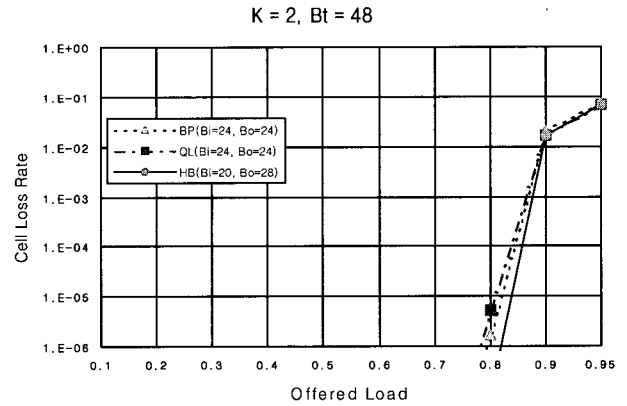


(그림 8) Load의 변화에 따른, 귀환(BP)·손실(QL) 및 하이브리드(HB) 모드의 셀 손실률(K=4, Bt=24)

실험 결과, 낮은 로드에서는 각 모드의 셀 손실률이 거의 비슷하지만, 로드가 많아짐에 따라, 손실 모드와 하이브리드 모드는 거의 같은 셀 손실률을 보이면서 귀환 모드보다 점점 더 셀 손실률이 낮아진다. 로드 0.9이상에서는, 손실 모드가 하이브리드 모드보다 약 57% 낮은 셀 손실률을 보인다. 전체적으로, 로드가 많아짐에 따라 손실 모드가 귀환·하이브리드 모드보다 우수하며, 특히 귀환 모드는 성능이

급격하게 떨어진다는 것을 알 수 있다.

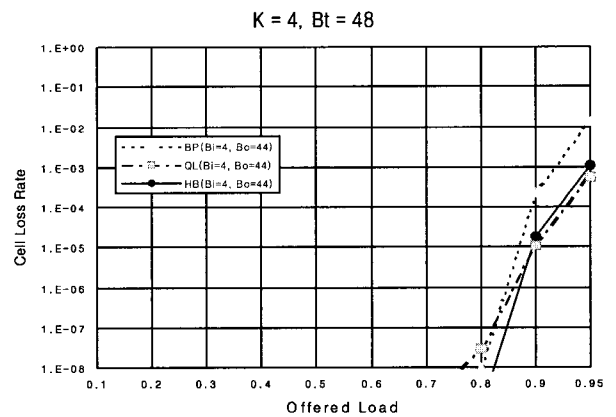
(그림 9)는 $K=2$ 이고, $B_t=48$ 일 때, 로드를 변화시켜 가면서 셀 손실률을 비교한 것이다. 이것은 (그림 7)과 비교하여, 총 버퍼 크기를 2배로 늘린 것을 제외하고는 주어진 조건이 같다. 귀환·손실 모드 및 하이브리드 모드에서 입력 버퍼(B_i)와 출력 버퍼(B_o)의 크기는 전 로드에서 걸쳐 가장 낮은 셀 손실률을 보이는 것을 채택했다.



(그림 9) Load의 변화에 따른, 귀환(BP)·손실(QL) 및 하이브리드(HB) 모드의 셀 손실률(K=2, Bt=48)

실험 결과, 로드 약 0.9를 기점으로 그 이하의 로드에서는 하이브리드 모드가 성능이 가장 우수하고, 그 이상의 로드에서는 손실 모드와 하이브리드 모드가 같은 성능을 보이면서 귀환 모드보다 약 30%정도 성능이 우수하다. 그리고 로드가 많아질수록 서로 성능이 근접해지고 있다는 사실을 알 수 있다.

(그림 10)은 $K=4$ 이고, $B_t=48$ 일 때, 로드에 따라 셀 손실률을 비교한 것이다. 귀환·손실 모드 및 하이브리드 모드에서 입력 버퍼(B_i)와 출력 버퍼(B_o)의 크기는 전 로드에서 걸쳐 가장 낮은 셀 손실률을 보이는 것을 채택했다.



(그림 10) Load의 변화에 따른, 귀환(BP)·손실(QL) 및 하이브리드(HB) 모드의 셀 손실률(K=4, Bt=48)

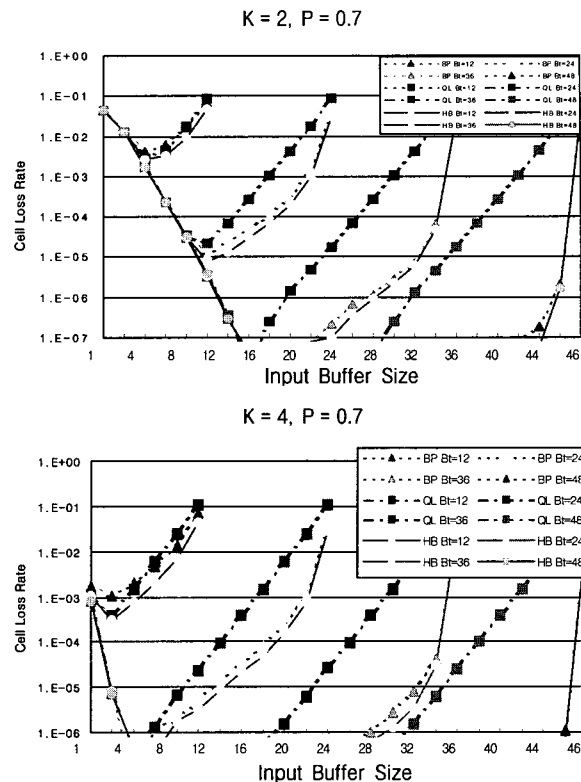
실험 결과, 귀환·손실 모드가 로드 약 0.82에서 셀 손실률이 반전된다. 즉, 로드 0.82 이하에서는 귀환 모드가 손실 모드보다 성능이 우수하며, 그 이상에서는 손실 모드가 귀환 모드보다 성능이 우수하다. 손실·하이브리드 모드도 로드 약 0.89에서 셀 손실률이 반전된다. 즉, 로드 0.89이하에서는 하이브리드 모드가 손실 모드보다 성능이 우수하고, 그 이상일 때는 손실모드가 하이브리드 모드보다 성능이 우수하다. 전체적으로, 로드 약 0.9를 기점으로, 그 이하의 로드에서는 하이브리드 모드의 성능이 가장 우수하고, 그 이상의 로드에서는 손실 모드가 귀환 모드보다 성능이 우수하고, 하이브리드 모드보다 약 82%정도 성능이 우수하다.

(그림 7)~(그림 10)에서, 전체적으로 로드 약 0.9를 기점으로, 그 이하의 로드에서는 하이브리드 모드가 귀환·손실 모드보다 성능이 우수하고, 그 이상의 로드에서는 손실 모드가 하이브리드 모드와 같거나 약 2배 이하의 좋은 성능을 보이면서 귀환모드보다 성능이 우수하다는 것을 알 수 있다. 또한, K 를 높임으로써, 로드가 많아짐에 따라 손실 모드가 귀환 모드보다는 뚜렷하게 성능이 우수해지면서, 하이브리드 모드보다도 성능이 우수해 지는 점을 알 수 있다.

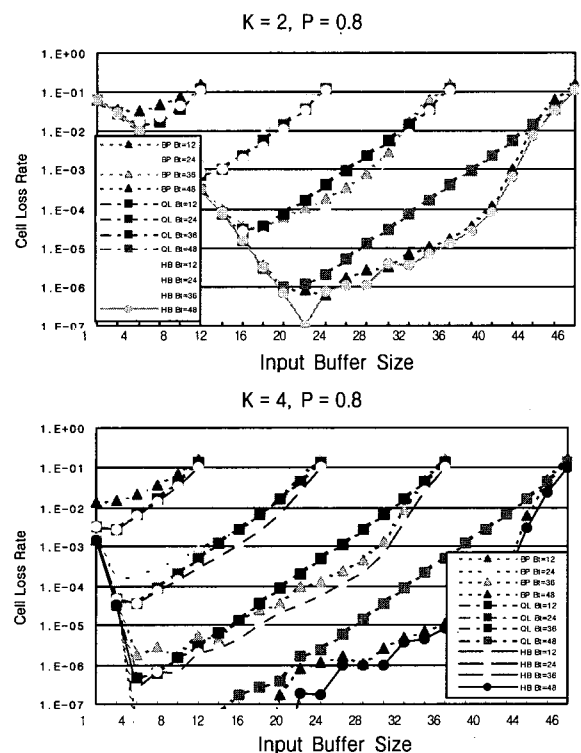
버스티 트래픽 하에서 Switch Speedup 기법을 사용한 귀환·손실 모드 및 하이브리드 모드의 셀 손실률을 비교 분석한 기존의 연구 결과[16-18]에서는, 하이브리드 모드가 전 로드에서 가장 낮은 셀 손실률을 보였다. 그 이유는 Switch Speedup 기법은 한타임 슬롯 동안 입력포트 당 하나 이상의 셀을 처리하므로, 높은 로드에서도 HOL 셀들이 충돌 현상을 일으킬 확률이 줄어들게 된다. 따라서, 버퍼 활용도가 높게 되며, 하이브리드 모드가 전 로드에서 가장 성능이 좋게 된다.

본 논문에서 사용한 Output-port Expansion 기법을 사용하면 로드 0.9이하에서는 하이브리드 모드가, 로드 0.9이상에는 손실 모드가 가장 성능이 좋았다. 그 이유는 Output-port expansion 기법은 한 타임 슬롯동안 입력포트 당 오직 하나의 셀만 처리하므로 로드가 많아질수록, HOL 셀들이 충돌 현상을 일으킬 확률이 Switch Speedup 기법에 비해 높게 된다. 따라서, 하이브리드 모드의 장점인 버퍼 활용도가 감소하게 되며, 로드가 0.9이상일 때는 손실 모드가 하이브리드 모드보다 성능이 우수하게 된다.

(그림 11)은 $p(\text{load})$ 가 0.7일 때, K 에 따른, 입력 버퍼의 크기(B_i)를 변화시켜 가면서 귀환·손실 모드 및 하이브리드 모드의 셀 손실률을 비교한 것이다. 그림에서 나타난 것과 같이, K 에 관계없이 입력 버퍼의 크기가 커짐에 따라 귀환 모드가 손실 모드보다 성능이 뚜렷하게 우수하다. 하이브리드 모드의 성능은 손실 모드보다 우수하고, 귀환 모드보다는 같거나 우수한 성능을 보여주고 있다. 그리고 K 를 4로 높임으로써, 모드에 상관없이 셀 손실률이 급격하게 낮아진다는 사실을 알 수 있다.



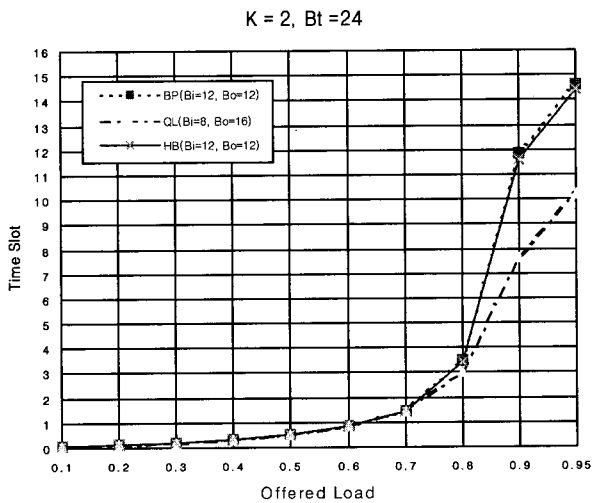
(그림 11) $p=0.7$ 일 때, 입력 버퍼 크기의 변화에 따른 귀환(BP)·손실(QL) 및 하이브리드(HB) 모드의 셀 손실률 ($K=2, K=4$)



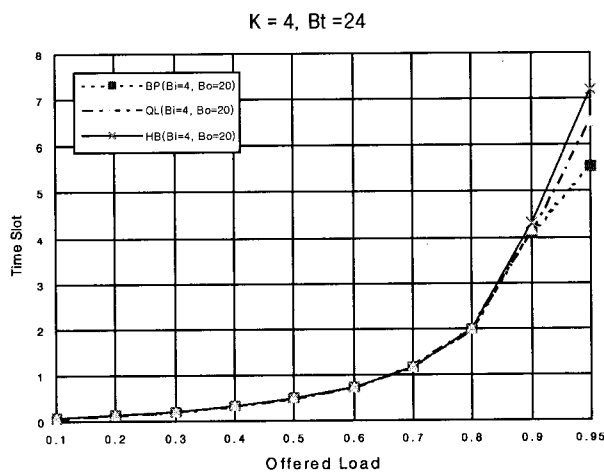
(그림 12) $p=0.8$ 일 때, 입력 버퍼 크기의 변화에 따른 귀환(BP)·손실(QL) 및 하이브리드(HB) 모드의 셀 손실률 ($K=2, K=4$)

(그림 12)는 ρ 가 0.8일 때, K 에 따른, 입력 버퍼의 크기를 변화시켜 가면서 귀환·손실 모드와 하이브리드 모드의 셀 손실률을 비교한 것이다. 그림과 같이, K 에 관계없이 입력 버퍼의 크기가 커짐에 따라, 하이브리드 모드가 귀환·손실 모드보다 성능이 우수하며, 귀환·손실 모드 두 가지 모드를 비교해 봤을 때 귀환 모드가 성능이 점점 더 우수해 지는 것을 알 수 있다. 그리고, K 를 높임으로써 모든 모드에서 향상된 성능을 보여주고 있다.

3.4 귀환·손실 모드 및 하이브리드 모드 하에서 셀 지연 비교



(그림 13) Load의 변화에 따른 귀환(BP)·손실(QL) 및 하이브리드(HB) 모드의 셀 손실률($K=2$, $Bt=24$)



(그림 14) Load의 변화에 따른 귀환(BP)·손실(QL) 및 하이브리드(HB) 모드의 셀 손실률($K=4$, $Bt=24$)

(그림 13)은 $K=2$ 이고, B_t (총 버퍼크기) = 24일 때, 로드 에 따른 귀환·손실 모드 및 하이브리드 모드의 셀 지연을

비교한 것이다. 귀환·손실 모드 및 하이브리드 모드에서 입력 버퍼와 출력 버퍼의 크기는 전 로드 에 걸쳐 가장 낮은 셀 손실률을 보이는 것을 채택했다.

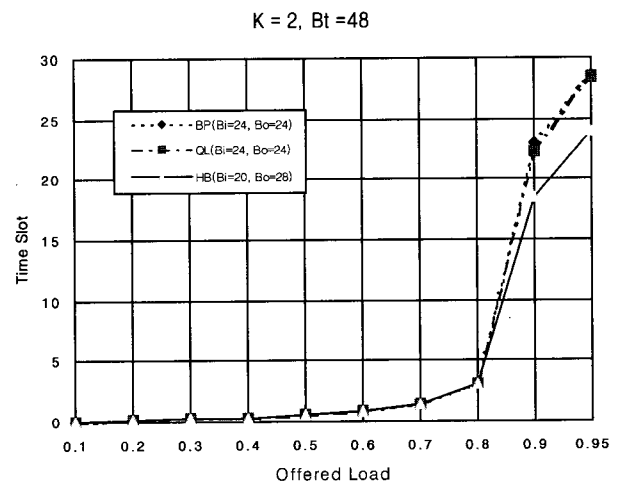
그림과 같이, 귀환 모드와 하이브리드 모드는 로드 에 관계없이 거의 비슷한 셀 지연을 보이고, 전체적으로 낮은 로드(0.7이하)에서는 모드에 상관없이 셀 지연이 같지만, 로드 가 많아질수록, 손실 모드가 귀환·하이브리드 모드보다 셀 지연이 낮다.

(그림 14)는 $K=4$ 이고, $B_t=24$ 일 때, 로드 에 따른 귀환·손실 모드 및 하이브리드 모드의 셀 지연을 비교한 것이다. 귀환·손실 모드 및 하이브리드 모드에서 입력 버퍼와 출력 버퍼의 크기는 전 로드 에 걸쳐 가장 낮은 셀 손실률을 보이는 것을 채택했다.

그림에서 나타난 바와 같이, 로드 0.8 이하에서는 모드에 상관없이 셀 지연이 같지만, 로드 가 많아질수록 귀환, 손실, 하이브리드 모드 순으로 셀 지연이 낮아진다는 사실을 알 수 있다.

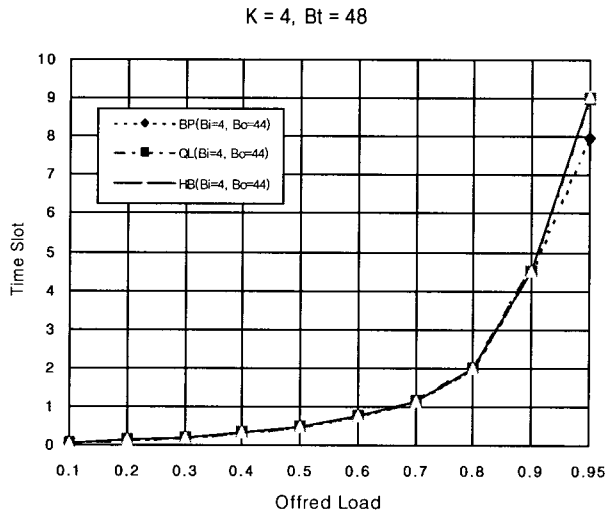
(그림 13), (그림 14)와 같이, 낮은 로드(0.7)에서는 모드에 상관없이 거의 같은 셀 지연을 보이지만, 로드 가 많아짐에 따라 셀 지연이 차이가 난다. $K=2$ 일 때는 손실 모드가 가장 낮은 셀 지연을 보이지만, K 를 4로 높임으로써, 귀환 모드가 가장 낮은 셀 지연을 보인다는 것을 알 수 있다.

(그림 15)는 K (Output-port Expansion Ratio) = 2이고, B_t (총 버퍼크기) = 48일 때, 로드 에 따른 귀환·손실 모드 및 하이브리드 모드의 셀 지연을 비교한 것이다. 귀환·손실 모드 및 하이브리드 모드에서 입력 버퍼와 출력 버퍼의 크기는 전 로드 에 걸쳐 가장 낮은 셀 지연을 보이는 것을 채택했다.



(그림 15) Load의 변화에 따른 귀환(BP)·손실(QL) 및 하이브리드(HB) 모드의 셀 손실률($K=2$, $Bt=48$)

그림과 같이, 전체적으로 로드 0.8이하에서는 로드와 상관없이 셀 지연이 같지만, 로드가 그 이상일 때는 하이브리드 모드가 귀환·손실 모드보다 셀 지연이 낮다. 그리고 귀환·손실모드는 로드와 상관없이 거의 같은 셀 지연을 보인다.



(그림 16) Load의 변화에 따른 귀환(BP)·손실(QL) 및 하이브리드(HB) 모드의 셀 손실률(K=4, Bt=48)

(그림 16)은 $K=4$ 이고, $B_t=48$ 일 때, 로드와 따른 귀환·손실 모드 및 하이브리드 모드의 셀 지연을 비교한 것이다. 귀환·손실 모드와 하이브리드 모드에서 입력 버퍼와 출력 버퍼의 크기는 전 로드와 걸쳐 가장 낮은 셀 손실률을 보이는 것을 채택했다.

그림과 같이 로드 0.9이하에서는 모드와 상관없이 셀 지연이 거의 같지만, 로드가 그 이상일 때는 귀환 모드가 손실·하이브리드 모드보다 셀 지연이 낮다. 그리고 손실모드와 하이브리드 모드는 로드와 상관없이 같은 셀 지연을 보인다.

(그림 15), (그림 16)과 같이, 로드 약 0.8이하에서는 모드와 상관없이 같은 셀 지연을 보이지만, 로드가 많아짐에 따라 셀 지연이 차이가 난다. 즉, $K=2$ 일 때는 하이브리드 모드가 가장 낮은 셀 지연을 보이지만, K 를 4로 높임으로써, 귀환 모드가 손실·하이브리드 모드보다 셀 지연이 낮다는 사실을 알 수 있다.

(그림 13~16)과 같이, 낮은 로드(0.8이하)에서는 K 에 상관없이 귀환·손실 모드와 하이브리드 모드가 같은 셀 지연을 보이지만, K 가 높아질수록 귀환 모드가 가장 낮은 셀 지연을 보인다. 이 실험에서는 셀 손실률로 인한 재전송을 고려하지 않았다.

4. 결론 및 향후 과제

ATM 교환기는 기본적으로, 버퍼의 배치에 따라 입력 버퍼형 방식, 중앙(공유) 버퍼형 방식, 출력 버퍼형 방식으로 나눌 수 있다. 각 방식에 따라 장단점을 가지고 있다. 따라서 보다 높은 성능을 가진 교환기를 구현하기 위해 이들 각각의 버퍼링 전략의 장점을 취해 결합한, 입출력 버퍼형 방식, 공유·출력 버퍼형 방식 등이 제안되었다.

본 논문에서는, 유니폼 트래픽하에서 교환기 성능을 높이기 위해 Output-port Expansion 기법을 적용한, 내부적으로 충돌이 없고 버퍼가 없는 입출력 버퍼형 ATM 교환기를 사용하였다. 이러한 입출력 버퍼형 ATM 교환기는 기존의 귀환·손실 모드 및 최근에 제안된 하이브리드 모드로 작동한다. ATM 교환기의 성능 평가 방법에는 처리율, 셀 손실률, 셀 지연, 지터가 있다. 본 논문에서는 셀 손실률과 셀 지연에 대하여 성능 평가를 수행하였다.

로드를 변화시켜 가면서 귀환·손실 모드 및 하이브리드 모드의 셀 손실률을 비교 분석한 결과, Output-port Expansion Ratio에 관계없이 로드 약 0.9를 기점으로, 로드 0.9이하에서는 하이브리드 모드가, 로드 0.9이상에서는, 손실 모드가 가장 낮은 셀 손실률을 보였다. Output-port Expansion Ratio를 높임으로써, 모드와 상관없이 셀 손실률이 많이 낮아지는 경향을 보였다.

기존의 버스티 트래픽하에서 Switch Speedup 기법을 사용한 귀환·손실 모드 및 하이브리드 모드의 셀 손실률을 비교 분석한 연구 결과에서는 버퍼 활용도가 높은 하이브리드 모드가 전 로드에서 가장 성능이 좋았다. 그러나 Output-port Expansion 기법을 사용한 본 논문에서는, 로드 0.9이하에서는 하이브리드 모드가, 로드 0.9이상에서는 손실 모드가 가장 성능이 좋았다. 그 이유는 로드가 많아질수록, 하이브리드 모드의 장점인 버퍼 활용도가 감소하기 되기 때문이다. 그러나 로드 전체로 보면, 하이브리드 모드가 귀환·손실 모드보다 우수한 성능을 보인다. 또한, Output-port Expansion Ratio를 높임으로써, 모드와 상관없이 셀 손실률이 많이 낮아지는 경향을 보였다.

로드를 변화시켜 가면서 귀환·손실 모드 및 하이브리드 모드의 셀 지연을 비교한 결과, 주어진 조건에 따라 각기 다른 특징을 보이지만, 뚜렷한 점은 본 논문에서는 셀 손실률로 인한 재전송을 고려하지 않은 관계로, 예상한 바와 같이, 로드가 많아질수록 셀 손실률이 높은 귀환 모드가 Output-port Expansion Ratio를 높임으로써, 다른 모드들에 비해 가장 셀 지연이 낮아지는 결과를 보였다.

향후 연구 과제는 버스티 트래픽하에서 Input-port Expansion 방법과 Look-ahead Contention Resolution 방법을 사용한 입출력 버퍼형 ATM 교환기의 셀 손실률과 셀 지연을 성능 평가하는 것이다.

참 고 문 헌

- [1] F. Tobagi, "Fast Packet Switch Architectures For Broadband Integrated Services Digital Networks," Proc. IEEE, Vol.78, No.1, 1990.
- [2] J. Bae and T. Suda, "Survey of Traffic Control Schemes and Protocols in ATM Networks," Proc. IEEE, Vol.79, No.2, 1991.
- [3] 멀티미디어 통신연구회, "그림으로 보는 표준 ATM", 교보문고, 1997.
- [4] 임주환, 성단근, 한치문, 김영선, "ATM 교환", 한국통신학회 · 홍릉과학 출판사, 1996.
- [5] J. Berthold, "High Speed Integrated Electronics for Communications Systems," Proc. IEEE, Vol.78, No.3, 1990.
- [6] O. Kyas, "ATM networks," International Thomson Computer, 1995.
- [7] W. Stallings, "ISDN and Broadband ISDN with Frame relay and ATM," Prentice Hall, 1995.
- [8] W. Stallings, "Data and Computer Communication," Prentice Hall, 1997.
- [9] M. Prycker, "Asynchronous Transfer Mode Solution for Broadband ISDN," Prentice Hall, 1995.
- [10] P. Onvural, "Asynchronous Transfer Mode Networks," Artech House, 1995.
- [11] R. Awdeh and H. Mouftah, "Survey of ATM Switch Architecture," Computer Network and ISDN System 27, pp.1567-1613, 1915.
- [12] U. Black, "ATM Foundation for Broadband Networks," Prentice Hall PTR, 1995.
- [13] A. Pattavina and G. Bruzzi, "Analysis of Input and Output Queuing for Nonblocking ATM Switches," IEEE/ACM Transactions on Networking, Vol.1, No.3, 1993.
- [14] I. Iliadis, "Performance of a Packet Switch with Input and Output Queueing under Unbalanced Traffic," Proc. IEEE INFOCOM '92, Vol.2, 1992.
- [15] Y. Oie, M. Murata, K. Kubota, and H. Miyahara, "Performance Analysis of Nonblocking Packet Switch with Input and Output Buffers," IEEE Transaction on Communication, Vol.40, No.8, 1992.
- [16] 권세동, 박현민, 최병석, 박재현, "입출력버퍼형 ATM 교환기의 셀 폐기 방법에 대한 새로운 기준 제안 및 성능 분석", 정보처리학회논문지 제7권 제4호, pp.1246-1254, 2000.
- [17] 권세동, 박현민, 최병석, 박재현, "멀티미디어 트래픽하에서 입출력버퍼를 갖는 ATM 교환기의 손실과 귀환모드의 성능 비교 분석", 한국정보처리학회 산 · 학 · 연 멀티미디어기술 학술대회학술논문집, pp.517-520, 1998.
- [18] 권세동, 박현민, 박재현, 최병석, "입출력버퍼형 ATM 교환기에서의 새로운 셀 폐기 모드의 제안과 버스티 트래픽하에서의 성능 비교 분석", 정보처리학회 '99춘계학술발표논문집(하), pp.1025-1028, 1999.
- [19] H. Duan, J. Lockwood, S. Kang, J. Will, "High-performance OC-12/OC-48 Queue Design Prototype for Input-buffered ATM Switches," IEEE Infocom '97, Kobe, Japan, pp.20-28, 1997.
- [20] S. Liew, "Performance of Input-buffered and Output-buffered ATM Switches under Bursty Traffic : Simulation Study," IEEE Communication, pp.905.2.1-7, 1990.
- [21] M. Karol, K. Eng, and H. Obara, "Improving the Performance of Input-Queued ATM Packet Switches," Proc. IEEE INFOCOM '92, Vol.2, 1992.
- [22] G. Bruzzi and A. Pattavina, "Performance Evaluation of an Input-queued ATM Switch with Interanl Speed-up and Finite Output Queues," Proc. IEEE GLOBECOM '90, San Diego, CA., pp.1455-1459, 1990.
- [23] H. Chao and B. Choe, "Design and Analysis of a Large-Scale Multicast Output Buffered ATM Switch," IEEE/ACM Transactions on Networking, Vol.3, No.2, pp.126-138, 1995.
- [24] M. Lee and D. Ahn, "Cell Loss Analysis and Design Trade-Offs of Nonblocking ATM Switches with Nonuniform Traffic," IEEE/ACM Transaction on Networking, Vol.3, No.2, 1995.



권 세 동

e-mail : sdkwon@mju.ac.kr

1997년 명지대학교 컴퓨터공학과 졸업
(학사)

1999년 명지대학교 컴퓨터공학과 졸업
(석사)

1999년~2002년 명지대학교 컴퓨터공학과
박사 수료

1999년~2002년 (주)GT&T 연구원

관심분야 : ATM 교환기, ATM 트래픽 제어, 컴퓨터 네트워크



박 현 민

e-mail : hpark@mju.ac.kr

1985년 서울대학교 전자공학과 졸업
(학사)

1988년 North Carolina State University
Electrical and computer engineering(석사)

1995년 North Carolina State University Electrical and computer engineering(박사)

1996년~현재 명지대학교 공과대학 컴퓨터학부 부교수

관심분야 : ATM 교환기, 네트워크 트래픽 관리 및 보안 기술 연구