

장파장에서 동작하는 Optical Thyristor

김두근[†] · 김형수 · 정성재 · 최영완

중앙대학교 전자전기공학부 병렬 광접속 연구실

④ 156-756 서울 동작구 흑석동 221번지

이석 · 우덕하 · 전영민

한국과학기술연구원 광기술연구센터

④ 136-791 서울 성북구 하월곡동 39-1번지

유병길

항공대학교 교양학부

④ 412-791 경기도 고양시 덕양구 화전동 200-1번지

(2001년 8월 21일 받음, 2002년 1월 15일 수정본 받음)

본 연구에서는 광통신 시스템에 응용할 수 있는 장파장용 광 싸이리스터(optical thyristor)를 제안하고, 소자를 제작하여 그 특성을 측정 분석하였다. 발광과 수광의 기능을 수행하는 광 싸이리스터는 광 네트워크 구성의 핵심 소자로서 충분한 스위칭 전압이 요구되는데, 단일 광 싸이리스터에서 충분한 스위칭 전압 4.03(V)와 홀딩 전압(holding voltage) 1.77(V)를 얻었다. 또한 입력 전류에 따른 수광에 필요한 충분한 광량을 얻을 수 있었고, 입사 광에 따른 비선형 I-V 특성의 변화량을 확인 할 수 있었다. 실험적으로 얻어진 장파장용 DOT의 비선형적 특성은 일정한 진폭을 유지 시켜주는 광 하드 리미터(optical hard-limiter), ATM 패킷 헤더 프로세싱을 위한 광 ATM 패킷 스위칭, 광 분할 다중화(WDM) 광전송 시스템에서 광장 라우팅을 위한 광장 변환기 등의 많은 광통신 용용 분야에 적용할 수 있다.

주제어 : Optical thyristor.

I. 서 론

최근 들어 광 네트워크 구성에 있어 전송 기술이 안정적으로 확립됨에 따라 광 스위칭 소자와 적절한 광 스위칭 기술을 이용한 광 네트워크의 전체적인 성능 향상에 더욱 큰 관심이 집중되고 있다. 이는 완전 광통신 구현에 있어서 광 신호의 스위칭과 논리 기능(logic processing)을 전자 신호로 변환시키지 않고, 전광 영역(optical-domain)에서 될 수 있으면 속도에 제한 받지 않고 구현하는 것이 바람직한 방식이기 때문이다. 이러한 전광 시스템의 구현 및 실용화에 있어, 다기능 광논리 소자의 연구는 가장 중요한 핵심 부품을 개발하는 것이다. 특히, 광 신호 처리 및 광 신호 접속에 있어서는 광 논리 소자가 기존의 전자 논리 소자 보다 물리적으로 월등한 특성을 가질 수 있기 때문에 광 논리 소자를 핵심 부품으로 하는 다양한 광 신호 처리 시스템이 혁신하는 전자식 교환기, 프로세서, 컴퓨터 등을 일시에 완전히 대체하진 않더라도 상당 부분을 점차적으로 대체해 나아갈 것이며, 궁극적으로는 상기한 장점을 필요로 하는 대부분의 시스템에 있어 핵심 부품으로 자리 잡을 것이 예상된다. 따라서 광 논리 기능 소자에 대한 연구는 매우 미래 지향적인 새로운 정보 통신 관련 부품 기술 분야로서 기존의 전자 소자를 이용한 시스템의 한계를 극복할

수 있는 광프로세스, 광메모리, 광컴퓨터 및 광교환 등의 미래 정보 통신을 가능케 하는 필수적인 연구 분야이며 그 기술적 필요성이 절실히 요청되고 있다.

광 논리소자로는 광 PnP thyristor와 자기 전광 소자(self-electrooptic effect device, SEED) 등이 대표적인 소자이다. 광 논리소자는 광 도파로(planar optical waveguide), 기계식 광섬유 스위치(mechanical fiber switch) 등의 상관 교환(relational switching) 소자와는 달리 두 개의 광 입력 상태에 따라 광학적 논리를 수행할 수 있는 광 디지털 논리소자로 광 스위칭(optical switching), 광 신호(optical bit)와의 밀접한 상호 작용, 소자 자체의 on/off 상태 제어, 다양한 Boolean 논리 동작, 소자의 충전 시간에 따른 bit rate 한계 등의 특징을 갖는다. 상관 스위칭 소자는 처리되는 신호가 소자에 대해 transparent하므로 높은 밴드폭을 갖으나 논리 기능이 없는 반면, 논리 스위칭 소자는 적절한 입력 광 신호의 조건 아래에서 주어진 구조에 따라 다양한 Boolean 논리 기능을 수행하므로 hybrid network switching fabric 등에서 필수적으로 활용될 수 있다. 그러나 기존의 광 논리소자들에 관한 연구는 광 접속(optical interconnection)에서의 병렬 광 신호 처리에 주된 관심이 집중되어 있었으므로 GaAs-based material system을 이용한 2차원 소자 배열에 관한 연구가 주류를 이루고 있으며,^[1-3] 장파장 광통신에서의 다기능 광 논리소자의 응용은 간과되어 왔었다. 이러한 점에 착안하여 본 연구에서는

[†]E-mail: emblemdo@kist.re.kr

광통신에 있어 광 신호 라우팅을 위한 다양한 기능성을 갖는 신개념의 광 논리소자에 관하여 연구하였다.^[4]

II. Optical Thyristor

광 싸이리스터는 SEED나 EARS(exciton absorption reflection switch)가 detection-modulation 형태의 광 논리소자인 것과는 달리 detection-regeneration(또는 detection-emission) 형태의 광증폭 기능을 포함하는 광 논리소자이다.

광 싸이리스터의 기본적인 구조는 그림 1(a)에서 보는 바와 같이 3개의 p-n 접합(J1, J2, J3)으로 이루어진 4층 PnPn 접합으로 외각의 P형 반도체에 연결된 양극(anode)과 N형 반도체에 연결된 음극(cathode)의 2개 전극(electrode)으로 구성되어 있다. 광 싸이리스터는 일반적인 싸이리스터의 가운데층에 전류 주입의 역할을 담당하는 게이트 전류로 광 신호를 이용한다. 광 싸이리스터의 효율적인 광 스위칭을 위해서는 빛이 가운데 영역에서만 흡수되어 광전류 생성에 기여하여야 하므로 대개 J1과 J3가 이중 접합인 이중 이중 접합(double-hetero junction)을 사용한다. 즉, 외각층들을 이루는 물질의 에너지 밴드 갭이 가운데 영역을 이루는 물질의 에너지 밴드 갭보다 크게 하여, 동작 파장의 빛이 외각층을 모두 통과하며, 가운데 층에서만 흡수가 되도록 구조적으로 설계한다. 일반적으로 에너지 밴드 갭이 큰 물질은 P, N으로, 에너지 밴드 갭이 작은 물질은 p, n으로 표시한다. 그림 1(b)는 싸이리스터의 전류-전압 특성 곡선(C1)으로 S자 모양의 비선형 특성을 가지며, (i) 순방향 비전도(forward blocking) 영역으로 높은 임피던스의 OFF 상태, (ii) 부성 저항(negative resistance) 영역, (iii) 순방향 전도(forward conducting) 영역으로 낮은 임피던스의 ON 상태로 나눌 수 있다. 적당한 외부 전압(V_D)과 외부 저항(R)을 연결하면 부하선(load line) L1이 정해지며, 특성 곡선과 두 개의 안정된 동작점을 결정하는데, (bi-stability) 동작점 S1은 OFF 상태를, 동작점 S2는 ON 상태를 나타낸다. I_h 와 V_h 는 흠딩 포인트(holding point)로, 각각 흠딩 전류, 흠딩 전압을 나타낸다. I_s 와 V_s 는 각각 스위칭 전류, 스위칭 전압으로 이 점을 경계로 OFF 상태에서 ON 상태로의 스위칭이 일어난다. 그림 1(a)와 같은 단일 소자는 V_D 를 스위칭 전압 이하로 가한 상태에서 충분한 크기를 가지는 광 신호를 인가하여, 전류-전압 특성 곡선을 변화시켜서 스위칭을 하게 한다. 광 신호는 가운데 접합의 공핍 영역(depletion region)에서 흡수되어 광 전류를 발생시키며, C1은 광신호가 인가되면 C2로, 보다 큰 세기의 광신호가 인가되면 C3로 스위칭 전압을 작게 만들어 스위칭을 가능케 한다. 그러나 이 방법은 수 mW정도의 큰 광신호가 필요하므로 광 반응성(optical sensitivity)이 불량하다는 단점이 있다.

이러한 단점을 보완하기 위해서 그림 2와 같은 차분 구도(differential pair)가 제시되었다.^[5] 차분 구도는 그림 2에서 보는 바와 같이 두 개의 광 싸이리스터를 병렬로 연결하고 외부에 저항을 직렬로 연결한 형태로, 단일 소자를 이용한 스위칭 보다 매우 적은 광 에너지로 스위칭을 시킬 수 있는 장점을 가진다. P_A , P_B 는 각각 광 싸이리스터 T_A 와 T_B 에 입사되는

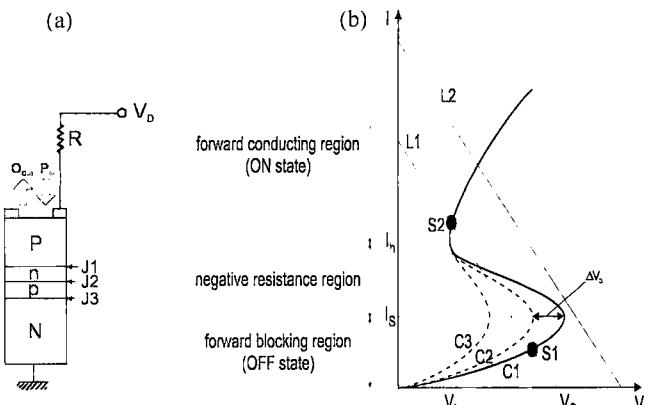


그림 1. (a) 광 싸이리스터 기본 구조, (b) 광 싸이리스터의 S자 모양 비선형 전류-전압 특성 곡선.

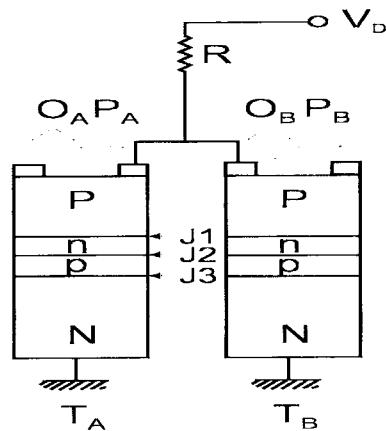


그림 2. 광 반응성 향상을 위해서 두 개의 광 싸이리스터를 병렬로 연결한 차분 구도.

광 신호를 나타낸다. 차분 구도의 스위칭 방법은 단일 소자와는 달리 광 신호를 인가한 상태에서 V_D 를 스위칭 전압 이상으로 인가함으로써 스위칭을 시킨다. 만약 광 신호를 어느 한쪽에만 인가하면, 광 신호를 받은 광 싸이리스터의 전류-전압 특성 곡선은 C2로 변하지만, 나머지 광 싸이리스터의 전류-전압 특성 곡선은 C1은 변하지 않는다. 이때, 스위칭 전압 이상의 전압이 외부로부터 인가되면 두 광 싸이리스터 중 스위칭 전압이 낮은 광 싸이리스터만이 먼저 스위칭 된다. 먼저 스위칭 된 광 싸이리스터에 의해서 회로에 큰 전류가 흐르며, 이 전류로 인해서 외부 저항에 의한 전압 강하는 커진다. 따라서 V_D 의 대부분이 외부 저항에 걸리게 되므로 나머지 광 싸이리스터 소자의 양단에는 매우 낮은 전압이 걸리게 되므로 OFF 상태에 머무르게 된다. 이러한 스위칭 방법을 “winner-takes all”이라고 한다. 차분 구도에 있어서 V_D 에 의해 공급되는 전기적 에너지(electrical power)가 차분 구도의 광 싸이리스터 스위칭에 필요한 에너지이다. 즉, 광 신호를 인가하지 않은 상태에서 V_D 를 인가하면 차분 구도를 이루는 두 광 싸이리스터 중 어느 한쪽을 스위칭 시킬 수 있는데, 이는 차분 구도를 이루는 두 광 싸이리스터의 비대칭성에 기인한다. 불순물 농도, 총의 두께, 온도, 표면 재결합 속도, 소자 크기, 그리고 그 밖의 여

러 가지 인자가 서로 다르기 때문에 두 광 싸이리스터의 스위칭 전압에 차이가 있으며 VD만을 인가한 경우 제작 공정상 낮은 스위칭 전압을 가지는 광 싸이리스터만 항상 선택적으로 스위칭 된다. 따라서 차분 구도의 광 스위칭을 에너지는 나머지 한쪽을 올바르게 스위칭 시키는데 필요한 최소의 광 에너지로 정의할 수 있다. 만약, 두 광 싸이리스터가 동일하게 제작된 경우에는 잡음 성분, 특히 온도 잡음(thermal noise) 성분만이 약 0.2~0.4 mV정도의 스위칭 전압 차이의 원인이 되며, 이 경우 필요한 광 에너지는 0.1 fJ 정도로 매우 작다.^[6] 그러나 두 광 싸이리스터의 스위칭 전압의 차이는 제작 공정상 나타나는 불가피한 요소이므로 스위칭 에너지를 낮추는 실질적인 방법은 수광 효율을 증대 시킴으로써 두 광 싸이리스터의 스위칭 전압의 차이를 보다 적은 광 에너지로 극복하는 것이다. 즉 동일 세기를 가지는 광 신호에 대한 스위칭 전압의 변화량, ΔV_s (그림 1(b))를 극대화 할 수 있는 구조를 설계하는 것이 광 스위칭 에너지를 극소화 할 수 있는 실질적인 방법이다. 광 싸이리스터는 스위칭 이후에 V_D 를 제거하더라도 OFF 상태로 되기까지는 수 msec에 이르는 매우 긴 시간이 필요하다. OFF 상태로 돌아오기 위해서는 가운데 층(n-p-층)에 있는 과잉 전송자를 모두 제거해야 하는데, 이들의 제거는 매우 느린 재결합 과정에 의해서만 일어난다. 느린 turn-off transient의 개선을 위해서 게이트 전극을 이용하여 과잉 전송자를 제거하는 광 싸이리스터가 제안되었으나, 구조가 복잡하여 집적이 용이하지 않다는 단점이 있었다. 이러한 점을 개선하기 위해서, 광 싸이리스터에 음전압 펄스를 인가하면 turn-off transient가 빨라지는데, 이러한 특성을 이용하여 단순 이극 구조이면서 빠른 turn-off transient를 가지는 완전 공핍 광 싸이리스터(Depleted optical thyristor, DOT)가 Kuijk 등에 의해서 제안되었다.^[7] DOT는 광 싸이리스터의 가운데 층의 두께를 1 μm 이하로 매우 얕게 제작하여, 작은 역방향 전압으로도 양 끝단을 제외한 소자의 전 영역이 공핍 영역(depletion region)이 되는 구조적 특징을 가지는 광 싸이리스터를 말한다. DOT는 음전압 펄스를 이용하여 ON 상태에서 생성되어 가운데 영역에 존재하는 과잉 전송자들을 표동전류의 형태로 매우 빠르게 제거한다. 이때 필요한 역방향 전압은 집적 회로 구동에 필요한 낮은 전압으로 충분하므로, 단순 이극 구조의 DOT는 집적이 용이한 구조이다. 이러한 특성을 가지기 때문에, DOT는 전력 소자(power device)로서 매우 느린 turn-off transient를 가지는 기존의 싸이리스터와는 달리 빠른 스위칭 속도를 가진다.

III. 실험 및 결과

본 실험은 기존의 GaAs-based material system과는 달리 장파장 광통신에서 다기능 광 논리 소자에 응용하기 위해서, 도파로 형태와 수직 입사형 형태로 제작하여 광 싸이리스터의 특성을 측정하였다. metal organic chemical vapor deposition (MOCVD)로 성장된 구조는 다음과 같다. N+-InP 층(500 nm, $5 \times 10^{17} \text{ cm}^{-3}$), P-InP 층(300 nm, $2 \times 10^{17} \text{ cm}^{-3}$), 6개의 다중 양자 우물 p-InGaAs 층(7 nm, $1 \times 10^{17} \text{ cm}^{-3}$)과 그 장벽 p

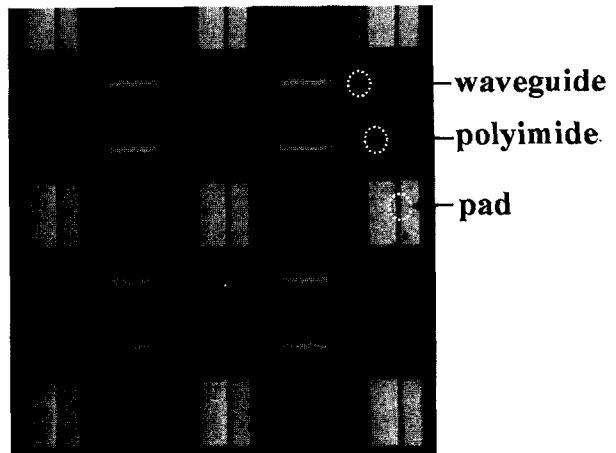


그림 3. 넓이 $100 \mu\text{m}^2$ 패드 영역을 가지는 폭 $4 \mu\text{m}$ 의 광 싸이리스터의 윗면.

InP층($10 \text{ nm}, 1 \times 10^{17} \text{ cm}^{-3}$), 6개의 다중 양자 우물 n-nGaAs 층($7 \text{ nm}, 1 \times 10^{17} \text{ cm}^{-3}$)과 그 장벽 n-InP층($10 \text{ nm}, 1 \times 10^{17} \text{ cm}^{-3}$), N-InP층($300 \text{ nm}, 2 \times 10^{17} \text{ cm}^{-3}$), P+-InP층($500 \text{ nm}, 5 \times 10^{17} \text{ cm}^{-3}$), P+-InGaAs contact층($100 \text{ nm}, 1 \times 10^{19} \text{ cm}^{-3}$).으로 이루어져 있다. 입사광의 흡수가 일어나는 n-p접합의 공핍층을 이루는 물질을 다중양자우물로 구성하여 여기자 흡수 피크에 의한 sensitivity 증가와 광 출력 효율 및 스위칭 속도를 향상시키도록 했다. 첫 번째 제작에서 소자는 도파로 형태로 제작이 되었다. 소자의 제작에서, 건식 식각(reactive ion etching) 대신에 광도파로에서의 가능한 ion damage를 줄이기 위하여 선택적인 습식 식각(wet etching) 기술이 적용되었으며, 에칭 깊이는 N+InP contact 층에 도달하기 위해서 약 $1.6 \mu\text{m}$ 이다. 그리고 ridge waveguide 폭은 $4 \mu\text{m}$ 이며, Silicon nitride가 p와 n contact의 전기적인 절연을 위하여 plasma enhanced chemical vapor deposition(PECVD)에 의해 $0.3 \mu\text{m}$ 증착 되었다. 광 도파를 위해서 폴리미드(polyimide)를 도파로 양옆에 burying 하였다. P+-ohmic contact는 lift-off 공정을 이용하여 Ti/Pt/Au를 증착 하였고, pad pattern contact은 Ti/Au를 증착 하였다. 그림 3은 제작된 광 도파로형 DOT의 윗면 사진이다. 패드의 면적은 $100 \times 100 \mu\text{m}^2$ 이다. 그림 4는 MQW 구조로 제작된 광 싸이리스터의 측정된 비선형 I-V特性과 방출되는 spontaneous emission을 보여주고 있다. 광 도파로는 $800 \mu\text{m}$ 길이로 제작되었으며, 순방향 전압에서 저 전류 OFF-상태, ON-상태, 부성 저항 영역의 삼단 상태를 뚜렷하게 보여주고 있다.^[8,9] 이러한 것은 GaAs-based material system에서 제작된 광 싸이리스터와 같은 특성을 보여준다. OFF-상태에서 스위칭 전압이 4.03(V)인 높은 저항(high-impedance) 상태를 유지한다. 그 반면에 ON-상태에서는 spontaneous light를 방출하며, 그때의 홀딩 전압은 1.77(V)이다. ON-상태와 OFF-상태의 전압의 차이는 2.26(V)로 스위칭을 위한 충분한 전압을 준다. 그림 5는 도파로 길이가 $800 \mu\text{m}$ 인 MQW 광 싸이리스터에서 각각의 다른 주입된 전류의 양에 따른 발광세기를 측정한 것이다. 발광세기는 $1.55 \mu\text{m}$ 파장에서 전류의 양이 증가함에 따라서 커짐을 알 수 있었다. 그

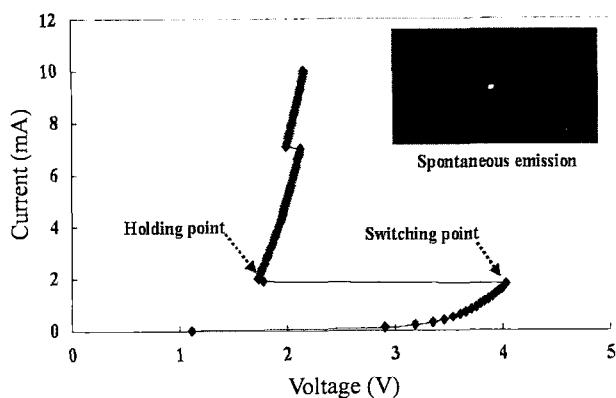


그림 4. 길이 800 μm 인 MQW 광 싸이리스터의 비선형 I-V 곡선과 그 spontaneous emission.

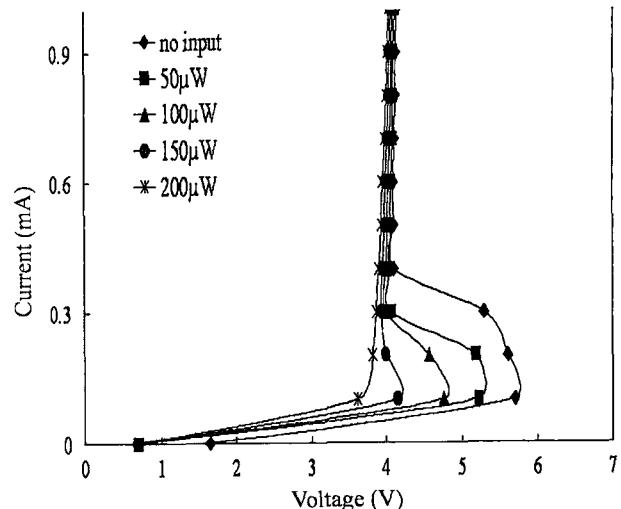


그림 7. 수직형으로 제작된 광 싸이리스터의 입사광의 세기에 따른 스위칭 전압 변화.

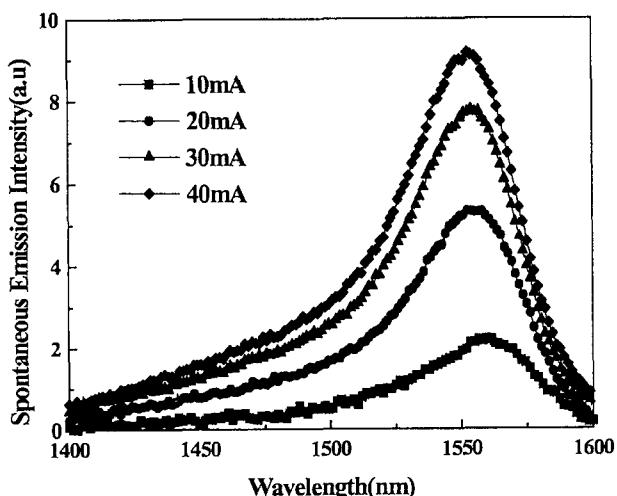


그림 5. 길이 800 μm 인 MQW 광 싸이리스터의 주입된 전류에 따른 spontaneous emission 세기.

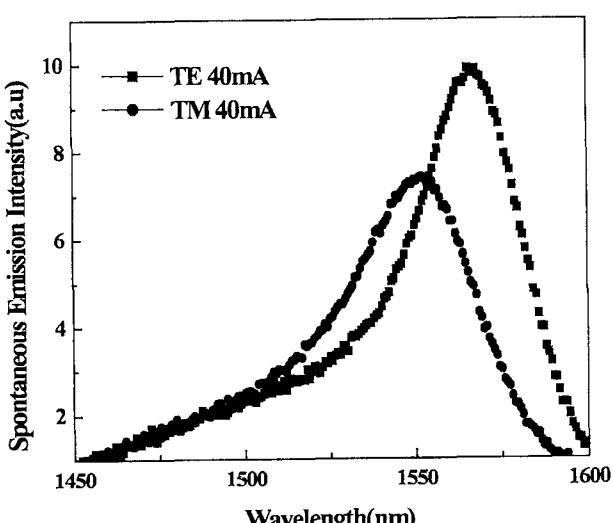


그림 6. 길이 800 μm 인 광 싸이리스터의 일정 전류에 따른 TE 모드와 TM 모드의 발광 세기.

그림 6은 도파로 길이가 800 μm 인 MQW 광 싸이리스터에 일정한 전류가 인가되었을 때 TE 모드와 TM 모드의 발광 세기를 측정한 것이다. 이러한 편광 현상은 편광기와 편광 조절 기의 조합으로 이루어진 Polarization-selective diffractive 광 소자를 이용해서, DOT에서 나오는 빛을 편광에 따라 선택적으로 얻을 수 있어, 광 논리 소자로 응용될 수 있다.^[10] 그림 7은 수직 형태로 제작된 소자로서 입사되는 빛의 세기에 따른 I-V 특성을 나타낸다. 입력되는 빛의 세기가 커짐에 따라서 s-shape이 안쪽으로 들어가는 것을 볼 수 있다. 입력 광의 세기가 200 μW 이상일 때에는 비선형 I-V s-곡선은 사라짐을 알 수 있다. 측정에서 200 μW 는 레이저의 출력단자에서의 값이기 때문에, 레이저의 출력단자와 fiber 사이의 coupling loss와 fiber를 통한 빛의 소자의 윈도우에 입사될 때 반사되는 순실을 고려한다면, 실제로 광 싸이리스터의 n-p 영역에 입사되는 빛의 양은 이보다 훨씬 적을 것으로 예상된다. 따라서 이러한 광 특성은 광기능 소자로서 응용될 수 있다.

IV. 결 론

발광과 수광의 기능을 수행하는 DOT는 광 네트워크 구성의 핵심 소자로서 잠재성을 가지고 있다. 본 논문에서는 장거리 통신용 광통신에서 논리소자로 사용되어질 수 있는 DOT를 제작하여 그 광 특성을 측정하고 분석하였다. 단일 DOT에서 충분한 스위칭 전압 4.03(V)와 홀딩전압 1.77(V)를 얻었다. 또한 입사 광에 따른 비선형 I-V 특성의 변화량을 확인 할 수 있었고, 이러한 값은 DOT를 차분 구도로 제작이 된다면 훨씬 낮은 에너지를 가지고도 스위칭을 할 수 있을 것이다. 실험적으로 얻어진 장파장용 DOT의 비선형적 특성은 일정한 진폭을 유지 시켜주는 광 하드 리미터, ATM 패킷 헤더 프로세싱을 위한 광 ATM 패킷 스위칭, WDM 광전송 시스템에서 파장 라우팅을 위한 파장 변환기, 등의 많은 광통신 용용 분야에 적용할 수 있다.

참고문헌

- [1] D. G. Kim, J. J. Lee, Y. W. Choi, S. Lee, D. H. Woo, B. K. Kang, and S. H. Kim, "Improved performance of an AlGaAs NpnP optical thyristor using bottom mirror layers," *Electron. Lett.*, vol. 36, no. 4, pp. 348-350, 2000.
- [2] D. G. Kim, J. J. Lee, Y. W. Choi, S. Lee, D. H. Woo, B. K. Kang, H. J. Kim, W. J. Choi, Y. H. Park, H. T. Yi, and S. H. Kim, "Significant improvement of AlGaAs-GaAs PnpN differential optical thyristor with mirror layers," *SPIE Proceeding*, USA, vol. 3952, pp. 248-255, 2000.
- [3] J. J. Lee, D. G. Kim, Y. W. Choi, D. H. Woo, S. Lee, and S. H. Kim, "The improvement of the emission rate in the fully depleted optical thyristor with mirror layers," *OECC 2000*, Japan, pp. 396-397, 2000.
- [4] J. K. Choi, J. H. Lee, T. G. Kang, D. G. Kim, and Y. W. Choi, "Design of 1.55 μm fully depleted InGaAsP/InP optical thyristors for optical communication systems," *SPIE Proceeding*, USA, vol. 3625, pp. 747-755, 1999.
- [5] K. Hara, K. Kojima, K. Mitsunaga, and K. Kyuma, "Differential optical comparator using parallel connected AlGaAs pnpn optical switches," *Electron. Lett.*, vol. 25, no. 7, pp. 433-434, 1989.
- [6] G. Bickel, P. Heremans, M. Kuijk, R. Vounckx, and G. Borghs, "Receiver with optical thyristors operating at 155 Mbit/s with 3 femto-Joule optical inputs," *Appl. Phys. Lett.*, vol. 70, no. 6, pp. 750-752, 1997.
- [7] P. L. Heremans, M. Kuijk, B. Knupfer, R. Vounckx, and G. Borghs, "Depleted double-heterojection optical thyristor," *Appl. Phys. Lett.*, vol. 64, no. 12, pp. 2056-2061, 1995.
- [8] D. G. Kim, J. J. Lee, Y. W. Choi, S. Lee, B. K. Kang, S. H. Kim, N. Futakuchi, and Y. Nakano, "Waveguide-type PnpN optical thyristor operating at 1.55 μm," *IEEE Photon. Technol. Lett.*, vol. 12, no. 9, pp. 1219-1221, 2000.
- [9] D. G. Kim, J. J. Lee, Y. W. Choi, S. Lee, B. K. Kang, Y. H. Park, S. H. Kim, N. Futakuchi, and Y. Nakano, "InGaAsP/InP MQW and InGaAsP Bulk waveguide-type PnpN fully depleted optical thyristors," *OECC 2000*, Janpn, pp. 308-309, 2000.
- [10] A. Goulet, N. Nieuborg, H. Thienpont, A. Kirk, P. Koczyk, P. Heremans, M. Kuijk, C. De Tandt, W. Ranson, R. Vounckx, and I. Veretennicoff, "Polarization-based reconfigurable optical interconnects in free-space optical processing modules," *IEEE Photon. Technol. Lett.*, vol. 10, no. 3, pp. 367-369, 1998.

Optical thyristor operating at 1.55 μm

Doo-Gun Kim[†], Hyung-Soo Kim, Sung-Jae Jung, and Young-Wan Choi*Optical Interconnection Lab, Chung-Ang University, Seoul 156-756, KOREA*[†]*E-mail: emblemdo@kist.re.kr*

Seok Lee, Deok-Ha Woo, and Young-Min Jhon

Photonics Research Center, Korea Institute of Science and Technology, Seoul 136-791, KOREA

Byung-Geel Yu

General Studies, Hankuk Aviation University, Kyunggi-do 412-791, KOREA

(Received August 21, 2001 ; revised manuscript received January 15, 2002)

1.55 μm PnpN optical thyristor as a smart optical switch has potential applications in advanced optical communication systems. PnpP optical thyristors operating at 1.55 μm are proposed and fabricated for the first time. In the optical thyristors, we employ InGaAs/InP multiple quantum well (MQW) for the active n- and p-layers. The thyristors show sufficiently nonlinear s-shape I-V characteristics and spontaneous emission. In the OFF-state, the device has a high-impedance up to switching voltage of 4.03(V). On the other hand, it has low-impedance and emits spontaneous light as a light-emitting diode in the ON-state voltage of 1.77(V), and switching voltage is changed under several light input conditions. It can be used as a header processor in optical asynchronous transfer mode (ATM), as a hard limiter in optical code division multiple access (CDMA) and as a wavelength converter in optical WDM systems.

Classification codes : OC.030, OE.030, OE.050.