

## DC/SFQ-JTL-SFQ/DC 회로의 시뮬레이션 및 작동

### Simulation and Operation of DC/SFQ-JTL-SFQ/DC Circuit

박종혁<sup>\*\*</sup>, 정구락<sup>\*</sup>, 임해용<sup>†</sup>, 강준희<sup>\*\*</sup>, 한태상<sup>#</sup>

Jong-Hyeok Park<sup>\*\*</sup>, Ku-Rak Jung<sup>\*</sup>, Hea-Ryong Lim<sup>†</sup>, JoonHee Kang<sup>\*\*</sup> and Taek-Sang Hahn<sup>#</sup>

**Abstract:** A complex single flux quantum(SFQ) circuit could be made up of various elementary cells such as JTL(Josephson transmission line), Splitter, XOR, DC/SFQ, SFQ/DC, T flip-flop, . . . , etc.

In this work, we have designed and simulated a SFQ circuit, which consists of DC/SFQ, JTL and SFQ/DC, based on Nb/AIO<sub>x</sub>/Nb Josephson junction technology. From the simulation, we could obtain the margins for various circuit parameters. And also we have successfully operated the circuit, which was fabricated with the same design, up to the input signal frequency of about 20 GHz.

**Key Words:** single flux quantum circuit, Josephson transmission line, DC/SFQ, SFQ/DC, Nb/AIO<sub>x</sub>/Nb Josephson junction

## 1. 서 론

반도체 트랜지스터를 이용한 디지털 전자공학 분야는 미세회로 제작기술의 발전에 따라 소자의 고집적화는 물론 작동속도 면에서도 지난 수십 년 간 눈부신 발전을 지속하여 왔다. 그러나 앞으로도 이러한 발전 속도의 유지를 위해서는 최소크기가 100 nm 이하인 나노소자 제작기술의 개발이 기본 조건으로 선행되어야하며 설사 이러한 기술의 개발에 성공하여 소자의 초 고집적화가 이루어진다고 하더라도 소자작동 시 발생하는 막대한 열[1] 때문에 작동속도 면에서는 최대 10 GHz 이상 도달하기가 힘들 것으로 예측된다[2].

반면에 초전도 조셉슨 접합을 이용한 단자속 양자(single flux quantum : SFQ) 디지털 소자는 작동속도가 최고 수백 GHz에 달하고[3], 신호진압이 약 1 mV 내외로 반도체 회로에 비해 1/1000 수준으로 작아 소자의 별별문제가 적으므로 장차 반도체 소자를 대체 또는 보완 할 수 있는 가장 유력한 디지털 소자 제작기술로 평가받고 있다.

ALU(arithmetic logic unit)나 ADC(analog to digital convertor)와 같은 복잡한 SFQ 회로는 JTL, Splitter, DC/SFQ, XOR 등과 같은 여러 가지 기본 cell들로 구성될 수 있다. 본 연구에서는 이러한 기본 cell들 중에서 DC/SFQ, JTL, SFQ/DC 회로가 일렬로 연결된

디시털 회로를 Nb/AIO<sub>x</sub>/Nb 조셉슨 접합을 이용하여 설계하고, 시뮬레이션을 통하여 각 회로 요소들의 마진을 계산하였다. 그리고 동일한 설계에 따라 제작된 DC/SFQ-JTL-SFQ/DC 회로의 작동을 약 20 GHz의 주파수까지 직접 측정하였다. 이렇게 성공적으로 동작하는 기본 cell 회로들은 초전도 ALU 회로 내 논리게이트의 작동, 데이터의 발생과 검출 및 클록핀스의 발생 등 SFQ 디시털 회로에서 다양한 용도로 사용된다.

## 2. 본 론

### 2.1. 회로의 설계 및 작동원리

그림 1은 회로설계 프로그램인 Xic tool을 이용하여 설계된 DC/SFQ-JTL-SFQ/DC의 등가회로도다. 전체 회로는 LICD1과 {LICD2-BCJ21-BCJ11} 부프로 구성된 DC/SFQ, BCTJ11~BCTJ42의 접합 및 LCT11~LCT42의 inductance들로 구성된 JTL 회로, {BTT11-BTT12-BTT22 BTT21} 및 {LTT1-BTT11-BTT21-LTT2} 부프로 이루어진 toggled flip-flop(TFF)과 접합 BTS1, BTS2가 합쳐져 구성된 SFQ/DC가 일렬로 배열된 구조다.

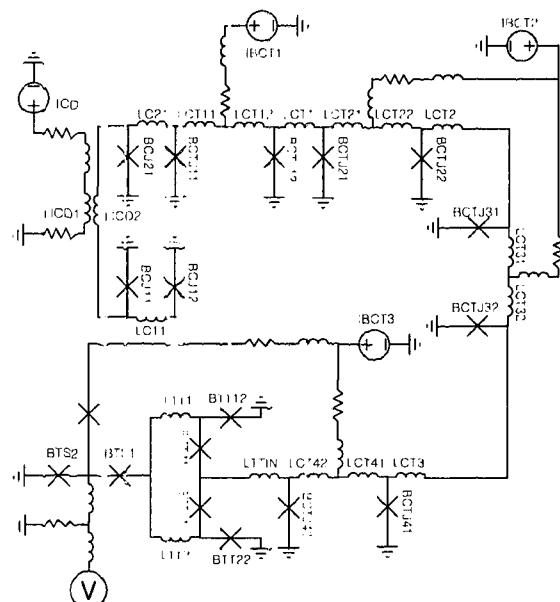


그림 1. DC/SFQ-JTL-SFQ/DC의 등가회로도.  
Fig. 1. Equivalent circuit of the DC/SFQ-JTL-SFQ/DC circuit.

각 회로요소들의 설계값은 표 1의 회로값 열에 나타

\* 정회원 : 한국광기술원 연구원

\*\* 정회원 : 한국광기술원 선임연구원

\*\*\* 정회원 : 인천대 물리학과 교수

<sup>†</sup> 정회원 : 한국광기술원 기술총괄부장

원고접수 : 2002년 04월 06일

심사완료 : 2002년 05월 14일

나 있고, 바이어스 전류 및 접합 임계전류의 단위는 mA, inductance의 단위는 pH(pico Henry)이다. 회로의 작동원리를 살펴보면, 먼저 입력단자 ICD에 시간에 따라 천천히 변화하는 sine파 혹은 삼각파형의 전류를 가하면 자기적으로 결합된 LICD1과 LICD2에 의하여 {LICD2-BCJ21-BCJ11} 루프에 동일한 파형의 유도전류가 흐르게 된다. 처음 반주기에서는 조셉슨 접합 BCJ21 방향으로 흐르는 유도전류가 점점 증가하여 그 값과 바이어스 전류 IBCT1에서 일부 분기되어 가해지는 전류의 합이 접합 BCJ21의 임계전류를 넘는 순간 스위칭이 일어나며 SFQ 펄스가 발생된다. 이렇게 발생된 펄스는 IBCT1, IBCT2, IBCT3로 바이어스 되어 있는 BCTJ11, BCTJ12, ..., BCTJ42 등의 접합들을 연속적으로 스위칭 시키며 TFF 회로 쪽으로 이동한다. 반대로 다음 반주기에서는 조셉슨 접합 BCJ11 방향으로 흐르는 유도전류가 접합의 임계전류를 넘게 되면 스위칭이 일어나 SFQ 펄스가 발생하지만 이 펄스는 바로 접지면으로 빠져나가게 되므로, 결국 입력신호의 한 주기마다 하나의 SFQ 펄스가 TFF 회로 쪽으로 입력된다. 이러한 SFQ 펄스를 직접 관측하려면 수십~수백 GHz 대역폭의 오실로스코프가 필요하므로 현재로서는 불가능하며 보통은 TFF나 RS(reset-set) flip-flop을 이용한 SFQ/DC 회로를 사용하여 간접적으로 모니터링 하는 방법이 사용된다. 본 연구에서는 TFF를 사용하였는데, JTL을 통과한 펄스가 처음 입력되면 TFF의 접합 BTT22와 BTT11이 차례대로 스위칭되면서 TFF에 단자속이 저장되면서 지속전류(persistent current)가 흐르고, 이 전류에 의하여 접합 LTS2와 LTS1이 교대로 스위칭되면서 전압단자 V에 0이 아닌 평균전압 값이 검출된다. 다음 펄스가 입력되면 접합 BTT12와 BTT21이 차례대로 스위칭되면서 저장되어 있던 단자속이 없어지므로 전압은 다시 0으로 돌아간다.

## 2.2. 회로의 시뮬레이션 결과

본 연구에서는 조셉슨 접합을 포함한 회로의 시뮬레이션 소프트웨어인 WRSPICE를 이용하여 위에서 설명한 DC/SFQ-JTL-SFQ/DC 회로에 대한 시뮬레이션을 수행하였다.

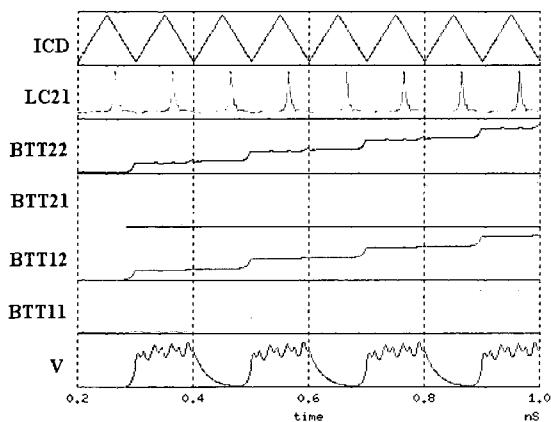


그림 2. DC/SFQ-JTL-SFQ/DC 회로의 시뮬레이션 결과.

Fig. 2. Simulation result of the DC/SFQ-JTL-SFQ/DC circuit.

그림 2는 그 결과로 입력신호 ICD의 한 주기 당 하

나의 SFQ 펄스가 발생하는 것이 LC21에 나타나 있고, 펄스가 입력될 때마다 TFF의 접합들이 스위칭하면서 SFQ/DC 회로의 출력전압 V가 0과 일정한 값으로 변화하여 회로의 작동이 성공적임을 알 수 있다.

표 1. WRSPICE 시뮬레이션으로 구한 회로 요소들의 작동범위 및 마진.

Table 1. Operation ranges and margins obtained from WRSPICE simulation for the circuit parameters of DC/SFQ-JTL-SFQ/DC circuit.

	회로값	최소값	최대값	마진(-) %	마진(+) %
IBCT3	0.51	0.32	0.67	37.3	31.4
IBCT2	1.31	0.92	1.64	29.8	25.2
IBCT1	0.77	0.65	0.9	15.6	16.9
ICD	0.52	0.4	0.65	23.1	25.0
LICD1	11.8	7	18.5	40.7	56.8
LICD2	3.5	0.9	9	74.3	157.1
LC11	2.6	0	5	100.0	92.3
LC21	2.6	0	6	100.0	130.8
LCT11	1.3	0	26	100.0	1900.0
LCT12	1.3	0.3	3.5	76.9	169.2
LCT1	2.4	0	21	100.0	775.0
LCT21	0.9	0	9	100.0	900.0
LCT22	1.7	0	7	100.0	311.8
LCT2	2.4	0	4.6	100.0	91.7
LCT31	1.3	1	12	23.1	823.1
LCT32	1.3	0	2.5	100.0	92.3
LCT3	2.2	1.9	2.5	13.6	13.6
LCT41	1.1	0.7	2.2	36.4	100.0
LCT42	0.4	0.2	1.2	50.0	200.0
LTTIN	0.7	0	2	100.0	185.7
LTT1	1.4	0.8	2.3	42.9	64.3
LTT2	2	1.2	4	40.0	100.0
BCJ11	0.24	0.02	0.4	91.7	66.7
BCJ12	0.28	0.07	0.52	75.0	85.7
BCJ21	0.24	0	0.32	100.0	33.3
BCTJ21	0.39	0.26	0.9	33.3	130.8
BCTJ31	0.39	0	0.61	100.0	56.4
BCTJ32	0.39	0	0.78	100.0	100.0
BCTJ41	0.47	0.38	0.54	19.1	14.9
BCTJ42	0.47	0.24	0.7	48.9	48.9
BCTJ11	0.28	0.12	0.32	57.1	14.3
BCTJ12	0.39	0.28	0.52	28.2	33.3
BCTJ22	0.39	0.12	0.64	69.2	64.1
BTS1	0.2	0.06	0.28	70.0	40.0
BTS2	0.24	0.14	0.38	41.7	58.3
BTT11	0.24	0.14	0.38	41.7	58.3
BTT12	0.39	0.32	0.86	17.9	120.5
BTT21	0.47	0.28	0.6	40.4	27.7
BTT22	0.24	0	0.44	100.0	83.3

표 1은 WRSPICE 시뮬레이션으로 구한 각 회로 요소들의 작동범위 및 마진값을 나타낸 것이다. 회로는 보통 각 요소의 중간값 부근에서 가장 안정적으로 작동하고 최소값 이하나 최대값 이상에서는 작동하지 않는다. 마진은 회로값을 기준으로 작동 가능한 범위를 백분율로 표시한 수치이다.

## 2.3. 회로의 작동 측정 결과

그림 3-(a)에 제작된 DC/SFQ-JTL-SFQ/DC 회로의 현미경사진과 3-(b)에 회로동작의 오실로스코프 측정 결과를 나타내었다. 회로제작에는 HYPRES의 3- $\mu\text{m}$  표준공정이 사용되었다[4].

(a)



그림 3. (a) HYPRES의 3- $\mu\text{m}$  표준공정을 사용하여 제작된 DC/SFQ-JTL-SFQ/DC 회로의 흰미경사진. (b) 10 kHz sine파 입력신호에 대한 회로동작의 오실로스코프 측정 결과.

Fig. 3. (a) Microphotograph of DC/SFQ-JTL-SFQ/DC circuit which was fabricated by using HYPRES 3- $\mu\text{m}$  standard fabrication process.  
 (b) Operation of DC/SFQ-JTL-SFQ/DC circuit for 10 kHz sine input signal.

그림 3-(b)상의 위쪽 파형은 ICD 단자에 인가한 입력신호로 HP33120A function generator를 사용하여 10 kHz의 sine파를 입력하였다. 아래쪽 파형은 SFQ/DC 회로의 출력단자 신호 V로, 그림에서 볼 수 있듯이 입력신호의 한 주기마다 출력신호의 전압레벨이 소위칭하여 그림 2의 시뮬레이션 결과와 일치함을 알 수 있다. 따라서 설계, 제작된 회로는 DC/SFQ에서의 펄스 발생, JTL을 통한 신호의 전파 및 SFQ/DC의 펄스의 직류신호 전환이 정확히 동작하고 있음을 알 수 있다.

그림 3-(b)의 회로동작 주파수는 10 kHz로 실제 가능한 동작 주파수에 훨씬 못 미친다. 이렇게 낮은 주

파수에서 회로동작을 측정한 이유는 두 가지가 있는데, 첫째는 수십 GHz에 달하는 회로의 동작을 직접 측정할 수 있는 선시간 측정용 오실로스코프가 존재하지 않고, 두 번째는 현재 존재하는 최고 6 GHz 오실로스코프의 최대 주파수대역이나마 사용하여 측정하려 해도 회로 내에 중폭 회로를 따로 설계하지 않는 한 SFQ 소자에서 나오는 신호의 크기가 최고 수백  $\mu\text{V}$  정도로 너무 작아서 잡음과 구분하여 측정하기가 어렵다는 점이다. 따라서 본 연구에서는 간접적인 방법으로 회로의 고주동작을 측정하였는데 그 원리는 다음과 같다. 즉, 다른 모든 회로 부분은 그림 3-(a)의 설계와 동일하고 16 stage의 TFF가 직렬로 연결된 counter를 삽입한 DC/SFQ-JTL-counter-SFQ/DC 회로를 제작하였다. counter 회로의 입력단자에  $2^{16} = 6.5536 \times 10^4$  개의 펄스가 입력되면 출력단자에 하나의 펄스가 발생하여 SFQ/DC 회로로 입력되므로 DC/SFQ의 입력단자에 19.6608 GHz의 입력신호가 가해지더라도 SFQ/DC 회로의 출력은 300 kHz의 낮은 주파수를 가지게 된다.

그림 4는 Agilent 83712B synthesized CW generator를 사용하여 19.6608 GHz의 입력신호를 가하여 측정한 DC/SFQ-JTL-counter-SFQ/DC 회로의 동작결과로, 아래쪽 파형은 SFQ/DC의 출력단자 진압이고 위쪽 파형은 회로동작파는 무관하게 단순히 주파수를 비교하기 위하여 화면상에 입력한 300 kHz의 독립적인 sine파이다. 그림에서 알 수 있듯이 정확히 300 kHz sine파의 한 주기마다 출력신호의 전압레벨이 소위칭하여 19.6608 GHz의 초고속 입력신호에 대하여 회로가 정확히 동작하고 있음을 알 수 있다.

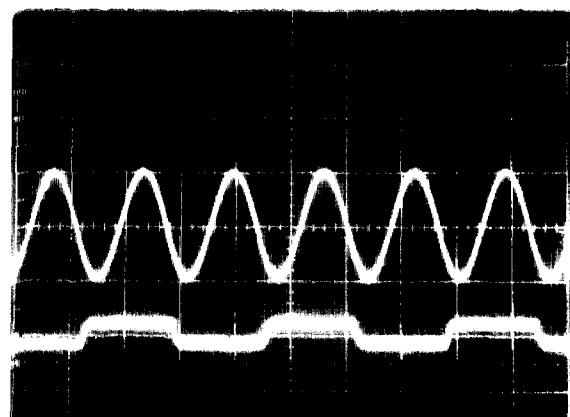


그림 4. 19.6608 GHz sine파 입력신호에 대한 회로 동작의 오실로스코프 측정 결과.

Fig. 4. Operation of DC/SFQ-JTL-counter-SFQ/DC circuit for 19.6608 GHz sine input signal.

### 3. 결 론

Nb/AlO<sub>x</sub>/Nb 조셉슨 섭합을 이용한 DC/SFQ-JTL-SFQ/DC 회로는 설계하여 회로 동작을 시뮬레이션하고 각 회로 요소들의 마진을 계산하였다. 그리고 동일한 설계에 따라 제작된 회로의 동작을 측정한 결과, 최고 19.6608 GHz의 초고속으로 DC/SFQ에서의 펄스발생, JTL을 통한 신호전파 및 SFQ/DC에서의 펄스의 직류신호 전환이 정확히 이루어지고 있음을 확인하였다.

## 감사의 글

본 연구는 21세기 프론티어 연구개발사업인 차세대초전도응용기술개발 사업단의 연구비 지원에 의해 수행되었습니다.

## 참 고 문 현

- (1) L. Gwenapp, "Digital 21264 sets new standard", *Microproc. Report* **10**, no.14, 1996
- (2) U.S. Semiconductor Industry Association, *The National Technology Roadmap for Semiconductors*, 1997
- (3) W. Chen, A. V. Rylyakov, V. Patel, J. E. Lukens, and K. K. Likharev, "Rapid single flux quantum T-flip-flop operating up to 770 GHz", *IEEE Trans. Appl. Supercond.* **9**, 3212-3215, 1999
- (4) See "The HYPRES 3- $\mu$ m Niobium IC process design rules" in [www.hypres.com](http://www.hypres.com)

## 저 자 소 개



### 박종혁

1962년 02월 11일생, 1998년 서울대 물리학 박사, 1988년~2001년 한국과학기술연구원 선임연구원, 2001년~현재 한국광기술원 선임연구원



### 정구락

1971년 07월 14일생, 2000년 인천대 물리학과 졸업(이학석사), 2001년 한국과학기술연구원 위촉연구원, 2001년~현재 한국광기술원 연구원



### 임해용

1969년 02월 25일생, 1994년 영남대 물리학 박사, 1997년~2001년 표준과학연구원 위촉연구원, 2001년~현재 한국광기술원 연구원



### 강준희

1955년 02월 05일생, 1987년 미네소타 대학 물리학 박사, 1987년~1989년 Argonne National Lab. 연구원, 1989년~1994년 Westing House 선임연구원, 1994년~현재 인천대학교 물리학과 부교수



### 한택상

1952년 06월 16일생, 1991년 서울대 재료공학 박사, 1978년~2001년 한국과학기술연구원 책임연구원, 2001년~현재 한국광기술원 기술총괄부장