

메모리 소자에의 응용을 위한 $\text{SrBi}_2\text{Nb}_2\text{O}_9$ 박막의 성장 및 전기적 특성

강동훈 · 최훈상[†] · 이종한 · 임근식 · 장유민 · 최인훈
고려대학교 재료공학과

Growth and Characteristics of $\text{SrBi}_2\text{Nb}_2\text{O}_9$ Thin Films for Memory Devices

Dong Hoon Kang, Hoon Sang Choi[†], Jong-Han Lee, Geun Sik Lim, Yu Min Jang and In-Hoon Choi
Department of Materials Science & Engineering, Korea University, Seoul 136-701

(2002년 3월 7일 받음, 2002년 6월 7일 최종수정본 받음)

Abstract $\text{SrBi}_2\text{Nb}_2\text{O}_9$ (SBN) thin films were grown on Pt/Ti/Si and p-type Si(100) substrates by rf-magnetron co-sputtering method using two ceramic targets, SrNb_2O_6 and Bi_2O_3 . The structural and electrical characteristics have been investigated to confirm the possibility of the SBN thin films for the applications to destructive and nondestructive read out ferroelectric random access memory(FRAM). For the optimum growth condition X-ray diffraction patterns showed that SBN films had well crystallized Bi-layered perovskite structure after 700 °C heat-treatment in furnace. From this specimen we got remnant polarization ($2P_r$) of about 6 $\mu\text{C}/\text{cm}^2$ and coercive voltage (V_c) of about 1.5 V at an applied voltage of 5 V. The leakage current density was $7.6 \times 10^{-7} \text{A}/\text{cm}^2$ at an applied voltage of 5 V. And for the NDRO-FRAM application, properties of SBN films on Si substrate has been investigated. From transmission electron microscopy (TEM) analysis, we found the furnace treated sample had a native oxide about 2 times thicker than the RTA treated sample and this thick native oxide layer had a bad effect on C-V characteristics of SBN/Si thin film. After 650°C RTA process, we got the improved memory window of 1.3 V at an applied voltage of 5 V.

Key words: SBN, rf magnetron sputtering, NDRO-FRAM, remnant polarization, RTA, memory window

1. 서 론

현재 사용되고 있는 메모리 소자로는 DRAM (dynamic random access memory), SRAM (static random access memory), EEPROM (electrically erasable and programmable read only memory), mask ROM 등이 있으며, 이들은 DRAM 등의 휘발성 메모리와 EEPROM 등의 비휘발성 메모리로 구분된다. DRAM 은 단위 셀 (unit cell) 을 하나의 트랜지스터와 하나의 캐패시터로 구성할 수 있어서 고집적화가 가능하고, 동작 속도가 빠르며 기록가능 (read/write) 횟수에 거의 제약이 없는 등 여러 가지 장점 때문에 가장 대표적인 메모리 소자로 자리 매김 되어 왔다. 그러나 DRAM 은 휘발성인데 문제가 있다. 따라서 전원의 공급이 없어도 데이터가 손상되지 않는 비휘발성 메모리로서 FRAM (ferroelectric random access memory) 이 최근 각광을 받기 시작했다. 기존의 EEPROM, flash memory 등의 비휘발성 소자는 느린 동작속도와 적은 기록가능횟수, 높은 작동전압 등의 단점 때문에 응용범위가 한정되어 있는 반면에 FRAM 은 비휘발성 특성과 더불어 빠른 동작속도, 저전압 동작, 10^{12} 이상의

기록가능 횟수 등의 장점을 가지고 있어서 컴퓨터 주변기기, 휴대용 정보통신 기기, 가전제품, ID-card, 게임기 등 여러가지 용도로 이용 가능하기 때문이다.¹⁾ 이러한 FRAM 의 캐패시터로는 강유전체인 PZT (lead zirconium titanate : $\text{Pb}(\text{Zr}, \text{Ti})\text{O}_3$), $\text{SrBi}_2\text{Ta}_2\text{O}_9$ (SBT) 그리고 $\text{SrBi}_2\text{Nb}_2\text{O}_9$ (SBN) 등의 물질이 각광받고 있다.^{2~5)} 한편 PZT 는 Pt 전극 하에서 10^{7-8} 회 cycle 전후에서 심각한 피로현상 (fatigue) 이 일어나 FRAM 의 피로특성 요구조건인 10^{12} cycle 이상을 만족시키지 못한다.^{6,7)} 따라서 이러한 특성을 보완하기 위해 SBT 및 SBN과 같은 Bi 층상구조를 가진 새로운 강유전성 물질을 사용하여 연구되고 있다.^{8,9)} 최근에는 $\text{Bi}_4\text{Ti}_3\text{O}_{12}$ 의 분극 피로 특성을 개선하기 위하여 페로브스카이트층 내의 Bi를 La으로 치환하여 분극 특성을 개선한 BLT 재료에 대한 연구가 활발히 진행되고 있다.^{10,11)} 그 중에서도 SBT는 공정온도가 800 °C 이상으로 기존의 반도체 라인 생산공정을 이용하기에는 너무 높다. 따라서 본 연구에서는 SBT와 같은 layered perovskite 구조인 Aurellius 형태의 물질이지만 SBT 보다는 결정화온도가 낮은 SBN 박막을 rf-magnetron sputtering 장비를 이용해서 co-sputtering 방식으로 p-type Si(100) 과 Pt/Ti/Si 기판 위

[†] E-mail: choihoonsang@hanmail.net

에 증착하고 그 특성을 분석하여 보았으며 이로써 SBN 박막의 메모리 소자에의 응용성을 확인하여 보았다.

2. 실험 방법

SBN 박막 성장을 위한 증착장비로서 rf magnetron co-sputtering 이 사용되었으며 SrNb₂O₆와 Bi₂O₃ 두개의 세라믹 타겟이 사용되었다. 박막은 상온에서 증착되었으며 기판은 소자의 특성에 따라 p-type Si(100) 기판과 Pt/Ti/Si 기판으로 구분하여 사용하였다. 자세한 증착 조건은 Table 1에 나타내었다. 증착된 SBN 박막의 결정화를 위해 열처리와 RTA (rapid thermal annealing) 방식을 사용하였으며 산소분위기 하에서 로 에서는 1시간, RTA 에서는 10분 동안 처리하였다. 전기적 특성 분석을 위해서 백금을 상부 전극으로 증착하였다. 백금 상부전극은 순도가 99.99% 인 직경 2인치 백금 타겟에 전압 400 V 및 전류 0.1 A로 40 W의 직류 스퍼터링법으로 플라즈마 방전을 하여 증착시켰으며 약 160 nm 정도의 두께를 나타내었다. 증착된 박막의 정량 분석을 위하여 EPMA (Electron Probe X-ray Micro Analyzer)을 이용하였고 박막의 결정성은 Cu-K α X-선 회절 장치 XRD(X-ray Diffraction)를 이용하였다. 표면 형상관찰은 전자현미경(Field Emission-Scanning Electron Microscopy : FE-SEM)을 사용하였다. 박막의 전기적 특성분석을 위해 Hewlett Packard 사의 HP 4280A와 HP4140B를 각각 사용하여 C-V (capacitance-voltage)와 I-V (current-voltage) 측정을 하였다. 그 외 표면 거칠기와 계면 분석을 위해서는 AFM (Atomic Force microscopy)과 TEM (Transmission Electron Microscopy)을 사용하였다.

Table. 1. Sputtering conditions for deposition of SBN film

Targets	SrNb ₂ O ₆ and Bi ₂ O ₃
Substrate temperature	Room temp.
Base pressure	5.0 × 10 ⁻⁶ Torr
Sputtering pressure	2.0 × 10 ⁻³ Torr
Sputtering gas flow (Ar + O ₂)	20 sccm
O ₂ gas ratio (O ₂ /(Ar + O ₂))	25%
RF power (SrNb ₂ O ₆ : Bi ₂ O ₃)	100 W : 20 W

3. 결과 및 고찰

3-1. SBN/Pt/Ti/Si 구조의 특성분석 결과

SrNb₂O₆ (SNO) 타겟과 Bi₂O₃ 타겟의 파워비를 변화시켜 SBN 박막의 조성과 전기적 성질을 비교 분석하였고 그 결과 SNO : Bi₂O₃ = 100 W : 20 W 의 타겟 파워비로 성장시킨 SBN 박막에서 가장 우수한 구조적, 전기적 특성을 확인하였다. 먼저 본 실험에서는 이와 같은 조건에서 성장된 시편에 대하여 열처리 온도에 따른 특성을 분석하였다. Fig. 1에서는 열처리 온도에 따른 시편의 결정성 분석 결과를 나타내었다. 그 결과 열처리 온도가 증가함에 따라 결정

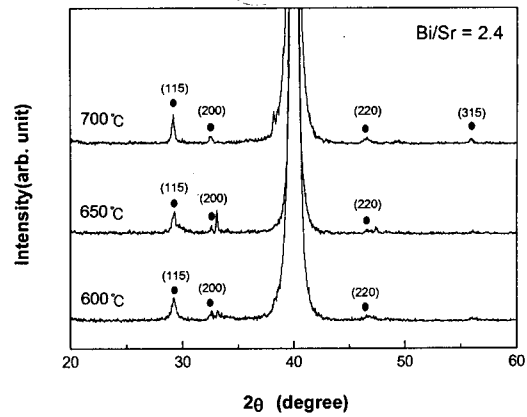


Fig. 1. XRD patterns of SBN/Pt/Ti/Si thin films after annealing at different temperatures in O₂ ambient for 1 h.

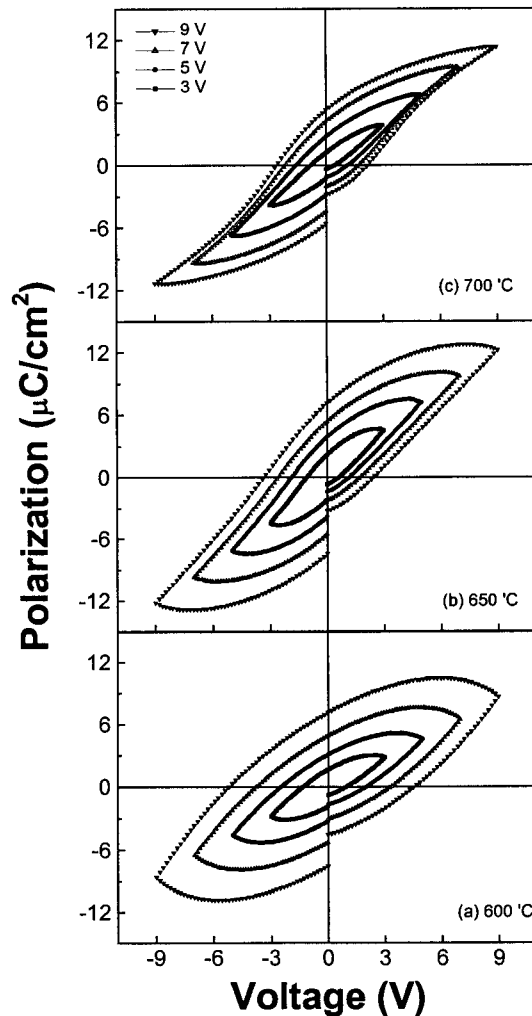


Fig. 2. P-V characteristics of Pt/SBN/Pt/Ti/Si thin films after annealing at different temperatures in O₂ ambient for 1 h.

성이 향상되고 있음을 확인할 수 있었다. 즉 700°C에서 열처리하였을 때 (115) peak 이 더 날카롭게 나타났으며 열처리 온도 증가에 따른 변화 없이 거의 같은 위치에서 peak 들이 나타나는 것을 확인할 수 있었다.

Fig. 2와 Fig. 3에서는 열처리 온도에 따른 P-V (polarization-voltage) 특성과 I-V (current-voltage) 특성을 나타내었다. 먼저 P-V 특성에서는 열처리 온도가 600°C

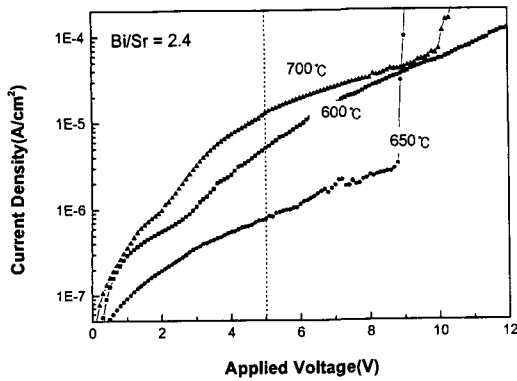
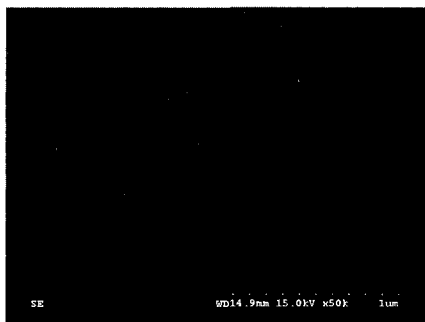
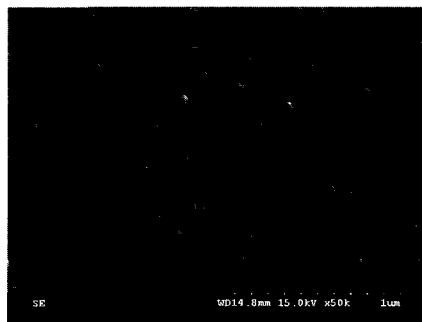


Fig. 3. I-V curves of SBN/Pt/Ti/Si thin films after annealing at different temperatures in O₂ ambient for 1 h.

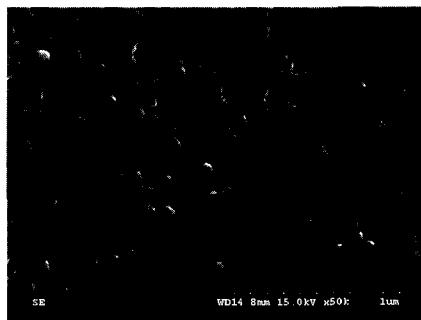
에서 700°C로 증가함에 따라 이력곡선이 포화되고 있음을 확인할 수 있으며 700°C에서 열처리 한 시편의 경우 5 V의 인가전압에서 6 $\mu\text{C}/\text{cm}^2$ 의 잔류분극 값(2P_r)과 1.5 V의 항전압 값을 나타내는 것을 확인할 수 있었다. 이는 Fig. 1의 XRD 결과를 통해 살펴볼 때 열처리 온도가 증가함에 따라 SBN의 결정립의 크기가 증가하며 a-b 축 방향으로의 배향성이 증가하기 때문인 것으로 생각된다. 한편 I-V 특성 분석에서는 누설전류 값은 열처리 온도가 600°C에서 650°C로 증가할 때는 향상되었으나 650°C를 넘어 700°C로 갈 때 더 나빠지는 것을 확인할 수 있다. 일반적으로 MFM 구조에서 누설전류 특성은 상부전극을 통해 박막 내부로 전하주입 현상이 일어날 때 그 성능이 저하된다고 보고되고 있다.¹²⁾ 따라서 박막 표면의 거칠기가 박막의 누설전



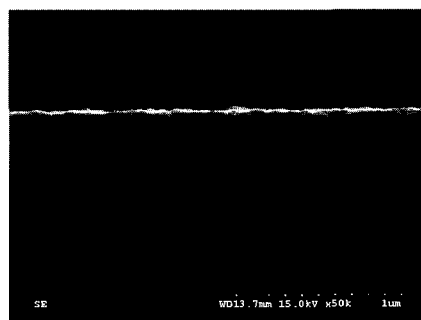
(a) 600°C



(b) 650°C



(c) 700°C



SBN : 220 nm
Pt : 170 nm

Fig. 4. FE-SEM photographs of the surface and cross section of SBN/Pt/Ti/Si thin films after annealing at different temperatures in O₂ ambient for 1 h. (Cross-sectional photograph is taken after annealing at 650°C in O₂ ambient for 1 h)

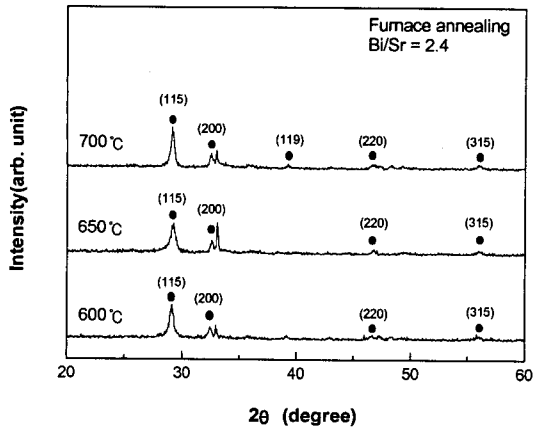


Fig. 5. XRD patterns of SBN/Si thin films after annealing at different temperatures in O_2 ambient for 1 h.

류 특성에 큰 영향을 준 것으로 생각된다. 즉 본 실험에서 제작된 SBN 박막의 650°C 산소 분위기에서 1시간 열처리 후 측정된 Bi/Sr 조성은 EPMA 분석 결과 화학양론조성인 2보다 많은 2.4였으며 700°C 열처리 후 약 2.2 정도로 감소함을 확인할 수 있었다. 따라서 결정화 온도가 600°C에서 650°C로 증가할 때는 Bi 휘발 효과로 인해 누설전류 특성이 향상되었으나 650°C를 넘어서면서 박막표면의 공공증가가 미치는 영향력이 커짐으로 인해 누설전류 특성이 급격히 하락한 것으로 보인다. 이러한 특성을 살펴보기 위해 Fig. 4에서는 SBN 표면 SEM 분석 결과를 나타내었다. 그 결과 열처리 온도가 증가함에 따라 SBN 박막의 Bi 휘발이 증가함으로 인해 표면에 공공형성이 많아졌으며 이러한 결함자리를 통해 상부 전극이 침투함으로 누설전류특성이 저하된 것으로 생각된다. 한편 그 값은 650°C 열처리 후 5 V 인가전압에서 $7.6 \times 10^{-7} \text{A/cm}^2$ 를 나타내었다.

3-2. SBN/Si 구조의 특성분석 결과

Fig. 5는 Pt/Ti/Si 위에 성장할 때와 동일한 조건의 타겟 파워비로 Si 기판 위에 성장한 SBN 박막을 로에서 열처리한 시편의 XRD 분석 결과이다. 그 결과 Pt/Ti/Si 기판 위에서의 결과와 동일하게 (115) 면을 주 성장방향으로 나타내며 열처리 온도가 증가함에 따라 결정성이 증가함을 확인할 수 있었다. 즉 700°C 열처리시 650°C와 비교하여 (115) 면으로의 성장이 증가하였다. 한편 Fig. 6은 이러한 시편의 열처리 온도에 따른 C-V 특성을 나타내고 있다. 그 결과 열처리 온도가 증가함에 따라 메모리 윈도우가 감소하고 있음을 확인할 수 있으며 그 값도 인가전압 5 V에 대하여 열처리 온도 전반에 걸쳐 0.7 V 이하의 낮은 값을 나타낼 수 있었다. 이러한 열처리 온도에 따른 C-V 특성은 XRD 특성과는 상이하였다. 따라서 우리는 이러한 특성의 원인을 고온 열처리에 장시간 방치됨으로 인해 열처리과정 중 박막과 기판의 계면에서 발생한 물질확산 등의 문제로 생각하였다. 따라서 이러한 계면 현상을 최소화하기 위한 방법으로 RTA를 통한 열처리 방법을 시행하였다.

그 결과 우리는 메모리 윈도우가 좀더 향상된 C-V 결과를 얻을 수 있었으며 이를 Fig. 7에 나타내었다. 즉 600°C

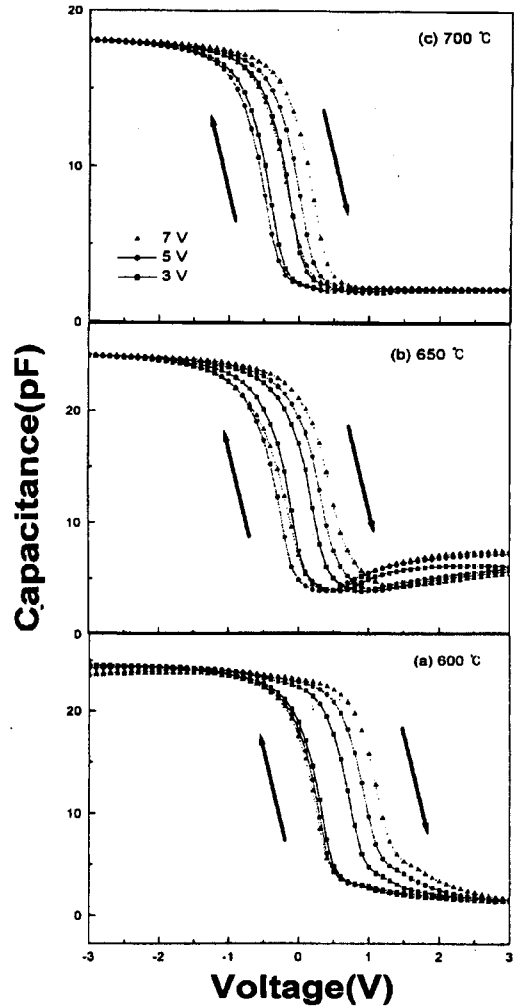


Fig. 6. C-V characteristics of Pt/SBN/Si thin films after annealing at different temperatures in O_2 ambient for 1 h by furnace.

를 제외하고는 메모리 윈도우가 더 크고 안정되게 나타났으며 더욱이 700°C에 비해 650°C 열처리 시편에서 인가전압 5 V일 때 메모리 윈도우가 1.3 V를 나타내었으며 로 열처리 시편에 비해 향상된 결과를 나타내는 것을 확인할 수 있다. 이러한 열처리 방법에 따른 특성 차이를 확인하기 위해 TEM 분석을 하였고 그 결과를 Fig. 8에 나타내었다. 이를 살펴보면 로에서 열처리한 시편의 SBN 과 Si 계면에서는 5.5 nm 정도의 자연산화막층을 나타내었고 RTA 열처리 시편의 경우 3.3 nm 정도를 나타내었다. 즉 로 열처리한 박막의 자연산화막 층이 RTA 공정을 거친 시편에 비해 2 배 정도 두껍게 성장하는 것을 확인할 수 있었다. 이러한 자연산화막은 SBN 박막 보다 저유전율 물질로 작용하며 외부에서 인가되는 전압을 분산시켜 강유전체 박막에 인가될 전압을 분배시키는 효과를 나타낸다. 이러한 불필요한 계면 층의 성장 정도가 열처리 방법에 따라 다르기 때문에 로 열처리 시편에서 C-V 특성을 저하시킨 것으로 확인할 수 있었다.^{13~15)}

한편 Fig. 9에서는 열처리 방식과 온도에 따른 누설전류

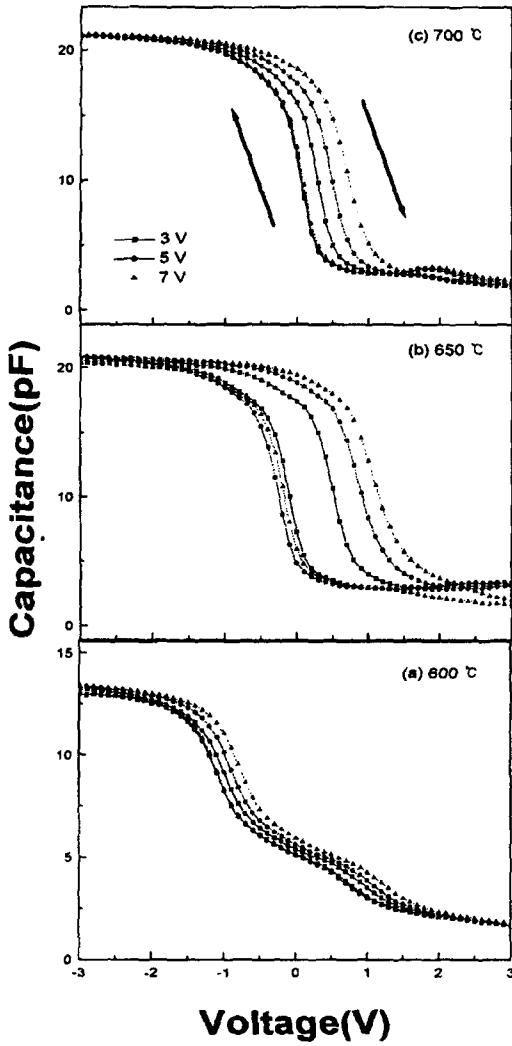


Fig. 7. C-V characteristics of Pt/SBN/Si thin films after annealing at different temperatures in O₂ ambient for 10 min by RTA.

특성을 비교하여 나타내었다. 그 결과를 살펴보면 MFM 구조에서와는 달리 MFS 구조에서는 열처리 온도가 700 °C 까지 증가하여도 누설전류 특성이 계속 향상되는 것을 확인할 수 있었다. 이러한 특성은 박막의 표면 SEM 분석을 통해 살펴보았을 때 MFM 구조에서와는 다르게 MFS 구조에서는 표면의 공공형성이 적은 것을 확인할 수 있었다. 즉 열처리 온도가 증가할 때 박막의 Bi 휘발에 의한 누설전류 저하만 있을 뿐 표면 공공 생성으로 인한 전하주입 효과가 적은 것으로 생각되었다. 다른 한편 열처리 방식에 따른 누설전류 특성을 비교해 보았을 때는 로 열처리 시편의 누설전류 특성이 RTA 시편에 비하여 우수함을 확인할 수 있었다. 즉 650 °C의 동일온도에서 열처리 한 시편에 5V의 인가전압을 주었을 때 로 열처리 시편과 RTA 시편에서 각각 6.4×10^{-8} A/cm²과 2.1×10^{-7} A/cm²으로 누설전류 값을 나타내며 로 열처리 시편의 누설전류 특성이 우수함을 확인할 수 있었다. 이러한 열처리 방법에 따른 특성 차이를 확인하기 위해 AFM 분석을 통해 열처리 시편의 표면 거칠기를 확인하였으며 이를 Fig. 10에 나타내었다. 그 결과를 살

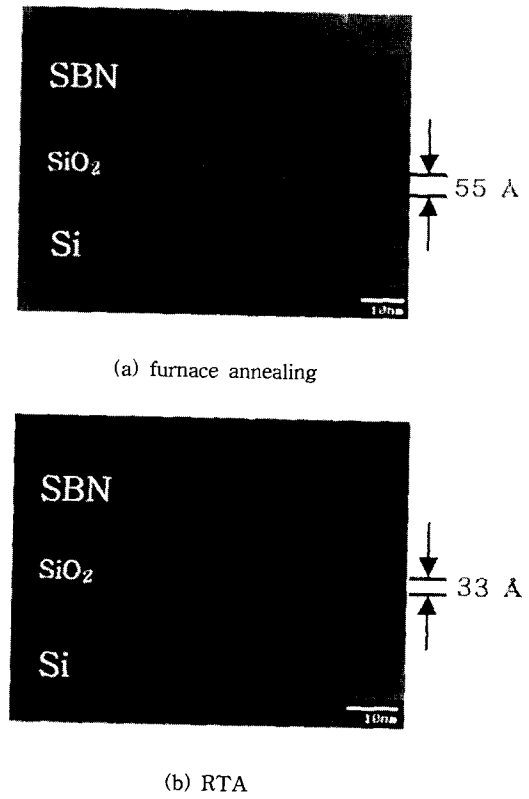


Fig. 8. TEM photographs of the SBN/Si cross-section after annealing at 650 °C in O₂ ambient by different annealing methods.

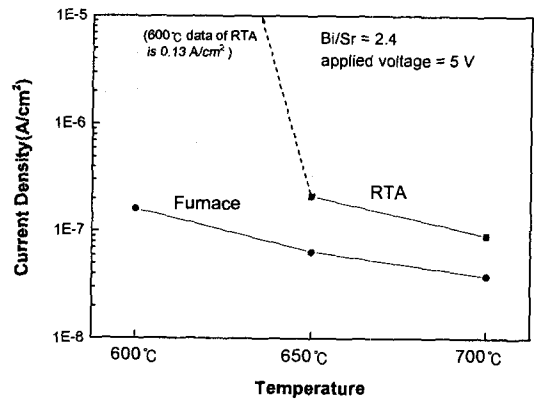
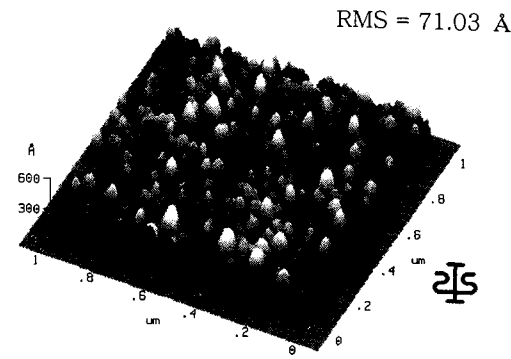


Fig. 9. I-V characteristics of SBN/Si thin films after annealing at different temperatures in O₂ ambient by different annealing methods.

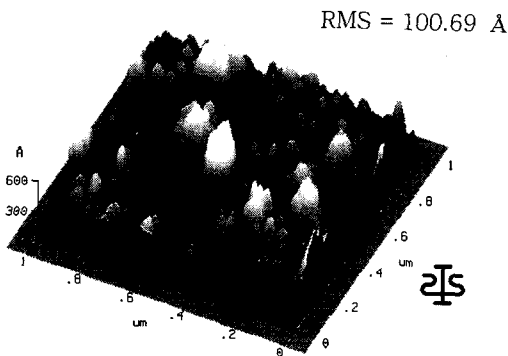
펴보면 RTA 열처리를 거친 SBN 박막 표면의 거칠기로 열처리를 거친 박막표면보다 나쁜 것을 확인할 수 있었으며 이러한 거친 표면이 RTA 열처리한 박막의 누설전류 특성을 저하시킨 것으로 생각되었다.

4. 결 론

본 실험에서는 SNO 타겟과 Bi₂O₃ 타겟을 동시 스퍼터링 방법으로 SBN 박막을 Pt/Ti/Si 기판과 Si 기판 위에 증착하였고 열처리 온도와 열처리 방식에 따른 SBN 박막의 구조적 및 전기적 특성을 알아보았다.



(a) furnace annealing



(b) RTA

Fig. 10. AFM image of SBN/Si thin films after annealing at 650°C in O₂ ambient by different annealing methods.

먼저 SNO 타겟과 Bi₂O₃ 타겟의 파워비가 100 W : 20 W 일 때 가장 좋은 구조적 및 전기적 특성을 나타냄을 확인하였다. 이때 성장된 SBN 박막의 결정성과 P-V 특성은 열처리 온도가 600°C에서 700°C로 증가할수록 향상하였으나 누설전류 특성은 650°C 이상으로 증가할 때 저하되는 현상을 나타내었다. 즉 잔류분극 값은 700°C 열처리 후 5 V의 인가전압에서 6 μC/cm²의 2P_r값과 1.5 V의 항전계 값을 나타내었고 누설전류 값은 650°C 열처리 후 7.6×10⁻⁷ A/cm²의 값으로 나타났다.

다음으로 동일한 조건으로 Si 기판 위에 성장한 박막의 전기적 성질을 열처리 방식의 차이에 따라 비교 분석할 수 있었다. 먼저 C-V 특성을 살펴보았을 때 로 열처리를 거친 시편의 경우 5 V 인가전압에서 전반적인 열처리 온도에서 0.7 V 이하의 낮은 메모리 윈도우 값을 나타내는 것을 확인하였다. 그러나 RTA 열처리를 시행하였을 때는 650°C

열처리 후 1.3 V로 좁혀 향상된 메모리 윈도우 값을 나타냄을 확인하였다. 이러한 열처리 방법의 차이에 따른 C-V 특성차이는 TEM 분석결과 박막과 기판 사이의 자연산화막 형성 차이에 의한 것임으로 확인할 수 있었다. 한편 누설 전류 특성 비교에서는 650°C의 동일한 열처리 후 로 열처리 시편과 RTA 시편에서 각각 6.4×10⁻⁸ A/cm²와 2.1×10⁻⁷ A/cm²를 나타내며 로 열처리 시편에서 좀더 우수한 누설 전류특성을 나타내었다. 이러한 열처리 방식에 따른 누설전류 특성 차이도 AFM 분석결과 표면거칠기 차이에 의한 것임을 확인할 수 있었다.

감사의 글

본 연구는 산업자원부와 과학기술부에서 시행하는 시스템 집적반도체 기반기술개발사업의 지원으로 수행되었으며 이에 감사드립니다 (No. 98-B6-C0-00-02-00).

참고 문헌

1. 川合知二, 工業調査會, 235 (1996).
2. J.F. Scott and C.A. Paz de Araujo, Science **246**, 1400 (1989).
3. C.K. Kwok and S.B. Desu, J. Mater. Res., **8**, 339 (1993).
4. L.L. Boyer, N. Velasquez and J.T. Evans, Jpn. J. Appl. Phys., **36**, 5799 (1997).
5. K. Watanabe, M. Tanaka, E. Sumitomo, K. Katori, H. Yagi and J.F. Scott, Appl. Phys. Lett., **73**, 126 (1998).
6. O. Auciello, Integrated Ferroelectrics, **15**, 211 (1997).
7. H.M. Duiker, P.D. Cuchiaro and L.K. McMillan, Jpn. J. Appl. Phys., **68**, 5783 (1990).
8. T. Mihara, H. Watanabe and C.A. Paz de Araujo, Jpn. J. Appl. Phys., **32**, 4168 (1993).
9. C.A. Paz de Araujo, J.D. Cuchiaro, L.D. McMillan, M.C. Scott and J.F. Scott, Nature, **43**, 627 (1995).
10. B.H. Park, B.S. Kang, S.D. Bu and T.W. Noh, Nature, **401**, 682 (1999).
11. U. Chon, G.C. Yi, and H.M. Jang, Appl. Phys. Lett., **78**, N.5, 658 (2001).
12. G.P. Choi, J.H. Park, C.H. Lee, I.D. Kim, and H.G. Kim, Mat. Lett., **45**, 08 (2000).
13. H. Ishiwara, FED Journal, **7**, 13 (1996).
14. J.F. Scott, L. Kamnerdiner, M. Parris, S. Traynor, V. Otanbuchar, A. Shawbketh and W. C. Oliver, J. Appl. Phys., **64**, 787 (1988).
15. J.T. Evans and R. Womack, IEEE J. Solid State Circuits, **23**, 610 (1998).