

## 비선형제한조건을 갖는 최적화문제 신경회로망

# Neural Networks for Optimization Problem with Nonlinear Constraints

강민제

Min-Je Kang

제주대학교 전기전자공학부

### 요 약

Hopfield는 선형 제한조건을 갖는 선형프로그래밍을 풀 수 있는 신경회로망을 제안하였는데, 이 논문에서는 제한조건함수가 비선형함수를 포함하는 일반적인 최적화문제를 해결할 수 있는 신경망으로 확장하였다. 또한, 최적화문제를 신경회로망에 매핑시키는 방법, 그리고 회로로 구성하는 방법들이 논의되었다.

### Abstract

Hopfield introduced the neural network for linear program with linear constraints. In this paper, Hopfield neural network has been generalized to solve the optimization problems including nonlinear constraints. Also, it has been discussed the methods how to reconcile optimization problem with neural networks and how to implement the circuits.

**Key Words** : Hopfield neural network, Linear program, Optimization problem, Nonlinear constraints.

### 1. 서 론

Hopfield가 간단한 선형프로그래밍 문제를 위한 신경망을 발표한 이후로 이에 관한 많은 논문들이 발표되었다. Hopfield가 처음 제안한 신경망은 비용함수와 제한조건들이 모두 선형인 경우 즉, 제목 그대로 선형프로그래밍 문제를 위한 것이었다. 다음에 큰 관심을 불러 일으킨 논문들은 비선형프로그래밍 문제에 관한 것들이었는데, 이제까지 발표된 비선형프로그래밍을 위한 신경망이란 비용함수가 비선형인 경우를 말한다. 이 논문에서는 Hopfield의 계산에너지함수를 수정하여 비용함수 및 제한조건도 비선형인 경우를 포함하는 즉, 일반적인 비선형프로그래밍 문제를 풀 수 있는 방법을 제안하였다.

비선형프로그래밍은 제한조건을 만족하면서 비용함수를 최소화하는 방법이며, 이를 푸는 방법에는 디지털 컴퓨터를 이용한 많은 방법들이 발표되고 있다. 그러나 이러한 방법들은 많은 계산량을 필요로 하며 많은 시간을 소요하는 데 반해, 신경망을 이용하면 거의 실시간처리가 가능하다. 이는 문제를 처리하는 데에 있어서 많은 뉴런들이 단일 프로세서로 동작하며, 결합하여 병렬처리하기 때문이다. 이런 장점을 갖고 있는 반면에 Hopfield 신경망의 문제점은 찾아낸 해결책이 최선이 아닌 경우들이 종종 발생한다. 이런 문제점이 있음에도 많은 학자들의 관심을 계속해서 끌고 있는 이유는 찾아낸 해결책이 최선이 아닌 경우에도 최선의 해결책에 매우 근접한 것

들이기 때문이다. 이런 현상은 인간의 판단과정과 비슷하다고 할 수 있다. 즉, 사람들이 매 순간마다 판단하고 처리하는 문제들 중에는 때 늦은 최선의 해결책보다는 차라리 최선에 근접한 빠른 처리방법을 필요로 하는 경우가 더 많기 때문이다.

Maa와 Shanblant[3]는 다양한 뉴런의 입출력특성들을 사용하여 회로의 성능을 향상시켰으며, Huertas[4]는 여러 종류의 전원을 사용하여 신경망을 구성하였으며, Chua와 Lin[5]이 신경망에 필요한 다양한 비선형특성을 포함한 회로를 소개하였다. Kennedy와 Chua[6]는 회로의 구성에 대하여 상세하게 분석하였고, 전자적인 부품을 사용할 경우에 고려해야 할 문제점에 대해 설명하였으며, 또한 처음으로 비선형 비용함수에 관한 논문을 발표하였다. 이 밖에 발표된 많은 논문들이 알고리즘레벨에서 입증된 것이어서 직접 회로로 구성해보면 소프트웨어적으로 얻은 결과와 많은 차이가 있음을 알 수 있다. 이는 전자부품을 이용하여 뉴런의 특성곡선이나 이상적인 전원을 구성하기가 어려울 뿐더러, 알고리즘레벨에서 예상치 못했던 현상들이 나타나기 때문이다. 뉴런의 입력단에 커패시터와 병렬로 연결된 저항은 부수적으로 첨가된 소자이므로 임의의 값을 사용하여도 되는 것으로 알려져 있으나, 실험결과에 따르면 시스템의 성능에 상당한 영향이 있음을 알 수 있었다.

이 논문에서는 Hopfield신경망을 이용하여 일반적인 비선형프로그래밍 문제를 풀 수 있는 신경망을 제안하였다. Kennedy와 Chua가 비선형프로그래밍 신경망을 소개하였으나 오직 비용함수만 비선형이고 제한조건은 선형인 경우를 풀 수 있는 신경망이었다. 이 논문에서는 비선형인 비용함수 및 제한조건함수를 풀 수 있는 비선형프로그래밍 신경망을 제안하였으며, 시뮬레이션을 통해

접수일자 : 2001년 8월 17일  
완료일자 : 2001년 12월 18일

제안된 회로가 안정되게 작동함을 확인하였다. 시뮬레이션은 회로레벨의 시뮬레이션 소프트웨어, Microsim사의 Pspice를 사용하였다.

## 2. 선형프로그래밍 신경망

선형프로그래밍 문제는 다음과 같은 비용함수를 최소화하려는 시도로 정의될 수 있다.

$$\phi(V) = AV \quad (1)$$

여기서  $V$ 는  $n$ 차원의 변수를 나타내고,  $A$ 는 상수계수를 말한다. 이 함수는 다음과 같은  $m$ 개의 선형 제한조건을 만족하는 범위에서 최소화된다.

$$W(V) = DV \geq B, \quad (2)$$

여기서,  $D$ 는 제한조건에서 변수  $V$ 의 계수들을 뜻하고,  $B$ 는 제한조건의 경계영역을 말한다. 그림 1은 변수의 개수가 2이고, 제한조건이 4인 특수한 경우로서 Hopfield 선형프로그래밍 신경망의 전기적 모델이며, 이 회로망은 시간이 흐름에 따라 비용함수를 최소화시키며 수렴해 간다.

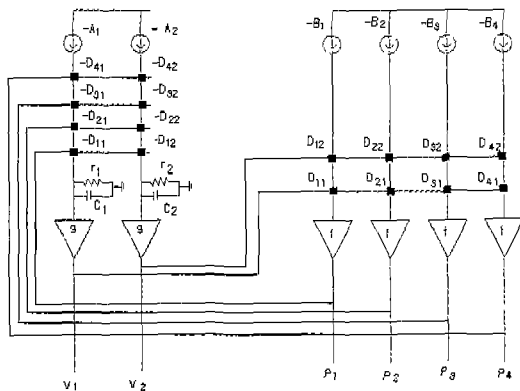


그림 1. 4개의 제한조건, 2개의 변수를 갖는 선형프로그래밍을 풀수 있는 신경망.

Fig. 1. Neural Network which solves a 2-variable, 4 constraints linear programming.

그림 1의 회로에서 연산증폭기들은 뉴런들을 나타내고 있으며, 연산증폭기의 입출력 함수로는 두 종류를 사용하고 있다. 변수를 위한 연산증폭기의 입출력함수로는 다음과 같은 선형함수를 사용하고 있으며,

$$V = g(u) = ku \quad (3)$$

여기서  $k$ 는 양의 상수이며,  $u$ 는 연산증폭기의 입력을 말한다. 또한 제한조건을 위한 연산증폭기의 입출력함수로는 다음과 같은 비선형함수를 사용한다.

$$P = f(u), \quad u = DV - B \quad (4)$$

$$\text{여기서, } f(z) = \begin{cases} 0, & z \geq 0 \\ z, & z < 0 \end{cases}$$

만약, 제한조건  $W(V)$ 가 만족되면, 즉  $DV - B \geq 0$ 이면,

$P = f(W(V)) = 0$ 이며, 그렇지 못하면 벌칙이 발생하며 뉴런의 출력은  $P = DV - B$ 가 된다. 그림 1에서 뉴런  $g$ 의 입력단에서 키르히호프의 전류법칙을 이용하면 다음과 같은 방정식을 얻을 수 있다[1].

$$\begin{aligned} C_i \frac{du_i}{dt} &= -A_i - \sum_{j=1}^n D_{ji}(P_j - u_j) - \frac{1}{r_i} u_i \\ &= -A_i - \sum_{j=1}^n D_{ji}P_j - \left(\frac{1}{r_i} - \sum_{j=1}^n D_{ji}\right)u_i \end{aligned} \quad (5)$$

$i = 1, \dots, n$

Hopfield는 다음과 같은 Lyapunov 형태의 계산에너지 함수를 소개하였다[1].

$$E = AV + \sum_j F(D_j V - B_j) + \sum_{i=0}^{n-1} G_i \int_0^{v_i} g_i^{(-1)}(z) dz \quad (6)$$

$$\text{여기서, } P = f(z) = \frac{dF(z)}{dz}$$

그리고, chain rule을 사용하여 에너지함수를 시간에 관해 미분하면,

$$\frac{dE}{dt} = \frac{dV}{dt} [A + \sum_j D_{ji} f(D_j V - B_j)] \quad (7)$$

식(7)에서 중괄호의 부분을 식(5)를 이용하여 대치하면

$$\frac{dE}{dt} = - \sum_i C_i \frac{dV}{dt} \frac{du_i}{dt} = - \sum_i C_i g^{-1}(V_i) \left(\frac{dV_i}{dt}\right)^2 \quad (8)$$

그리고,  $C_i$ 가 양의 값이고  $g^{-1}(V_i)$ 가 식(3)에서 알 수 있듯이 단조증가함수이므로, 식(8)은 항상 음 또는 영이다. 고로, 그림 1의 회로는 시간이 지남에 따라 에너지함수를 감소시키는 방향으로 뉴런의 출력  $V_i$ 들을 변화시키는 데, 이 회로가 에너지함수의 최소점에 이르면 뉴런의 출력들도 변화를 멈춘다.

## 3. 비선형 제한조건 신경망

### 3.1 제안된 신경망의 안정성

비용함수 및 제한조건함수가 비선형함수를 포함하도록 하기 위하여 다음과 같은 계산에너지 함수를 제안한다.

$$E = \pi(V) + \sum_j H(w(V)) + \sum_{i=0}^{n-1} G_i \int_0^{V_i} g_i^{(-1)}(z) dz \quad (9)$$

여기서  $\pi(V)$ ,  $w(V)$ 는 비선형함수를 포함한다. 첫째 항과 둘째 항은 최소화할 비용함수와 제한조건함수들을 위한 것이고 셋째 항은 회로망의 안정된 수렴을 위한 항이다. 이 계산에너지함수를 Lyapunov 형태로 만들려면, 시간에 관해 미분한 값이 항상 음이거나 영이어야 한다 즉, 다음조건을 만족해야 한다.

$$\frac{dE}{dt} \leq 0 \quad (10)$$

Chain rule과 식(3)을 이용하면 식(10)은 다음과 같이 표현할 수 있다.

$$\frac{dE}{dt} = \frac{dE}{dV} \frac{dV}{dt} = k \frac{dE}{dV} \frac{du}{dt} \leq 0 \quad (11)$$

고로, 만약  $k$ 가 양의 값이고, 계산에너지함수를 미분

한 값이 다음과 같이 비용함수의 뉴런 입력단에 연결된 개개의 캐패시터로 흘러 나오는 전류량과 같다면,

$$\frac{dE}{dV} = -C \frac{du}{dt} \quad (12)$$

계산에너지함수의 시간에 관한 미분값은 항상 음이거나 영이므로 안정되게 계산에너지함수를 최소화시키면서 수렴하는 시스템이 된다. 즉, 캐패시터로 흘러 들어오는 전류량을 계산에너지함수의 음방향으로 미분한 값과 같게 하면 된다.

$$C \frac{du}{dt} = -\frac{dE}{dV} = -\frac{\pi(V)}{dV} - \sum \frac{dw}{dV} h - Gu \quad (13)$$

여기서,  $h(z) = \frac{dH(z)}{dz}$

### 3.2 비용함수회로 설계

시간이 흐름에 따라 비용함수가 최소화되도록 하면서 뉴런의 출력이 안정되려면 계산에너지함수를 비용함수에 매핑하면 된다. 식(9)에서 첫째 항을 비용함수에 매핑시키면 다음과 같다.

$$E = \pi(V) \quad (14)$$

식(13)에서 알 수 있듯이 에너지함수의 음방향으로 미분한 값은 뉴런입력단의 캐패시터로 유입되는 전류의 양과 같으므로 다음과 같이 쓸 수 있다.

$$C \frac{du}{dt} = -\frac{dE}{dV} = -\frac{d\pi}{dV} \quad (15)$$

그리고, 뉴런의 입출력함수  $g$ 가 단조증가함수이며, 미분가능하다면, 이 신경망은 시간이 흐름에 따라 에너지함수를 최소화하는 방향으로 수렴하므로, 뉴런의 출력값은 즉, 비용함수를 최소화하는 값이 된다.

#### <사례연구 1>

사례연구를 위해 제한조건이 없는 전공간에서 최소점을 갖는 함수를 비용함수로 다음과 같이 선택하였다.

$$\pi(V) = (V_1 - \frac{1}{2} V_2)^2 + (V_2 - 1)^2 \quad (16)$$

뉴런  $g$ 의 입력단에 연결된 캐패시터로 유입되는 전류의 양은 식(15)와 식(16)을 이용하여 다음과 같이 구할 수 있다.

$$\begin{aligned} c_1 \frac{du_1}{dt} &= -\frac{d\pi}{dV_1} = 2(V_1 - \frac{1}{2} V_2) \\ &= 2V_1 - V_2 \\ c_2 \frac{du_2}{dt} &= -\frac{d\pi}{dV_2} = -(V_1 - \frac{1}{2} V_2) + 2(V_2 - 1) \\ &= -V_1 + \frac{5}{2} V_2 - 2 \end{aligned} \quad (17)$$

그림 2는 회로의 구성을 보여주며, 이 회로는 시간이 지남에 따라 뉴런의 출력  $V_1$ ,  $V_2$ 는 2와 1로 수렴하여 비용함수의 최소점과 일치하게 될 것이다.

여기서, 뉴런의 입력단에 부수적으로 연결된 저항과 캐패시터는 시스템의 안정된 수렴을 위해 필수적이며, 특히 캐패시터는 수렴시간에 그리고 저항은 시스템이 성능에 직접적인 영향을 미친다[7].

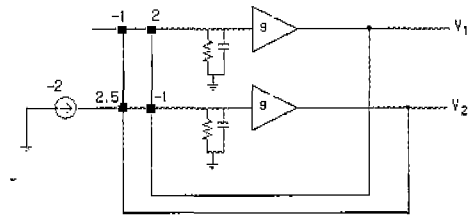


그림 2. 사례연구 1-비용함수회로.  
Fig. 2. Case Study 1-Cost function Circuit.

### 3.3 제한조건함수회로 설계

각각의 제한조건들에서 제한조건을 만족하지 못하는 경우는 양의 값을 가지며, 특히 만족범위에서 멀어질수록 더욱더 큰 값으로 누적되는 계산에너지함수는 다음과 같이 표현될 수 있다.

$$E_2(V) = \sum H(w(V)) = \sum \int_0^w h(w) dw = \begin{cases} 0, & w(V) \geq 0 \\ \text{양의 값}, & w(V) < 0 \end{cases} \quad (18)$$

그리고, 식(18)을 만족하는 함수  $h$ 를 찾아야 한다. 이런 조건을 만족하는 함수 중의 하나는 다음과 같고,

$$h(x) = \begin{cases} 0, & x \geq 0 \\ kx, & x < 0 \end{cases} \quad (19)$$

그 적분값은 다음과 같으며,

$$H(z) = \int_0^x kx dx = \begin{cases} 0, & x \geq 0 \\ \frac{k}{2} x^2, & x < 0 \end{cases} \quad (20)$$

고로, 각각의 제한조건마다 개개의 뉴런이 필요하며, 개개의 뉴런 입력단으로 유입되는 전류의 양은 다음과 같다.

$$I_p = w_p(V) \quad \text{단, } w_p(V) \geq 0 \quad (21)$$

즉, 제한조건을 만족하면 에너지함수는 영을 유지하며, 만족하지 못하면 에너지함수가 증가하게 된다. 이 조건을 만족하면서 시간이 흐름에 따라 에너지가 감소하는 방향으로 신경망은 수렴해야 하므로 에너지함수의 음방향 미분값은 비용함수의 변수를 표시하기 위한 뉴런 입력단의 캐패시터로 유입되는 전류의 양과 같으므로 다음과 같이 쓸 수 있다.

$$C \frac{du}{dt} = -\frac{dE}{dV} = -\sum \frac{dH}{dw} \frac{dw}{dV} \quad (22)$$

식(18)을 이용하면 다음과 같이 표현할 수 있다.

$$C \frac{du}{dt} = -\frac{dE}{dV} = -\sum \frac{dw}{dV} h \quad (23)$$

#### <사례연구 2>

사례연구를 위해 제한조건함수가 둘이며, 하나는 선형 조건이고 다른 하나는 비선형조건인 경우를 선택하였다.

$$\begin{aligned} w_1(V) &= -2V_1 + V_2 \geq 0 \\ w_2(V) &= V_1^2 + V_2^2 \leq 1 \end{aligned} \quad (24)$$

식(24)을 이용하여 뉴런  $h$ 의 입력단으로 유입되는 전류는 다음과 같다.

$$\begin{aligned} I_1(V) &= -2V_1 + V_2 \\ I_2(V) &= -V_1^2 - V_2^2 + 1 \end{aligned} \quad (25)$$

위 사례는 제한조건만 있는 경우이며, 변수의 출력은 제한조건을 만족하는 영역에서 에너지함수가 영으로 최소가 되며 안정이 될 것이며, 변수를 위한 뉴런  $g$ 의 입력단으로 유입되는 전류의 양은 다음과 같다.

$$\begin{aligned} C_1 \frac{du_1}{dt} &= -\frac{d\pi}{dV_1} = -\sum_{i=1}^2 \frac{dw_i}{dV_1} h_i = 2h_1 + 2V_1 h_2 \\ C_2 \frac{du_2}{dt} &= -\frac{d\pi}{dV_2} = -\sum_{i=1}^2 \frac{dw_i}{dV_2} h_i = -h_1 + 2V_2 h_2 \end{aligned} \quad (26)$$

그림 3은 뉴런  $h$ 의 입력단회로를 보여주며, 그림 4는 뉴런  $g$ 의 입력단회로를 보여주고 있다.

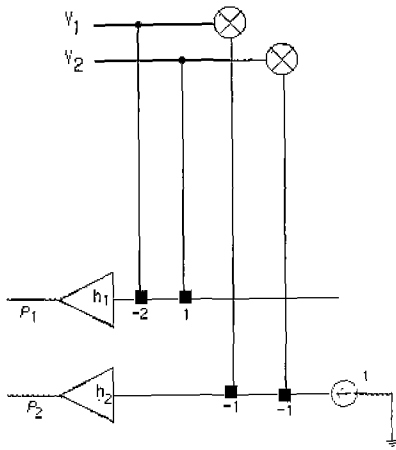


그림 3. 사례연구 2-뉴런  $h$ 의 입력부 회로.

Fig. 3. Case Study 2-the input part circuit of Neuron  $h$ .

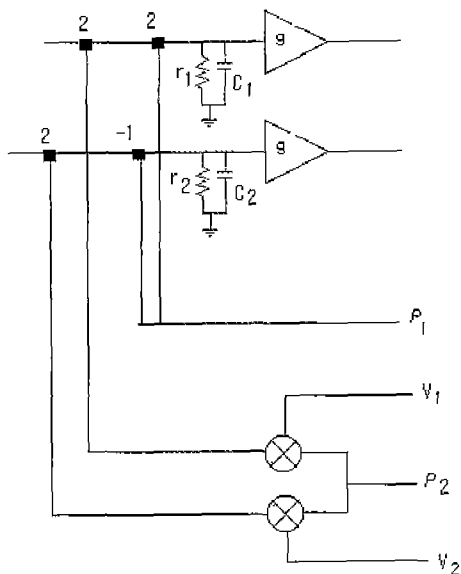


그림 4. 사례연구 2-뉴런  $g$ 의 입력부 회로.

Fig. 4. Case Study 2-the Input part circuit of Neuron  $g$ .

## 4. 시뮬레이션

비선형 프로그래밍회로의 동적특성을 보여주기 위하여 최소화할 비용함수로 다음과 같은 함수를 선택하였고,

$$f(x, y) = x^2 + y^2 \quad (27)$$

다음의 두 함수를 제한조건함수로 사용하였다.

$$g_1(x, y) = x^2 - y \geq 0 \quad (28)$$

$$g_2(x, y) = x + y - 2 \geq 0$$

이들 제한조건함수들은 연산증폭기들( $P_i$ )에서 연결강도들( $D_{ij}$ )과 입력전류들( $B_i$ )을 결정한다. 그림 5에서 알 수 있듯이 이들 방정식은  $xy$ 평면에서 제한조건의 경계면을 나타낸다. 이들 변수  $x, y$ 들은 각각 연산증폭기의 출력  $V_1, V_2$ 에 대응시키면 제한조건 연산증폭기들( $P_i$ )로 입력되는 전류량은 다음과 같다.

$$I_1(V) = V_1^2 - V_2 \quad (29)$$

$$I_2(V) = V_1 + V_2 - 2$$

회로레벨의 시뮬레이션은 Microsim사의 Pspice를 사용하였다. 그림 5는 시뮬레이션을 위한 schematic 회로이며, 이 회로도에서 보면, 연결강도들( $D_{ij}$ )은 저항으로 표현되어 있으며, 그 저항들의 값은 연결강도들의 역수로 표현되어 있다. 또한 두 번째 제한조건함수에서, 입력전류( $B_i$ )를 위해서 전류원을 사용해도 되나, 여기서는 전압원과 저항을 이용해서 전류(-2A)를 직류전압원(1V)과 저항(-0.5Ω)을 이용하여 표현하였다. 이는 연산증폭기의 입력단은 거의 가상적인 접지점임을 고려한 것이다. 그리고 비용함수 연산증폭기들( $V_i$ )로 입력되는 전류량은 식(13)을 이용하면 다음과 같다.

$$\begin{aligned} \begin{bmatrix} c_1 \frac{du_1}{dt} \\ c_2 \frac{du_2}{dt} \end{bmatrix} &= \begin{bmatrix} -2V_1 \\ -2V_2 \end{bmatrix} + \begin{bmatrix} -2h_1 V_1 - h_2 \\ f_1 - 2h_2 V_2 \end{bmatrix} \\ &= \begin{bmatrix} -2V_1 - 2h_1 V_1 - h_2 \\ -2V_2 + h_1 - 2h_2 V_2 \end{bmatrix} \end{aligned} \quad (30)$$

연산증폭기들은 편의상 ABM(Analog Behavior Modeling)을 사용하였다. 이는 제한조건함수의 연산증폭기는 비선형특성을 지니고 있기 때문에 회로를 구성하기가 쉽지 않기 때문이다. 또한, 변수의 곱을 표현하기 위해서도 ABM을 사용하였다. 그리고 연산증폭기의 입력단에 연결된 캐패시터의 크기는 1uF를 사용하였는데, 이 크기는 별의미는 없으나, 수렴속도와 관련이 있다. 즉, 작은 용량의 캐패시터를 사용하면 수렴속도를 빠르게 할 수 있으나, 시스템의 안정성에 문제가 있을 수 있다. 그러나 캐패시터와 병렬로 부수적으로 연결된 저항은 시스템의 성능에 상당한 영향을 미치므로 시뮬레이션을 할 때는 주의 하여야 한다. 즉, 입력단에서 본 총 컨덕턴스의 값이 영에 근사할 수 있도록 이 저항 값을 조절하여야 우수한 성능을 보인다.

그림 6은 비용함수의 등고선과 제한조건함수를 만족하는 영역을 음영으로 표시한 것이다. 이 그림에서 알 수 있듯이 비용함수의 최소값은  $xy$ 평면의 원점에서 영

이나, 제한조건을 만족하는 영역에서의 최소값은 점(1,1)에서 2임을 알 수 있다.

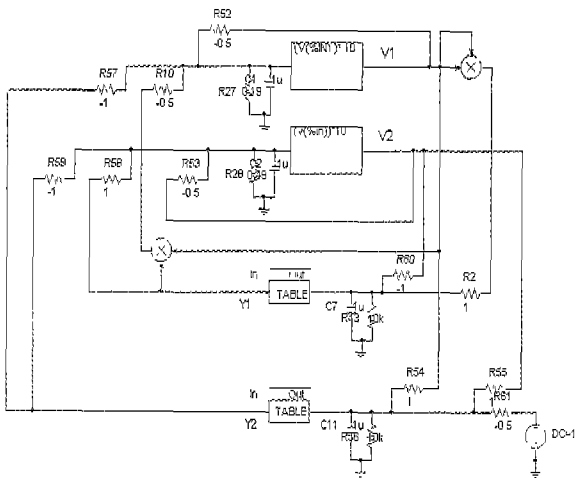


그림 5. 시뮬레이션을 위한 schematic 회로  
Fig. 5. Schematic diagram of simulation circuit.

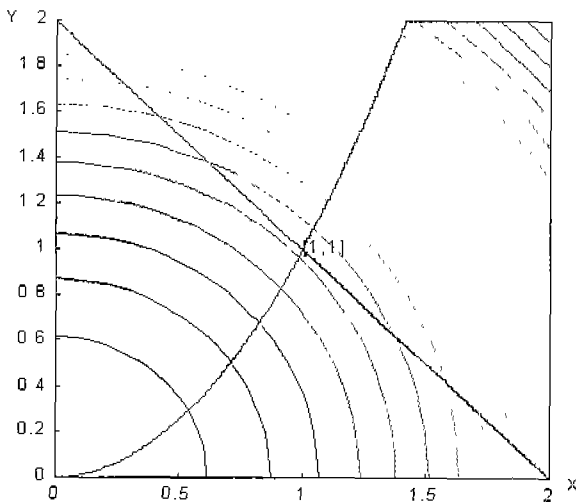


그림 6. 비용함수의 동고선과 제한조건함수의 경계영역.  
Fig. 6. The contours of cost function and visible region of constraints.

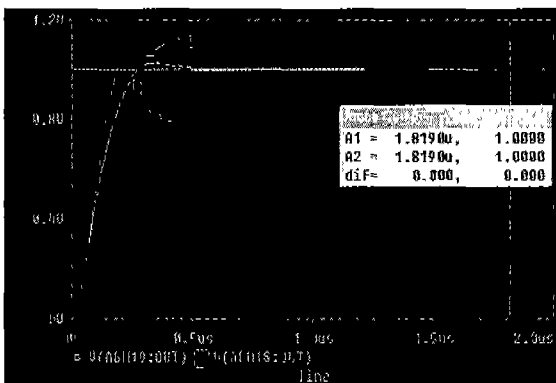


그림 7. Pspice를 이용한 시뮬레이션 결과  
Fig. 7. Simulation result using Pspice.

그림 7은 Pspice를 이용한 transient 시뮬레이션이며, 원점에서 출발한 두 변수  $V_1$ 과  $V_2$ 는 약 1us 정도에서 해에 수렴함을 보여주고 있다.

## 5. 결론

이 논문에서는 비선형프로그래밍 문제를 풀 수 있는 신경망을 제안하고, 신경망의 동적인 특성을 살펴보았으며, 이 신경망은 안정적인 시스템임을 확인하였다. 뉴런들을 연결하는 시냅스를 전기적 소자로 구성하기 위해 저항이 사용되었으며, 외부로부터 입력되는 전류는 전류원 대신 전압원과 저항을 이용하여 구성하였다. 뉴런의 입력단에 캐패시터와 병렬로 연결된 저항의 값들은 계산 에너지함수에서 제 3항의 영향을 최소화할 수 있도록 조절되었으며, 이로써 개선된 시뮬레이션의 결과를 얻을 수 있었다.

제안된 비선형신경망이 시간의 흐름에 따라 계산에너지함수를 최소화하는 방향으로 수렴하려면 비용함수뉴런의 입력단에 연결된 캐패시터로 흘러 들어오는 전류량을 계산에너지함수를 음방향으로 미분한 값과 같게 해야됨을 알 수 있었다. 그리고 제한조건뉴런의 입력단으로 흘러 들어오는 전류량은 제한조건을 만족하는 방정식과 같음을 알 수 있었다. 이런 방법으로 구성된 회로는 회로 레벨의 시뮬레이션 프로그램 Pspice를 이용하여 항상 안정되게 수렴함을 확인하였으며, 또한 transient 시뮬레이션 결과는 1us 정도가 지남에 따라 해석적인 해와 일치함을 보였다. 비선형프로그래밍 문제를 풀기위한 많은 다른 방법들이 방대한 계산량을 요구하여 많은 시간을 소요하는 데 반해, 신경망을 이용한 방법은 빠른 처리가 가능하기 때문에 속도를 요구하는 문제에 효율적으로 사용 가능함을 제시하였다.

## 참고문헌

- [1] D. W. Tank and Hopfield, J. J., "Simple "Neural" optimization Network: An A/D Converter, Signal Decision Circuit, and a Linear Programming Circuit," *IEEE Trans. Circuits Syst.*, vol. CAS-33, pp. 533-541, May 1986.
- [2] Hopfield, J. J., and D. W. Tank., "Computing with Neural Circuits: A Model", *Science* vol. 233, 625-633, 1986.
- [3] C. Y. Maa and M. Shanblatt, "Improved Linear Programming Neural Networks," *IEEE Int. Conf. on Neural Networks*, 1989, vol. 3, pp. 748-751.
- [4] J.L. Huertas and A. Rueda, "Synthesis of resistive n-port section-wise piecewise-linear networks," *IEEE Trans. Circuits and Syst.*, vol. CAS-29, pp. 6-14, Jan. 1982.
- [5] L. O. Chua and G. N. Lin, "Nonlinear programming without computation," *IEEE Trans. Circuits Syst.*, vol. CAS-32, p. 736, July 1985.
- [6] Kennedy and Chua, "Neural Networks for Nonlinear Programming", *IEEE Trans. On Circuit and Systems*, vol. 35, pp. 554-562. 1988

- [7] Park, S. "Signal Space Interpretation of Hopfield Circuit and a Linear Programming Circuit," *IEEE Trans. Circuits and Systems CAS-33*(5): 533-541, 1989
  - [8] G.V. Reklaitis, A. Ravindran, K.M. Ragsdell, *Engineering Optimization Method and Applications*. John Wiley & Sons, Inc. 1986.
  - [9] Takeshi Kamio, Hiroshi Ninomiya and Hideki Asai, "A Neural Net Approach to Discrete Walsh Transformation," *IEICE Trans. Fundamentals*, vol. E77-A, no. 994.
- 

저 자 소 개



**강민제 (康珉齊)**

1982년 : 서울대 전기공학과 졸업.

1991년 : Univ. of Louisville 전기공학과 졸업(공학).

1992년~현재 : 제주대 전기. 전자공학부 부교수

Tel : 064-754-3666

Fax : 064-756-1745

E-mail : minjk@cheju.cheju.ac.kr