

반도체 실리콘의 웨이퍼링 및 정밀연삭공정후 잔류한 기계적 손상에 관한 연구

오한석^{*,**}, 이홍림^{*}

Silicon Wafering Process and Fine Grinding Process Induced Residual Mechanical Damage

Han Seog Oh^{*,**}, Hong Lim Lee^{*}

ABSTRACT

CMP (Chemical mechanical polishing) process was used to control the fine grinding process induced mechanical damage of Cz Silicon wafer. Characterization of mechanical damage was carried out using Nomarski microscope, magic mirror and also using angle lapping and lifetime scanner evaluation after heat treatment. Magic mirror and lifetime scanner were very useful for the residual damage pattern characterization and CMP process was effective on the reduction of fine grinding induced mechanical damage.

Key Words : Silicon Wafer (실리콘 웨이퍼), Wafering Process (웨이퍼링 공정), Mechanical Damage (기계적 손상), CMP (Chemical mechanical polishing; 화학 기계적 연마), Fine grinding (정밀연삭), Magic mirror (매직미러), Carrier recombination lifetime (소수 반송자 재결합 수명)

1. 서론

최근 반도체산업기술의 발전으로 반도체 재료의 대구경화가 이루어지면서, 동시에 실리콘 웨이퍼 소재의 품질향상에 대한 요구도 병행되고 있다. 반도체 정밀가공공정의 경우, 이러한 요구가 평탄도와 나노평탄도에 대한 품질향상으로 집약되어 나타나고 있다.^(1,2) 또한 다른 한편으로는 대구경화에 따른 공정장비 및 설비가 대형화됨으로써 원가 상승이 발생하며 또한 물류를 사람이 운반하기에는 한계가 발생한다. 이러한 요구는 다시 공정 자동화에 대한 반영으로 나타나고 있다. 따라서 산업체에서는 기존공정에 대한 전반적인 재검토들이 품질향상 및 자동화의 관점에서 이루어지고 있다.

이를 구체적으로 살펴보면, 기존의 free abrasive 방법인 조연마 공정 (lapping) 이나 식각공정인 화학적 연마방법 등은 평탄도의 요구에 부응할 수 있는 한계점에 다다르고 있고 또한 자동화하기가 어려운 공정이기 때문에 이를 대신하는 공정으로 자동 정밀연삭에 대한 검토가 광범위하게 이루어지고 있는 것이다. 이미 소자산업 (device industry)에서 광범위하게 사용중인 후면 연삭방법 (back grinding)이 정밀연삭으로는 반도체산업에서 사용되어 왔고, 이를 반도체 실리콘 웨이퍼의 가공공정인 소위 웨이퍼링공정에서 정밀연삭을 응용하기 위한 요구가 늘어나고 있는 것이다. 그러나 정밀연삭의 경우 다이아몬드와 반도체 재료의 접촉으로 발생하는 기계적손상의 문제는 연삭공정의 활

접수 2001년 8월 17일
* 연세대학교 세라믹공학과
** ㈜ 누리

용을 공정의 대체가 아닌 보조수단으로 아직까지는 제한하고 있으며⁽³⁾, 따라서 손상거동 및 제거에 대한 연구가 중요하게 인식되고 있다. 본 연구에서는 이러한 연삭공정에서 발생하고, 화학기계적 연마 (CMP; Chemical mechanical polishing)를 후 공정으로 하여 잔류하는 기계적손상에 대한 연구를 진행하였다.

2. 실험배경

2.1 반도체 실리콘의 웨이퍼링공정에서의 기계적 손상의 거동

반도체용 단결정 실리콘 웨이퍼 (silicon wafer) 제조기술에서의 공정순서는, 단결정 성장 후 인공을 절단하면서 (111)면 사이의 결정방향으로 나타나는 기계적 손상을 어떻게 제어할 것인가를 중심으로 발전하였다.⁽⁴⁾ 반도체공정의 기관으로 사용되는 실리콘 단결정 웨이퍼의 제조공정은 크게 분류하면, 결정성장공정과 가공공정 (이하 웨이퍼링공정)의 두 부분으로 나눌 수 있다 (Fig. 1). 결정성장공정의 경우, 반도체산업에서 사용되고 있는 실리콘 웨이퍼의 75%는 현재 Czochralski 방법에 의해 성장되며 이는 1952년 0.5inch 웨이퍼를 성장시키는 방법이 최초로 보고되어 무수한 개량들이 이루어지면서 현재까지 사용되고 있다.⁽⁵⁾ 가공공정은 Fig. 1에 도식한 바와 같이, 절단 -> 조연마 -> 식각 (화학적 연마) -> 최종연마 (화학기계적연마) -> 세척 -> 최종검사 및 포장등으로 나눌 수 있다.

절단공정은 ID (inside diameter) Saw, OD (outside diameter) saw, band saw, wire saw 등의 여러 가지 방법등이 개발되어 왔으며, 절단공정에서 사용하는 diamond saw에 의해 기계적 손상을 최초로 제공하게 된다.^(6,7) 현재 대구경 반도체 웨이퍼링 공정에서는 현재까지 진행된 공정 중 가장 기계적 손상이 작은 wire saw에 의한 절단공정을 사용하고 있다.⁽⁸⁾ 따라서 현재 200 mm와 300 mm 공정은 모두 wire saw에 의한 절단공정으로 진행 중이거나 개발 중에 있다.

기계적 손상은 파괴강도에 영향을 주는 미세 균열 및 dislocation network와 실리콘 웨이퍼 warpage 현상을 야기시키는 탄성적으로 변형된 층과 그로 인해 나타난 고압상 (high pressure mode silicon)을 포함하고 있는 영역으로 구성된다.⁽⁹⁾ 또한 기계적 손상의 정도는 체적방향으로의 깊이에

따라 줄어들게 되어 그 특성을 구분하기 어렵게 된다.⁽¹⁰⁾ 현재 웨이퍼링공정에 사용되는 조연마, 화학적 식각과 화학 기계적 연마공정 (CMP, chemical mechanical polishing)은 모두 절단공정에서 발생한 기계적 손상을 제어하기 위해 추가된 것이다.⁽⁷⁾ 그러나 이러한 공정들도 손상을 없애기도 하지만 부수적으로 연마제에 의한 표면 균힘 현상, 식각제에 의한 결함방향으로의 선택적 식각등으로 미세 손상을 다시 발생시키기도 한다.

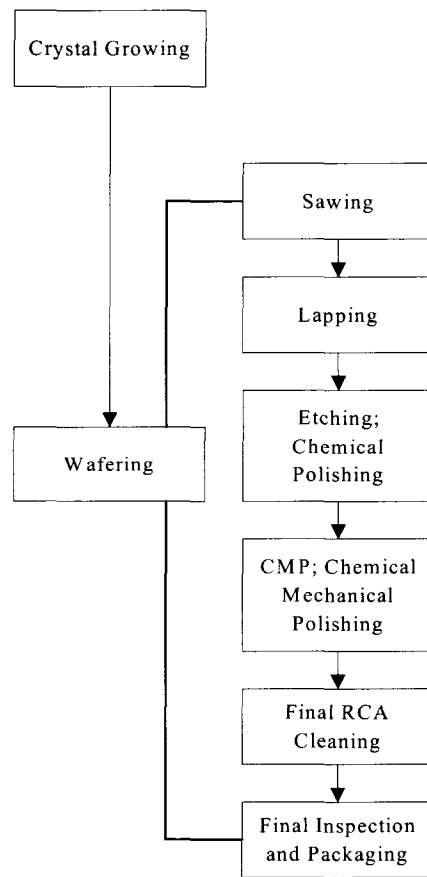


Fig. 1 Process flow of semiconductor silicon wafer manufacturing

조연마는 보통 7 μm 이상의 크기를 가지는 Al₂O₃ 슬러리를 이용하여 많은 양의 표면층을 제거하여 미세균열을 제거하면서 두께편차를 동시에 조절하기 위한 목적으로 이용된다. 조연마는 미세 균열과 dislocation을 완전히 없애지는 못하며 그

가공 압력에 의해 생성된 stress field 로 인하여 체적방향으로 기존의 손상을 전파시키거나 절단공정에 의해 만들어진 손상을 표면으로 들어내면서 다시 연마입자에 의한 기계적 손상을 부가하면서 진행된다. 전체적으로는 절단공정에 의해 생성된 기계적 손상보다는 낮은 수준의 손상을 얻게된다.

반도체 재료에 사용되는 식각공정은 결함식각 방법 (defect etching) 또는 선택적식각방법 (selective etching)과 화학적 연마방법 (chemical polishing) 등 두가지로 나누어지며 전자는 결함구조를 관찰하기 위하여 후자는 결함층을 없애기 위하여 사용된다. 웨이퍼링공정에 사용되는 식각은 화학적연마방법으로 표면의 손상층을 제거 또는 완화시켜주나 sub- μm 단위에서 완벽한 무결함층으로 거울면을 만들어주지는 못한다.⁽⁴⁾

현재까지의 가공기술로는 콜로이드 실리카를 슬러리로 사용하는 화학 기계적 연마만이 잔류된 기계적손상을 최소화 시키면서 거의 완벽히 제거할 수 있다.^(11,12) 따라서 실리콘 웨이퍼의 가공 공정은 항상 화학 기계적 연마공정으로 끝나게 된다. 물론 각 공정별로 오염물을 제거하기 위하여 일반적으로 RCA 연구소의 Kern 이 개발한 RCA 방법 세척을 실시하는데 이는 Kern 등이⁽¹³⁾ 개발한 이후로 그 기본은 같이 하면서 필요에 따라 부분적인 개조들이 이루어진 상태에서 공정중 세척공정으로 광범위하게 채택되며 기계적 손상의 거동에는 영향을 주지 않는다.

2.2 기계적손상의 특성분석

현재까지 최종연마이후 잔류한 기계적 손상의 특성분석은 주로 angle lapping 과 선택적 식각후 현미경관찰로 이루어져 왔으며⁽¹⁴⁾ 이는 미세구조까지 분석하는데는 한계가 있어왔다. 따라서 결함산화 (defect oxidation) 열처리 후 연마하여 연마면을 선택식각하여 관찰하거나 SIRD (scanning infrared depolarization) 분석⁽¹⁵⁾ 과 반송자 재결합수명 (carrier recombination lifetime) 분석⁽¹²⁾에 의한 시도가 있었고 파괴강도를 측정하여 손상의 정도를 평가하는 시도도 있었다.⁽¹⁶⁾ 그러나 SIRD 의 분석은 참조 시료를 중심으로 그 차이를 비교해서 관찰하는 방법이기 때문에 참조시료의 완벽성의 한계에 따른 정량적인 한계가 있으며, lifetime 분석은 주로 μ -PCD (photoconductivity decay) 법이 가장 광범위하게 사용되나 기계적 손상이외의 많은

인자들 (예를 들어 표면에너지, 금속오염물등) 이 반송자 (carrier) 의 recombination center 로 작용하기 때문에 비교하기가 어려운 경우가 많다. 본 실험은 우선적으로 Nomarski microscope 와 magic mirror 방법에 의한 표면형상분석의 결과를 기존의 lifetime 분석의 점분석 (point analysis) 을 개선하여 1 μm 크기로 시료를 주사하는 lifetime scanner 를 이용한 전기적 성질을 분석한 결과와 비교 고찰하였다.

3. 실험 방법

3-1 실험조건 및 장비

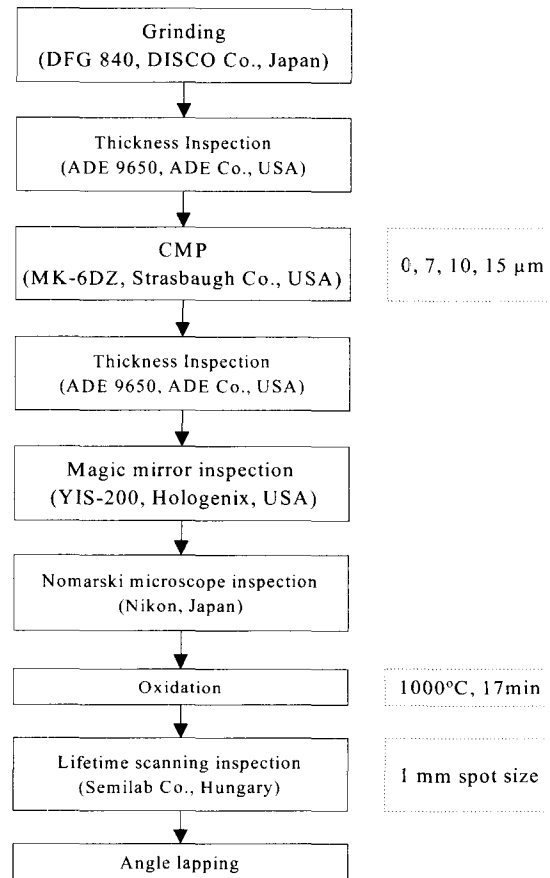


Fig. 2 Experimental procedure and conditions

실험은 Czochralski (Cz) 방법으로 성장시킨 단

결정을 이용한 8 인치 P type, 8.5-11.5 ohm-cm 의 웨이퍼로 (100)면을 가지며 탄소농도는 0.3 ppma 보다 작고 산소농도는 12 ppma 보다 작은 것을 사용하였다.⁽¹⁸⁾

Fig. 2 에 전체적인 실험순서를 정리하였다.

상용 실리콘 웨이퍼를 일본 Disco 사의 DFG 840 모델을 사용하여 정밀연삭 하였고, 2000 mesh (3~6 μm) 의 입자크기를 가지는 resin bond 의 다이아몬드 연삭숫돌을 사용하였다. 여기서 발생한 기계적 손상을 특성 분석한 뒤, 미국 Strasbaugh 사 웨이퍼 연마기 MK-6DZ 를 사용하여 연마량 (polishing removal)을 달리하면서 CMP 공정을 진행하여 그 거동을 관찰하였다. CMP 공정은 현재 MEMC Korea (주) 에서 대량생산에 적용되는 표준 방법을 따라 진행하였다.⁽¹⁸⁾

CMP 공정진행시 연마량은 7, 10, 15 μm 로 행하였고 미국 ADE 사의 평탄도 측정장비 ADE 9650 을 이용하여 두께변화를 관찰 연마량을 측정하였다. 또한 미국 Hologenix 사의 YIS 200SP 모델의 magic mirror 장비로 전체 표면의 형상을 관찰하였고, 일본 Nikon 사의 Nomarski microscope 로 국부적인 손상된 표면 형상을 관찰하였다.

표면형상 관찰후 웨이퍼를 1000℃, 17 분간 관상로를 이용하여 산화 열처리후 헝가리 Semilab 사의 GaAs Laser (904 nm)를 이용하는 WT85X lifetime scanner 로 1 mm 크기로 전체면을 주사하여 lifetime 의 표면분포를 관찰하였다. 또한 같은 웨이퍼를 다시 angle lapping 을 진행한 뒤 Secco 식각액⁽¹⁴⁾을 사용하여 식각한 후 Nomarski microscope 를 이용하여 손상된 면의 깊이를 관찰하였다. 위에서 관찰된 사항을 비교하여 CMP 공정이 기계적 손상제거에 어떻게 기여하는가를 확인하였다.

3.2 분석방법 및 장비

3.2.1 Magic mirror 방법

Fig. 3 에 나타낸 magic mirror 방법은 W-lamp 의 백색광을 수직으로 거울면을 형성한 시료의 표면에 입사하여 그 반사된 빛을 관찰하는 시스템이다.^(19,20) 이 때 반사된 거울면에서 넓은 영역에 걸쳐 깊이가 얇은 굴곡이 있는 경우 (curvature 또는 waviness), 또는 미세한 영역에 경사진 굴곡이 있는 경우 (microflaw) 를 Fig 4 에 표시한 바와 같이 장비화면에 투영된 이미지에서 밝고 어두운 영역으로 관찰할 수 있다.

밝은 부분은 웨이퍼 표면의 오목한 부분이며 어두운 부분은 상대적으로 볼록한 부분이 된다. 따라서 실리콘 웨이퍼의 가공공정중 화학기계적 연마공정 이후 발생한 거울면의 표면형상을 관찰하는데 유용하게 쓰이고 있다.

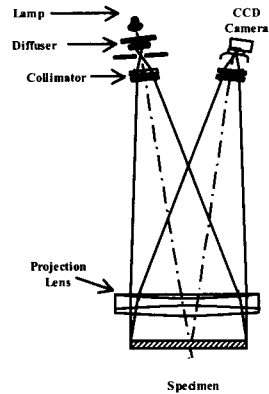


Fig. 3 A schematic illustration of magic mirror system

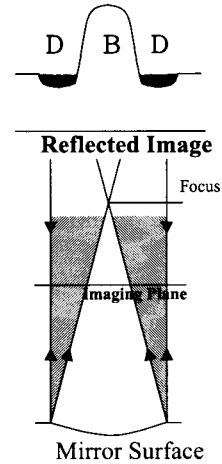


Fig. 4 A schematic diagram of magic mirror system

Magic mirror 방법으로 가능한 굴곡의 감도 (sensitivity)를 계산하기 위해서는 Fig. 5 에 표시된 Δt 와 Δt 를 이루는 곡률의 반경 P 의 가능한 범위를 계산해야 된다.⁽²⁰⁾

$$R = 2 Dr / (D-d) \quad (1)$$

$$\Delta t = D (D-d) / 16r \quad (2)$$

이 때 $P = 2R$, $D = 2d$ 이고 r 은 6m 로 고정된 뒤, 관찰 가능한 결함의 크기(D)가 1mm 라고 하면 식 (1) (2)에 의해, Δt 는 5.2nm 이고 곡률반경은 24m 가 된다. 또한 극단적인 경우에 Δt 는 2.5nm 이며 이 때, 곡률반경은 125 m 가 된다. 이와 같은 계산을 바탕으로 장비 스펙상으로는 감도는 50 nm 이하, 곡률반경은 100 m 이하범위로 표시되어 있다.⁽²¹⁾

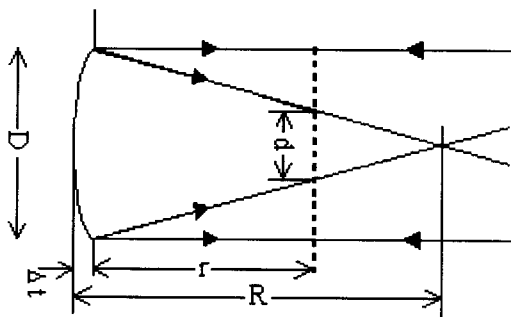


Fig. 5 A sensitivity (Δt) calculation of magic mirror system

위와 같이 미세한 영역의 굴곡을 관찰할 수 있기 때문에 표면에 발생한 미세한 기계적 변형 (strain)을 관찰하며⁽²²⁾, 국지적인 mound 와 dimple 결함을 관찰하는데^(23,24) 응용되며, 또한 두 장의 웨이퍼를 접착하여 만든 bonded SOI (silicon on insulator) 웨이퍼의 접착면에 잔류한 기포를 관찰하는데도 다양하게 사용되고 있다.⁽²⁵⁾ 또한 열처리를 하지 않는 비파괴 방법으로는 유일하게 결함의 종류에 따라서는 XRT (X-ray topography) 와 비슷한 이미지를 얻을 수 있다. 본 실험에서도 이를 이용하여 웨이퍼 표면에 발생하는 기계적 손상으로 발생한 응력으로 인한 국부 변형을 관찰하였다.

3.2.2 Angle lapping 방법

Angle lapping 방법은 단면의 결함을 관찰하기 위한 방법으로 초기에는 웨이퍼 가공공정의 절단공정에 의한 기계적 손상 단면을 관찰하기 위하여 개발되었다.⁽²⁶⁾ 이는 taper-sectioning, bevel lapping, angle polishing 등으로 불리어 지며 ASTM (American society for testing and materials) 표준으로 등록되어 있다.⁽¹⁴⁾ 이는 표면을 기울여서 연마할 수 있는 특정한 각도의 mounting plate 를 이용하여

관찰하고자 하는 단면을 연마하여 관찰하는 방법으로 보통 불산과 산화크롬 (CrO_3) 을 물에 희석한 Sirtl 식각액이나 불산과 크롬산 (H_2CrO_4)을 사용하거나 희석된 Schimmel 식각제를 사용하여 선택식각후 관찰한다. 본 실험은 11.32° 의 mounting plate 를 이용하여 연마 후 중크롬산칼륨 ($K_2Cr_2O_7$) 과 불산의 혼합제인 표준 Secco 식각제를 사용하였다.⁽²⁷⁾ 또한 관찰로에서 $1000^\circ C$ 17 분동안 건식산화과정을 거치는 전처리과정을 거친후 선택식각하여 Nomarski 현미경으로 단면을 관찰하여 그 깊이를 측정하였다.

결함의 깊이 (D) 는 mounting plate 의 각도(α) 를 근거로 관찰길이 (L)와 식 (3)을 이용하여 계산하였다. (Fig. 6)

$$D = L \times \sin\alpha \quad (3)$$

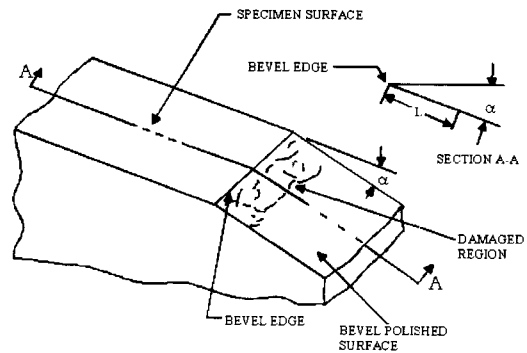


Fig. 6 Angle lapped surface by angle lapper⁽²⁶⁾

3.2.3 Lifetime scanner

반도체에서 lifetime 은 전자전도를 일으키는 반송자 (carrier)의 재결합수명 (recombination lifetime) 을 의미한다. lifetime scanner 법은 기존의 μ -PCD 법 (The laser induced and microwave detected photoconductive decay measurement) 즉, 빛의 펄스가 웨이퍼에 생성시킨 전도도의 퇴화를 측정하는 방법으로 웨이퍼 전체를 주사해서 웨이퍼내의 재결합수명이 위치간에 나타나는 차이를 분석하는 방법이다.^(28,29) 이때 전도도는 정공 (hole) 또는 전자라는 반송자를 통하여 발생하고 이 반송자가 물질의 여러 가지 결함 (결정결함, 금속이온오염등)에 의해서 그 퇴화의 정도가 달라지는 것을 관찰하게 된다.

본 실험에서는 헝가리제 Semilab WT85X 모델을 사용하였다. 실험은 904 nm 파장의 laser 빛을 사용하여 1.2E13 개의 광자력 (photon power)으로 약 27 μm 의 투과영역을 high injection level 을 이용하여 1mm² 단위로 주사 (scanning) 하여 진행하였다. 반송자 재결합수명은 표면재결합과 (surface recombination) 과 체적재결합 (bulk recombination) 의 두 가지 현상의 조합으로 발생하기 때문에, (30,31) 표면의 결함되어 있지 않은 화학결합 (dangling bond)을 안정화 시키지 않으면 표면의 영향으로 정확한 결함관찰이 불가능하다. 따라서 표면의 영향을 최대한 줄여주기 위하여 HF/H₂O₂ 처리와 산화과정을 통한 표면 passivation 과정을 진행했다.

또한 표면의 결함분포를 관찰하기 위하여 통계적 평활화과정 (smoothing process)을 반복하여 상대적인 lifetime 형상을 이미지화해서 관찰하였다. 평활화과정은 lifetime (τ) 측정 후 평균값을 구하여 각 측정영역 (scanning area) 의 lifetime (τ) 값을 각각의 평균값으로 나누어서 mapping 하는 과정을 의미한다. 이러한 과정을 거쳐서 얻은 이미지를 이 장비에서는 τ/τ map 이라고 명명한다. (32) 이 방법은 미세한 변화가 있는 부분에 대한 관찰이 보다 용이하다. 최근에 이 방법을 이용하여 결정결함을 관찰, 실리콘 웨이퍼의 OISF (oxygen induced stacking fault) 의 ring pattern 을 XRT (X-ray topography) 의 결과와 같은 이미지를 얻어 보고한 바 있다. (33) angle lapping 과 lifetime 분석에 사용한 건식산화과정은 존재하는 결함을 유지 강화시켜주며 새로운 결함을 유도하지 않기 때문에 결함관찰에 많이 사용하는 방법이다. (34) 이때 형성되는 산화층의 두께는 약 35nm 를 가지게 된다.

4. 결과 및 고찰

4.1 정밀연삭에 의한 기계적 손상의 분포

정밀연삭 후의 웨이퍼를 평탄도 표면을 Nomarski 현미경으로 관찰한 결과 Fig. 7 와 같이 웨이퍼 모서리(a)와 반경 중심(b) 및 웨이퍼 중심(c) 에 전형적인 결함 분포가 존재함을 알 수 있었다. 이는 다시 magic mirror 의 관찰에서 종합적으로 관찰할 수 있었다. (Fig. 8) Normarski 현미경 관찰과 magic mirror 연삭표면에 잔류하는 손상의 현상을 종합적으로 관찰할 수 있었고, 여기에서 보

이는 잔류형상은 정밀연삭 장비의 공정변수인 연삭숫돌의 회전수와 웨이퍼의 회전수에 기인한 것이다. (35)

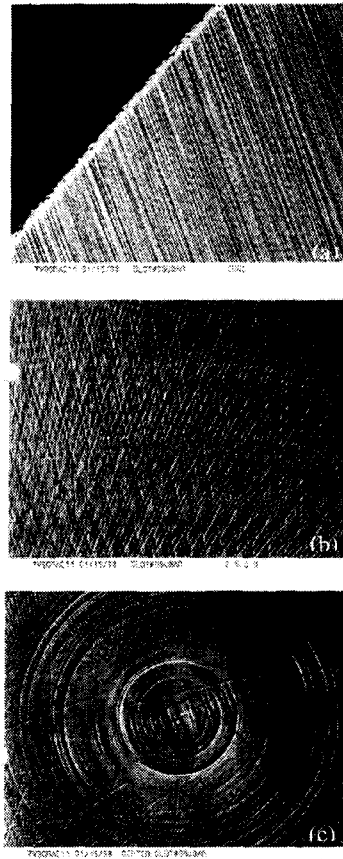


Fig. 7 Ground wafer patterns by Nomarski microscope (X50) a) wafer edge, b) radial center, c) wafer center.

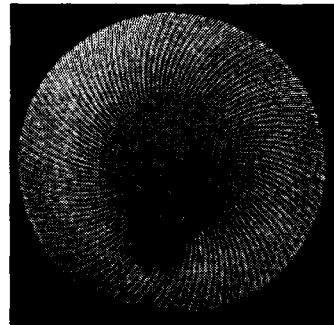


Fig. 8 A ground wafer pattern by magic mirror system

기계적 손상의 깊이 관찰을 위하여 angle lapping 후 현미경 관찰을 실시하고 식 (3)을 이용해서 계산한 결과 깊이방향으로 약 4 μm 정도 손상이 진행되었음을 관찰하였다. (Fig. 9) 그러나 ASTM F950-88 의 방법과 같이 산화처리를 거치지 않고 진행하는 경우에는, 그 깊이의 관찰이 불가능하였다.

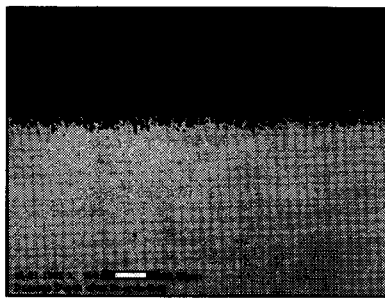


Fig. 9 A micrograph after oxidation and angle lapping procedure (500X)

Lane 은 실리콘의 가공손상깊이는 연마제 입자의 크기와 비례한다고 하였고⁽⁴⁾, Pei 는 본 보고서와 같은 정밀연삭 장비와 스톨을 사용하여 실험적으로 연구한 결과, 손상의 깊이정도는 연삭스톨의 다이아몬드 입자크기에 비례하며, 가장 큰 입자의 약 반정도가 손상깊이 였다고 보고하였다. Pei 는 샘플을 잘라 Yang's 식각제를 사용하여 crack 을 관찰하였고 약 2 μm 깊이의 미세균열을 관찰하였다.⁽³⁶⁾

또한 Lunt 등은⁽¹⁵⁾ 1994 년 역시 2000 mesh 의 다이아몬드 정밀연삭기를 사용하여 연삭한 후에 SIRD (scanning infrared depolarization) 방법을 사용하여 기준샘플에 좌우되는 정량한계는 있으나 기존 충분히 연마한 sample 을 기준 값으로 하여 비교한 결과, 본 결과와 비슷한 수준의 결함깊이 결과를 관찰하였다 Table 1 에 본 실험의 결과와 참고문헌중 15 와 37 의 결과를 비교하여 도시하였다.

따라서 웨이퍼 표면을 산화처리하고 angle lapping 후 현미경 관찰하는 것이 기존의 ASTM 법의 angle lapping 이나 Pei 의 방법보다 정밀한 방법임을 알 수 있다. 그러나 이 방법도 4.2 에서 보면 CMP 이후 기계적 손상의 범위가 sub- μm 이하인 경우에는 관찰하기가 힘들었다.

Table 1 Comparison of various characterizations

Characterization	Damage Depth (μm)	Ref. No.
Angle Lapping	ND	
Oxidation + Angle Lapping	~ 4	
SIRD	~ 4	15)
Cleave + Yang's Solution	~ 2.5	37)

Note : ND means not detectable

4.2. 기계적 손상의 제거 및 잔류손상

CMP 공정이후 분석에서는 oxidation + angle lapping 방법으로는 잔류손상을 관찰할 수가 없었다. 그러나 Fig. 10 과 같이 magic mirror 분석 결과이며 12 μm 이하의 CMP 연마량에서는 여전히 정밀연삭 스톨의 잔류패턴이 관찰되었다. 이를 정밀연삭 공정을 거치지 않고 바로 CMP 공정을 거친 웨이퍼와 비교하면 그 차이를 명확히 알 수 있었다. (Fig. 10 a)와 d)) 또한 Fig. 11 에서 lifetime scanner 를 분석한 결과를 보아도 CMP 공정이후에 magic mirror 의 결과와 같이 그 잔류손상을 관찰할 수 있었다. 이 때, Fig. 11 의 lifetime scanner 에 의한 결과는 열처리이후의 조건이기 때문에 전체적인 손상패턴의 증가는 관찰할 수 있으나 패턴의 위치는 틀려져 있다는 것을 관찰할 수 있다. 이는 전체적으로 단결정에 존재하는 결정결함과 표면근처에 존재하는 기계적손상과의 상호작용으로 이해된다. lifetime scanner 의 경우는 다른 장비와 달리 미세한 결함만을 분석할 수 있기 때문에 CMP 공정 전의 샘플은 오히려 장비가 결함을 너무 많이 읽어 정량한계를 벗어나서 측정이 불가능하였다.

위의 결과를 종합하면, 이는 CMP 공정의 연마량에 따라 기계적 손상을 제거하면서, 국부적인 영역에 잔류한 손상들이 magic mirror 방법과 lifetime scanner 로는 관찰이 가능하나, oxidation + angle lapping 방법과 같이 웨이퍼 전체의 관찰이 아닌 부분적인 관찰의 경우는 극히 관찰하기가 어려웠다. 결론적으로 CMP 연마량이 증가함에 따라

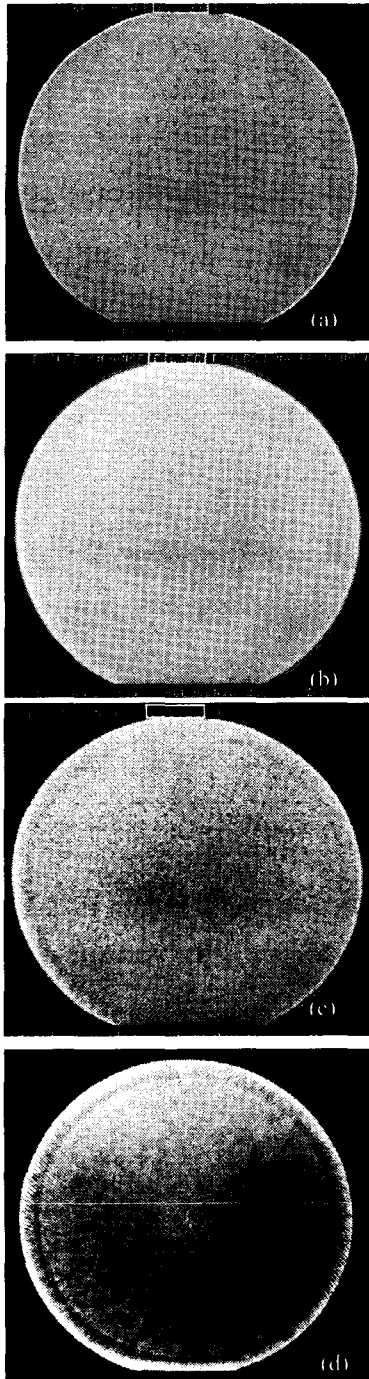


Fig. 10. Grinding induced damage distributions by magic mirror system, a) reference (CMP without grinding process), b) grinding + 15 μm CMP, c) grinding + 10 μm CMP, d) grinding + 7 μm CMP.

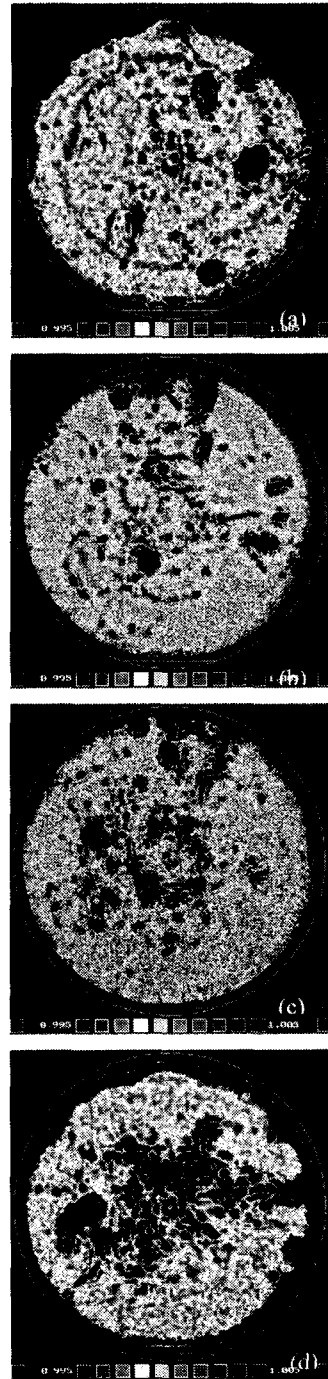


Fig. 11 τ/τ map by lifetime scanner after oxidation, a) reference (CMP without grinding process), b) grinding + 15 μm CMP, c) grinding + 10 μm CMP, d) grinding + 7 μm CMP

서 손상의 정도가 줄어들었으며, 이는 Walsh⁽¹¹⁾ 및 Schwutke⁽¹²⁾의 결론과 같이 기계적손상을 제거하는데 CMP 공정이 효과적임을 알 수 있었다.

Table 2 The results of characterization by CMP removal quantity

CMP Removal (•m)	Oxidation + Angle Lapping	Magic Mirror	Lifetime Scanner
0	4 μm depth	Very clear pattern	NA
7	ND	Clear pattern	Large pattern
10	ND	Tiny but exist	Medium size
12	ND	ND	Reference level
15	ND	ND	Reference level

Note : ND means not detectable

Reference : polished surface without grinding process

5. 결 론

현재 반도체 공정에서 사용되는 정밀연삭에 의한 기계적 손상을 특성분석하기 위하여 표면현상분석 및 전기적성질의 분석을 행하였고 또한 이의 제거를 위하여 CMP 공정을 행하여 특성분석한 결과 다음과 같은 결론을 내릴 수 있었다.

1) Magic mirror 분석은 CMP 공정전후에 정밀연삭에 의한 기계적 손상의 분포를 효과적으로 관찰할 수 있었다.

2) 산화처리후 angle lapping 에 의한 현미경관찰은 CMP 공정전의 정밀연삭에 의한 손상깊이를 관찰할 수 있었다.

3) CMP 공정은 정밀연삭에 의해 야기되는 기계적 손상을 제거하는데 효과적이었고 이를 magic mirror 와 lifetime scanner 의 소위 τ/τ map 으로 그 분포를 확인하여 관찰할 수 있었다. 또한 2000 mesh 의 스톨을 사용한 현재의 방법은 CMP 를 이용하여 약 15 μm 정도의 연마를 행하면 제거된다는 것을 확인하였다.

참고문헌

- H.S. Oh, H.L. Lee, "A Comparative Study between Total Thickness Variance and Site Flatness of Polished Silicon Wafer," Jpn. J. of Appl. Phys. Vol. 40 pp. 5300-5301, 2001.
- K. Ravi, "Wafer flatness requirements for future technologies," Future Fab International, Vol. 7, pp. 207-212, 1999.
- R. Vandamme, Y. Xin, and Z.J. Pei, "Method of processing semiconductor wafers," US Patent 6114245, 2000.
- R.L. Lane, "Silicon Wafer Preparation" Handbook of Semiconductor Silicon Technology, Ed. by W. C. O'Mara, R.B. Herring and L.P. Hunt, Noyes Publication, pp. 192 - 257, 1990.
- H.M. Liaw, "Crystal Growth of Silicon," in Handbook of Semiconductor Silicon Technology, Ed. by W.C. O'Mara, R.B. Herring and L.P. Hunt, Noyes Publication, pp. 94-181, 1990.
- R. Lutwack and A. Morrison, Silicon Material Preparation and Economical Wafering Methods, Noyes Publications, 1982.
- R.B. Herring, "Silicon wafer technology - state of the art 1976," Solid State Technology/May, pp. 37-54, 1976.
- E. Steffen, J. Schandl, J. Junge and H. Lundt, "Manufacturing Processes for Advanced Silicon ULSI Wafers," in Semiconductor Silicon/1994, Ed. by H. R. Huff, W. Bergholz and K. Sumino, The Electrochem. Soc., pp. 197-206, 1994.
- H.S. Oh, S.E. Park, S.M. Jeong, S.S. Kim and H.L. Lee, "Process induced mechanical damage and fine grinding process parameters," To be published at the 4th international symposium on advances in abrasive technology (ISAAT '2001)
- E. Mendel, "Polishing of Silicon," SCP and Sol. State Tech. Vol. 8, pp. 27-39, 1967.
- R.J. Walsh, "Process for polishing semiconductor materials," US Patent 3170273, 1965.
- G.H. Schwutke, "Pre- and Post-Annealing of Mechanical Damage in Silicon Wafers," in Silicon Material Preparation and Economical Wafering Methods, Ed. by R. Lutwack and A. Morrison,

- Noyes Publications, pp. 562-576, 1982.
13. W. Kern and D.A. Puotinen, "Cleaning Solutions Based on Hydrogen Peroxide for use in Silicon Semiconductor Technology," RCA Review, Vol. 31, 187, 1970.
 14. Test method F950-88, "Standard Test Method for Measuring the Depth of Crystal Damage of a Mechanically Worked Silicon Slice Surface by Angle Polishing and Defect Etching" ASTM
 15. H. Lundt, M. Kerstan, A. Huber and P.O. Hahn, "Subsurface Damage of Abraded Silicon Wafers," in Semiconductor Silicon/1994, Ed. by H.R. Huff, W. Bergholz and K. Sumino, The Electrochemical Society, pp. 218-224, 1994.
 16. S.M.Jeong, S.E.Park, H.S.Oh and H.L.Lee, "Fracture strength evaluation of semiconductor silicon wafering process induced damage," Proceeding volume of annual meeting, American Society for Precision Engineering, 119-123, 2000.
 17. ASTM F121-83.
 18. Operation recipe, MEMC Korea Co.
 19. K. Kugimiya, "Characterization of Microdeformation and Crystal Defects in Silicon Wafer Surfaces," J. Electrochem. Soc., Vol. 130, 2123, 1983.
 20. K. Kugimiya, "Characterization of Polished Mirror Surfaces by the "Makyoh" Principle," Mat. Lett. Vol. 7, pp. 229-233, 1988.
 21. YIS-200SP manual, Hologenix, Inc., Torrance, CA, USA.
 22. K. Kugimiya, "Makyoh topography : comparison with X-ray topography", Semicon. Sci. Technol. Vol. 7 pp. A91-94, 1992.
 23. S. Tokura, N. Fujino, M. Ninomiya and K. Masuda, "Characterization of mirror-polished wafers by Makyoh Method," J. of Crystal Growth, Vol. 103, pp. 437-442, 1990.
 24. P. Blaustein and S. Hahn, "Realtime Inspection of Wafer Surfaces," Solid State Technology, Vol. 32, pp. 27-29, 1989.
 25. O. Okabayashi, H. Shirotori, H. Sakurazawa, E. Kanda, T. Yokoyama and M. Kawashima, "Evaluation of Directly Bonded Silicon Wafer Interface by the Magic Mirror Method," J. of Crystal Growth, Vol. 103, pp. 456-460, 1990.
 26. T. S. Kuan, K. K. Shih and J. A. Vand Vechten, "Effect of Lubricant Environment on Saw Damage in Si Wafers," J. Electrochem. Soc. Vol. 127, 1387, 1980.
 27. F. Shimura, "Semiconductor Silicon Crystal Technology," Academic Press. Inc., London, pp. 215-278, 1989.
 28. Test method F28-91, "Standard Test Methods for Minority-Carrier Lifetime in Bulk Germanium and Silicon by Measurement of Photoconductivity Decay," ASTM
 29. T. S. Horanyi, T. Pavelka and P.Tutto, "In situ bulk lifetime measurement on silicon with a chemically passivated surface," Appl. Surf. Sci., Vol. 63 pp. 306-311, 1993.
 30. W. M. Bullis and H. R. Huff, "Interpretation of Carrier Recombination Lifetime and Diffusion Length Measurement in Silicon," J. Electrochem. Soc, Vol. 143, pp. 1399-1405, 1996.
 31. D. K. Schroder, "Carrier Lifetime in Silicon," IEEE Trans. Electron. Devices, Vol. 44, pp. 160-170, 1997.
 32. Lifetime Scanner WT-85 User's Manual, Semilab Co., Budapest, Hungary.
 33. H. S. Oh, H. J. Maeng, K. M. Bae, J. R. Kim, Y. K. Hong, J. S. Shin, J. H. Kwon, G. A. Rozgonyi and H. L. Lee, "The Characterization of 0.1 um LPD Patterns in Mass Production of Silicon Wafer," in Semiconductor Silicon 1998, Ed. by H. R. Huff, U. Gösele and H. Tsuya, The Electrochemical Society, pp. 707-724, 1998.
 34. A. Mayer, "Detection of Damage on Silicon Surfaces: Origin and Propagation of Defects," RCA Review, Vol. 31, No. 2, pp. 414-425, 1970.
 35. H.S. Oh, S.E. Park and H.L. Lee, "Surface wheel pattern analysis and grinding process parameters of Silicon," to be published at J. of KSPE, Vol. 19, No. 2, 2002.
 36. J. Pei, S.R. Billingsley and S. Miura, "Grinding induced subsurface cracks in silicon wafers," International Journal of Machine Tools and Manufacture, Vol. 39, pp. 1103-1116, 1999.