

SiC 단결정 성장기술



· 방 옥 ·
한국전기연구원
선임연구원



· 김은동 ·
한국전기연구원
전략기술연구단장

1. 서론

실리콘 소자의 물리적 한계를 극복한 전자소자를 구현하기 위해 GaN를 비롯한 여러 가지 화합물반도체가 연구되고 있으며, 차세대 반도체 소자재료로서 SiC, GaN, AlN, ZnO 등의 광대역 반도체 재료가 유망한 것으로 받아들여 지고 있다. 이들 광대역 반도체 재료중 현재 단결정 ingot 성장기술이 확보되어 기관으로서 생산가능한 것은 탄화규소 재료밖에 없다. 특히 1500°C 이하에서는 열적 안정성이 우수하고 산화성 분위기에서의 안정성도 뛰어나며, 4.6W/cm²C 정도의 큰 열전도도를 가지므로 고온에서 장시간 안정성이 요구되는 환경하에서는 GaAs, GaN와 같은 III-V 족 화합물 반도체나 다이아몬드보다 탄화규소의 응용이 한층 유용하다.

탄화규소는 전자이동도가 실리콘에 비해 작으나, 밴드갭이 실리콘의 2~3배 정도 크고, 동작 한계 온도는 650°C 정도로 실리콘의 200°C 한계에 비하여 훨씬 높고, 화학적 및 기계적으로 강하다는 이점으로 극한 환경에서도 사용할 수 있는 소자제작이 가능하다. 이러한 반도체 물질의 본질적 물성 차이에 기인한 소자의 성능 한계는 JFOM(1), KFOM(2), BFOM(3), BHFFOM(4)과 같

은 여러 가지 지표계수를 비교해 보면 쉽게 비교 가능하다. 예를 들어 높은 주파수와 대전력의 응용의 이점을 나타내는 JFOM은 트랜지스터의 전력과 주파수의 한계를 항복전압과 포화전자 이동속도로부터 유도한 비교계수로 탄화규소가 실리콘에 비해 600배 이상이다.

탄화규소는 1892년 Acheson(5)에 의해 합성법이 고안되어 현재까지 연마재 및 기타 탄화규소 ceramic 제품의 원료로 사용되고 있다. 이후 1905년에 Moissan에 의해 자연상태로 존재하는 암석이 발견되어 Moissanite로 불리기도 한다. 1955년 Lely(6)에 의해 고순도의 탄화규소 합성법이 발표된 이후로 반도체로서의 연구가 전세계적으로 진행되었다. 하지만, 그 크기가 너무 작아 1978년 러시아의 Dr. Y. Tairov(7)에 의해 seeded sublimation method(일명 LETT법)이 개발되어 기관 형태의 단결정을 얻기까지 연구가 대부분 중단되기도 하였다. 그 후 80년대 후반 및 90년대 초에 Cree를 비롯한 몇몇 회사들이 탄화규소 단결정 기관을 상용화하기 시작하여, 탄화규소를 이용한 여러 가지 전자소자들이 연구되어, 고온, 고전압, 고출력용 등의 기존의 실리콘을 기반으로 한 전자소자가 작동되지 않는 영역에 좋은 특성들이 보고되어 실리콘 이후의 차세대 반도체 소자용 재료로서 큰 가능성을 보이고 있

다. 본 글에서는 박막을 포함한 여러 가지 단결정 성장방법의 개요와 그 장단점을 간략히 얘기하고자 한다.

2. 탄화규소의 구조 및 특성

탄화규소는 같은 화학조성에서 다른 결정구조를 갖는 polymorphism을 가지며, 그중에서도 한쪽방향으로의 구조가 다른 polytypism을 갖는 가장 대표적인 재료이다. 이들의 결정다형(polytype) 변형은 Baumhauer(8)가 처음 발견하였고, β -SiC의 정확한 구조를 처음 설명한 것은 Hull(9)이었다. 2000°C이하에서는 β 상으로 존재하며 이것이 저온상으로 간주된다. 입방정인 β -SiC 상은 1450°C정도에서 합성되며, 2000°C이상에서는 육방정 또는 능면정상만 존재한다. 탄화규소의 기본 구조는 sp³혼성궤도에 의한 사면체(tetrahedron)구조이다.

탄화규소는 많은 결정다형이 존재하며 현재 β -SiC 또는 3C-SiC로 불리는 하나의 입방정상과 70여종의 육방정상, 170여종의 능면정상이 보고되어 있다(10). 입방정상을 제외한 나머지는 α -SiC로 통칭된다. 이는 현존하는 재료중 가장 많은 결정다형이 보고된 것이며, 이론상으로는 결정다형의 수가 무한하다. 이중 가장 많이 나타나는 상은 3C, 4H, 6H, 15R 등이며, 실제 응용에 있어 중요한 것은 3C-SiC 및 6H-SiC, 4H-SiC의 세가지이다. 그림 1에 대표적인 탄화규소 결정다형의 구조를 나타내었다. 각각의 결정다형들은 Si 1개층과 C 1개층이 결합된 것을 단위층으로 하여, 육방정 기저면(입방정의 경우(111)면에 해당)을 기준으로 적층순서가 달라져 형성된다. 각 결정다형을 지칭하는 기호는 앞부분의 숫자가 한 주기내에 적층되는 층의 개수, 뒤쪽의 영문자는 각각 C가 cubic, H가 hexagonal, R이 rhombohedral 구조를 의미한다.

이들 상들 간의 안정영역은 정확히 밝혀지지는 않았으나 2H는 1400°C이하, 3C는 1400~1600°C, 4H는 1600~2100°C, 6H는

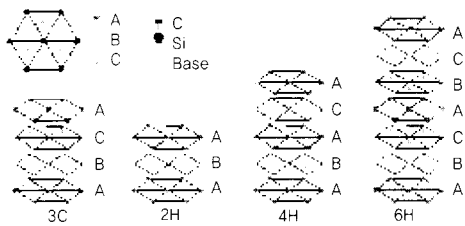


그림 1. 대표적인 SiC polytype의 적층순서.

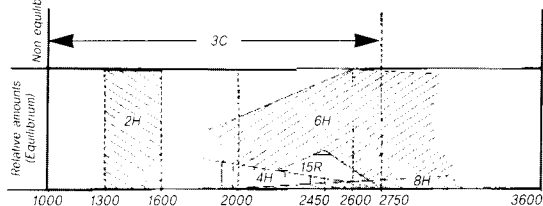


그림 2. 각 polytype들의 온도안정영역(12).

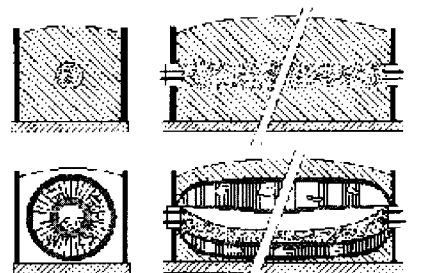
2100°C이상, 15R은 2200°C이상에서 안정한 것으로 알려져 있다(그림 2(11)). 물론 이들 값은 불순물, 가스분위기, 성장 공정 등에 의해 영향을 받는다. 이러한 상평형에 영향을 주는 인자들에 대해서는 참고문헌 10과 12에 잘 정리되어 있다. 유일한 입방정상인 3C-SiC는 각각 면심입방격자(fcc)를 가진 실리콘과 탄소가 결합된 zinc blende구조를 가지며 α 상은 육방정 wurtzite구조를 갖는다. 실리콘과 탄소의 결합은 약 88%가 공유결합으로 이루어져 있다. 이는 결정내 탄소와 실리콘의 결합거리로부터 계산된 것이다. 실제 결정에서의 탄소 원자와 실리콘 원자의 결합거리는 1.888 Å(13)이다. 두 원자가 모두 공유결합을 하고 있다면 탄소의 규소의 반경이 각각 0.77가 1.17 Å이 되어 결합거리는 1.94 Å이 되고, 모두 이온 결합을 하고 있으면 이온반경이 1.51과 0.41 Å이 되고 4-fold coordination 때문에 0.93의 보정계수를 곱하여 $0.93 \times (1.51 + 0.41) = 1.79 \text{ Å}$ 이 된다. 따라서 이것으로부터 탄화규소 결정이 약 10~12%의 이온 결합을 하고 있음을 알 수 있다.

탄화규소는 Si-C계에서 고상으로 존재하는 유일한 상이다. 이는 포정의 성질을 갖고 있기 때문에 단결정의 경우 화학양론적 조성의 용액으로부터 성장시킬 수 없다. 1기압하의 폐쇄계에서는 $2830 \pm 40^\circ\text{C}$ 에서 흑연과 실리콘 과잉의 용액으로 되며, 열린계에서는 약 2300°C 에서 기상의 실리콘과 고상의 흑연으로 열분해된다. 또한 실리콘에서의 탄소의 용해도가 2000°C이하에서는 아주 낮아, 1800°C의 경우 0.1%밖에 되지 않는다. 이러한 특성들은 단결정 성장에 있어서 제약조건으로 작용한다.

3. 단결정성장기술

3.1 Acheson method

앞서 언급한 바와 같이 1892년 Edward G. Acheson(5)에 의해 고안되었으며, 현재도 연마재용 및 소결체용 SiC 분말등의 제조에 사용되고 있다. 그림 3에 이 방법에서 사용되는 로의 개략도를 도시하였다.



- Unreacted mixture of SiO₂ and C with additions
- Carbon core with electrodes.
- Walls
- Graphite.
- "Amorphous" SiC.
- SiC mass with voids containing larger crystals.

그림 3. Acheson furnace의 개략도.

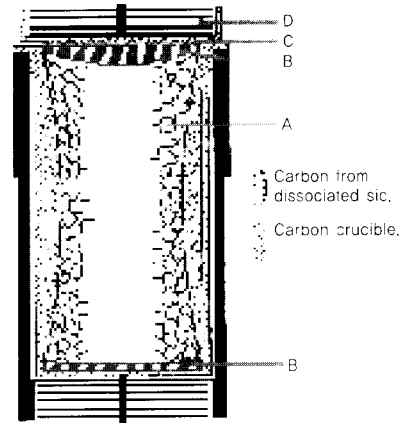


그림 4. Acheson법으로 합성된 SiC분말 덩어리.

원료물질로는 흑연, 규석, 톱밥 등을 사용한다. 중앙부 흑연봉에 전압을 가하면 열이 발생하여 그 주위의 규석과 환원 반응하여 탄화규소분말이 합성된다. 톱밥은 초기의 환원성 분위기를 유지시키고 통기성을 좋게 하기 위해 첨가된다. 반응 후 흑연봉 주위에 동공이 형성되고 이부분에서 대형 단결정성장을 위한 종자성으로 사용할 수 있는 정도의 큰 단결정이 얻어지기도 한다. 실제 생산된 분말은 크게 흑색과 연두색의 두 종류로 분류되는데, 기계적, 화학적 성질에서는 큰 차이를 보이지 않고 불순물의 함유 정도가 차이난다. 따라서 흑색은 주로 사포 등의 연마재 재료로 사용되고, 연두색은 소결용 분말 및 반도체 기판용 단결정 성장시 원료물질로 사용되고 있다. 다음 그림 4는 Acheson법으로 합성된 탄화규소 분말덩어리의 사진으로 윗부분의 큰 단결정이 대형 단결정 성장을 위한 종자성으로 사용되기도 한다. 현재로서는 가장 손쉽고 값싸게 구할 수 있는 장점이 있어 대형 단결정 성장에서 종자정 및 원료물질로 많이 사용되고 있으나, 불순물이 많이 함유되어 있어 반도체용 wafer제조에 사용하기에는 불충분하다.

3.2 Lely 법

1955년 Lely(6)에 의해 고안되었으며, 반도체용 재료로 사용할 수 있는 최초의 탄화규소 단결정이 얻어졌다. 그림 5에 성장장치를 개략적으로 나타내었다. 탄화규소 분말을 원료로 사용하여 2200~2700°C정도에서 유지시키며 다공질 흑연 사이에 위치시킨다. 다공질 흑연사이에 온도 구배가 형성되도록 하면 기화된 탄화규소가 다공질 흑연을 통과하여 반대편에 핵생성이 되어 결정으로 자라나게 된다. 이 방법으로 여러 가지 결정다형이 동시에 자라게 되며, 그림 2의 결정 다형들의 온도 안정영역을 나타낸 그림도 이 방법을 통해 얻어진 것이다. 이 방법으로 성장된 결정은 핵 생성된 위치로부터 피라미드 형태로 자라게 되고, 최종적으로 넓은 면적의 6각형 판상 구조를 가지게 되는데, 이때의 면은 {0001}면이 된다. 이 결정들은 micropipe를 거의 포함하지 않는 경우가 많으며, 도핑농도는 10^{16} ~ 10^{18} cm⁻³ 정도이다. 초기 탄화규소의 전기적 물성 대부분은 이 방법으로 성장된 결정을 이용하여



- ▲ A-Original sic lumps with growth of new platelike crystals.
- B-Dense layers of sic.
- ✱ C-Intergrown and twinned mass of sic platelets with cubic overgrowth
- D-Hex. and cubic whiskers on radiation shields and further furnace parts.

그림 5. Lely성장로의 개략도.

측정되었고, 현재도 종자정으로는 많이 사용되고 있다. 하지만 이 방법으로 얻을 수 있는 가장 큰 결정이 1~2cm이고, 모양도 불규칙하여 소자제조에 직접 사용하기에는 부적합하다.

3.3 Modified Lely Method(LETI method)

1978년 러시아의 Yu. M. Tairov(8)에 의해 처음 시도되었으며, 현재 대부분의 탄화규소 단결정 성장에 이용되고 있다. 그림 6에 이 성장방법의 개략도를 나타내었다. 이 방법은 Acheson법으로 얻어진 SiC분말을 원료로 사용하여 2100~2500°C의 온도에서 Si, Si₂C, SiC₂등으로 승화시켜, 재결정화시키는 방법으로 단결정을 성장시킨다. 이때 종자정으로는 Acheson법이나 Lely법으로 성장시킨 직경 1~2cm정도의 단결정이 사용되어 왔으며, 이후 이 방법(Modified Lely method)으로 성장된 결정을 wafer로 가공하여 다시 종자정으로 사용하기도 한다.

그림 6(a)는 초기 Tairov등이 사용하였던 방법으로 종자정이 위쪽에 있고 원료물질인 탄화규소 분말이 아래쪽에 있다. 이 방법은 ingot의 대구경화가 용이한 반면 종자정을 흑연도가니 위쪽에 부착시켜야 하는 문제가 있다. 현재 대부분의 단결정 성장연구는 (a) 형태의 도가니를 사용하고 있다. (b) 그림의 도가니 구조는 Siemens사가 도입한 방법으로 종자정을 아래쪽에 두고 위쪽 외벽에 분말을 위치시킨다. 이 경우 승화된 SiC 기체들은 얇은 다공질 흑연을 지나서 종자정으로 공급되는 것으로 Lely법의 성장과 닮은 점이 있다. (a)의 방법에 비해 탄화규소 분말이 직접 종자정에 영향을 주지 않아 다소 양질의 ingot을 성장시킬 수 있는 것으로 알려져 있으나, 대구경화에 있어서는 아주 불리한 측면이 있어 큰

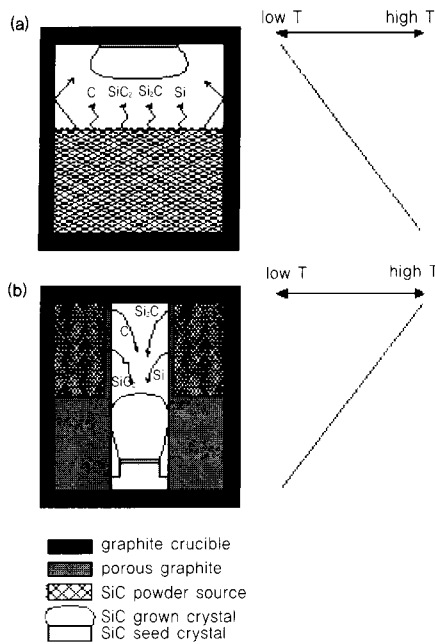


그림 6. 승화법에 의한 SiC 단결정 성장 모식도.

래에는 많이 사용되고 있지 않은 방법이다. 두 가지 방법 모두 원료물질과 종자정 사이에 온도 구배를 임의로 설정하여 고온부의 원료물질이 승화하여 저온부의 종자정 표면에서 재결정화가 일어나도록 구성되어 있다. 도가니 내부에 형성되는 온도구배가 단결정 성장의 구동력이 된다.

초기 승온시에는 대기압을 유지한 후 다시 감압하여 단결정을 성장시키게 되는데, 일반적인 경우 1mm/hr의 성장 속도를 갖게 된다. 이 방법으로 Cree, 신일본제철, Sterling등이 탄화규소 기관을 양산하고 있으며, 3인치 기관도 현재 시판되고 있다. 아직까지 이 방법은 밀폐된 공간에서 고온반응이 일어나기 때문에 정확한 공정변수의 조절이 힘들어 micropipe등의 결함제어가 용이하지 않다. 현재까지 탄화규소 단결정 기관의 상용화에 있어 가장 큰 걸림돌이 되고 있는 micropipe는 단결정 성장시 주로 spiral growth가 일어나므로 그 중심의 screw dislocation에 형성되는 stress가 과도하게 커지면 동공(hollow hole)이 형성되어 발생하는 것으로 알려져 있다. 90년대 단결정 성장연구는 주로 이 micropipe형성 억제에 대해 이루어졌으며, 많은 발전을 이루어 1개/cm²이하 수준의 단결정을 생산하는데 성공하였다(그림 7(14)). 신일본 제철의 경우 (0001)면이 아닌 그 수직면으로 단결정을 성장시켜 micropipe를 제거한 연구결과를 발표하기도 하였다. 또한 Lely법에 비해 성장 속도가 크고 열역학적 평형상태에서 많이 벗어나 있기 때문에 그림 2에서 나타낸 온도 안정 영역도 정확히 일치하지는 않는다. 그 결과 micropipe외에도 결정성장시 여러 가지 결정다형들이 혼재하는 경우가 많으며, 공정변수의 조절 등을 통해 해결해야 하는 문제점이 있다. 다음 표 1에 micropipe 및 여러 결함 생성에 영향을

표 1. SiC단결정 성장시 결함형성에 영향을 주는 인자들.

Fundamental		Technological
1. Thermodynamic	2. Kinetic	
Thermal field uniformity	Nucleation processes	1. Process instability 2. Seed preparation 3. Contamination
Dislocation formation	Inhomogeneous supersaturation	
Solid-state transformation	Constitutional supercooling	
Vapor phase composition	Growth face morphology	
Vacancy supersaturation	Capture of gas phase bubbles	

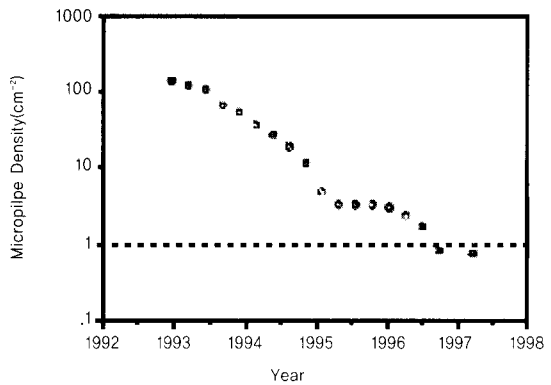


그림 7. SiC water내 micropipe농도의 감소추세(14).

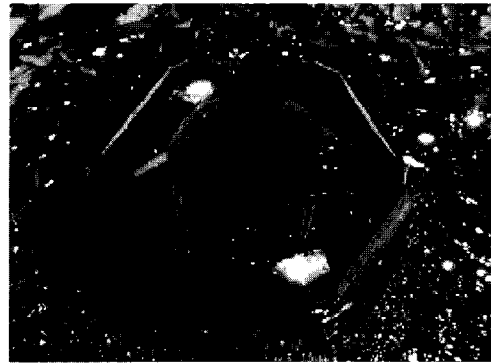


그림 8. 다결정과 분리하여 성장된 탄화규소 단결정 ingot

주는 요인들을 정리하였다.

90년대까지는 3-4개소의 회사에서 주로 단결정 성장관련 연구를 수행하였으며, 대부분의 연구결과들이 공개되지 않은 경우가 많았다. 90년대 후반이후 탄화규소 반도체에 대한 관심이 커지고 연구가 활발해짐에 따라 단결정 성장에 관한 연구도 다시 활성화되어 여러 연구기관에서의 연구결과가 발표되고 있다. 최근의 발표중에는 White beam X-ray [15] 및 Topography [16] 등을 in-situ로 이용하여 결정성장시 도가니 내부 및 결정내부에서 일어나는 현

상들을 관찰하려는 시도들이 눈에 띄며, 온도구배를 조절한 대구경화 시도(17), 도가니 구조를 조절하여 대구경화 및 단결정과 다결정의 분리성장 등이 보고되었다(18). 그림 8에 단결정과 다결정을 분리시켜 성장시킨 ingot의 사진을 보였다. 일반적인 경우 성장된 ingot이 주위의 다결정과 혼재하기 때문에 성장도중 및 성장 후 냉각시 stress가 많이 작용하여 dislocation, stacking fault 및 crack 등을 형성하는 경우가 많았으나, 성장도중 단결정과 다결정의 분리를 통해 stress완화에 큰 도움이 됨을 확인하였다(18).

3.4 기타

기존의 modified Lely법에서의 단점을 극복하고자 최근에 HTC VD법이 개발되기도 하였으며, micropipe를 제거하는 기술이 LPE법(19)을 통해 개발되기도 하였다. 그림 9는 LPE법으로 Modified Lely법으로 성장시킨 탄화규소 기판에 존재하는 micropipe를 막아, 그 위에 성장시킨 박막내로 micropipe가 진출하는 것을 억제하여 고품질의 단결정 박막을 얻는 기술을 설명한 것으로 미국의

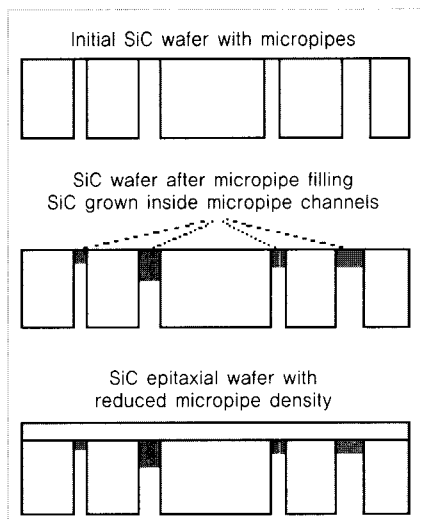


그림 9. LPE법을 이용하여 박막내로 micropipe의 진출을 막는 방법(19).

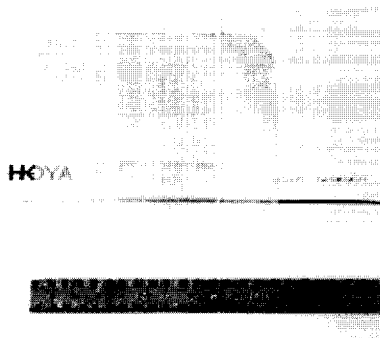


그림 10. HOYA에서 개발한 4inch 3C-SiC wafer(25).

TDI사가 상용화된 기관을 판매하고 있다.

4. 단결정 박막 성장기술

탄화규소 단결정을 이용하여 고성능 전자소자를 실현하기 위해서는 고품위의 결정과 더불어 정밀한 두께 제어나 도핑등이 요구되는데, 앞서의 modified Lely법으로는 아직 많은 문제점들이 있다. 따라서 정밀하게 제어된 도핑농도 및 두께를 갖는 단결정층을 실리콘이나 탄화규소 기판위에 화학기상증착법(CVD)으로 성장시키는 기술이 필요하다. 3C-SiC/Si 이종 박막성장 기술은 80년대 초 S. Nishino [20,21]에 의해 carbonized buffer layer기술이 개발된 이후로 전세계적으로 활발히 연구되어 왔으며, 국내에서도 다수의 연구가 행해지고 있다. α -SiC/ α -SiC 동종박막성장기술은 80년대까지는 기판재료가 충분히 공급되지 않은 관계로 많은 연구가 이루어지지 못하였고, 고품질의 6H-SiC 및 4H-SiC가 상용화된 90년대에 들어 많은 연구가 이루어졌다.

4.1 3C-SiC/Si 이종박막성장기술

실리콘 기판을 이용한 3C-SiC 이종박막 성장기술은 Nishino등에 의해 carbonized buffer layer형성 기술이 개발된 이래 전세계적으로 가장 활발히 연구되었던 분야이다. 현재 이 기술을 이용하여 대면적(4~6inch)의 매끄러운 면을 가진 양질의 단결정 박막을 얻은 결과들이 보고되고 있다. 하지만 아직까지는 입계, 쌍정, 전위, 다결정 등의 결함이 다수 존재하며, 그 제어가 힘들어 전자소자를 제작하기에 충분한 양질의 박막을 얻는 것은 힘든 상황이다. 실리콘과 탄화규소의 격자부정합이 20%에 달하기 때문에 실리콘 표면에 carbonized buffer층을 형성시킨 후 단결정을 성장시키는 경우가 대부분이나, 이 경우에도 buffer층에서 형성된 결함들이 성장되는 박막내부로 전파되는 문제점들이 있다. 90년대에 들어 이러한 carbonized buffer층에 대한 연구들이 많이 수행되었으며, 유기화합물 원료를 이용한 단결정 박막성장의 경우 carbonized buffer층 형성 없이도 양질의 단결정 박막을 성장시키는 기술이 국내연구진을 비롯하여 다수 발표되기도 하였다(22-24). 또한 Si기판 표면을 처리하여 SiC박막에 형성되는 결함들의 방향성을 제어하여 박막성장도중 상쇄되도록 고안하여 결함을 감소시키는 연구들도 다수 발표되었다. 최근에 일본의 HOYA사에서 이러한 연구의 결과로서 결함농도가 아주 낮은 3C-SiC wafer를 제조하는 데 성공하여 상용화하였다.(그림10)

박막성장도중 결함들이 상쇄되는 원리에 대해 그림 11에 간략히 설명하였다. 3C-SiC 박막 성장시에 형성되는 결함들 중 소자특성에 가장 큰 영향을 주는 것으로는 쌍정 및 stacking fault등을 들 수 있는데 이들은 {111}면에 존재하게 된다. 즉 Si(001)기판을 사용하여 3C-SiC박막을 성장시키게 되면, 성장면에 대하여 54.7° 기울어진 방향으로 이들 결함들이 성장하게 된다. 이러한 특성을 이용하여 초기 실리콘 기판 표면에 규칙적으로 step을 형성시켜, 이

들 계면에서 형성된 결함들이 성장초기에 만나 서로 상쇄되도록 하는 원리이다. 결과적으로 threading dislocation 및 anti-phase boundary 등의 결함들도 많이 줄어들는 것으로 보고하고 있다 [26].

4.2 α -SiC/ α -SiC 동종박막성장기술

탄화규소 단결정 기판이 90년대 후반 4H-SiC가 공급되기 전까지 6H-SiC만이 공급되었던 관계로 초기의 동종박막성장연구는 대부분 6H-SiC에 대해 이루어졌다. 초기에는 1,800°C 이상의 온도가 필요하고 성장된 박막내 결정다형의 제어가 불가능하여 큰 연구 성과를 내지 못하였다. 이러한 동종박막 성장연구에서 전기를 마련한 것은 80년대말 Matsunami 및 Kong 등에 의해 step-controlled epitaxy 기술이다. 이는 SiC(0001) basal plane을 3.5° 내지 8° tilt 시킴으로써 성장면에 원자 scale의 step을 형성하고, 이 step을 따라 lateral growth가 일어나도록 하는 방법이다(그림 12 [27]). 이때 표면의 step은 기판의 polytype stacking sequence를 포함하고 있어, 성장되는 박막이 기판의 결정다형과 같은 구조로 자랄 수 있도록 도와준다. 따라서 기존의 on-axis 기판을 이용한 동종박막 성장시 큰 문제가 되었던 결정다형의 제어가 가능하게 되었다. 또한 lateral growth가 됨으로 해서 성장온도도 약 1600°C까지 낮추게

되었다. 현재의 동종박막성장 연구 및 시판되고 있는 기판의 대부분이 본 step-controlled epitaxy법을 이용하고 있다. 최근 국내에서 유기화합물 원료를 이용한 CVD법으로 3C-SiC/Si 이종박막 성장 온도와 비슷한 1400°C에서 6H-SiC 동종박막을 성장시킨 결과가 보고되기도 하였다.

단결정 박막의 경우 결정다형의 제어뿐만 아니라 정밀한 도핑 제어도 필요하다. 이러한 도핑제어는 1993년 Larkin 등 [28]에 의해 Si/C비를 조절하여, 성장되는 박막층의 도핑정도를 제어할 수 있는 site-competition epitaxy법이 개발되어 많은 발전을 이루었다.

4.3 유기화학기상증착법(MOCVD)에 의한 탄화규소 단결정 박막증착

기존의 단결정 탄화규소 박막증착공정이 너무 고온이기 때문에 낮은 온도에서 적절한 증착속도를 가지는 증착 공정을 개발하기 위한 노력의 일환으로 90년대 후반부터 유기금속 화합물 원료를 이용하려는 시도가 시작되었다. 기존의 탄소와 실리콘을 따로 포함하는 원료물질을 사용한 공정에서는 3C-SiC 박막의 경우에도 1200~1350°C 정도의 온도가 필요했다 [29]. 1000°C 정도의 낮은 증착온도가 보고되기도 하였으나, Si(111) 기판을 이용하고, 박막내 결함농도 제어에 실패하였고 두께가 제한되었다 [30]. 또한 기존에 사용하던 프로판, 사일렌, 클로로사일렌 등은 유독하고 발화성이 강한 물질이어서 취급시 많은 주의를 기울여야 하며, 장치제조에도 많은 제약을 주었다. 이러한 유독성, 발화성, 그리고 고온증착의 문제를 해결하는 방안으로 유기금속 화합물 원료를 이용한 화학기상증착법(MOCVD)이 좋은 대안으로 고려되고 있다. 주로 원료물질로는 실리콘과 탄소가 직접 결합되어 있는 물질 등이 사용되고 있다. TMS (tetra-methylsilane), DES (diethylsilane), TPS 등은 실리콘 (111) 위에 2000 Å 두께까지 단결정 박막을 형성하였으며, DMDS (dimethyldisilane)은 1365°C에서 실리콘 (001)과 실리콘(111) 위에 모두 배향성이 우수한 박막을 형성하였다.

이중 가장 성공적인 결과들은 MS (methylsilane) [23], 1,3-disilabutane [24], BTMSM (bis-trimethylsilylmethane) [31,32], HMDS (hexamethyl disilane) [33] 등이다. methylsilane의 경우 최근까지 보고된 결과중 가장 낮은 온도인 750°C에서 3C-SiC 단결정 박막을 성장시켰으며, 1,3-disilabutane은 900°C, HMDS와 BTMSM은 1100°C에서 단결정 박막 성장을 실현하였다. 특히 BTMSM의 경우에는 6H-SiC 기판을 이용하여 동종박막성장에도 성공하였으며, rocking curve의 반가폭이 9 arcsec에 달하는 세계 최고 수준의 품질을 가지는 박막성장에 성공하였다 [34]. MOCVD법을 이용한 단결정 박막성장 연구는 최근에 도입되어 동종 박막 성장 등의 분야에는 좀 더 연구가 필요한 부분이다. 이들 MOCVD법에 의한 단결정 박막성장연구에서의 기술적 성취 중 많은 부분이 국내 연구진에 의해 개발된 것으로 세계 여러 연구기관과 비교하여 충분한 경쟁력을 확보하고 있는 분야이다.

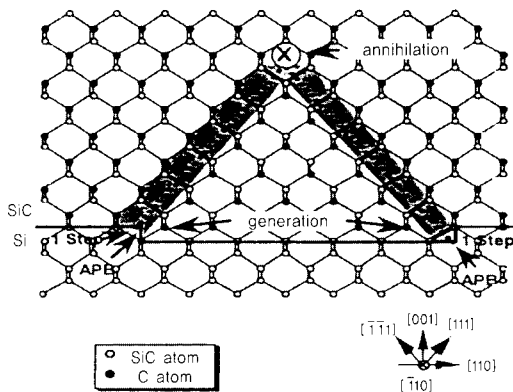


그림 11. 방향성을 갖는 결함들의 상쇄 원리.

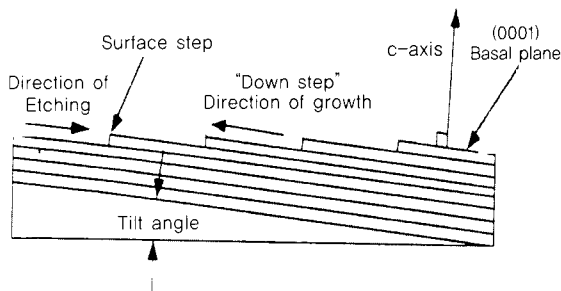


그림 12. step-controlled epitaxy 성장모델.

5. 결론

탄화규소는 차세대 반도체 재료로서의 충분한 가능성을 가지고 있으며, 또한 GaN 등의 화합물 반도체 및 MgB₂ 초전도체 박막 등의 기관재료로서 가장 적합한 특성을 가지고 있어 앞으로 성장 가능성이 많은 재료이다.

특히 MOCVD법을 이용한 단결정박막성장부문에서는 이중 및 동종박막 성장 모두 세계 최고 수준의 기술을 보유하고 있으므로 성장해 가는 탄화규소 반도체 기술분야에서 우위를 점할 수 있는 교두보를 확보하고 있다고 믿어진다.

감사의 글

AIST의 Dr. S. Nishizawa, Dr. K. Arai 그리고 Denso Co.의 Y. Kitou 씨께 감사드린다. 본 논문의 일부는 산업자원부 차세대연구개발 사업 'SiC 반도체 기술개발(SiCDDP)'의 지원으로 수행된 것이다.

참고 문헌

- [1] E. O. Johnson, RCA Review, Vol. 26, p. 163, 1965.
- [2] R. W. Keyes, Proc. IEEE, Vol. 60, p. 225, 1972.
- [3] B. J. Baliga, "Power semiconductor-device figure of merit for high-frequency applications" IEEE Electron Device Lett., Vol. 10, p. 455, 1989
- [4] B. J. Baliga, "Prospects for development of SiC power devices" in 'Institute of Physics Conference Series No. 142, Silicon Carbide and related Materials 1995' edited by S. Nakashima, H. Matsunami, S. yoshida, and H. Harima (Institute of Physics, London, 1996) 1.
- [5] A. G. Acheson, Engl. Pat. 17911 (19892).
- [6] J. A. Lely, "Silizium carbide von Art und mendge der eingebeunten verunreinungen" Ber. Dtsch. Kerm. Ges., Vol. 32, p. 229, 1955.
- [7] Y. M. Tairov and V. F. Tsvetkov, "Investigation of growth processes of ingots of silicon carbide single crystals" J. Cryst. Growth, Vol. 43, p. 209, 1978.
- [8] H. Baumhauer, Z. Krist., Vol. 50, p. 33, 1912.
- [9] A. W. Hull, Phys. Rev., Vol. 13, p. 292, 1919.
- [10] A. E. Verma and P. Krishina, 'Polymorphism and polytypism in crystals' Chap. 5 (John Wiley & Sons, Inc. 1966).
- [11] F. Knippenberg, Phillips Res. Rep., Vol. 18, p. 161, 1963.
- [12] N. W. Jepps and T. F. Page, "Polytypic transformations in silicon carbide" in 'Crystal growth and characterization of polytype structures' Chap. 6 Eds. P. Krishina (pergamon Press, Oxford, 1983).
- [13] A. E. Verma and P. Krishina, 'Polymorphism and polytypism in crystals' Chap. 4 (John Wiley & Sons, Inc. 1966).
- [14] V. Tsvetkov, R. Glass, D. Henshall, D. Asbury, and C. H. Carter, Jr., "SiC seeded boule growth", Mater. Sci. Forum, Vol. 264-268, p. 3, 1998.
- [15] P. J. Wellmann, M. Bickermann, D. Hofmann, L. Kadinski, M. Selder, T. L. Straubinger, and A. Winnacker, "Digital X-ray Imaging of SiC PVT Process : Analysis of crystal growth and powder source degradation", Mater. Sci. Forum, 338-342, p. 71, 2000.
- [16] H. Yamaguchi, N. Oyanagi, T. Kato, Y. Takano, S. Nishizawa, W. Bahng, S. Yoshida, and K. Arai, "X-ray Topographic Study of SiC Crystal at High Temperature", Mater. Sci. Forum, Vol. 338-342, p. 461, 2000.
- [17] W. Bahng, Y. Kitou, S. Nishizawa, H. Yamaguchi, M. Nasir Khan, N. Oyanagi, K. Arai, and S. Nishino, "Rapid enlargement of SiC single crystal using a cone-shaped platform", J. Cryst. Growth, Vol. 209, p. 767, 2000.
- [18] Y. Kitou, W. Bahng, T. Kato, S. Nishizawa, and K. Arai, "Flux controlled sublimation growth by an inner guide-tube", Tech. Digest on ICSCRM2001, p. 74 (Tsukuba, Japan, 2001).
- [19] <http://tdii.com/sic-g.html>
- [20] S. Nishino, Y. Hazuki, H. Matsunami, and T. Tanaka, "Chemical vapor deposition of single crystalline beta-SiC films on silicon substrate with sputtered SiC intermediate layer" J. Appl. Phys., Vol. 65, p. 2084, 1980.
- [21] S. Nishino, J. A. Powell, and H. A. Will, "Production of large-area single-crystal wafers of cubic SiC for semiconductor device" Appl. Phys. Lett., Vol. 42, p. 460, 1983.
- [22] W. Bahng and H. J. Kim, Epitaxial growth of beta-SiC thin films on Si(100) substrate without a carburized buffer layer, The Korean Journal of Ceramics, Vol. 3, No. 3, p. 163, 1997.
- [23] I. Golecki, F. Reidinger, and J. Marti, "Single-crystalline, epitaxial cubic SiC films grown on (100) Si at 750 by chemical vapor deposition", Appl. Phys. Lett., Vol. 60, No. 14, p. 1703, 1992.
- [24] J. -H. Boo, K. -S. Yu, Y. Kim, S. H. Yeon, and I. N. Jung, "Growth of cubic SiC films using 1,3-disilabutane", Chem. Mater., Vol. 7, p. 694, 1995.
- [25] www.hoya.co.jp/eng/news/index5.html

- [26] K. Yagi and H. Nagasawa, "Crystallinity of 3C-SiC films grown on Si substrates", Mater. Sci. Forum, Vol. 264-268, p. 191, 1998.
- [27] T. Kimoto, H. Nishino, W. S. Yoo, and H. Matsunami, "Growth mechanism of 6H-SiC in step-controlled epitaxy", J. Appl. Phys., Vol. 73, p. 76, 1993.
- [28] D. J. Larkin, P. G. Neudeck, J. A. Powell, and L. G. Matus, "Site-competition epitaxy for superior silicon carbide electronics", Appl. Phys. Lett., Vol. 65, p. 1659, 1994.
- [29] P. Liaw and R. F. Davis, "Epitaxial Growth and Characterization of β -SiC Thin Films", J. Electrochem. Soc., Vol. 132, p. 642, 1985.
- [30] Y. Hirabayashi, K. Kobayashi, and S. Karasawa, "Low temperature epitaxial growth of 3C-SiC on (111) silicon substrates", J. Cryst. Growth, Vol. 99, p. 284, 1990.
- [31] W. Bahng and H. J. Kim, "Heteroepitaxial growth of β -SiC thin films on Si using bis-trimethylsilylmethane", Appl. Phys. Lett., Vol. 69, p. 4053, 1996.
- [32] W. Bahng and H. J. Kim, "Epitaxial growth of β -SiC thin films on Si (100) with a polycrystalline buffer layer using bis-trimethylsilylmethane", Thin Solid Films, Vol. 290-291, p. 181, 1996.
- [33] K. Takahashi, S. Nishino, and J. Saraie, "Low-temperature growth of 3C-SiC on Si substrate by chemical vapor deposition using hexamethyldisilane as a source material", J. Electrochem. Soc., Vol. 139, p. 3565, 1992.
- [34] J. K. Jeong, H. J. Na, J. Choi, C. S. Hwang, H. J. Kim, and W. Bahng, "Homoepitaxial growth of 6H-SiC thin films by metal-organic chemical vapor deposition using bis-trimethylsilyl-methane precursor", J. Cryst. Growth, Vol. 210, p. 629, 2000.

성명 : 김은동

❖ 학력

- 1980년 부산대 재료공학과 공학사
- 1982년 부산대 대학원 재료공학과 공학석사
- 1985년 KAIST 재료공학과 공학박사

❖ 경력

- 1985년 9월 - 1986년 4월
KAIST 전기전자공학과 연수연구원
- 1989년 2월 - 1990년 1월
LGET, CNRS, France 연수연구원
- 1986년 5월 - 현재
한국전기연구원책임연구원
전략기술연구단장
전력용반도체기술개발단장

저자약력

성명 : 방욱

❖ 학력

- 1990년 서울대 무기재료공학과 공학사
- 1992년 서울대 대학원 무기재료공학과 공학석사
- 1997년 서울대 대학원 무기재료공학과 공학박사

❖ 경력

- 1997년 8월 - 2002년 6월
일본 전자기술종합연구소(ETL) 특별연구원
- 2000년 6월 - 현재
한국전기연구원 전력반도체연구그룹 선임연구원