

특 집 : 최신 솔더링기술 및 신뢰성

전자부품 패키징 경향 및 접합부 형상과 특성평가

신 영 의 · 고 영 옥 · 김 종 민 · 윤 중 구

Trends of Electronic Packaging and Characteristics Evaluation by Shape of Solder Joints

Young Eui Shin, Young Wook Koh and Jong Min Kim

1. 서 론

급속히 팽창, 발전하는 정보화 사회는 고속 및 대용량의 정보처리 능력을 필요로 하고 있으며 이를 뒷받침하는 전자 및 반도체 산업 역시 다양한 기능, 고성능화와 신뢰도 높은 기술이 요구되고 있다. 패키징 기술의 발전에 따라 전자 기기가 경박화, 소형화되면서 더욱 발전된 고집적, 고신뢰성의 패키징¹⁻³⁾ 체제의 요구가 급증하고 있다(Fig. 1). 근래 사용되기 시작한 BGA (Ball Grid Array)와 Flip Chip기술은 미세 피치 패키징이 가능하여 고집적의 접합이 가능하여 위의 요구에 부합하는 기술이라 할 수 있다. 그래서, 현재 BGA와 Flip Chip에 관한 연구가 다양한 관점에서 진행되어지고 있고, 그 연구의 핵심이 되는 솔더 접합부는 전자부품의 수명과 직결되어 있기 때문에 그 부위의 피로 파괴에 대한 관심이 높아지고 있고, 연구 또한 많이 이루어지고 있다.

본 연구에서는 앞에서 언급한 μ BGA를 사용하여 접합부의 신뢰성을 검토하였다. μ BGA 또한 솔더 접합부의 형상이 패키지 자체의 신뢰성에 매우 큰 영향을 미치는 것으로 보고되어지고 있고, 가장 신뢰성이 좋은 형상을 제시하는 방법을 찾아내기 위해 많은 연구자들

이 노력을 하고 있다. 일반적으로, 솔더 리플로우 형상을 예측하는 방법들 중 본 연구에서는 Truncated Sphere Method와 Energy-Based Algorithm을 기본으로 제작된 FEA Program인 Surface Evolver를 사용하여 솔더 접합부의 형상⁴⁾을 예측하고, 그 결과를 비교하였다. 또한, 예측된 형상을 모델링한 후 FEA Program인 ANSYS(Version 5.62)를 사용하여 가장 적은 변형량을 나타내는 최적의 솔더 접합부의 형상을 찾아내었고, 두 형상 예측법의 타당성을 입증하였다.

이와 더불어, 현재 Sn/Pb 솔더를 사용하여 제품에 사용되고 있는 48μ BGA 패키지를 사용하여 Sn/Ag 계열의 두 무연솔더인 Sn-3.5Ag-0.75Cu와 Sn-2.0Ag-0.5Cu-2.0Bi를 접합하여 장기신뢰성을 시효처리를 통하여 제시하였다. 시효 처리는 130°C, 150°C, 170°C 온도에서 각각 300, 600, 900 시간동안 한 후, 시효 처리에 따른 전단강도를 구하여 Sn/Pb 솔더와 비교하였으며 그에 따라 형성된 솔더내부의 금속간화합물 형상으로부터 균열의 성장과 형성에 대하여 논하였다. 이런 실험결과들로부터 두 무연솔더의 장기신뢰성 측면에서 대체가능성을 제시하였다.

2. Flip Chip 접속 기술

Flip chip(이하 FC) bonding 기술은 현재 여러 실장 기술들 중 가장 고밀도 실현이 가능하다. FC 접속 기술은 반도체 chip측에 범프(bump)를 형성하고 범프와 기판을 실장하는 방식이며 기판의 실장 방식은 크게 납접속, ACF 접속, Au 접속이 있다. 현재 FC 접속 기술이 가장 많이 채용되고 있는 것은 액정시장의 COG 접속이다. 앞으로 시장확대를 위해서는 몇가지 해결해 나가야 할 문제가 있지만 고밀도 실장이 가능하다고 하는 특징으로 보면, FC 접속 술이 적용될 분야는 확대되어 갈 것이라고 생각된다. FC 접속 기술을

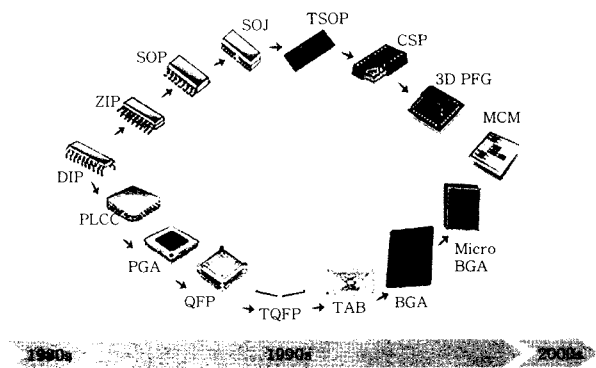


Fig. 1 Trends of the Package evolution

논하는데는 반도체 chip 측의 범프형성 기술이 필요하고, 그 재질에는 Pb 범프, 금도금 범프, Au stud 범프 등이 있다. 이중 Au stud 범프는 Au wire bonding 기술을 응용한 방식이며 그 구조는 Fig. 2에 나타냈다. 공정은 우선 금 ball이 형성된 Au wire를 bonding pad 위에 bonding 한다. 이 때는 보통의 wire bonding과 마찬가지로 하중과 초음파를 걸어 금 ball과 Al pad 사이에 금·알루미늄 합금을 형성한다. 다음으로 Au wire를 들어올려 물리적인 절단을 가하는 공정을 거쳐 Au stud 범프를 형성하게 된다⁵⁾. 이런 범프 chip의 기관에의 실장방법은 반도체 chip측의 범프재질과 구조에 대응하여 여러 가지가 있지만, 여기서 ACA(Anisotropic conductive adhesives) 접속에 대해 알아보도록 한다. ACA 접속은 반도체 chip 측이 Au bump인 경우 많이 사용되고 있다. 접속 프로세스는 Fig. 3에 나타냈다. ACA 접속의 경우에는 반도체 chip측의 금도금의 높이는 그다지 필요없지만, 반도체 chip 표면의 passivation 두께를 흡수할 수 있는 만큼의 두께가 필요하다. 실장기관측에 ACA와 set하여 그 위에 pattern matching을 행한 반도체 chip을 열과 함께 하중을 가하여 실장기관상에 접속한다. ACA 중의 전기전도도를 맡은 도전성 입자의 변형도 맞춤에 따라 접속 신뢰성이 바뀌고 변형량이 적으면 당초부터 허용전류치가 적게 된다. 반대로 변형량이 크면 도전성 입자

로 도통을 맡은 금속막에 크랙이 발생하고 온도 사이클 등에서 접속불량이 발생하게 된다. ACA의 base가 되는 것은 열경화성 수지이다.

3. 유한요소 해석 및 실험방법

3.1 솔더 접합부 형상에측

솔더 접합부의 형상은 솔더의 상부에서 가해지는 압력, 패키지 패드의 형상, PCB 패드의 형상, 솔더의 부피, 표면장력, 솔더의 밀도등 많은 요소에 의해 결정되어진다. 최근 연구에 따르면 솔더 접합부는 솔더의 피로수명에 지대한 영향을 미치는 것으로 보고되고 있다⁶⁾. 그래서, 많은 연구자들이 최적의 솔더 접합부 형상을 예측해 낼 수 있는 방법을 연구하고 있다. 현재까지 연구되어진 솔더 접합부의 형상 예측법에는 여러 가지가 있지만, 그 중 Truncated Sphere Method, Force-Balanced Analytical Solution, Energy-Based Method는 형상 예측법 가운데 가장 많이 사용되는 방법들이다.

본 연구에서는 Truncated Sphere Method와 Energy-Based Method중 최소 에너지 법칙을 바탕으로 제작된 FEA Program인 Surface Evolver에 대해 설명하기로 한다.

우선, Truncated Sphere Method는 형상만을 고려한 알고리즘이므로, 어떤 힘이나 에너지요소를 고려하지 않는다. 이 방법은 경량 패키지인 경우 비교적 정확한 범위 내에서 접합부의 높이와 최대 접합부 폭을 구할 수 있다. 패키지를 PCB(Printed Circuit Board)에 실장할 경우, 패키지 기관과 PCB 사이의 솔더 접합부는 “Double Truncated Sphere” 형상을 나타내게 된다. “Double Truncated Sphere” 형상은 Fig. 4에 나타내었다. 이 경우 범프의 높이 h와 솔더 지름 D는 솔더의 부피(V)가 변함에 따라 달라지게 된다. 결과적으로, 솔더의 부피를 알고 있다면, Fig. 4에 도시한 솔더 접합부의 높이와 솔더 볼의 지름을 식(1)~식(3)을 통해 계산해 낼 수 있다.

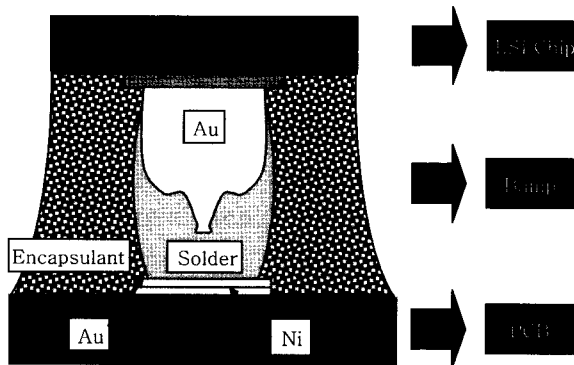


Fig. 2 Structure of Au stud bump in flip chip

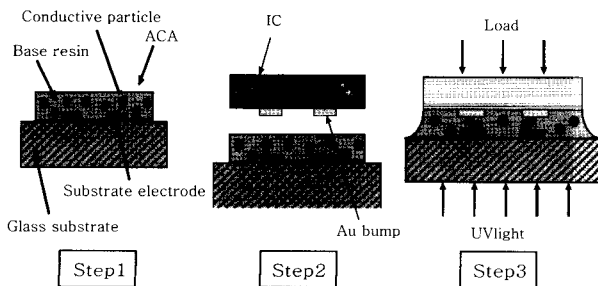


Fig. 3 Anisotropic conductive adhesives

$$h = \sqrt{R^2 - a^2} + \sqrt{R^2 - b^2} \tag{1}$$

$$R = \frac{\sqrt{h^4 + 2 \cdot h^2 \cdot (a^2 + b^2)}}{2 \cdot h} + \frac{\sqrt{(a+b)^2 \cdot (a-b)^2}}{2 \cdot h} \tag{2}$$

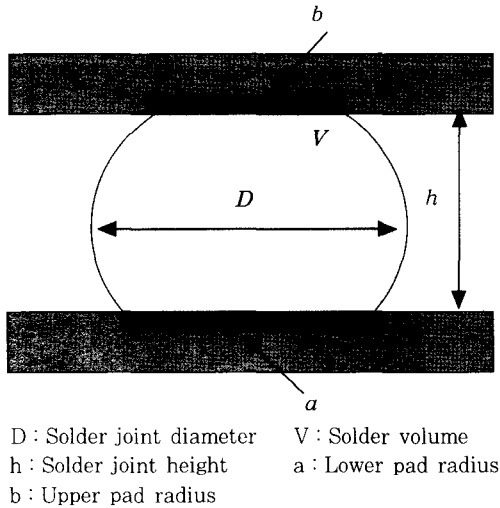


Fig. 4 Cross sectional view of solder ball on the board

$$V = \frac{\pi}{3} \cdot [\sqrt{R^2 - b^2} \cdot (2R^2 + b^2) + \sqrt{R^2 - a^2} \cdot (2R^2 + a^2)]$$

$$V = \frac{\pi}{12h^3} \cdot [A(A^2 + 6a^2 \cdot h^2) + B \cdot (B^2 + 6b^2 \cdot h^2)] \quad (3)$$

$$A = \sqrt{h^4 + (a^2 - b^2)^2 + 2 \cdot (b^2 - a^2) \cdot h^2}$$

$$B = \sqrt{h^4 + (a^2 - b^2)^2 + 2 \cdot (a^2 - b^2) \cdot h^2}$$

만약, $a = b$ 인 조건이면, 솔더 부피식은 식(4)와 같이 간단하게 정리된다⁵⁾.

$$V = \frac{\pi \cdot h}{6} \cdot [h^2 + 3 \cdot (a^2 + b^2)] \quad (4)$$

또한, Surface Evolver와 같은 에너지법은 표면장력, 중력의 영향, 내·외부의 압력 등을 고려하는 솔더 접합부의 형상 예측법이다. 솔더 접합부는 표면장력, 중력, 내·외부의 압력이 모두 균형이 맞았을 때 평형을 이루게 된다. Surface Evolver는 삼각형의 면들이 서로 연결된 조합으로 이루어진 불연속적인 초기 표면을 구성하는 것으로 시작된다. 그런 다음 이 초기 표면을 Conjugate Gradient법에 의해 최소 에너지 배열이 되도록 반복 작업을 실시하여 접합부의 형상을 얻어 내게 된다. 이러한 방법으로 3차원의 문제라도 충분히 검토할 수 있도록 제작 되어있으며, 다른 경계 조건 범위와 구속, 표면장력, 솔더의 부피, 솔더의 밀도 등과 같은 Energy Integral이 모델에 적용된다.

3.2 유한요소 해석

본 연구에서는 6×8배열의 μ BGA 패키지를 PCB

기판 위에 접합한 구조를 해석 대상으로 하였다. 해석 대상은 열해석과 구조해석을 동시에 수행하는 연성해석(coupled fields analysis)을 선택하였으므로, 시간과 해석의 용이성을 고려하여 결과에 영향을 미치지 않는 조건 하에서 단순화 작업을 하였다. 모델의 구성은 실리콘 칩, 인캡슐런트, 구리 패드, 일라스도머, 솔더 접합부, FR-4재질의 PCB등의 총 6가지의 재질로 단순화하였다. Fig. 5는 대상 모델의 개략적인 구조를 나타내었다. 모델의 제작은 최적높이에 의해 구현된 형상과 임의의 오차를 가한 2개의 모델로 총 3개를 대상으로 유한요소해석을 실시하였고, 각 모델의 해석과정에서 결과의 차이를 배제하기 위해 모두 동일한 메시방식과 1,603개의 노드와 1,297개의 요소로 동일하게 구성하였다.

3.3 시효 실험

시효실험에 사용된 6×8열의 48 μ BGA는 칩보다 0.5mm큰 6.3×6.2mm이며, 구리 패드간 피치는 0.75mm인 CSP 계열의 패키지이다. 칩과 폴리미드 필름사이에는 응력완화재로 일라스트머(Elastomer) 재질의 누빈(Nubin)를 사용하였으며, 구리패드에 도금한 금의 두께는 1.0±0.3 μ m이다. 또한 실험에 사용된 무연솔더볼은 산주메탈사(Sanju Metal Industry)의 지름 0.35mm의 3원계 Sn-3.5Ag-0.75Cu와 4원계 Sn-2.0Ag-0.5Cu-2.0Bi이다. 솔더링에 사용된 플럭스는 저잔사, 무세정, 광택표준품인 알파메탈(Alpha Metal)사의 로진계 RMA SR-12를 사용하였다. 그리고 솔더링에 사용된 리플로우 장비는 코키(Koki)사의 적외선·열풍 혼합방식으로서 전체 리플로우 시간은 5분이고 컨베이어 속도는 0.55m/min이다. 각 솔더의 최고온도는 Sn-37Pb 230 $^{\circ}$ C, Sn-Ag계열 무연솔더

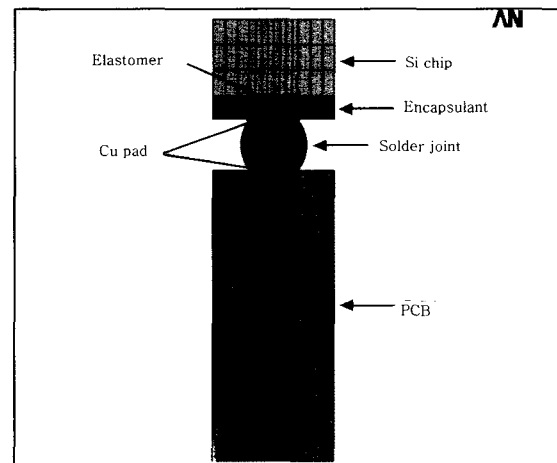


Fig. 5 Cross sectional view of FEM model

260℃로 하였다. 액상상태 유지시간은 약 60초로 설정하여 금속간화합물의 높이가 전단강도에 미치는 영향과 패키지에 미치는 영향을 최소화하였다⁷⁾. 그리고 전단 실험은 레스카(Rhesca)사의 Bonding Tester PTR-1000을 사용하였으며, 팁(Tip)의 속도는 0.2mm/s, 접지높이는 5μm 조건에서 실험하였다. 전단강도 값은 조건마다 3개 시편의 각각에서 24개의 ball을 실험하였으며, 최대와 최소를 제외한 평균값을 구하였다.

4. 실험 결과 및 고찰

4.1 솔더 접합부 형상 예측 결과

솔더 접합부를 형상화함에 있어, 고려해야 할 사항은 솔더 볼의 크기에 따른 패키지·PCB의 패드의 크기를 어떻게 설정하는 가이다. PCB 설계함에 있어 중요한 점은 신뢰성과 제품이 요구하는 성능을 고려해서 패드 크기를 결정하는 것이다. 패드 크기의 경우 BGA, CSP 전극부 크기와 동일하게 하는 것이 장기 신뢰성에서는 가장 좋은 것으로 알려져 있다⁸⁾. 솔더 볼은 일반형(normal type)을 많이 사용하며 패드의 크기보다 75μm에서 50μm정도 크게 설계하는 것이 바람직하다. 솔더 접합부의 형상을 예측하는데 적용되는 부피는 PCB에 인쇄되는 페이스트의 양에 해당하는 부피를 더 가산해야한다. 본 실험에서는 0.35mm 솔더 볼을 이용한 μBGA 패키지의 솔더 접합부 형상을 예측했다. PCB에 도포되는 페이스트의 두께는 0.12mm, 패키지부와 PCB부의 패드크기는 동일하게 0.3mm를 적용하였다.

$a=b$ 인 경우 식(4)를 이용하고, 부피는 V_T 를 적용한다.

$$V_T = V_B + V_P \tag{5}$$

여기서,

V_T : Total Volume

$$V_B = \frac{4 \cdot \pi \cdot r^3}{3} \quad : \text{Volume of Solder Ball}$$

$$V_P = \pi \cdot r^2 \cdot h \quad : \text{Volume of Solder Paste}$$

위의 식(4)를 이용해 h 를 구하면 $h=0.27818mm$ 이며, 다음으로 식(2)에 구한 h 를 대입하여 솔더 접합부의 $D(=2R)$ 를 구하면 $D=0.4092mm$ 이다. Truncated Sphere법을 이용해 구한 최적 형상의 h 값을 기준으로 뚜렷한 결과가 예측되는 임의의 오차($\pm 0.05mm$)를

주어 2개의 집합부를 더 형상화하였다. 오차값은 큰 높이가 오차를 갖는 형상이 볼 형상을 유지하면서, 모래시계형상(hourglass shape)을 갖지 않는 조건에서 최대한의 높이 오차를 가하였다. Fig. 6은 Truncated Sphere법의 결과를 토대로 Surface Evolver를 이용하여 구한 최적의 형상과 접합부의 높이에 임의의 오차를 가한 2개의 솔더 접합부를 나타낸 것이다.

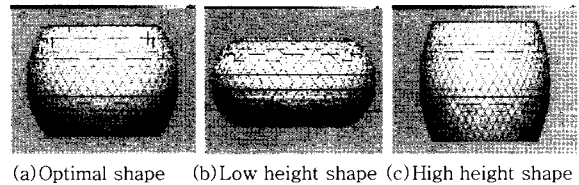


Fig. 6 Solder joints shape calculated by surface evolver

4.2 유한요소 해석 결과

각 형상의 해석후 나타난 Von Mises응력 분포를 Fig. 7에 나타내었다. 나타난 현상에서도 알 수 있듯이 대상 모델은 열팽창계수가 작은 실리콘 칩 부분에 비해 상대적으로 열팽창계수가 큰 인캡슐런트층에서 많은 변형을 하고 있는 것을 알 수 있다. 이러한 변형 경향은 결국 패키지 내부에서도 실리콘 칩과 인캡슐런트, 그리고, 솔더 내부의 다른 구성물들 즉, 구리 패드나 베이스 필름등의 열팽창차이로 인하여 그 계면에 응력이 집중하게 될 것임을 예상할 수 있게 해준다. 응력분포를 살펴보면 각각의 대상 모델은 인캡슐런트와 칩의 계면에서 많은 응력이 발생하였고, 솔더볼과 구리 패드 사이의 계면에서 최대 응력이 발생하였다. 이것은 각각의 대상 모델은 솔더볼과 구리 패드 사이의 계면에서 최초 파단이 일어날 것임을 짐작할 수 있게한다. 또한, 이러한 응력집중은 해석 대상에 열응력을 가한 결과이므로, 소성변형량의 변화와 밀접한 관계가 있다. 내부에 발생하는 소성변형은 그 구조물의 수명과도 직결된다. 소성변형의 증점은 파단에 이르게 하는 가장 큰 요인 중 하나이다. 그래서, 해석결과를 정리하여 각 형상들의 소성변형량을 측정하고, 그 값을 이용하여 소성변

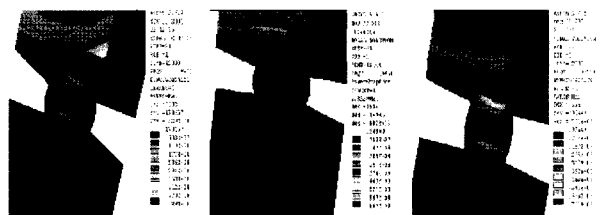


Fig. 7 Thermal stress distribution by shape of solder joints

형 진폭을 구하여, 각 모델의 수명을 예측하였다. 결과를 보면 최적형상이 가장 작은 소성변형진폭을 나타낼 수 있다. Table 1에는 각 형상의 소성변형진폭을 나타내었다. 그리고, Fig. 8은 각 형상이 열 사이클 실험 동안의 소성 변형의 움직임을 나타내었다.

또한, 대략적인 피로수명 계산을 위해 Coffin-Manson의 수명 예측식⁹⁻¹¹⁾을 이용하였다.

$$\epsilon_a \cdot N_f^\alpha = C \tag{6}$$

피로상수 α 와 C 는 기준에 발표되었던 Sn-37Pb 솔더의 피로상수를 사용하였으며, 피로 상수값은 Table 2에 나타내었고, 식 (6)에 의해 계산된 값은 Table 3에 나타내었다¹²⁾. 결과에서 알 수 있듯이 Truncated Sphere법과 Surface Evolver가 제안한 솔더 접합부의 형상이 임의의 오차를 가한 다른 형상에 비해 약

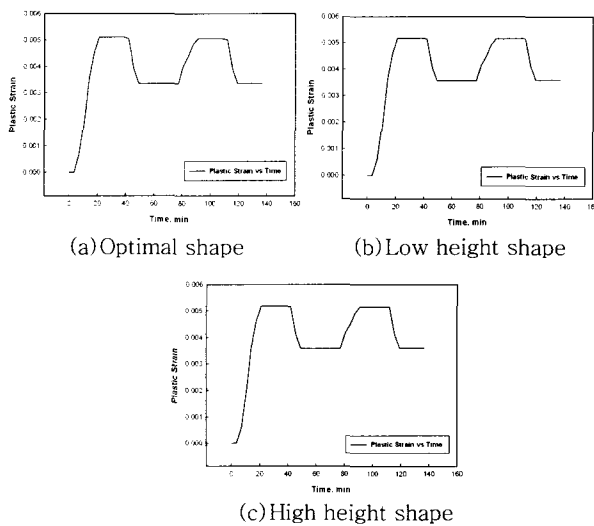


Fig. 8 Hysteresis curve of solder joints shape

Table 1 Plastic strain amplitude of each shape

	Optimal shape	Low height shape	High height shape
ϵ_a	0.002209	0.002244	0.002286

Table 2 Fatigue constants of Sn-37Pb solder

	α	C
Sn-37Pb	0.49	0.24

Table 3 Nf of each shape

	Optimal shape	Low height shape	High height shape
N_f	14290	13835	13304

4%~8% 우수한 수명을 나타내었다. 이것은 솔더 접합부 형상 예측법이 제시한 형상이 가장 적합한 모델이며, 제품의 수명면에서도 가장 우수하다는 것을 알 수 있다.

4.3 금속학적 특성평가

48 μ BGA의 구리패드 지름은 0.3mm이며, 이런 미세 접합부의 기계적 성질의 변화를 검토하기 위해서 Sn-3.5Ag-0.75Cu와 Sn-2.0Ag-0.5Cu-2.0Bi를 시효처리에 따라 전단강도를 측정하여 Sn-37Pb 공정솔더와 비교했다. Fig. 9는 시효온도 170 $^{\circ}$ C에서 0, 300, 600, 900시간 동안 시효처리 한 후에 전단강도를 측정하는 것이다. 측정결과 두 무연솔더는 전체적인 시효조건에서 Sn-37Pb 솔더 보다 높은 강도를 보였으며 Bi가 첨가된 4원계 무연솔더는 높은 재료강성을 보여주었다. 초기접합강도 보다 시효 300시간 이후의 강도가 높은 것은 시효처리에 따른 미세 석출물로 인한 석출경화 현상에 기인한 것으로 판단되며, 세 솔더 모두 시효 시간이 증가함에 따라 강도는 감소하는 경향을 나타내었다. Fig. 10은 무연솔더의 170 $^{\circ}$ C, 900시간 시효처리 후에 전단강도실험에 의한 파단면을 나타내주었다. 시효처리전의 파단면에서는 작은 입자에 의한 파단을 관찰할 수 있으며, 시효온도 170 $^{\circ}$ C, 900시간 후의 파단면 입자는 상당히 성장한 것을 관찰할 수 있었다. 이는 시효처리에 의해서 성장한 입자의 크기가 성장할수록 강도는 저하하는 것으로 판단된다. 또한 Fig. 10에서 보여지는 파단면의 마이크로 비커스(Micro Vickers) 경도시험 결과, 공정솔더의 경우 Hv=7~9, Cu를 포함한 무연솔더는 Hv=17~20, Bi를 포함한 무연솔더는 Hv=17~20의 값을 각각 나타낸다. 시효 시간이 증가함에 따라 경도값은 증가하지만, 솔더조직은 취성화되기 때문에 오히려 전단강도 값은 감소하는

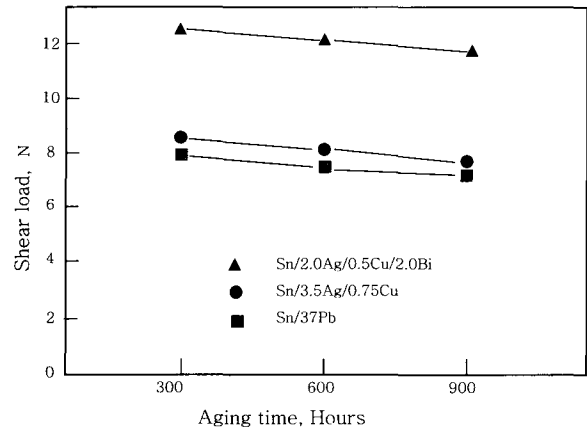


Fig. 9 Relation between aging time and shear load with solder alloys at aging temperature 170 $^{\circ}$ C

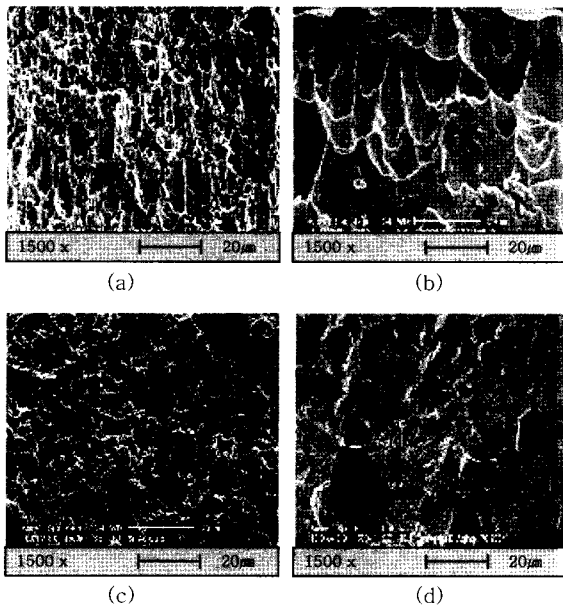


Fig. 10 Fracture surface(solder side) of Sn-3.5Ag-0.75Cu(a:no aging, Hv:9, b:aging 170°C, 900h, Hv:12)and Sn-2.0Ag-0.5 Cu-2.0Bi(c:no aging, Hv:17, d:aging 170°C, 900h, Hv:20)

것을 볼 수 있다. 본 시효처리실험에서는 금속간화합물층을 관찰하기 위해서 시효처리한 시편의 단면을 연마하여 SEM (Scanning Electron Micrography)과 EDX (Energy Dispensive X-ray)로 관찰·분석하였다. EDX 분석결과 시효처리하지 않은 초기접합에서는 η상(Cu₆Sn₅)만이 관찰되었으나 시효처리 이후에는 ε상(Cu₃Sn)도 관찰되었다. Fig. 11은 170°C, 900시간 시효처리 이후의 단면에 나타난 두 종류의 금속간 화합물층을 나타내었다. η상(Cu₆Sn₅)은 솔더와 구리패드 사이에서 솔더 방향으로 생성되는데 이는 Cu가 Sn보다 확산속도가 빨라 침입형 확산을 하기 때문으로 알려져 있다. 또한 ε상(Cu₃Sn)이 초기접합에서 볼 수 없었던 것은 η상보다 핵 생성이 어렵기 때문으로 알려져 있다¹³⁾.

5. 결 론

본 연구는 최근 각광 받고있는 μBGA의 솔더 접합부의 최적 형상을 제시하고, 그 형상의 신뢰성을 검증함을 목표로 하고 있다. 솔더 접합부의 형상 예측법인 Truncated Sphere법과 Surface Evolver를 이용하여 솔더 접합부 높이와 지름을 예측하고, 그 예측 형상을 대상으로 유한요소 해석을 실시하여 형상의 신뢰성을 평가하였다. 아울러, 기존의 공정솔더와 환경친화적인 무연솔더 Sn-3.5Ag-0.75Cu와 Sn-2.0Ag-0.5Cu-2.0Bi를 적용한 접합부를 시효처리하여 장기신뢰성을 검토하

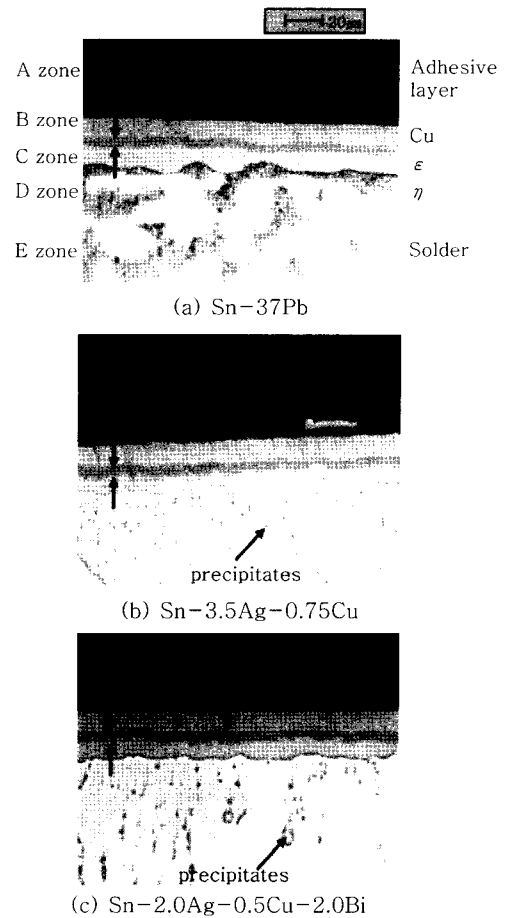


Fig. 11 Cross sectional view of solder joints (ε: Cu₃Sn, η: Cu₆Sn₅)

였으며, 얻어진 결론을 요약하면 다음과 같다.

1) Truncated Sphere법을 이용하여 구현한 형상과 Surface Evolver를 이용하여 구현한 형상을 서로 비교한 결과, 서로의 오차가 ±0.002mm로 거의 일치함을 확인하였다.

2) 형상 예측법으로 구현한 형상을 대상으로 FEA 프로그램(ANSYS ver.5.62)을 사용하여 열 사이클 시험을 실시한 결과, 형상 예측법이 제시한 접합부 형상의 수명이 임의의 오차를 갖는 다른 형상에 비해 약 4%~8% 우수한 것으로 나타났다.

3) FEA 해석결과 솔더 접합부 부위에 열응력이 집중하는 것을 확인하였으며, 장기신뢰성의 지표인 열피로 및 시효파괴 역시 이 곳에서 발생할 것으로 판단되어진다.

4) 솔더 조직내의 석출경화 현상으로 인해 무연솔더 접합부의 전단강도가 공정솔더에 비해 우수함을 알 수 있었다. 그러나, 시효 시간이 증가함에 따라 솔더 조직이 취성화되기 때문에 전단강도 값은 오히려 감소함을 볼 수 있다.

참고 문헌

1. Q. Yao, J. Qu, and S.X. Wu : Estimate the Thermomechanical Fatigue Life of Two Chip Scale Packages, IEEE Proceedings of the 49th Electronic Components & Technology Conference, (1999), 79~802
2. M. Amagai : Characterization of Chip Scale Packaging Materials, Microelectronics & Reliability Vol. 39, (1999), 1365~1377
3. Q. Yao, J. Qu : Three-Dimensional Versus Two Dimensional Finite Element Modeling of Flip-Chip Packages, Transactions of the ASME, Vol. 121, (1999), 196~201
4. Kuo-Ning Chiang and Chang-An Yuan : An Overview of Solder Bump Shape Prediction Algorithms with Validations, IEEE Transactions on Advanced Packaging, 24-2 (2001), 158~162
5. John H. Lau : Flip Chip Technologies, MacGraw-Hill, (1996)
6. Hidehisa Sakai, Nobuyoshi Yamaoka, Kazuyuki Ujiie, and Masanori Motegi: Shape Prediction and Residual Stress Evaluation of BGA and Flip Chip Solder Joints, IEEE, 2000 Inter Society Conference on Thermal Phenomena, (2000), 181~186
7. Thomas W. Edwards : Solder Joint Similarities between BGA/CSP and Other Surface Mount Devices, Journal of LG Production Engineering, 3-5 (2000), 24~28
8. Y.E. Shin, J.M. Kim : A Study on the Life Prediction and Quality Improvement of Solder Joint in IC Package, Journal of KWS, 17-1(1999), 124~132
9. Coffin, L.F., Jr. and Schenectady, N.y. : A Study of the Effect of Cyclic Thermal Stress on a Ductile Metal, Transactions of the ASME, Vol. 76, (1954), 932~950
10. Engelmeier, W. : Fatigue Life of Leadless Chip Carrier Solder Joints During Power Cycling, IEEE Transactions on Components, Hybrids and Manufacturing Technology, Vol CHMT-6 No.3, (1983), 232~237
11. W.W.Lee, L.T.Nguyen, G.S. Selvaduray : Solder Joint Fatigue Models : review and applicability to chip scale package, Microelectronics & Reliability Vol. 40, (2000), 231~244
12. Y. Kariya, H. Kagawa and M. Otsuka : Effect of Strain Rate, Hold Time and Third Element on the Fatigue Damage of Sn-3.5mass%Ag Alloy, Microjoining and Assembly Technology in Electronics 98, (1998), 259~264
13. K. N. Tu : Acta Metall, Apr, (1973), 347



- 신영의(辛永議)
- 1956년생
- 중앙대학교 기계공학부
- 마이크로집합, 솔더링, 패키징, 접합부의 검사 및 평가
- e-mail: shinyoun@cau.ac.kr



- 고영욱(高永旭)
- 1972년생
- 중앙대학교 기계공학부
- 접합부의 신뢰성 평가
- e-mail: naunet@hanmir.com



- 김종민(金鍾珉)
- 1971년생
- 오사카대학 공학연구과 생산과학
- 마이크로 집합, Packaging
- e-mail: kjm@mapse.eng.osaka-u.ac.jp



- 윤종구(尹鍾九)
- 1959년생
- 산업자원부 기술표준원 전자표준과
- 신뢰성 평가
- e-mail: jkyoon@ats.go.kr