

고주파 평면 트랜스포머 (Planar Transformer) 의 설계

■ 김 철진 / 한라대 전기공학부 교수

서 론

최근 전기공학을 기본으로 한 정보통신 관련 산업의 발전에 따라 각종 전기전자 통신기기의 소형 경량화가 빠른 속도로 진행되고 있다.

그러나 회로의 고주파화에도 불구하고 자성체가 갖는 고유의 손실특성은 소형화의 중요한 제한요소로 작용하기 때문에, 이러한 문제점에 대한 대안으로 전력 변환을 위한 트랜스포머(transformer)나 유도성 임

피던스를 얻기 위한 인덕터(inductor) 소자를 낮게 설계하는 평면화(planar) 기술이 개발되게 되었다. 평면형 트랜스포머는 소형의 다층 PCB를 사용한 단일소자로 구성되거나 또는 전원공급장치(SMPS)의 다층 PCB에 직접 설계하여 사용하며, 'Planar', 'Flat', 'Frame & Bar' Transformer의 명칭을 사용하여 상용화가 이루어지기 시작하고 있다.

다층 PCB의 평면 코어를 사용하

면 기존의 권선형 방식과 비교하여 체적에 대한 표면적의 비가 현저히 개선되어 열저항이 약 50% 정도 저감되며, 온도상승 범위 내에서 높은 출력 전력밀도를 가지므로 부품의 높이(profile)를 낮출 수 있고, 누설 인덕턴스를 저감할 수 있으며 우수한 반복동작 특성과 열 특성을 기대할 수 있다.

설계 과정

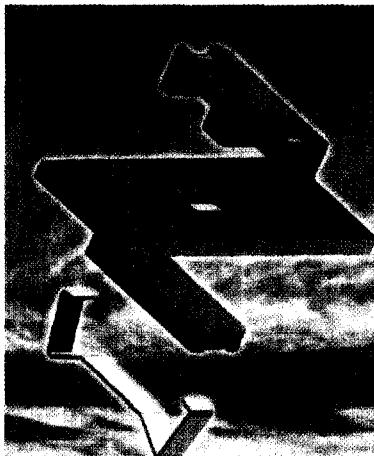
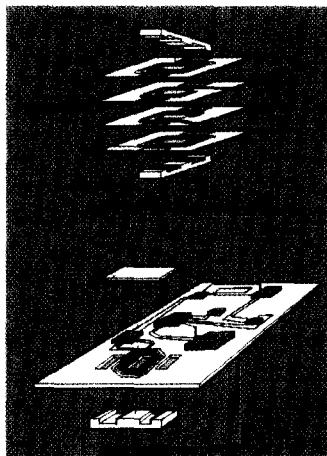
(1) 최대 자속 밀도의 계산

트랜스포머에는 철손과 동손으로 인하여 온도상승이 발생하므로 온도 상승을 최대 허용치 이하로 설계할 필요가 있다.

온도상승은 코어의 자속밀도의 함수로 추정할 수 있으며, 열평형을 고려한 총손실 P_{loss} 은 트랜스포머의 냉각능력과 유관하며 일반적으로 다음과 같이 표현할 수 있다.

$$P_{loss} = \frac{\Delta T}{R_{th}} \quad (1)$$

ΔT : 온도상승, R_{th} : 트랜스포머의 열저항



트랜스포머 손실의 1/2을 코어 손실로 가정하면 최대 코어손실 밀도 P_{core} 는 실험적으로 다음과 같은 관계를 갖는다.

$$P_{core} = \frac{(12) \cdot \Delta T}{\sqrt{V_{(cm^3)}}} [mW/cm^3] \quad (2)$$

전력손실은 주파수 $f [KHz]$, 최대 자속밀도 $B [T]$, 온도 $T [^{\circ}C]$ 의 함수에 비례하며 제조업체에서 제공하는 데이터 시트로부터 코어의 손실밀도 P_{core} 와 최대 허용자속밀도 B_{peak} 를 계산할 수 있다.

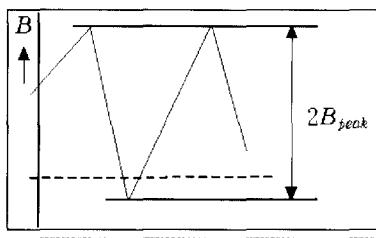


그림 1 자속밀도

(2) 공간내의 권선 분포

허용자속밀도 B_{peak} 를 계산한 후 적절한 컨버터 방식을 선정하고 에너지 변환방식에 따라 트랜스포머에 적합한 1, 2 차 권수를 계산하기 위한 관계식을 검토하여 권선을 층으로 나누는 방법을 결정한다.

트랙에 흐르는 전류에 따라 PCB의 온도상승을 예상할 수 있으므로 열확산을 고려하여 내외부 층의 턴수를 대칭적으로 분포하도록 하며 이때 균접효과와 자기적 결합을 고려하여 1-2 차의 층을 샌드위치 모양으로 배치하는 것이 바람직하다.

가능한 권선의 높이와 필요한 권수의 결정은 권선 온도상승의 중요

한 원인이 되므로 비용을 고려하여 동박면(copper layers)의 표준 두께를 기준으로 선택한다.(35-70 μm) 이 일반적)

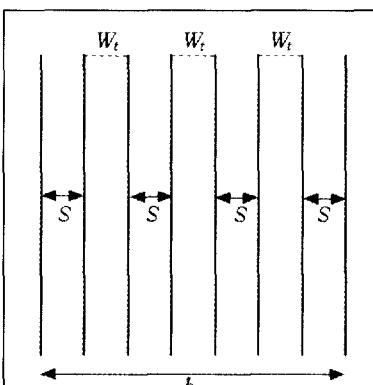
IEC 950 에서는 1, 2차 권선간의 주절연을 위하여 FR2, FR4 등의 PCB 재료를 사용하는 경우 요구 이격거리는 400 μm 이며, 주절연이 아닌 경우는 층간의 이격거리는 200 μm 으로 또한 PCB 상하부의 약 50 μm 의 solder mask 층을 고려할 것을 규정하고 있다.

전류와 최대허용 전류밀도의 예측으로부터 권선의 트랙폭을 결정한 후 권선간의 공간을 결정하는 것이 적절하나 실용적으로는 동박이 35 μm 인 경우 트랙폭은 150 μm 이상으로, 70 μm 이면 200 μm 이상으로 한다.

PCB의 트랙폭 W_t 는 그림 2를 기준으로 하여 다음의 관계로 나타낼 수 있다.

$$W_t = \frac{[b_w \cdot (N_1 + 1) \cdot S]}{N_1} \quad (3)$$

N_1 : 층간의 턴수, S : 권선간의 공간
 b_w : 권선의 폭, 단위:[mm]

그림 2 트랙폭 W_t , 공간면 s 및 권선폭 b_w 의 상관관계

주 절연에 대한 조건을 충분히 만족해야 하는 경우에는 코어를 1차의 일부로 간주할 수 있으므로 2차 측으로부터 400 μm 정도를 이격하고, 내외부의 각(leg)과 코어에 인접한 2차 권선간의 연면거리(creepage distance)는 400 μm 을 유지한다. 따라서, 권선풋에서 800 μm 정도를 감산하여 트랙폭을 결정한다.

(3) 전류에 의한 PCB의 온도상승

최종단계로 실효전류에 의해서 발생하는 동박면의 온도상승을 고려해야 하며, 실효전류와 PCB 도체단면의 온도상승과의 상관관계를 그림 3에 제시한다.

이때, 단일도체나 멀리 배치된 인덕터의 경우는 제시한 표를 이용하

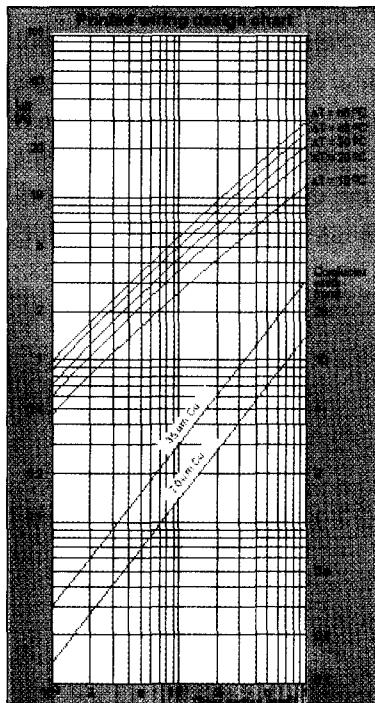


그림 3 PCB와 온도상승의 상관관계

여 도체의 폭, 두께, 단면적 및 설정 온도상승에 대한 최대허용전류를 결정하고, 병렬 인덕터나 배치가 겹친 경우는 등가단면과 등가전류를 사용하여 온도상승을 예측할 수 있다. 여기서, 등가단면은 병렬도체 단면의 합이며, 등가전류는 인덕터 전류의 합을 의미한다. 이러한 설계 과정에서 권선에서 발생한 열은 DC 전류에 의한 것으로 가정하고 있으나 실제의 경우에 존재하는 표피효과와 근접효과의 발생원인이 되는 AC전류 성분을 고려할 필요가 있다.

(4) 기타의 영향

도체자체의 전류에 의해 발생하는 내부의 자계로 인하여 도체에는 표피효과가 나타나며, 고주파 신호와 같은 빠른 전류의 변화는 와전류의 원인이 되는 교변자속을 발생한다.

주전류에 포함된 이 와전류는 주전류의 방향과 반대이며, 이로인해 도체의 중앙부의 전류는 상쇄되고 전류의 분포는 도체표면으로 이동하여 전류밀도는 도체의 표면에서 중심을 향하여 지수함수 적으로 감소한다.

전류밀도가 도체 표면에서 중앙까지 e^{-1} 의 계수로 감소하는 침투깊이 (skin depth) δ 는 도전율이나 투자율과 같은 재료의 특성에 따라 다르고, 주파수의 제곱근에 반비례 한다.

60 [°C]에서 동의 침투 깊이는 대략 다음과 같다.

$$\delta = [\mu m] = \frac{2,230}{\sqrt{f} (kHz)} \quad (4)$$

도체폭 W , 가 2δ 보다 작을 때는 이 효과를 방지 할 수 있으며,

500[KHz]의 주파수에서 트랙 폭이 200[μm]이하를 의미한다. 만약 계산한 권수에 비해 보다 큰 권선폭 b_w 가 적용되어야 하는 경우에는 자기적인 관점에서 가장 좋은 해결책은 병렬 트랙을 사용하여 권선을 분할하는 것이다.

실제는 권선 자체의 전류에 의한 교번자계 뿐만 아니라 인접한 다른 도체의 자계로 인하여 도체 내에 와전류가 나타나는 근접효과 (proximity effect)를 최소화하기 위하여 1, 2차 권선을 샌드 위치 권선으로 처리하는 방안이 적절한 대책이 될 수 있다.

또한, AC전류가 공급되는 다층 PCB의 설계에서는 DC전류의 경우와 비교하면 주파수 1 [MHz]까지는 주파수가 100 [KHz] 증가할 때마다 PCB에서의 온도상승이 약 2 °C 씩 증가하는 상관관계를 나타낸다.

설계 예

다음의 표 1과 표 2는 각각 플라이백 트랜스포머의 설계 사양과 관계식을 제시한 것이다.

우선, 데이터시트로 부터 스위칭 주파수 120[KHz]에서 표준형의 코어에 적합한 최대 자속밀도 160[mT]를 선정하고 이 값이 허용 가능한 코어손질과 온도상승범위에 포함되는 지와 권수의 계산이 가능한지를 확인한다.

여기서는 E-E18 또는 E-PLT18 형상의 코어를 고려할 수 있으며, 페라이트 재료의 예상 손실밀도는 각각 385[mW/cm³], 430[mW/cm³]

표 1. 플라이백 트랜스포머의 설계사양

설계 항목	데이터
출력 전력 P_o	8 [W]
스위칭 주파수 f	120 [KHz]
듀티비 (최대) d	0.5
입력/출력 전압 $V_{i,min} / V_o$	70 / 8.2 [V _{DC}]
주워온도(최대)	60°C
허용온도상승 △T	35°C

표 2 설계 관계식(Flyback)

파라미터	관계식
1 차 권선	$N_1 = \frac{V_{i,min} d_{max}}{2 f B_{peak} A_e}$
2 차 권선 ($N_2 = N_{IC}$)	$N_2 = N_1 \frac{V_o (1 - d_{max})}{V_{i,min} d_{max}}$
1 차 인덕턴스	$L_{sp} = \frac{(V_{i,min} d_{max})^2}{2 P_{max} f}$
출력전류(실효치)	$I_{o(rms)} = \frac{P_o}{V_o} \sqrt{\frac{4}{3(1-d)}}$

정도이므로 동작주파수 $f = 120$ [KHz], 최대 자속밀도 $B_{peak} = 160$ [mT], 동작온도는 95 °C를 기준으로 손실을 계산한다.

다음의 그림 4는 설계에 적용하기 위한 각종 평면형 코어의 형상을 나타낸 것이다.

E-PLT18의 경우 데이터시트로 부터 $A_e = 39.5$ [mm²], $V_e = 800$

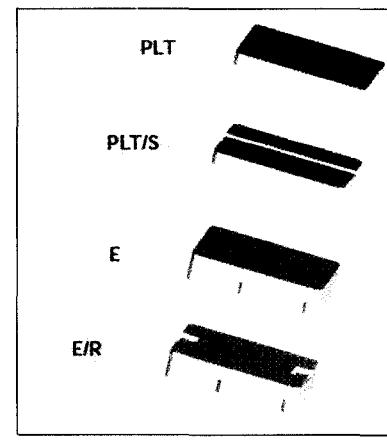


그림 4 각종 평면형 코어의 형상



[mm³]이므로, N_1 , N_2 및 보조권선의 권선을 계산하면 각각 24, 3, 3이 된다.

24 턴의 1차 권선은 2 내지 4층의 대칭적인 형태로 분할하여 처리하며, 적절한 권선폭은 4.6 [mm] 이므로 12 턴씩 2 층으로 처리해야하나, 트랙폭과 공간이 좁게 되므로 결국 6 턴씩 4 층으로 처리하는 것이 적절하다.

6층의 설계자료는 다음의 표 3 과 같고, 전류에 의한 온도에 따라 35~70[μm]의 동박면을 선정하고, 주절연을 위해서는 1, 2 차 층의 이격은 400[μm]이며, E-PLT18의 최소 권선면은 1.8[mm] 이므로 35[μm]의 층을 기준으로 하는 경우 총 1,710 [μm]의 PCB두께로 설계를 할 수 있다.

표 3 6층 설계의 예

Layers	turns	35 μm	70 μm
solder mask		50	50
primary	6	35	70
insulation		200	200
primary	6	35	70
insulation		200	200
primary (IC)	3	35	70
insulation		400	400
secondary	3	35	70
insulation		400	400
primary	6	35	70
insulation		200	200
primary	6	35	70
solder mask		50	50
Total		1710	1920

식으로부터 2차 권선의 트랙폭을 계산하고 주절연을 포함하여 트랙폭

1.06 [mm]로 설정한다. 그림 3과 관계식으로부터 2차 층 실효전류 1.6 [A]를 사용하면 35[μm]의 층에서

는 25°C, 70[μm]의 경우는 약 7°C의 온도상승을 예측할 수 있다.

권선손실에 의한 온도상승은 전체 온도상승의 1/2 정도로서 17.5°C이며

35[μm]의 층은 큰

온도상승을 발생하므로 70[μm]의 층을 사용한다.

식 (3)으로부터 1차 권선을 위한 트랙폭은 약 416 [μm]이며 이 폭은 0.24[A]의 1차 실효 전류에 의한 온도상승의 원인이 되지 않는다.

주파수는 120 [KHz] 이므로, DC 전류와 비교하여 PCB에서 약 2°C의 부가적인 온도상승이 발생하며, 전류에 의해 발생된 PCB의 전체 온도상승은 10°C 이하로서 70[μm]의 동(Cu) 트랙으로 된 6층의 설계는 적절하다고 할 수 있다.

PCB의 두께가 1920[μm]이므로 3.6[μm]의 권선면을 갖는 표준형 E-E18 코어를 사용하는 것이 적절하며, 코어손실로 인한 17.5°C의 온도상승과 권선손실로 인한 10°C 온도상승의 합을 고려할 때 3C90 재료의 E-E코어를 사용하는 경우 28°C 정도의 온도상승을 예측할 수 있으며 1, 2차의 결합은 누설인 덱턴스가 1차 층 인덕턴스의 0.6% 정도로서 양호하다.

다음의 표 4는 Philips 사의 Planar E 코어중 가장 일반적으로 사용되는 3C90 재

표 4 3C90 재료의 특성

SYMBOL	CONDITIONS	VALUE	UNIT
μ_i	25 °C; ≤ 10 kHz; 0.1 mT	2300 ± 20%	
μ_a	100 °C; 25 kHz; 200 mT	5500 ± 25%	
B	25 °C; 10 kHz; 250 A/m 100 °C; 10 kHz; 250 A/m	≥ 430 ≥ 340	mT mT
P_v	100 °C; 25 kHz; 200 mT 100 °C; 100 kHz; 100 mT 100 °C; 100 kHz; 200 mT	≤ 80 ≤ 80 ≤ 450	kW/m ³
ρ	DC, 25 °C	≈ 5	Ωm
T_c		≥ 220	°C
density		≈ 4800	kg/m ³

료의 특성을 나타낸 표이다.

또 다른 에너지 변환 방식으로서 절연형 포워드(Forward) 방식을 들 수 있으며, 표5 및 표6에 포워드 트랜스포머의 설계사양(specification)과 기본적인 관계식을 각각 제시한다.

이상 언급한 과정을 반복하여 설계한 E14 코어 적용 10 층의 포워드 컨버터 트랜스포머의 설계 데이터 및 실제 PCB의 설계 결과를 표 7.에 제시하고 있다.

표 5 포워드 트랜스포머의 설계사양

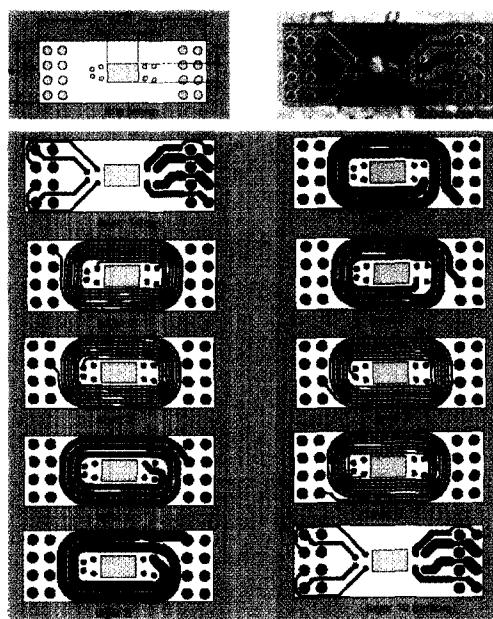
설계 항목	데이터
출력 전력 P_o	18 [W]
스위칭 주파수 f	500 [kHz]
듀얼비(최대) d	0.5
입력/출력 전압 V_i / V_o	48 / 5.0 [V _{AC}]
주위온도(최대)	40°C
허용온도상승 ΔT	50°C

표 6 설계 관계식(Forward)

파라미터	관계식
1 차 권선	$N_1 = \frac{V_{i\min} d_{\max}}{2fB_{\text{peak}} A_e}$
2 차 권선	$N_2 = N_1 \frac{V_o}{V_{i\min} d_{\max}}$
1차 인덕턴스	$L_p = \frac{\mu_o \mu_a N_1^2 A_e}{l_e}$
출력전류(실효치)	$I_{o(rms)} = \frac{P_o}{V_o} \sqrt{d}$

표 7 10층 설계의 예(Forward)

Layers	turns	70 μm
solder mask		50
tracks layer		70
insulation		200
primary de-mag	7	70
insulation		200
primary	7	70
insulation		200
secondary	3	70
insulation		200
secondary	2	70
insulation		200
secondary	2	70
insulation		200
secondary	3	70
insulation		200
primary	7	70
insulation		200
primary de-mag	7	70
insulation		200
tracks layer		70
solder mask		50
Total		2600



예를 나타낸 것이다.

그림 6은 Philips 사에서 개발한

Frame & Bar 및 Planar E 코어를 사용한 LCD 모니터의 백라이트용 인버터의 평면트랜스포머를 나타낸 그림이며, 평면코어를 사용한 주요응용분야를 표로 나타내면 표 8과 같다.

결 론

최근 노트북 PC, LCD 모니터 및 휴대용 정보통신 단말기 등 백라이트용 램프(CCFL)를 갖는 LCD 모듈을 적용한 정보산업(IT) 분야의 급속한 성장이 진행되고 있으며, 특히 고주파 인버터로 동작하는 CCFL 등

의 형광램프는 플리커 현상이 없고

응 용

평면 코어의 대표적인 응용분야로는 전력변환을 위한 트랜스포머를 들 수 있으며 자성체는 주로 폐라인트를 사용한다. 그림은 노트북 PC의 LCD 백라이트(backlight) 용 CCFL을 구동하기 위한 평면형 트랜스포머를 고주파 인버터에 적용한

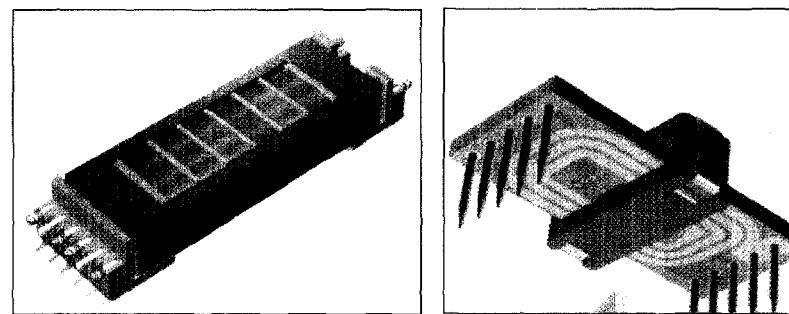


그림 6 Philips 사의 평면트랜스포머 (Frame & Bar Core)

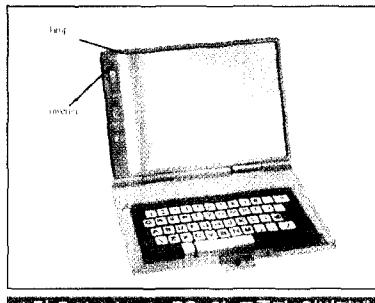


그림 5 Notebook PC 의 고주파 인버터에 적용한 예

표 8. 평면코어의 응용

분류	응용분야
Component	Transformer , Filter choke
AC/DC Converter (Main-fed)	SMPS , Battery Charger (Mobile Phone, Notebook PC)
DC/DC Converter (Battery-fed)	Power Converter Module, Telecommunication Network, Electric car
AC/AC Converter (Main-fed)	CCFL, Induction heating, Welding
DC/AC Inverter (Battery-fed)	LCD Backlight (Mobile Phone, Notebook PC), Car electric devices

높은 발광효율을 갖는 장점이 있다. 배터리로 구동되는 노트북 PC의 경우는 배터리 전원의 50 % 이상의 전력이 백라이트 용으로 사용되는 것을 감안하면 컨버터의 에너지 변환효율은 매우 중요하므로 전력밀도가 높은 평면 트랜스포머를 적용하는 것이 적합하다 할 수 있다.

평면 트랜스포머의 경우는 권선을 다층의 PCB 패턴으로 처리함으로써 동일한 체적을 갖는 기존의 권선형 트랜스포머에 비해 열저항을 약 50% 이상 저감할 수 있는 장점을 갖는다.

소형 경량으로서 특히 높이(profile)가 극히 낮은 트랜스포머, 인덕터 등의 자기부품이 필요한 경우에는 평면형 자성체의 적용이 바람직하며, 현재 Philips, Ferroxcube 등 일부 제조업체를 중심으로 상용화가 진행되고 있다.

향후 멀티미디어 산업의 성장과

정보통신기술의 비약적인 발전에 따라 소형 경량화의 장점을 갖는 평면형 자성재료의 설계 및 응용기술 또한 큰 발전이 있을 것으로 기대할 수 있다.

[참고문헌]

1. S.A. Mulder, "Application note on the design of low profile high frequency transformers", Ferroxcube Components, 1990
2. S.A. Mulder , "Loss formulas for power ferrites and their use in transformer design", Philips Components, 1994
3. Th. Durbaum, M Albach, "Core losses in transformers with an arbitrary shape of the magnetizing current", 95 EPE Sevilla, 1995
4. Ferroxcube Components technical note, "25 Watt DC/DC converter using integrated Planar Magnetics.", 1996
5. Ferroxcube Components technical note, "25 Watt DC/DC converter using integrated planar magnetics", 9398 236 26011
6. Ferroxcube Components technical note, "Design of Planar Power Transformers", 9398 083 39011
7. Keith Billings, "Switchmode Power Supply Handbook", 2nd ed., Mc Graw-Hill, 1998
8. James L. Lau, K. Kit Sum, "Flat Transformer Power Converter for Low Voltage, High Current Applications", 1999.