

슬롯피치 경계 조건을 이용한 인버터 구동 유도 전동기의 회전자 등가회로 정수 추출 및 특성해석

論 文
51B-7-1

Analysis of Inverter-Fed Induction Motor Using F.E.M and Harmonic Equivalent Circuit

李健鎬* · 金炳澤** · 權丙一***
(Gun-Ho Yi · Byung-Teak Kim · Byung-Il Kwon)

Abstract - An inverter-fed induction is driven by a harmonic voltage source so that it is necessary to be analyzed by time-stepping F.E.M. But it takes so long time that disadvantageous to design. This paper presents a simple analysis method for inverter-fed induction motor using FEM and harmonic equivalent circuit. First, the rotor bar resistance and the leakage reactance are determined by FEA for 1 slot region in rotor to consider the skin effect and the saturation. Secondly, the characteristic of the motor is analyzed by the harmonic equivalent circuits consisting of the obtained parameters from the FEA. This method is carried out to analyze an induction motor driven by the sinusoidal voltage and the inverter. The results are verified by comparing with those of the time-step F.E.A and the experiment.

Key Words : Inverter-fed induction motor, Rotor bar resistance, Leakage reactance, harmonic equivalent circuit

1. 서 론

산업계에 널리 이용되는 유도전동기의 해석 및 설계를 위해서, 주로 등가회로법과 유한요소법이 적용되고 있다. 두 방법의 장, 단점을 비교할 때, 먼저 등가회로법은 특성계산시간이 매우 짧으며 회로정수 변화에 따른 특성변화를 파악할 수 있으므로, 설계에 쉽게 응용될 수 있는 장점이 있다[1][2]. 그러나, 회로정수를 산정하기 위하여 등가 자기회로법 등을 이용할 때, 자성체의 국부적인 포화 및 도체내의 표피효과와 같은 복잡한 전자기적 현상을 표현하기 어렵다. 따라서, 경험과 실험에 의존한 계수나 근사화된 수식들을 사용하는 경우가 많다. 특히, 폐슬롯 형태의 농형 회전자의 경우 슬롯의 복잡한 형태에 따른 현상을 고려하기 어려울 뿐 아니라, 브리지 부분의 누설을 구하는 것은 경험에 의존하게 되어 해석의 정밀도는 매우 떨어지게 된다.

반면 유한요소법을 이용한 전동기의 해석은 비교적 정확한 해석결과를 얻을 수 있지만, 해석시간이 길며 회로정수에 관한 정보를 얻기 힘들어 설계에 쉽게 적용하기 어렵다. 특히 최근 사용 범위가 넓어지고 있는 인버터 구동 유도전동기의 경우, 다양한 주파수 성분을 포함한 전원에 의해 동작되므로 복소근사법을 이용한 유한요소해석의 적용이 곤란하다. 따라서 시간차분법이 적용되어야 하지만 복소근사법에 비해 해석시간이 더욱 길어서 전동기의 설계에 적용하기에 매우 불리하게 된다.

이러한 등가회로와 유한요소법의 단점을 상호보완하기 위해 회전자 슬롯 피치 경계조건을 이용한 유한요소해석을 통해 정현파 구동시의 전동기 등가회로 정수를 산정하는 방법이 제시된 바가 있다[3]. 이 방법은 기존의 전동기 유한요소 해석방법과는 달리, 회전자의 1 슬롯영역만을 해석하고, 해석 결과로부터 회전자 도체의 저항과 슬롯 누설 인덕턴스 성분을 추출하여 등가회로를 통해 특성을 구하는 방법이다[4][5]. 이 방법은 작은 해석영역에 대해 유한요소해석을 실시하므로 해석시간이 매우 짧으며, 철심의 포화 및 표피효과를 고려한 회로정수를 추출하게 되므로 정확성을 확보할 수 있고, 또한 등가회로해석을 시행하므로 설계와 직접적으로 연관시킬 수 있는 장점을 가지고 있다[6]. 그러나 기존에 제시된 방법은 정현파 구동을 가정하였으므로 인버터와 같이 고조파 전압을 포함하는 구동조건에 적용하기에는 적합하지 않았다.

따라서 본 논문에서는 인버터구동 유도전동기에 대하여 슬롯 피치 경계조건을 이용한 해석방법을 제안하였다. 특성 해석을 위한 고조파 등가회로를 구성하기 위해 인버터 전원의 각 고조파별로 회로정수를 구하였으며, 이를 이용해 특성해석을 하였다. 제안한 해석방법의 검증을 위해 정현파 구동시의 경우는, 전동기 실험치 및 기존의 등가회로해석결과를 비교하였고, 인버터 구동시는 시간차분 유한요소법으로부터 얻은 해석결과와 비교하였다.

2. 회전자의 슬롯피치 경계조건을 이용한 유도전동기 해석방법

농형 유도 전동기의 등가회로 해석에는 정확한 회로 정수의 추출이 필수적이다. 회로정수는 크게 1차측과 2차측의 저항과 누설 인덕턴스로 구성된다. 누설 인덕턴스는 1, 2차측을 채교하지 못하는 누설자속에 의한 것으로서 슬롯 누설, 코일

* 正 會 員 : 漢陽大 電氣工學科 博士課程
** 正 會 員 : 三星電機 中央研究所 CAE팀 · 工博
*** 正 會 員 : 漢陽大 電氣工學科 教授 · 工博
接受日字 : 2001年 1月 29日
最終完了 : 2002年 5月 1日

단에서의 누설, 엔드링에서의 누설, 스큐에 의한 누설, 지그재그 누설로 분류할 수 있다. 농형 유도 전동기는 운전상태에 따라 회전자 슬롯의 포화 및 도체의 표피효과와 같은 현상이 매우 심하게 발생하므로, 회전자의 회로정수 예측이 어렵게 된다. 특히 이 현상은 슬롯 인덕턴스 및 바 저항에 가장 큰 영향을 미치게 된다.

기존의 등가회로 해석에서는 회전자 바 저항과 슬롯 인덕턴스를 추출하기 위해 사다리형 회로망 기법이 많이 이용되어지고 있다[7][8]. 이 방법은 회전자 슬롯을 몇 개의 층으로 나누고 각 층에서의 저항과 인덕턴스를 병렬회로로 구성하여 회전자 바의 저항과 슬롯 인덕턴스를 계산하는 방법이다. 이 때 각 층들의 높이는 표피효과를 무시 할 수 있는 두께로 나누게 된다. 그러나 사다리형 회로망과 같은 등가 자기 회로법을 이용하는 경우, 회전자 철심의 투자율은 무한대이며 누설 자속은 슬롯에 수직으로 통과한다는 가정을 두었기 때문에 정확한 회로 정수의 추출이 어렵게 된다. 특히 회전자 슬롯이 폐슬롯인 경우에는 브리지 부분의 포화를 고려하기 위해 그림 1과 같은 가상의 슬롯 개구폭을 가정해야하며, 이는 슬롯의 형상이나 크기 등에 따라 변하는 값으로써 경험에 의존해야만 하기 때문에 해석의 정확도는 더욱 떨어지게 된다.

이와 같은 단점을 보완하기 위해 슬롯피치 경계조건을 이용한 유한요소 해석을 통해 회전자의 회로정수를 추출하였다.

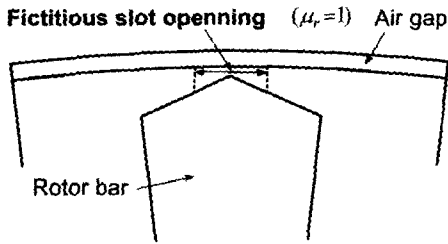


그림 1 사다리형 회로망 해석을 위한 가상의 슬롯 개구폭
Fig. 1 Fictitious slot opening for ladder-type network analysis

2.1 유한요소법을 이용한 회전자 슬롯부분의 해석 모델링

슬롯피치 경계조건을 이용한 유한요소해석은 기존의 1극 이상을 해석영역으로 설정하는 것과 달리, 회전자 내에서 전자장의 공간적 분포가 회전자 1슬롯을 기준으로 주기적이라는 가정으로부터 회전자의 1슬롯 영역에 대해서만 유한요소 해석을 시행한다. 그림 2에 회전자의 슬롯피치 경계조건을 이용한 해석영역을 나타내었으며, 해석모델의 좌, 우측에 슬롯피치 경계조건을 적용하였다. 여기서 N_b 는 회전자의 슬롯 개수이며, P 는 극 쌍수이다.

본 해석방법은 회전자 슬롯의 회로정수 추출이 목적이므로, 고정자 치 형상에 의한 공극부분의 자기저항변화는 카터 계수를 적용하여 고려하였다. 고정자 철심의 투자율은 무한대로 가정하고 회전자 철심의 포화만을 고려하며, 이 때 회전자 철심의 포화는 고정자 전류와 회전자 전류가 동시에 영향을 미치므로 고정자 전류의 영향을 고려하기 위해 고정자 표면에 J_s 를 인가하여 해석한다.

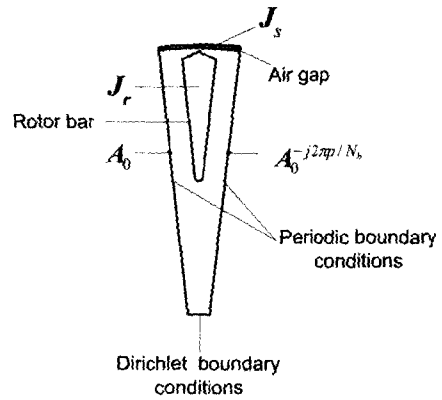


그림 2 슬롯 피치 경계 조건을 적용한 회전자 모델링
Fig. 2 Rotor slot with slot pitch boundary condition

2.2 정현파 구동시 유도전동기 특성 방정식

2.2.1 정현파 구동시 특성 방정식

정현파 구동을 가정할 때 해석영역 내의 모든 전자기적 물리량을 정현적라고 가정하면 복소근사법을 적용할 수 있으며, 2차원 유한요소법의 지배방정식은 식(1)와 같이 표현된다.

$$-\frac{1}{\mu} \nabla^2 \mathbf{A} + j\omega s \sigma (\mathbf{A} - \mathbf{A}_0) = \mathbf{J}_r + \mathbf{J}_s \quad (1)$$

여기서 \mathbf{A} 는 자기벡터 포텐셜, \mathbf{J}_r 은 회전자 바에 흐르는 전류의 공간 평균치이며, \mathbf{J}_s 는 고정자 표면에 인가되는 표면 전류 밀도이다. μ 는 회전자 철심의 투자율, σ 는 바의 도전율이며, s 는 슬롯이다. 그리고 \mathbf{A}_0 는 평균자기 벡터 포텐셜이며, 식(2)의 조건을 만족시킨다.

$$\int_{S_b} j\omega s \sigma (\mathbf{A} - \mathbf{A}_0) ds = 0 \quad (2)$$

여기서, S_b 는 회전자 슬롯영역을 의미한다.

회전자 공극 자속에 의해 도체에 유기되는 유기기전력은 식(3)으로 표현 할 수 있다.

$$\begin{aligned} \mathbf{E}_b &= \frac{\omega d w}{2p} \mathbf{B} \\ &= \mathbf{I}_b \mathbf{Z}_b = \mathbf{I}_b (\mathbf{R}_b + j\omega \mathbf{L}_{slot}) \end{aligned} \quad (3)$$

여기서, \mathbf{I}_b 는 도체에 흐르는 실효치 전류이며, ω 는 회전자의 회전 주파수, d 는 공극의 내경, w 는 적층길이를 의미한다.

식(3)으로부터 공극 자속밀도를 표현하면 식(4)와 같다.

$$\mathbf{B} = \frac{2p}{\omega d w} \mathbf{I}_b \mathbf{Z}_b \quad (4)$$

따라서 고정자 표면에 인가되는 면전류 밀도 \mathbf{J}_s 는 암페어의 주회법칙으로부터 식(5)와 같이 결정된다.

$$J_s = -\frac{I_b N_b}{\pi d} - \frac{j2\mu_0 p}{d} B_b$$

$$= -\frac{I_b}{\pi d} \left(N_b + \frac{j4\mu_0 p^2 \pi}{d\omega} Z_b \right) \quad (5)$$

회전자 바의 실제 전류밀도는 구동항 J_r 과 유도전류항의 합으로 나타나며 식(6)로 표현된다.

$$J_b = J_r - j\omega\sigma(A - A_o) \quad (6)$$

식(6)으로부터 회전자 바에서 발생하는 손실은 식(7)과 같이 계산할 수 있고, 이로부터 회전자 바의 교류저항을 식(8)과 같이 결정할 수 있다.

$$W_{k(AC)} = \int_{S_b} J_b^2 \rho \, ds \quad (7)$$

$$R_{k(AC)} = \frac{W_{k(AC)}}{W_{k(DC)}} R_{k(DC)} \quad (8)$$

여기서, $W_{k(DC)}$ 는 직류저항으로 식(9)와 같다.

$$W_{k(DC)} = \int_{S_b} J_o^2 \rho \, ds = I_b^2 R_{k(DC)} \quad (9)$$

그리고 회전자 모델의 슬롯누설 인덕턴스는 회전자 도체내부에 저장되는 에너지와 그림 3의 점 P_1 과 점 P_2 를 통과하는 자속량을 계산함으로써 얻을 수 있으며, 식(10)과 같다.

$$L_{slot} = w \frac{1}{I_b^2} \int_s \frac{1}{\mu} B^2 \, ds + \frac{1}{I_b} (A_{p1} - A_{p2}) w \quad (10)$$

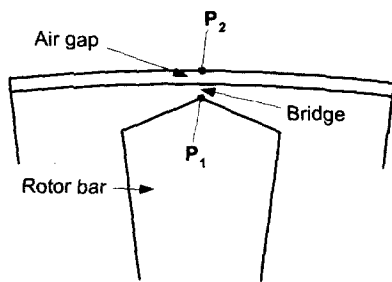


그림 3 슬롯 누설 인덕턴스 계산을 위한 위치
Fig. 3 Points for the calculation of slot leakage inductance

2.2.2 정현파 구동시 해석순서

이상의 식을 이용하여 다음과 같은 해석순서로 정현파 구동시 회전자 슬롯 회로정수를 추출할 수 있으며, 순서도를 그림 4에 나타내었다.

Step 1 먼저 식(1)의 지배방정식에서 회전자 바의 전류밀도 J_r 은 회전자 바의 임피던스에 따라 변화하는 미지수

가 되므로, 고전적인 방법으로 구한 집중정수를 이용한 초기 등가회로부터 회전자 전류를 계산한다.

Step 2 회전자의 슬롯 인덕턴스와 바 저항값의 추출을 위해서는 회전자 철심의 투자율이 먼저 결정되어야 하며, 이때 철심의 포화는 고정자 전류와 회전자 전류 크기에 의해 영향을 받게된다. 따라서, 식(5)의 고정자 표면의 전류 밀도 J_s 과 Step 1에서 계산된 회전자 바의 전류밀도 J_r 을 구동항으로 하는 지배방정식에 대해 비선형 유한요소 해석을 실시한다.

Step 3 Step 2로부터 결정된 회전자 철심의 투자율을 고정하여 회전자 바의 전류밀도 J_r 만을 인가한 후 지배방정식을 다시 해석한다. 이로부터 계산된 해로부터 회전자 회로의 회로정수 L_{slot} , R_b 를 계산하게 된다.

Step 4 구해진 회로정수를 이용해 등가회로를 재구성하고 다시 바 전류를 구한다. 이때 바 전류의 수렴 여부를 판단하여 수렴하지 않은 경우에는 새로운 전류 값을 이용해서 다시 해석과정을 수렴할 때까지 되풀이한다.

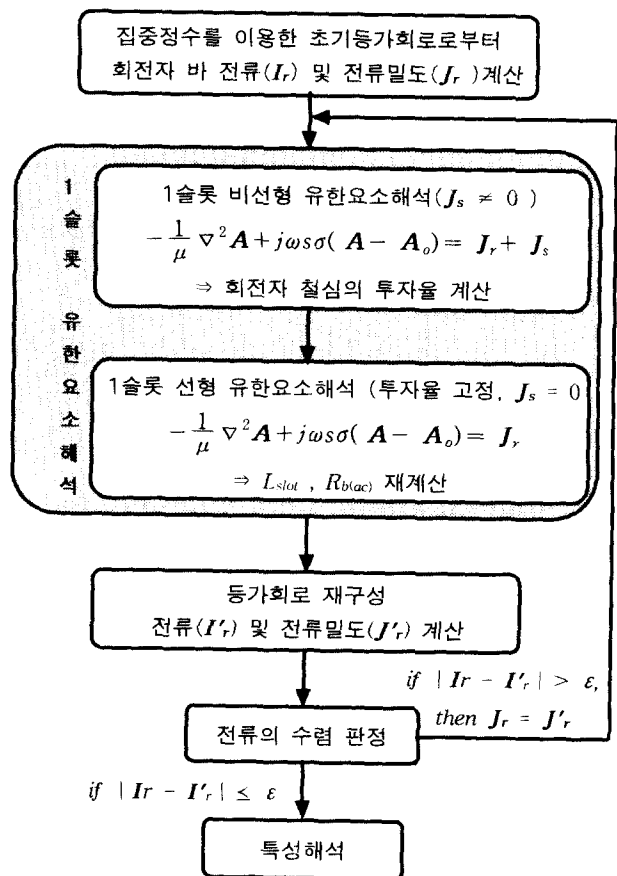


그림 4 정현파 구동시 회전자 슬롯 회로 정수 추출 및 특성 해석 순서

Fig. 4 Calculation of equivalent circuit parameters and analysis for sinusoidal voltage input

2.3 인버터 구동시 유도전동기 특성 방정식

2.3.1 인버터 구동시 특성 방정식

인버터 구동 유도전동기의 일반적인 등가회로 해석은 전압의 고조파 성분을 고려하여 기본파 등가회로와 고조파 등가회로로 나누어서 계산하고 결과를 중첩시켜 해석한다[10]. 그러나, 실제로 철심이 비선형 특성을 가지므로 이론적으로 중첩의 정리는 적용되지 못한다. 특히 인버터 구동시의 전동기 특성은 구동전압에 다양한 시간고조파 성분을 포함하고 있으므로, 정현파 구동시보다 철심의 포화현상이 정현파 구동시보다 심화되므로 기존의 고조파 등가회로는 오차를 발생시키게 된다. 따라서 인버터 구동시 등가회로 해석을 위해 철심의 비선형특성을 고려하는 등가 정현파 전압이 H. E. Jordan 등에 의해 연구되었으며, 이 연구에 의하면 식(11)로 표현되는 등가정현파 전압(V_{eq})을 인가하여 전동기 구동시험을 했을 때 비교적 정확한 회로정수 추출이 가능한 것으로 발표되었다 [11].

$$V_{eq} = V_1(1 + 0.5 H_B) \tag{11}$$

여기서, $H_B = \frac{1}{V_1} \sum_{l=1}^{\infty} \frac{V_{6l\pm 1}}{6l\pm 1}$, V_1 은 기본파 전압, $V_{6l\pm 1}$ 은 $6l\pm 1$ 차수의 고조파전압이다.

본 연구에서는 식(11)의 등가 정현파 전압(V_{eq})을 인가했을 때의 1슬롯모델의 회전자 철심 투자율을 결정한다. 결정된 투자율을 이용하여, 기본파 및 시간고조파의 성분에 대한 회로정수를 추출하고 그림 5와 같은 고조파 등가회로를 구성하게 된다. 그림의 등가회로에서 R_1 은 고정자 권선의 저항, X_1 은 고정자 누설 리액턴스, R_2 는 회전자 도체의 저항, X_{2slot} 은 2차축 슬롯 누설 리액턴스, X_{2ext} 는 슬롯 누설 리액턴스를 제외한 나머지 누설 성분이다. 그림 5(b)의 등가회로에서 하첨자 k 는 k 차 고조파를 나타내며, k 차 고조파의 슬립(s_k)은 식(12)와 같다.

$$s_k = [k\pi(1 - s_1)]/k \tag{12}$$

그림 5의 고조파 등가회로로부터 전동기의 평균토크 및 토크 리플특성을 식(13)과 식(14)와 같이 계산할 수 있다 [12].

$$T_{ave} = \pm \sum \frac{pm}{2\pi k f_1} (I_{2k})^2 \frac{R_{2k}}{s_k} \tag{13}$$

(고조파 차수 : $k = 1, 5, 7, \dots$)

여기서, m 은 상수, f_1 은 기본파 주파수 이다.

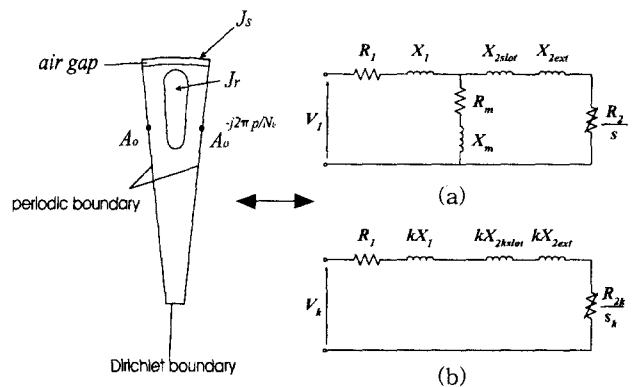
$$T_{rip} = \sum T_{6n} = \sum \Phi_1 [I_{6n-1}^2 + I_{6n+1}^2 - 2 I_{6n-1} I_{6n+1} \cos(\delta_{6n-1} + \delta_{6n+1})]^{1/2} \cos(6n\omega + \beta), \tag{14}$$

($n = 1, 2, 3, \dots$)

여기서, $\Phi_1 = V_1/f_1$ (기본파 공극자속),

$\delta_{6n\pm 1}$ 은 Φ_1 과 고조파 전류 $I_{6n\pm 1}$ 의 위상차이다.

그리고, $\beta = \frac{I_{6n-1} \cos \delta_{6n-1} - I_{6n+1} \cos \delta_{6n+1}}{I_{6n-1} \sin \delta_{6n-1} + I_{6n+1} \sin \delta_{6n+1}}$ 이다. $\tag{15}$



(a) 기본파 등가회로
(a) Fundamental-frequency equivalent circuit
(b) k 차 고조파 등가회로
(b) k^{th} time harmonic equivalent circuit

그림 5 인버터 구동 유도전동기의 고조파 등가회로
Fig. 5 Harmonic equivalent circuit of inverter-fed induction motor

2.3.1 인버터 구동시 해석순서

인버터 구동시의 등가회로 추출 및 특성해석 순서는 다음과 같으며, 순서도를 그림 6에 나타내었다.

Step 1 해석하고자하는 전동기의 속도로부터 기본파 성분에 대한 slip(s_k)을 결정한다.

Step 2 식(11)의 등가 정현파 전압(V_{eq})을 인가하여 전동기 속도 s_1 에 대해 정현파 구동시 해석과 동일하게 유한요소 해석을 시행하고 이로부터 인버터 전압을 고려한 회전자의 등가 철심투자율을 결정한다.

Step 3 인버터 전압을 푸리에(Fourier) 급수로 전개하여 기본파 및 고조파 성분의 합으로 표현하고, 각각의 성분에 대한 슬립(s_k)를 결정한다.

Step 4 전개된 인버터 전압의 성분(V_k)과 슬립(s_k)에 대하여 슬롯피치경계조건의 유한요소해석을 시행하고, 고조파 성분별 회로정수를 각각 계산한다. 이 때 회전자 철심의 투자율은 Step 2에서 결정된 값이다.

Step 5 구성된 고조파 등가회로로부터 계산된 결과를 종합시켜 인버터 구동시의 전류, 동손 및 토오크의 특성을 계산한다.

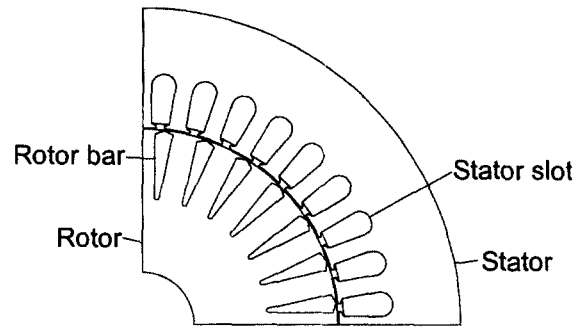


그림 7 해석모델
Fig. 7 Analysis model

표 1 해석모델의 사양

Table 1 Specification of analysis model

용량	3.7 [kW](5hp)
선간 전압 (정현파 구동시)	460 [V]
극수	4
공극	0.45 [mm]
적층 길이	80 [mm]
고정자 슬롯수	36
회전자 슬롯수	28
회전자 도체 저항률	$3.57 \times 10^{-8} [\Omega \cdot m]$
회전자 슬롯 높이	22.02[mm]

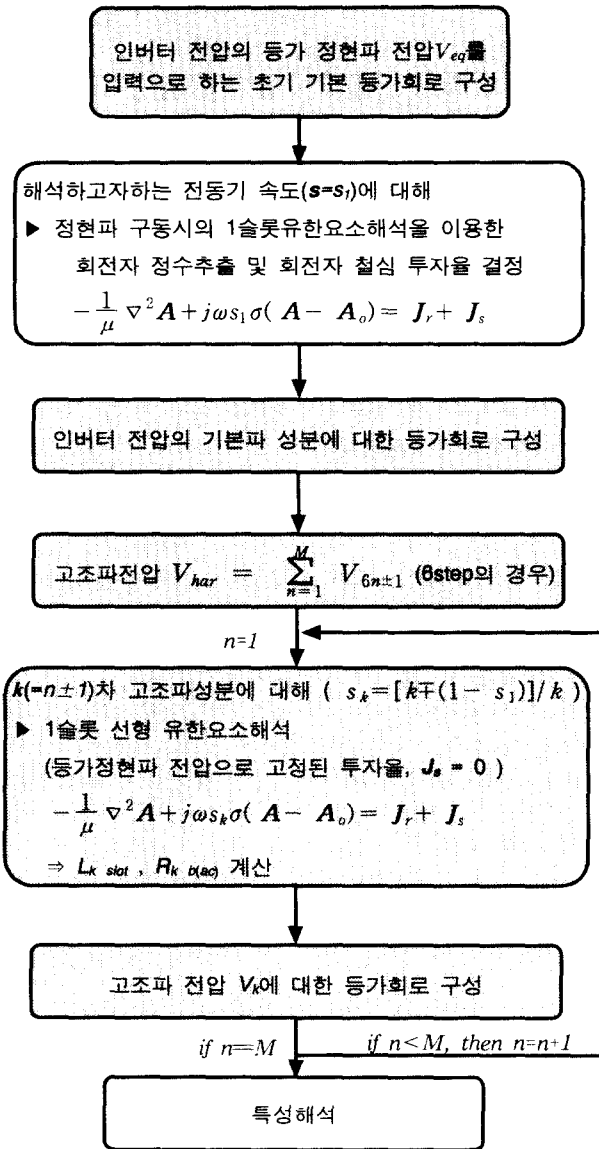


그림 6 인버터 구동시 특성해석 순서
Fig. 6 Flow of analysis for inverter voltage input

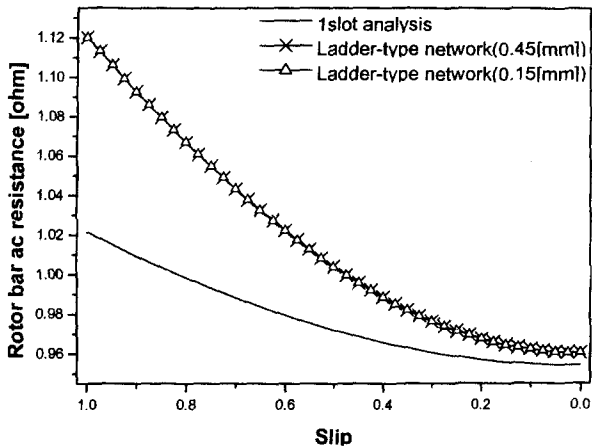
3. 특성 해석

3.1 해석 모델

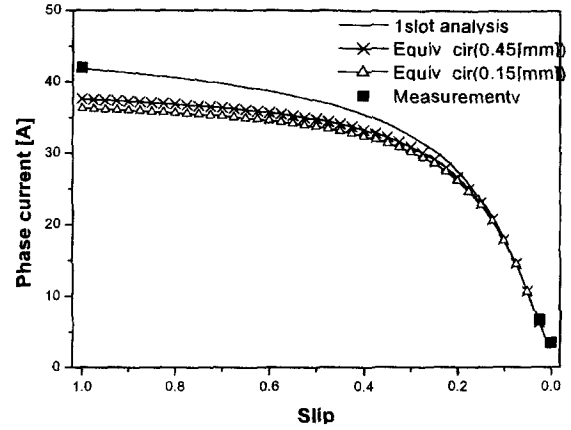
그림 7은 본 논문에서 해석하고자 하는 모델의 한 극 모델이며, 표 1은 해석을 위한 정현파 구동시 전동기의 사양이다.

3.2 정현파 구동시 특성

회전자 1슬롯해석 방법의 타당성을 검증하기 위해 정현파 구동시 특성을 해석하였으며, 실험결과 및 기존의 사다리형 회로망 기법을 이용한 결과와 비교하였다. 먼저 추출된 회로 정수를 비교하기 위하여 회전자 바저항과 슬롯 누설 인덕턴스의 슬립에 따른 변화를 그림 8에 나타내었다. 그림에 제시한 결과중 사다리형 회로망 기법을 이용하는 경우는 그림 1에 나타낸 바와 같이 가상의 슬롯 개구폭이 필요하며, 본 논문에서는 슬롯 개구폭을 0.45mm, 0.15mm로 가정하여 계산하였다. 슬롯의 개구폭에 따라 브리지 부분에서의 인덕턴스 값을 변화시킴으로써 총 슬롯 누설 인덕턴스 값은 변화시킬 수 있지만 슬롯의 형태가 같으므로 저항은 변하지 않았으며, 이는 1슬롯해석으로부터 계산된 결과와 큰 차이가 있다. 이는 사다리형 회로망 기법을 이용할 경우, 기동시와 같이 전류량이 커지는 영역에서는 치 끝 부분에서의 누설자속의 포화현상을 고려하지 못하기 때문이다. 이와 같이 계산된 회로정수를 이용하여 특성해석을 하였으며, 그림 9에 나타내었다. 그림으로부터 알 수 있는 바와 같이 토오크와 상전류 특성도 정격시에는 두 가지 방법 모두다 잘 일치하지만 사다리형 회로망 기법의 경우, 기동시 토오크와 전류가 실험치에 비해 모두 작게 계산됨을 알 수 있다. 반면 1 슬롯해석의 경우, 이 같은 포화현상이 고려됨에 따라 기동특성이 사다리형 회로망의 결과보다 실험결과에 좀 더 근사하며, 정격 및 정동특성은 비교적 정확하게 계산되었다.



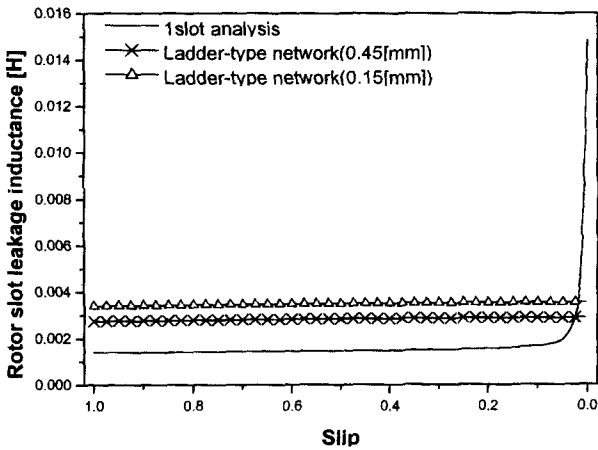
(a) 회전자 바저항
(a) Bar resistance



(b) 상전류 특성
(b) Speed-phase current curve

그림 9 정현파 구동시의 토크 및 상전류 특성

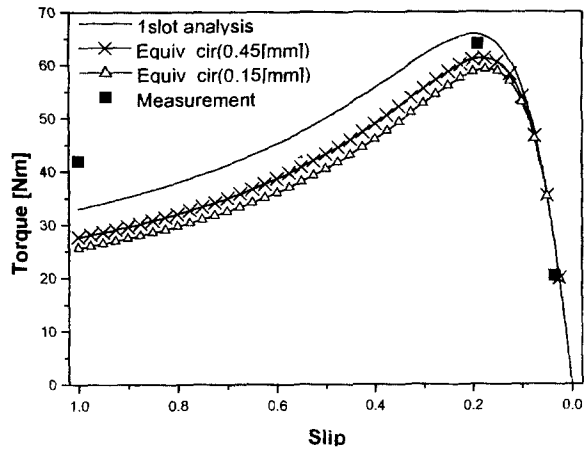
Fig. 9 Torque and phase current on sinusoidal supply



(b) 2차측 슬롯 누설 인덕턴스
(b) Secondary slot leakage inductance

그림 8 정현파 구동시 한 상당 바저항 및 2차측 슬롯 누설 인덕턴스

Fig. 8 Bar resistance and Secondary slot leakage inductance per phase on sinusoidal supply



(a) 토크 특성
(b) Speed-torque curve

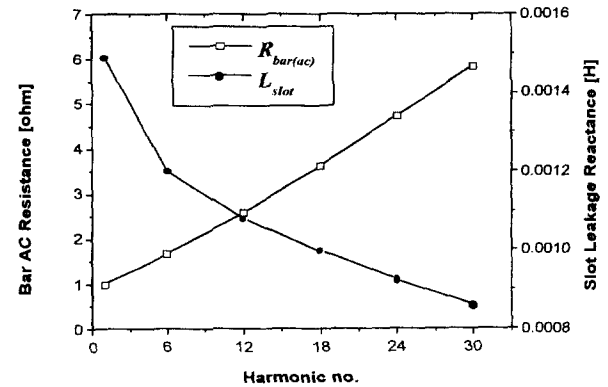
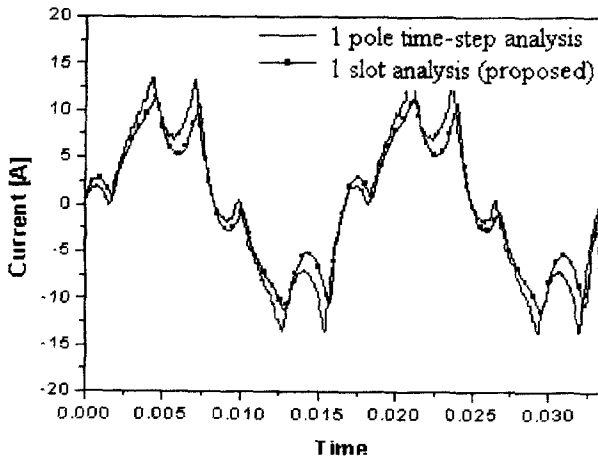
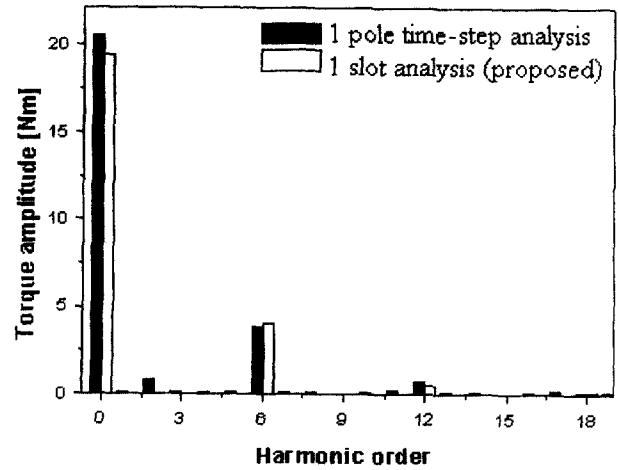


그림 10 시간 고조파에 대한 2차측 슬롯인덕턴스 및 바저항
Fig. 10 Spectrum of Bar resistance and Secondary slot leakage inductance



(a) 고정자 전류의 파형
(a) Waveform of stator current

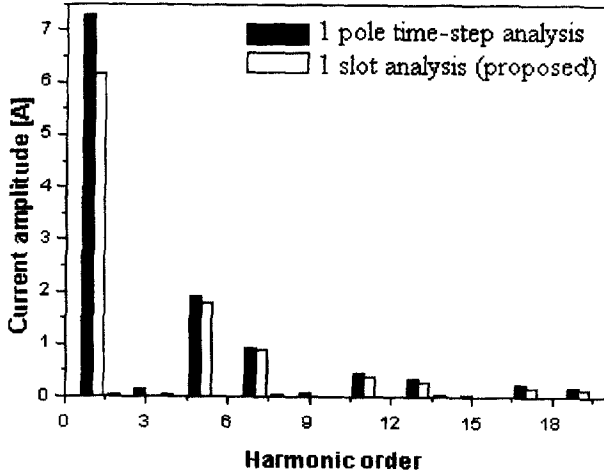


(b) 토오크의 주파수 특성
(b) Spectrum of torque

그림 12 인버터 구동시의 토오크 특성

Fig. 12 Torque characteristic for Six-step inverter

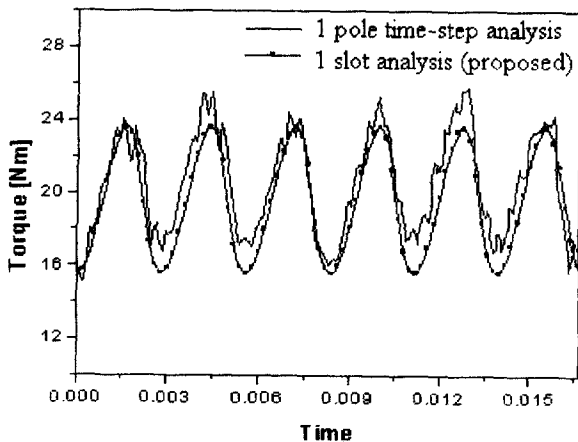
인버터 구동시 회전자 바에서의 손실은 고조파전류 성분의 표피효과에 의해 상단부에 밀집되어 온도상승에 큰 영향을 주게 된다. 1슬롯해석을 통해 각 고조파 전류에 의한 손실의 분포를 식(9)를 이용하여 계산할 수 있으며, 그림 13에 나타내었다. 그림으로부터 기본파 전류에 의한 손실분포가 도체 영역내부에 균일하게 분포된 반면, 6차 및 12차 손실분의 경우 상단부에 상당히 집중되어 온도상승에 영향을 줄 수 있다[13][14].



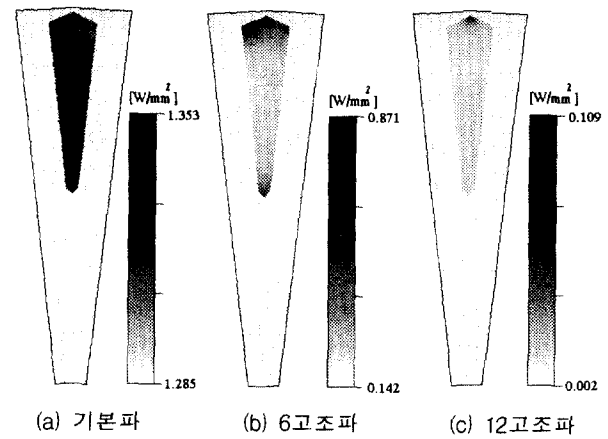
(b) 상전류의 주파수 특성
(b) Spectrum of stator current

그림 11 6스텝 인버터 구동시 상전류 특성

Fig. 11 Phase current characteristic for 6-step inverter



(a) 시간에 따른 토오크 특성
(a) Waveform of torque



(a) Fundamental (b) 6th harmonic (c) 12th harmonic
그림 13 주파수에 따른 회전자 바에서의 손실분포 특성

Fig. 13 Copper loss distributions of bar for each frequencies

4. 결 론

본 논문에서는 1슬롯피치 모델링을 이용하여 인버터 구동 유도전동기의 등가회로 정수 추출 및 특성해석방법을 제안하였다. 제안한 방법을 이용하여 시간 차분 유한요소법에 비해 매우 적은 시간 내에 전류 및 토오크특성 등의 비교적 정확한 특성 해석치를 구할 수 있었다. 또한 고전적 등가회로법 보다 정확한 회로정수를 추출 할 수 있었다. 따라서 설계시

필요한 데이터에 대해 비교적 정확한 값을 얻을 수 있으므로 설계에 쉽게 적용되어 질 수 있다. 인버터 구동 유도전동기는 고조파 전류에 의한 표피효과로 인해 국부적인 온도 상승이 문제가 될 수 있다. 1슬롯 해석을 통해 국부 온도상승예측을 위한 손실분포도 확인 할 수 있었다. 따라서, 제안된 방법을 적용하면 인버터 구동 유도전동기의 설계파라미터 변화에 따른 특성변화의 예측 및 형상의 최적화에 적용이 가능하며, 제어시 필요한 파라미터를 산정함에 있어서 유용한 데이터를 얻을 수 있을 것이다.

참 고 문 헌

[1] John H. Kuhlmann, Design of Electrical Apparatus, Third edition, JOHN WILEY & SONS, INC., pp. 327-355, 1950

[2] 竹内壽太郎, 大學課程 電機設計學, オーム社, 1993

[3] S. Williamson, M.C. Begg, "Calculation of the bar resistance and leakage reactance of cage rotors with closed slots" IEE proceedings-B, Vol. 132, No. 3, pp. 125-132, 1985

[4] S. Williamson, M.J. Robison, "Calculation of cage induction motor equivalent circuit parameters using finite elements", IEE proceedings-B, Vol. 138, No. 5, pp. 264-276, 1991

[5] Williamson, Lian Hoon Lim, Michael J. Robinson, "Finite element model for cage induction motor analysis", IEEE trans. on Ind. App., Vol. 26, 1990

[6] 강규홍, 하경호, 홍정표, 김규택, 정승규, "등가회로법과 수치해석의 결합에 의한 콘덴서 구동형 단상 유도전동기의 회로정수 산정 및 특성해석", 대한 전기학회 논문지, Vol. 49, No 11, pp720-728, 2000

[7] Bruges, W. E., "Evaluation and application of certain ladder-type networks", IEEE trans, MAG-17, (1), pp175-186, 1946

[8] Paul L. Cochran, Polyphase Induction Motors Analysis, Design, and Application, Marcel Dekker, Inc., pp298-312, 1989

[9] "インバータ 駆動 誘導電動機の最適化", 日本 電氣學會 技術報告 第 504號, 1994年 8月

[10] V. B. Honsinger, "Induction motors operating from inverter", Conf. Rec. IEEE Ind. Appl. Soc. Annual Meeting, pp. 1276-1285, 1980.

[11] E. A. Klingshin and H. E. Jordan, "Polyphase induction motor performance and losses on non-sinusoidal voltage sources", IEEE Trans on Power and Systems, Vol. PAS-87, No. 3, pp. 624-631, 1968.

[12] J. M. D. Murphy & F. G. Turnbull, Power Electronic Control of AC Motors, PERGAMON PRESS, pp. 217-243, 1988

[13] 김병택, 권병일, 박승찬, 우경일, "사구슬롯이 있는 3상 농형 유도전동기의 인버터 구동시 토크 특성 및 회전자바 동손분포해석", 대한 전기학회 논문지, Vol. 49, No 12, pp. 797-806, 2000

[14] 김병택, 광승용, 권병일, 박승찬, 이기호, 김근용, 윤종학, "고속전철용 견인유도 전동기의 회전자 슬롯수 변화에 따른 특성고찰", 대한 전기학회 논문지, Vol.47, No.10 pp 1605-1610, 1998.

저 자 소 개



이 건 호 (李 健 鎔)

1971년 3월 1일 생. 1999년 서울산업대 전기공학과 졸업. 2001년 한양대 대학원 기전공학과 졸업(석사). 2002년~현재 동 대학원 전기공학과 박사과정
Tel : 031-580-3076, Fax : 031-580-3111
E-mail : ghyi@orgio.net



김 병 택 (金 炳 澤)

1969년 2월 10일 생. 1995년 한양대 전기공학과 졸업. 1996년 동 대학원 전기공학과 졸업(석사). 2001년 동 대학원 전기공학과 졸업(공학). 2001년~현재 삼성전기 중앙연구소 CAE팀 선임연구원
Tel : 031-409-1277, Fax : 031-409-1277
E-mail : kbtcej@samsung.co.kr



권 병 일 (權 丙 一)

1956년 2월 1일 생. 1981년 한양대 전기공학과 졸업. 1983년 동 대학원 전기공학과 졸업(석사). 1989년 일본 동경대 대학원 대학원 졸업(공학). 1990년 도시바(주) 시스템 소프트웨어 연구소 연구원. 1991년 한국 기계 연구소 자기 부상 열차 사업단 선임연구원. 2001년 University of Wisconsin-madison 객원교수. 1991년~현재 한양대학교 전자 컴퓨터 공학부 교수
Tel : 031-400-5165, Fax : 031-406-5073
E-mail : bikwon@email.hanyang.ac.kr