

12 GHz대 능동 위상 배열 안테나 시스템을 위한 5-비트 디지털 위상 변위기

5-Bit Digital Phase Shifter for 12 GHz Band Active Phased Array Antenna System

김 경 식 · 최 익 권

Kyung-Sik Kim · Ik-Guen Choi

요 약

12 GHz 대역 미국의 위성 방송을 이동중인 차량내에서 수신하기 위한 능동 위상 배열 안테나 시스템용 5-비트 디지털 위상 변위기를 총 10개의 InGaAs HEMT를 가지고 설계, 제작하였다. 11.25°, 22.5°, 45°의 위상 비트들은 부하 선로형 방식으로, 90°, 180°의 위상 비트들은 링 하이브리드와 결합된 반사형 방식으로 각각 설계, 제작하였으며 각 위상 비트당 2개의 InGaAs HEMT를 사용하였다. 제작된 5-비트 위상 변위기는 12.2 GHz~12.7 GHz 대역에서 32개의 위상 응답에 대하여 17.5 dB 이상의 반사 손실, 7.8 dB 이하의 삽입 손실 및 최대 ±6°의 위상 오차가 측정되었다.

Abstract

In this paper, the 5-bit digital phase shifter with 10 InGaAs HEMTs is designed and fabricated for U.S. mobile DBS receiving active phased array antenna system in 12 GHz band. 11.25°, 22.5° and 45° phase bits are designed in loaded-line type. 90° and 180° phase bits are designed in reflection type combined with ring hybrid. The return loss more than 17.5 dB, insertion loss less than 7.8 dB, and maximum phase error of ±6° for 32 phase responses are measured in 12.2 GHz ~ 12.7 GHz band.

Key words : loaded-line type phase shifter, Reflection type phase shifter, switch.

I. 서 론

12 GHz 대역에서 DBS 서비스가 점점 확대됨에 따라 차량, 기차 또는 선박에 탑재된 위성 방송 수신안테나의 수요가 증가하고 있다¹⁾. 이러한 안테나 시스템에는 위성 추적 기능이 필수적으로 요구되는데 이 기능은 위상 배열 안테나에서 위상 변위기 위상을 전자적으로 제어함으로써 얻을 수 있다.

디지털 위상 변위기의 스위칭 소자로 InGaAs

HEMT를 사용하면 수 나노초의 빠른 스위칭 속도를 가지며 직류전력 소모가 거의 없고 바이어스 회로가 간단하다²⁾. 이러한 반도체 소자를 이용한 위상 변위기는 크게 반사형과 전달형으로 구분되는데 반사형 위상 변위기는 스위칭 소자의 바이어스 조건에 따른 반사 계수의 위상 변화를 이용한 것으로 써큘레이터나 90° 하이브리드, 180° 하이브리드, Lange 결합기와 같은 하이브리드를 사용하여 구성된다. 전달형 위상 변위기는 바이어스 조건에 따른

「이 연구는 토바 텔레콤의 프로젝트 지원에 의해 이루어졌음」

충북대학교 전파공학과 조교주파통신연구실(Microwave Communication Lab., Dept. of Radio Eng., Chungbuk Nat'l Univ.)

· 논문 번호 : 20011208-170

· 수정완료일자 : 2002년 2월 6일

전달 계수의 위상 변화를 이용한 것으로 가변 선로 방식, 부하 선로 방식, 가변 회로망 방식, 증폭 방식이 있다. 가변 선로 방식은 두 개의 SPDT(Single Pole Double Throw) 스위치를 이용하여 선로의 길이차에 의해 위상 변위를 얻는 매우 간단한 방식이며 두 스위칭 상태에서 삽입 손실이 동일하다는 장점이 있으나 위상 비트당 4개의 스위칭 소자가 필요하고 설계 주파수가 아닌 주변 대역내에서 공진이 발생하여 삽입 손실이 커질 수 있다. 부하 선로 방식은 두 개의 병렬 부하값의 변동에 의해 위상 변위를 얻는다. 22.5°와 45° 같은 낮은 위상 비트에 주로 사용되며 두 스위칭 상태에서 삽입손실이 소자의 특성에 따라 동일하지 않을 수 있다. 가변 회로망 방식은 가변 선로 방식과 유사하며 지역 통과 필터와 고역 통과 필터 구성을 통해서 위상 변위를 얻을 수 있고 넓은 대역폭을 가지지만 필터를 구성하기 위해 다소 많은 스위칭 소자를 필요로 한다. 증폭 방식은 MESFET의 수동 모드가 아닌 능동 모드의 증폭기 형태로 대부분이 듀얼-게이트 MESFET를 사용하여 구현되며 이득과 위상 변위값을 얻을 수 있다. 이 방식은 구성에 따라 튜닝 게이트 듀얼-게이트 MESFET를 이용한 방식, SPDT 증폭기를 이용한 방식의 세가지로 나눌 수 있다³⁾.

본 논문에서는 소요되는 트랜지스터의 수를 적게 하기 위해서 11.25°, 22.5°, 45° 비트는 전달형 회로 중 부하 선로형 방식을 그리고 90°, 180° 비트는 링 하이브리드와 결합된 반사형 방식을 채택하여 총 10개의 HEMT로 12 GHz 대역에서 동작하는 5-비트 위상 변위기를 설계, 제작하였다. 표 1은 위상방송 수신 안테나 시스템을 위한 5-비트 디지털 위

상 변위기의 전기적 사양을 나타내었다.

II. 디지털 위상 변위기의 기본 이론

2-1 부하 선로형 위상 변위기⁴⁾

2소자 부하 선로형 위상 변위기는 그림 1에서 보듯이 주 전송선로와 병렬로 연결된 두 개의 스위칭 소자 그리고 임피던스 변환 회로로 구성된다.

특성 어드미턴스가 Y_c 인 주 전송선로에서 스위칭 소자가 ON 또는 OFF시 스위칭 소자쪽을 바라보는 어드미턴스값을 각각 $Y_{si}(=G_{si}+jB_{si}, i=1,2)$ 라 하면 등가회로의 ABCD 파라미터는 다음과 같다.

$$A = D = (\cos \theta_c - B_c Z_c \sin \theta_c) + jG_s Z_c \sin \theta_c \quad (1)$$

$$B = jZ_c \sin \theta_c \quad (2)$$

$$C = 2G_s(\cos \theta_c - B_c Z_c \sin \theta_c) + jZ_c[2B_s Y_c \cos \theta_c + (Y_c^2 + G_s^2 - B_s^2) \sin \theta_c] \quad (3)$$

식 (1), (2), (3)의 ABCD 파라미터로부터 다음의 산란 파라미터를 구할 수 있다.

$$S_{11} = S_{22} = \frac{BY_o - CZ_o}{2A + BY_o + CZ_o} \quad (4)$$

$$S_{12} = S_{21} = \frac{2}{2A + BY_o + CZ_o} \quad (5)$$

이때 $Z_o(=1/Y_o)$ 는 위상 변위기의 입출력단에

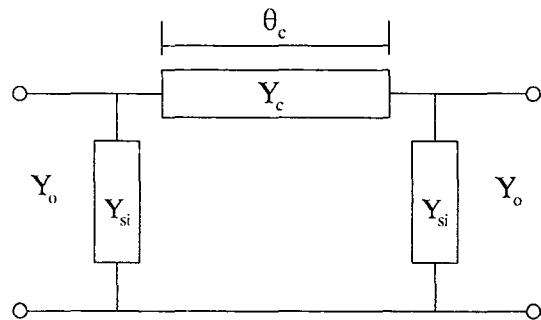


그림 1. 2소자 부하 선로형 위상 변위기 등가회로
Fig. 1. Equivalent circuit of loaded-line type phase shifter.

표 1. 5-비트 디지털 위상 변위기의 전기적 사양
Table 1. Spec. of 5-bit digital phase shifter.

동작 주파수	12.2 GHz ~ 12.7 GHz
입/출력 반사 손실	15 dB 이상
삽입 손실	8 dB 이하
위상 제어에 따른 삽입손실 변화량	±3 dB 이내
입/출력 임피던스	50 Ω
최소 위상 제어 비트	11.25°
위상 변위 에러	±8° 이내

표 2. 부하 선로형 위상 변위기 설계 파라미터
Table 2. Design parameter of loaded-line type phase shifter.

$\Delta\phi$	스위칭 소자수(개)	$B_{si}(=-B_{so})$	Y_c
11.25°	2	$0.098 Y_o$	Y_o
22.5°	2	$0.199 Y_o$	$1.0196 Y_o$
45°	2	$0.414 Y_o$	$1.0824 Y_o$

서의 특성 임피던스이다. 여기서 스위칭 소자가 손실이 없다고 가정하면 $G_{si}=0$ 이 되고 식 (1), (2), (3)를 식 (4)에 대입하고 입력 정합조건인 $S_{11}=0$ 을 만족하도록 정리하고 무손실 조건인 $|S_{21}|=1$ 이 되도록 하면 식 (5)로부터 다음 식을 얻을 수 있다.

$$S_{21} = \frac{1}{\cos\theta_c - B_{si}Z_c \sin\theta_c + jZ_c Y_o \sin\theta_c} = e^{-j\phi} \quad (6)$$

또한 식 (6)은

$$\cos\phi = \cos\theta_c - B_{si}Z_c \sin\theta_c \quad (7)$$

$$\sin\phi = Z_c Y_o \sin\theta_c$$

와 같이 표현될 수 있다. 만약 ϕ 가 90° 에서 $\pm\Delta\phi/2$ 만큼 대칭적으로 스위칭 된다면 식 (7)에 대입하여 다음의 무손실 부하 선로형 위상 변위기 기본 설계 식을 구할 수 있다.

$$Y_c = Y_o \sin\theta_c \sec\left(\frac{\Delta\phi}{2}\right) \quad (8)$$

$$B_{si} = Y_o \left[\cos\theta_c \sec\left(\frac{\Delta\phi}{2}\right) \pm \tan\left(\frac{\Delta\phi}{2}\right) \right] \quad (9)$$

표 2는 주선로의 길이가 90° 이고 특성 임피던스가 Z_c 일 때 식 (8), (9)에 적용한 설계 파라미터값을 나타내었다.

2-2 반사형 위상 변위기^[3]

반사형 위상 변위기는 그림 2와 같이 기본적으로 하이브리드와 두 개의 위상 변위 회로 그리고 두 개의 스위칭 소자로 구성되어 있으며 90° , 180° 와 같은 큰 위상 변위값을 얻는데 사용된다.

그림 2에서 하이브리드의 입력단으로 들어간 신

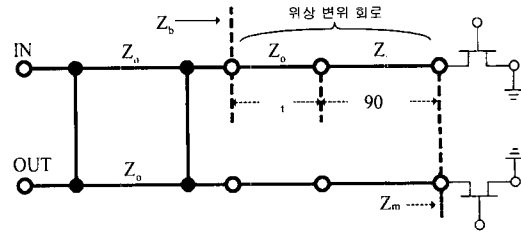


그림 2. 하이브리드와 결합된 반사형 위상 변위기
Fig. 2. Reflection type phase shifter combined with hybrid.

호는 반 전력으로 분배되어 각각의 위상 변위 회로에 의해 반사되고 반사된 신호는 다시 결합되어 하이브리드의 출력단으로 나온다. 이때 위상 변위 회로의 설계에 따라 원하는 위상 변위를 얻을 수 있다.

위 그림에서 ON, OFF시 스위칭 소자의 임피던스를 각각 Z_r , Z_f 라 하고 ON, OFF시 $\Delta\phi$ 의 위상차를 얻기 위한 Z_m 은 그림 3의 등가 회로로부터 구할 수 있다. 즉 부하 임피던스 Z_r 에 특성 임피던스가 Z_m 이고 길이가 $\Delta\phi/2$ 인 선로를 연결하면 선로 끝단에서 부하를 바라보는 임피던스 Z_f 는

$$Z_f = Z_m \frac{Z_r + jZ_m \tan(\Delta\phi/2)}{Z_m + jZ_r \tan(\Delta\phi/2)} \quad (10)$$

이 된다.

따라서 이 식에 의해 원하는 위상 비트, $\Delta\phi=180^\circ$ 와 $\Delta\phi=90^\circ$ 를 얻기 위한 Z_m 은 다음과 같다.

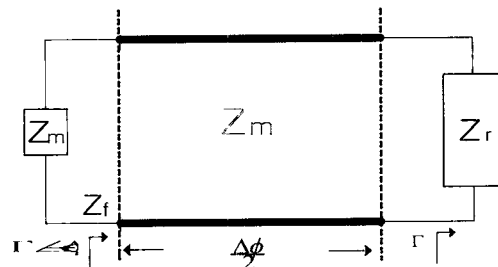


그림 3. Z_m 을 계산하기 위한 등가회로
Fig. 3. Equivalent circuit for calculating Z_m .

$$Z_{in|\Delta\phi=180} = \sqrt{-X_f X_r} \quad (11)$$

$$Z_{in|\Delta\phi=90} = \frac{X_f - X_r}{2} + \sqrt{\left\{ \frac{X_f - X_r}{2} \right\}^2 - X_f X_r} \quad (12)$$

위 식의 X_r , X_f 는 각각 Z_r , Z_f 의 허수부이며 실수부는 0이라고 가정하였다. 식 (11)과 (12)는 각각 180° 위상 비트와 90° 위상 비트에 대한 식이다. 또한 그림 2에서 $\lambda/4$ 임피던스 변환기의 특성 임피던스 Z_t 는 하이브리드의 출력 임피던스 Z_o 에 정합 되도록 식 (13)에 의해 구할 수 있다.

$$Z_t = \sqrt{Z_o Z_m} \quad (13)$$

그림 2에서 임피던스 Z_b 가 두 바이어스 상태에서 각각 스미스 차트상의 실수축에 대해 대칭인 점에 위치하기 위한 선로 θ_l 의 길이는,

$$\theta_{l|\Delta\phi=180} = \tan^{-1} \left\{ \frac{Z_t^2 - Z_o X_f}{Z_t^2 + Z_o X_f} \right\} \quad (14)$$

$$\theta_{l|\Delta\phi=90} = \tan^{-1} \left\{ \frac{Z_t^2 - 2.41421 Z_o X_f}{2.4142 Z_t^2 + Z_o X_f} \right\} \quad (15)$$

이다.

III. 5-비트 디지털 위상 변위기 설계

3-1 InGaAs HEMT의 스위칭 특성 및 임피던스

InGaAs HEMT는 능동모드와 수동모드로 이용될 수 있는데 능동모드는 증폭기, 혼합기등으로 사용되고 수동모드는 신호를 제어하는 스위치로 사용된다. 수동모드로 사용될 경우 HEMT의 게이트 단자에 제어신호 V_g 를 인가하여 스위치로 동작하게 된다. 일반적인 스위치 모드에서 V_g 의 전압이 트랜지스터의 핀치오프 전압보다 낮을 때 트랜지스터는 고 임피던스값을 가지고 오프(OFF) 상태라 하고 또한 $V_g = 0V$ 일 때 저 임피던스값을 가져 온(ON) 상태라 한다. 또한 두 스위칭 상태에서 드레인 전류는 거의 존재하지 않으므로 DC 바이어스에 의한 전력 소모는 거의 없다^[5]. 본 논문에서 사용된 HEMT 소자는 $-1V$ 일 때 수십 $k\Omega$ 이상의 고 임피던스값을 갖고 $1V$ 일 때 약 5.5Ω 의 낮은 임피던스값을 가진다. 이상적인 스위칭 소자는 ON일 때 단락회로이고

표 3. 12.45 GHz에서 HEMT의 반사계수 및 임피던스
Table 3. Reflection coefficient and impedance of HEMT at 12.45 GHz.

스위칭 상태	S_{11}		Z/Z_o	
	Mag	Phase	Real	Im
ON	0.831	9.73°	5.897	5.353
OFF	0.938	127.18°	0.0398	0.495

OFF일 때 개방회로가 되어 반사계수는 1이고 위상차는 180° 가 되지만 실제 소자는 그러하지 못하다. 따라서 제작할 위상 변위기에서와 똑같은 조건하에서 스위칭 소자의 ON, OFF시 측정된 임피던스값을 가지고 설계하여야 설계상에 발생할 에러를 줄일 수 있다. 본 논문에서는 HEMT의 임피던스를 측정하기 위하여 게이트 단자에 $4.7k\Omega$ 의 칩저항을 달았고^{[6][7]} 소스단자는 비아홀로 접지하였다. 표 3은 중심주파수인 12.45 GHz에서의 HEMT의 임피던스를 나타내었다.

3-2 부하 선로형 위상 변위기

설계된 부하 선로형 위상 변위기의 구조는 그림 4와 같다. 주선로에서 각 스위칭 상태의 부하를 바라보는 임피던스 값이 서로 대칭인 값을 갖도록 하기 위해서 HEMT의 ON, OFF시 측정된 임피던스를 특성 임피던스가 Z_1 인 선로를 이용하여 대칭이 되도록 한후 $\lambda/4$ 임피던스 변환기를 이용하여 표 2에

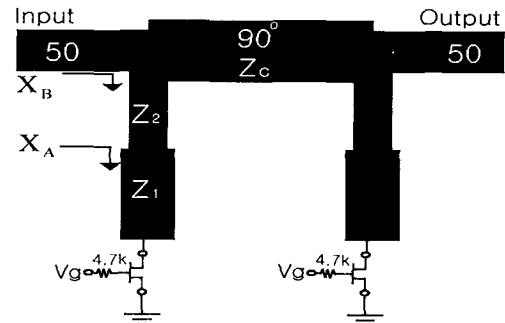


그림 4. 설계된 부하 선로형 위상 변위기
Fig. 4. Designed loaded-line type phase shifter.

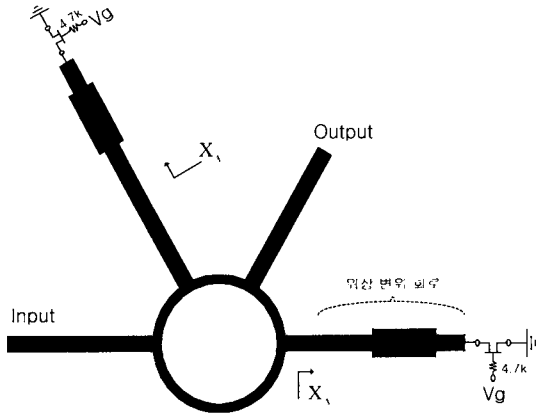


그림 5. 설계된 링 하이브리드와 결합된 반사형 위상 변위기

Fig. 5. Designed reflection type phase shifter combined with ring hybrid.

서와 같은 위상 비트의 부하값이 되도록 임피던스 정합을 한다. $\lambda/4$ 임피던스 변환기의 특성 임피던스는 $Z_2 = \sqrt{X_A \times X_B}$ 이다.

3-3 반사형 위상 변위기

반사형 위상 변위기의 구조는 그림 5와 같다. 하이브리드는 제작의 용이성과 대역폭을 고려하여 본 논문에서는 링 하이브리드를 사용하였다. 위상 변위기의 구현시 링 하이브리드는 스위칭 소자를 연결하는 두 단자의 위상차가 180° 가 되므로 어느 한 단자의 길이를 90° 만큼 연장하여야 한다.

또한 위상 변위 회로 설계에서 사용된 HEMT의 임피던스가 두 스위칭 상태에서 양의 리액턴스값을 가지므로 두 스위칭 상태에서 서로 다른 부호의 임피던스값을 갖도록 특성 임피던스가 50Ω 인 선로를 소자에 연결하였다. 각각의 위상 비트에 대한 Z_m 은 식 (11), (12)을 이용하여 구하고 식 (13)에 의해 $\lambda/4$ 임피던스 변환기의 특성 임피던스를 그리고 식 (14), (15)로부터 ON, OFF시 반사 계수가 스미스 차트상에서 실수축에 대칭인 위치에 오도록하기 위한 선로의 길이를 구한다.

IV. 5-비트 디지털 위상 변위기 제작 및 측정

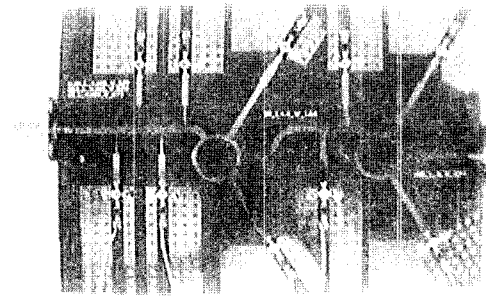


그림 6. 제작된 5-비트 디지털 위상 변위기
Fig. 6. Fabricated 5-bit digital phase shifter.

본 논문에서는 12.2 GHz ~ 12.7 GHz 대역에서 동작하는 5-비트 디지털 위상 변위기를 InGaAs HEMT를 이용하여 설계, 제작하였다. 사용된 스위칭 소자는 MITSUBISHI사의 MGF-4919G이고 기판은 비유전율 2.17, 두께 20 mil인 TACONIC사의 TLY-5A 기판이 사용되었다. 위상 변위기는 각각의 단일 위상 비트를 CAD툴을 이용하여 최적화한 후 11.25° , 22.5° , 90° , 45° , 180° 비트로 종속적으로 연결하여 제작하였고 90° 비트와 180° 비트 사이에 45° 비트를 위치시키는 것이 원하는 대역폭내의 모든 위상 단계에서 최적의 입출력 정재파비를 유지할 수 있다¹⁸⁾. 그림 6은 최종 제작된 가로 세로의 기판의 크기가 각각 8 cm, 6 cm인 5-비트 디지털 위상 변위기 모습이다.

측정장비는 HP8720C 회로망 분석기가 사용되었고 바이어스는 기준 위상이 되는 모든 비트에 1V를 인가하고 각 비트에 -1V를 인가하여 순차적으로

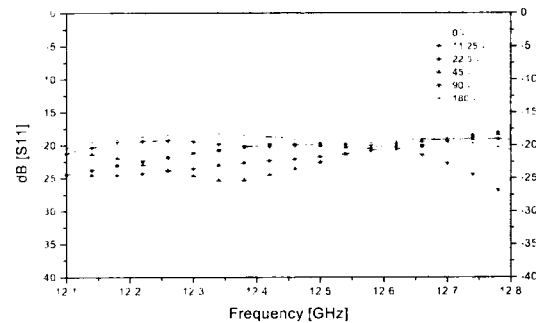


그림 7. 반사 손실 특성
Fig. 7. Reflection loss responses.

11.25° 씩 증가시켜 총 32개의 위상 비트를 측정하였다.

그림 7은 기준 위상을 포함한 5개의 위상 비트에 대한 각각의 반사 손실 특성을 보이고 있는데 설계 대역에서 17.5 dB 이상으로 측정되었고 5개의 위상 비트로 조합된 다른 위상 비트의 반사 손실도 그 이상으로 측정되었다.

그림 8는 기준 위상을 포함한 5개의 위상 비트에 대한 각각의 삽입 손실 특성을 나타내었는데 설계 대역에서 8 dB 이하로 측정되었다. 본 논문에서 설계된 위상 변위기의 삽입 손실은 기준 위상에서 가장 크게 측정되었고 위상 비트가 커질수록 삽입 손실은 작아지는 특성을 나타내었는데 이것은 OFF 바이어스 상태에서의 스위칭 소자의 반사 계수의 값이 더 우수하기 때문이다.

그림 9에서는 기준 위상부터 11.25° 씩 증가되어 348.75° 까지 총 32개의 위상 변위 특성을 보이고

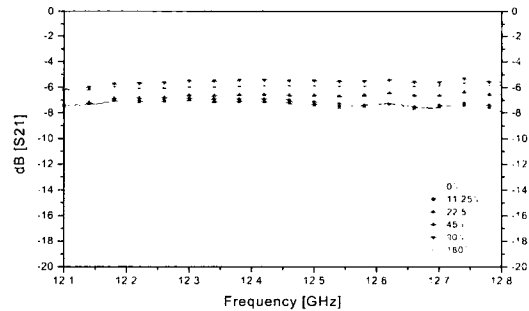


그림 8. 삽입 손실 특성
Fig. 8. Insertion loss responses.

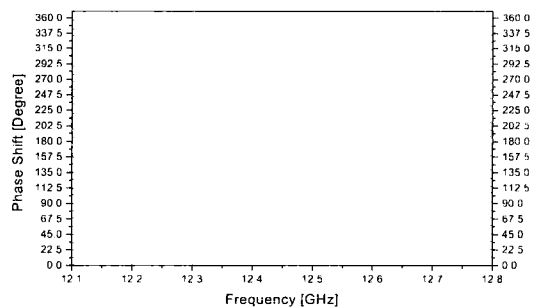


그림 9. 위상 변위 특성
Fig. 9. Phase shift responses.

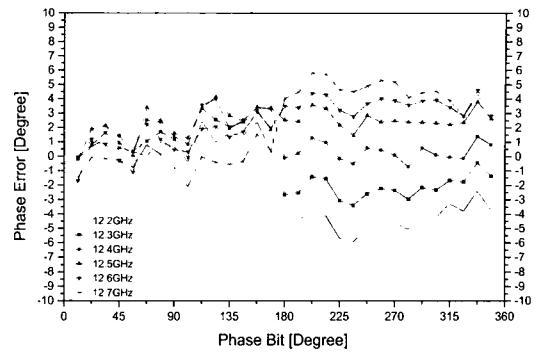


그림 10. 위상 비트에 대한 위상 에러
Fig. 10. Phase error for phase bits.

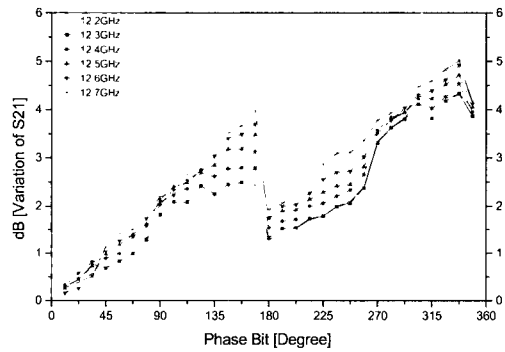


그림 11. 위상 비트에 대한 삽입 손실의 변화
Fig. 11. Insertion loss variation for phase bits.

있다. 그림에서 알 수 있듯이 대역내에서 거의 모든 위상 비트에 대해 매우 균일한 특성을 보이고 있음을 알 수 있다.

그림 10은 32개의 위상 비트에 대해 설계 대역내의 6개 주파수에서 해당 위상 비트에 대한 위상 오차를 나타내었는데 위상 비트가 커질수록 각각의 단일 비트의 위상 오차의 값이 누적되어 위상 오차는 커지게 되는데 본 논문에서는 모든 위상 비트에 대해서 $\pm 6^\circ$ 이내의 위상 오차를 보였다.

그림 11은 설계 대역내의 6개 주파수에서 기준 위상(0°)의 삽입 손실과 모든 위상 비트의 삽입 손실의 변화량을 보이고 있다. 위상 비트가 커질수록 삽입 손실의 변화량은 커지게 되는데 이것은 각 단일 비트의 삽입 손실이 그림 8에서와 같이 기준 위상의 삽입 손실보다 작아지기 때문이다. 또한 삽입

손실의 변화량은 빔 조향을 위한 위상 변위기에 있어 중요한 특성을 나타낸다.

V. 결 론

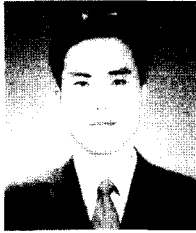
본 논문에서는 12.2 GHz~12.7 GHz에서 전력 소모가 거의 없으며 수 나노초의 매우 빠른 스위칭 속도를 갖는 5-비트 디지털 위상 변위기를 InGaAs HEMT를 사용하여, 11.25°, 22.5°, 45° 위상 비트는 부하 선로형 방식으로 90°, 180° 위상 비트는 링 하이브리드와 결합된 반사형 방식으로 구현하여 소요되는 스위칭 소자의 수를 최소화하였다. 각 위상 비트의 초기 설계 변수는 공식에 의해 계산하였고 CAD 툴로 최적화한 후 제작 및 튜닝 과정을 거쳐 삽입 손실과 위상 증가 오차를 최소화하는 순서로 위상 비트를 연결하여 제작하였다. 설계 대역의 32개의 모든 위상 변화에서 17.5 dB 이상의 반사손실이 측정되었고(그림 7), 삽입 손실(그림 8)은 약 7.8 dB 이하로 설계 사양을 만족하였다. 또한 위상 에러(그림 10)도 $\pm 6^\circ$ 이내를 나타내어 설계 사양을 만족하였다. 그러나 위상 비트에 따른 삽입 손실의 변화량(그림 11)은 주파수에 따라 다르지만 최대 약 5 dB까지 변화하는데 이것은 사용된 HEMT소자의 ON, OFF시 반사 계수의 값이 서로 다르기 때문으로 별도의 가변 감쇠기가 요구된다.

본 연구 결과 제작된 5-비트 디지털 위상 변위기는 고유전율의 기판을 사용하여 크기를 축소시킨 후 미국의 12 GHz 대역 위성 수신용 능동 위상 배열 안테나 시스템에 적용될 예정이다.

참 고 문 헌

- [1] S. Y. Eom, S. I. Jeon, D. G. Oh, and H. K. Park, "3-bit digital phase shifter for mobile DBS active phased digital phase shifter for mobile DBS active phased array antenna system application", *Phased Array System and Technology, 2000. Proceeding, 2000 IEEE International Conference on*, 2000, pp. 85-88.
- [2] S. Raghu Kumar, M. S. Leong, and P. S. Kooi, "Single FET loaded-line phase shifter configuration", *Electron. Lett.*, vol. 34, no. 4, Feb. 1998, pp. 379-381.
- [3] Inder Bahl, and Prakash Bhartia, *Microwave Solid State Circuit Design*, Wiley, 1988.
- [4] Harry A. Atwater, "Circuit design of the loaded-line phase shifter", *IEEE Trans. Microwave Theory Tech*, vol. MTT-33, no. 7, July 1985, pp. 626-634.
- [5] Yalcin Ayasli, "Microwave switching with GaAs FETs", *Microwave J.*, Nov. 1982, pp. 61-74.
- [6] Shiban K. Koul, and Bharathi Bhat, *Microwave and Millimeter Wave Phase Shifter*, Artech House, 1991.
- [7] Hideki Takasu, Fumio Sasaki, Hisao Kawasaki, Hirokuni Tokuda, and Susumu Kamihashi, "W-band SPST transistor switches", *IEEE Microwave And Guided Wave Letters*, vol. 6, no. 9, Sep. 1996, pp. 315-316.
- [8] Constantine Andricos, Inder J. Bahl, and Edward L. Griffin, "C-band 6-bit GaAs monolithic phase shifter", *IEEE Trans. Microwave Theory Tech*, vol. MTT-33, no. 12, Dec. 1985, pp. 1591-1596.

김 경 식



2000년 2월: 충북대학교 전파 공학과 (공학사)
2003년 3월~현재: 충북대학교 대학원 전파공학과 석사과정
[주 관심분야] 능동 회로, 통신시스템 및 안테나 설계

최 익 권



1974년 2월: 서울대학교 자원공학과 (공학사)
1976년 2월: 서울대학교 자원공학과 (공학석사)
1976년 3월~1979년 6월: 육군 3사관학교 교수부 물리학 교관
1982년 10월~1986년 8월: 美 오하이오 주립대 Elector Science Labortory 연구조교
1986년: 美 오하이오 주립대 전자 공학과 (공학박사)
1986년 9월~1987년 9월: 美 메사츄세츠 주립대 안테나 연구실 연구원
1987년 10월~1993년 8월: 한국전자통신연구소 이동통신 연구단 실장
1993년 9월~1994년 2월: 전북대학교 정보통신공학과 교수
1994년 3월~현재: 충북대학교 전기전자 및 컴퓨터공학부 교수
[주 관심분야] 위성이동통신용 안테나 시스템