

5-Bit 광대역 MMIC 위상 변위기 설계 및 제작

Design and Fabrication of 5-Bit Broadband MMIC Phase Shifter

정상화* · 백승원* · 이상원* · 정기웅* · 정명득** · 우병일** · 소준호** · 임중수** · 박동철***

Sanghwa Jung* · Seung-Won Paek* · Sangwon Lee* · Ki-Woong Chung* · Myung-Deuk Jeong**
· Byung-Il Woo** · Joon Ho So** · Joong-Soo Lim** · Dong-Chul Park***

요 약

5-bit 광대역 MMIC(Monolithic Microwave Integrated Circuit) 위상 변위기를 설계 및 제작하였다. 광대역 동작 특성을 위해서 11.25°, 22.5°, 45°, 90° bit는 Lange 커플러를 이용한 reflection 형태로 설계되었으며, 180° bit는 Lange 커플러를 사용한 shorted coupled line과 전송선을 π -network 형태로 만든 구조를 이용하여 구현되었고, Lange 커플러로 인한 전체 회로의 크기가 커지는 것을 막기 위해서 커플러를 크게 구부려 회로의 크기를 작게 하였다. 또한 손실이 작은 PIN 다이오드를 사용하여 각 bit에서 스위치로 사용하였다. 제작된 5-bit 광대역 위상 변위기는 5개의 주요 위상에 대하여 RMS 위상 오차 3.5°, 최대 삽입손실 12.5 dB, 최대 입·출력 반사 손실 7 dB와 10 dB의 측정결과를 보였다. 제작된 위상 변위기 회로의 크기는 6.5×5.3 mm² 이다.

Abstract

5-bit broadband MMIC phase shifter has been designed and fabricated. For the broadband performance, 11.25°, 22.5°, 45° and 90° bit have been designed with Lange coupler and 180° bit has been implemented by using shorted coupled line with Lange coupler and π -network of transmission line. Due to Lange coupler with large size, the Lange couplers have been folded for circuit size reduction. Low loss PIN diode has been utilized as a switch for each bit. Fabricated 5-bit broadband phase shifter shows the measured results that RMS phase error of 5 major phases is 3.5°, maximum insertion loss is 12.5 dB, and maximum input and output return loss are 7 dB and 10 dB, respectively. The size of fabricated phase shifter is 6.5×5.3 mm².

Key words : MMIC, phase shifter, reflection-type, shorted coupled line, PIN diode.

1. 서 론

위상 변위기는 통신시스템이나 계측 장비 등에서 신호의 위상을 원하는 크기에 맞도록 변화시켜 주는 중요한 초고주파 부품이다. 특히 위상 배열 안테나 시스템에서 전자빔을 조향(Steering)하는 가장 중요한 부품에 속한다. 상업적, 군사적 목적에서 위상 변위기는 오랫동안 연구되어 왔으며, 하이브리드

(Hybrid) 형태나 MMIC(Monolithic Microwave Integrated Circuit) 형태 모두 제작되어 이용되고 있다. 그러나 최근 들어 인공위성이나 항공기 등에 탑재하는 이유로 인해서 회로의 크기나 무게가 무거운 하이브리드 형태의 위상 변위기 대신에 작고 가벼운 MMIC 형태의 위상 변위기에 대한 연구와 개발이 활발히 이루어지고 있다^{[1]~[3]}.

일반적으로 위상 변위기는 동작 원리에 따라서

* WAVICS INC.

** 국방과학연구소(Agency for Defense Development)

*** 충남대학교(Chungnam National University)

· 논문 번호 : 20010911-118

· 수정완료일자 : 2001년 12월 14일

아날로그(analog) 방식과 디지털(digital) 방식으로 나눌 수 있다. 아날로그 방식은 위상 변위기의 위상 변위가 연속적인 값으로 변화하는 특성을 가지며, 디지털 방식은 전체 360° 위상을 원하는 개수로 나누어 특정한 값으로 변화하도록 하는 동작특성을 갖는다. 즉, 5-bit 위상 변위기는 360° 위상을 32개의 값으로 구분하여, 최소 위상 11.25° 단위로 변하는 위상 값들을 갖게 된다.

또한 위상 변위기는 회로 구조에 따라서 크게 switched-line 구조, loaded-line 구조, high pass/ low pass filter 구조, reflection 구조로 나눌 수 있다^{[3]-[6]}. 이들 구조들은 각기 다른 장단점을 가지고 있는데, 이들 중 광대역의 동작을 위해서는 high pass/ low pass filter 구조와 reflection 구조를 사용하는 것이 적합하다. 광대역 동작이 가능한 이 두 가지 구조에 관하여 살펴보면, 두 개의 filter를 이용하는 구조는 집중 소자인 인덕터(inductor)와 커패시터(capacitor)를 사용하여 전체 회로의 크기가 작다는 장점이 있으나, filter를 구성하는 집중 소자의 값에 따라서 filter 특성이 변화하기 때문에, 위상 변위기의 특성이 공정에 매우 민감하다는 단점이 있다. 반면에 reflection 구조는 커플러의 광대역 특성을 이용하는 구조로서, 커플러를 사용해야 하는 구조적 제약 때문에 회로의 크기가 매우 커진다는 단점이 있으나, 회로의 입출력 손실 특성이 우수하며, 공정의 변화에 민감하지 않다는 장점이 있다.

본 논문에서는 공정의 변화에 대하여 안정적인 결과를 얻을 수 있는 reflection 구조를 사용하여 5-bit 광대역 위상 변위기를 설계하였다. 또한 커플러를 사용함으로써 인한 회로 크기의 증가를 억제하기 위해서 커플러에 변화를 주어 회로의 크기를 크게 감소시켰다. 그리고 전체 위상 변위의 오차에 가장 큰 영향을 미치는 180° bit는 reflection 구조를 사용하지 않고 다른 구조를 사용하여 전체 오차를 줄이도록 하였다.

PIN 다이오드는 위상 변위를 얻기 위해서 신호의 방향을 바꾸거나 가변 부하의 값을 변화시키는 컨트롤(control) 소자로 이용하였다.

다음 장에는 5-bit 광대역 위상 변위기의 각 bit 별 설계와 제작된 회로의 측정 결과에 대하여 이야기된다.

II. 위상 변위기 설계

광대역의 위상 변위기 특성을 얻기 위해서는 여러 종류의 토폴로지(topology) 가운데서 가능한 방법을 먼저 고려해야 한다. 즉, 앞서 설명한 switched-line 구조와 loaded-line 구조는 전송선의 특성을 이용하게 되는데, 전송선의 특성은 주파수에 따라서 변화하게 되므로 광대역 동작을 얻기는 불가능하다. 그러므로 광대역 특성을 얻을 수 있는 high pass/low pass filter 구조와 커플러를 이용하는 reflection 구조를 사용해야 한다.

또한 구현 가능성의 난이도를 고려해야 한다. Switched-line이나 loaded-line은 전송선을 사용하여 구현되기 때문에 큰 어려움 없이 원하는 결과를 얻을 수 있다. 그러나 filter를 이용하는 구조는 반도체 공정에서 발생할 수 있는 공정 조건들의 변화에 의한 집중 소자 값들의 변화에 크게 좌우된다. 이러한 경우 filter의 특성이 크게 바뀌므로 원하는 결과를 얻기 위해서는 매우 안정적인 공정이 뒷받침되어야 한다.

그러므로 본 논문에서는 위상 변위기의 주파수 특성, 2~6 GHz의 광대역 특성과 구현 가능성의 난이도를 고려해 볼 때, 커플러를 이용한 reflection 구조를 선택하게 되었다.

그렇지만, reflection 구조의 광대역 커플러로 사용된 Lange 커플러는 주파수의 $\lambda/4$ 의 길이를 필요로 한다. 설계 주파수가 2~6 GHz이므로 만일 4 GHz를 커플러의 중심 주파수로 한다면 6~7 mm의 길이를 갖게 된다. 또한 5-bit를 구성해야 하므로 여러 개의 커플러를 필요로 하게 되는데, 이로 인한 MMIC 회로의 chip 크기는 매우 커지게 된다. 그러므로 reflection 구조를 낮은 주파수에서 MMIC 형태로 구현하기 위해서는 큰 회로의 크기를 줄이는 것이 매우 중요하다. 본 논문에서는 Lange 커플러가 회로에서 차지하는 크기를 줄이기 위해서 직선 형태의 일반적인 모양을 여러 차례 구부린 folded Lange 커플러 형태로 설계하였다. 이러한 형태의 커플러는 상용의 회로 시뮬레이터(simulator)로 예측이 불가능하기 때문에 EM-시뮬레이터를 사용하여 full wave analysis를 하였다. 그림 1은 folded Lange 커플러의 형태를 나타내는 그림이고, 그림 2는 상용 회로 시뮬레이터인 HPADS를 사용하여 라이브러리에 있는

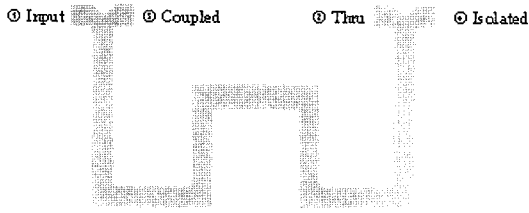


그림 1. Folded Lange 커플러 구조
Fig. 1. Structure of folded Lange coupler.

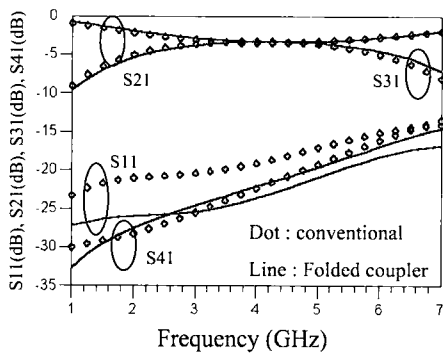


그림 2. 일반적인 Lange 커플러와 folded Lange 커플러 시뮬레이션 결과 비교
Fig. 2. Comparison of simulation result between conventional Lange coupler and folded Lange coupler.

Lange 커플러의 시뮬레이션 결과와 EM 시뮬레이터인 IE3D를 사용하여 얻은 folded Lange 커플러의 시뮬레이션 결과를 비교한 것이다. 시뮬레이션 결과를 보면, 두 결과 사이에 약간의 차이가 있지만, folded Lange 커플러가 reflection 구조의 위상 변위기가 원하는 광대역 특성의 커플러 특성을 가지고 있음을 알 수 있다. 그래서, EM 시뮬레이터를 통해 얻은 folded Lange 커플러의 S-parameter 결과를 HPADS에 Lange 커플러 대신 사용하여 reflection 구조의 시뮬레이션을 하였다.

그림 3은 reflection 구조를 보여주는 회로도이다. 커플러의 thru-port와 coupled-port에 각각 동일한 reactive 부하를 연결하여 입력 신호가 thru-port와 coupled-port로 나뉘어 입사되고, 입사된 신호는 다시 부하에 의해서 반사되어 입력 port에서는 180°의 위상차를 가지게 되어 소멸되고, 출력 port에서는 같

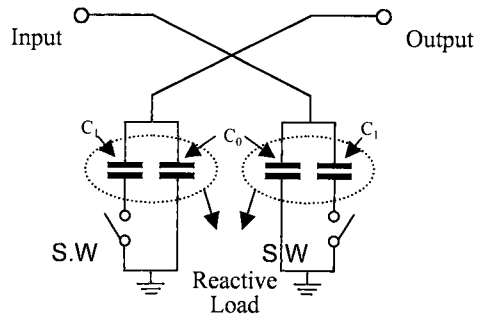


그림 3. Reflection 구조의 기본회로
Fig. 3. Schematic of reflection structure.

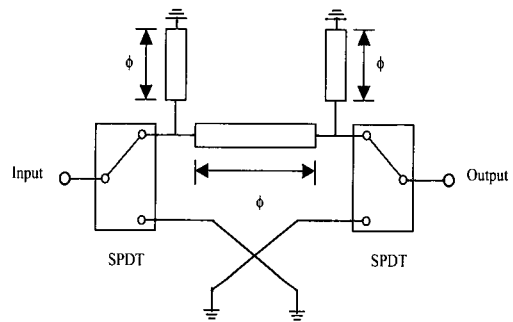


그림 4. 180° 위상변위 section 구조
Fig. 4. Structure of 180° phase shift section.

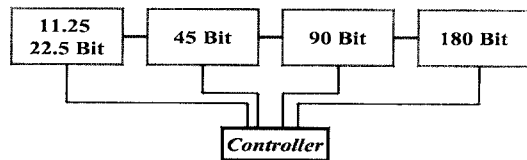
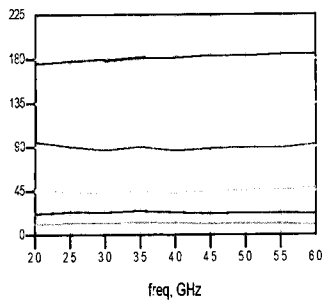
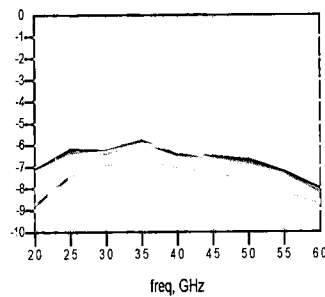


그림 5. 5-bit 위상변위기의 구성
Fig. 5. Configuration of 5-bit phase shifter.

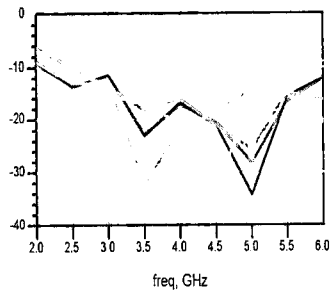
은 위상을 갖게 되어서 각각의 반사된 신호가 합쳐져서 출력을 갖게 된다. 이때 reactive 부하에 있는 커패시터 C_0 은 기준 부하를 결정하게 되고, PIN 다이오드로 구현된 스위치를 ON 상태로 두면, 두 개의 커패시터의 합인 C_0+C_1 이 부하에 입사된 신호가 반사될 때 갖는 위상을 변화시켜서 입력에 따른 출력 신호의 위상에 변화를 주게 된다. 위상 변화를 주는 컨트롤 소자로 사용된 PIN 다이오드는 ON 상태를 위해서 15 mA의 전류를 인가하며 OFF 상태를 위해서 -15 V의 전압을 인가한다.



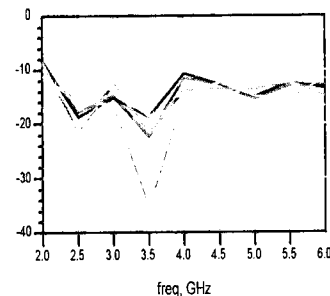
(a) 위상 변위
(a) Phase shift.



(b) 삽입손실
(b) Insertion loss.



(c) 입력반사손실
(c) Input return loss.



(d) 출력반사손실
(d) Output return loss.

그림 6. 주요 5개 위상에 대한 시뮬레이션 특성
Fig. 6. Simulation characteristics of 5 major phase.

그림 4는 180° 위상 변위를 위해 사용된 구조를 보여주고 있는데, 그림의 구조를 사용하게 되면 180° 위상 변위를 넓은 주파수 범위에서 쉽게 얻을 수 있는 장점이 있다. 그림의 구조는 coupled line 대신에 Lange 커플러를 사용하여 구현된 shorted coupled line과 π -network 구조의 전송선으로 구성된다. 이 구조는 등가적으로 동일한 구조로써, 각각의 ABCD matrix는 그 성분들이 동일한 값을 갖고, 단지 180° 위상 차이만을 갖는 특성이 있다^[7]. 이 구조는 입력/출력측에 SPDT(Single Pole Double Thru)를 사용하여 신호의 경로를 조정하여 위상 변위를 발생하게 한다.

위에서 설명한 reflection 구조와 180°를 위한 구조는 그림 5와 같이 구성되어서 전체 5-bit 광대역 위상 변위기를 형성하게 된다. 특히 전체 회로를 크기를 줄이기 위해서 11.25°와 22.5°는 하나의 커플러에 두 위상의 부하를 같이 연결하여 커플러 하나를 줄였다.

그림 6은 설계된 위상 변위기 5개의 주요 위상에 대한 특성을 보여주고 있다. 동작 주파수 2~6 GHz에서 최대 삽입손실 9 dB, 최대 입·출력 반사계수 6 dB와 10 dB, 그리고 위상 변위에 대한 RMS 위상 오차는 2.6°의 값을 갖는다.

Ⅲ. 위상 변위기 제작 및 측정

설계된 위상 변위기 회로는 PIN 다이오드 공정에 의해 제작되었으며, 그림 7은 설계된 5-bit MMIC 위상 변위기가 제작된 사진이다. 5-bit MMIC 위상 변위기 회로의 크기는 6.5×5.3 mm²이며, 같은 주파수에서 발표된 5-bit 위상 변위기의 회로 크기^[2]에 비해 약 50% 정도 작게 제작되었다.

제작된 회로의 사진에서 볼 수 있듯이 2~6 GHz의 낮은 주파수에서 Lange 커플러를 구현하기 위해서는 커플러 길이가 매우 길어지게 되는데, 5-bit MMIC 위상 변위기의 회로 크기를 줄이기 위해서 Lange 커플러를 그림 7과 같이 여러 차례 구부러서 제작하였다.

그림 8은 제작된 위상 변위기의 삽입손실, 입출력 정합, 5개의 주요 위상 변위 측정결과를 보여주고 있다. 2~6 GHz의 넓은 동작 주파수 범위에서

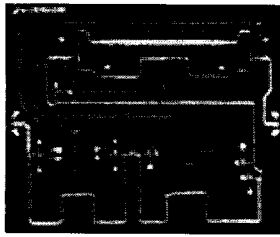


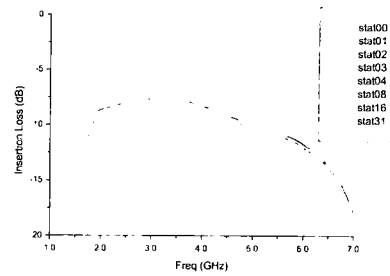
그림 7. 제작된 위상 변위기의 사진 ($6.5 \times 5.3 \text{ mm}^2$)
 Fig. 7. A photograph of the fabricated phase shifter ($6.5 \times 5.3 \text{ mm}^2$).

최대 삽입손실은 12 dB, 입/출력 반사손실은 각각 7 dB와 10 dB, 그리고 주요 5개의 위상 변위에 대한 RMS 위상 오차는 3.5° 를 갖는다.

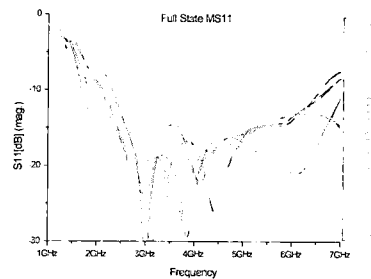
측정결과와 설계결과를 비교하면 위상 변위, 입/출력 반사계수 삽입손실 등의 특성에서 유사한 결과를 갖는 것을 알 수 있다. 하지만 삽입손실 특성은 경향은 유사하지만 1 dB 이상의 차이를 보인다. 제작된 위상 변위기의 손실을 가져오는 원인은 크게 커플러에 의한 손실과 PIN 다이오드에 의한 손실로 생각할 수 있다. 커플러에 의한 손실은 도체 손실로써 발생하며, PIN 다이오드에 의한 손실은 가변 부하에 사용된 PIN 다이오드와 180° bit에 사용된 두 개의 SPDT에서 발생된다. 또한 PIN 다이오드를 구동시키기 위한 바이어스 회로를 구성할 때 정해진 입력 바이어스 조건으로 인해서 큰 저항을 사용할 수 없기 때문에 이로 인한 손실이 생겼다. 제작된 위상 변위기의 측정결과를 설계된 위상 변위기의 특성과 삽입손실이 설계치보다 조금 크게 나온 점을 제외하고는 상당히 일치하는 모습을 보인다.

IV. 결 론

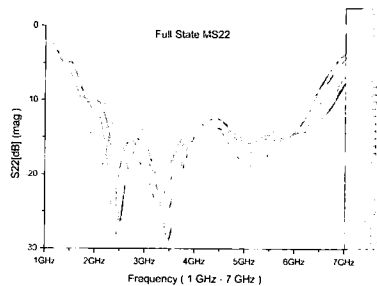
5-bit 광대역 MMIC 위상변위기를 PIN 다이오드 공정을 이용하여 설계, 제작하였다. 2~6 GHz의 광대역에서 동작하기 위해서 Lange 커플러를 사용한 reflection 구조를 기본으로 하였으며, 가변 reactive 부하를 공정에 크게 민감하지 않는 구조로 구현하였다. 그리고 180° bit의 오차를 줄이기 위해서 커플러 사용한 shorted coupled line 구조와 전송선을 이용한 π -network 구조로 구현하였다. 또한 회로의



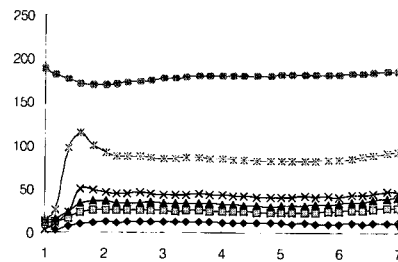
(a) 삽입손실
 (a) Insertion loss.



(b) 입력 반사손실
 (b) Input return loss.



(c) 출력 반사손실
 (c) Output return loss.



(d) 위상 변위
 (d) Phase shift.

그림 8. 제작된 위상 변위기의 측정결과
 Fig. 8. Measured results of the fabricated phase shifter.

크기를 줄이기 위해서 folded Lange 커플러를 사용하였다.

제작된 위상 변위기의 측정결과로는 최대 삽입손실 12 dB, 최대 입·출력 반사손실 각각 7 dB와 10 dB, 5개 주요 위상에 대한 RMS 위상 오차는 3.5°를 나타내었다.

설계, 제작된 위상 변위기는 국내 설계 기술과 제작 기술로 만들어진 최초의 2~6 GHz 광대역 5-bit MMIC 위상 변위기로, 전자전등의 군용 초고주파 시스템이나 상용 통신시스템에 적용 가능하다.

참 고 문 헌

- [1] Christopher Moye, Glenn Sakamoto, and Michael Brand, "A Compact Broadband, Six-Bit MMIC Phasor with Integrated Digital Drivers", *IEEE MTT-S*, pp. 457-460, 1990.
- [2] D. C. Boire, G. St. Onge, C. Barratt, G. B. Norris, and A. Moysenko, "4:1 Bandwidth Digital Five Bit MMIC Phase Shifters", *IEEE Microwave and Millimeter-Wave Monolithic Circuits Symposium*, pp. 69-73, 1989.
- [3] E. Rogeaux, V. Grognet, J. L. Cazaux, F. Copel, M. Geen, and G. Gatti, "Standard MMICs for space application: A broadband high resolution phase shifter", *24th European Microwave Conference*, pp.1483-1488, 1994.
- [4] Mohsen Shokrani and Vik J. Kapoor, "InGaAs Microwave Switch Transistors for Phase Shifter Circuits", *IEEE Trans. Microwave Theory Tech.*, vol. 42, pp.772-778, 1994.
- [5] Robert Coasts, James Klein, Sam D. Pritchett, and David Zimmermann, "A Low Loss Monolithic Five-Bit PIN Diode Phase Shifter", *IEEE MTT-S*, pp.915-918, 1990.
- [6] Hideki Takasu, Fumio Sasaki, Mitsuo Kawano, and Susumu Kamihashi, "Ka-Band Low Loss and High Power Handling GaAs PIN Diode MMIC Phase Shifter for Reflected-Type Phased Array Systems", *IEEE MTT-S*, pp.467-470, 1999.
- [7] D. C. Boire, J. E. Degenford, and M. Cohn, "A 4.5 to 18 GHz Phase Shifter", *IEEE MTT-S*, pp. 601-604, 1985.
- [8] I. D. Robertson, *MMIC Design*, The Institution of Electrical Engineering, 1995.

정 상 화



MEMS

1999년 2월: 서울대학교 전기공학부 (공학사)
 2001년 2월: 서울대학교 전기컴퓨터공학부 (공학석사)
 2001년 2월~현재: WAVICS INC. 주임연구원
 [주 관심분야] MMIC 설계, RF

백 승 원

1990년 2월: 서울대학교 전자공학과 (공학사)
 1992년 2월: 서울대학교 전자공학과 (공학석사)
 1992년 2월~1999년 2월: 서울대학교 전기공학부 (공학박사)
 1997년 3월~2000년 11월: LG 전자기술원 선임연구원
 2000년 12월~현재: WAVICS INC. 책임연구원
 [주 관심분야] MMIC 및 Module 제작

이 상 원

1994년 2월: 서울시립대학교 전자공학과 (공학사)
1996년 2월: 서울시립대학교 전자공학과 (공학석사)
1996년 3월 ~ 현재: 서울시립대학교 전자공학과
박사과정
2001년 8월 ~ 현재: WAVICS INC. 선임연구원
[주 관심분야] MMIC Module

정 기 응

1990년 2월: KAIST 전기 및 전자공학과 (공학박사)
1990년 3월 ~ 1991년 7월: University of Minnesota, Re-
search Associate
1991년 8월 ~ 2001년 8월: LG 전자기술원 RF 소자 팀
책임연구원
2001년 8월 ~ 현재: WAVICS INC. 대표 이사
[주 관심분야] MMIC 평가

정 명 득

한국전자파학회 논문지 2000-11-5-13 참조

우 병 일



및 전자파해석

1985년 2월: 부산대학교 물리학과
(이학사)
1987년 2월: 부산대학교 물리학과
(이학석사)
1987년 3월 ~ 현재: 국방과학연구
소 연구원
[주 관심분야] 초고주파집적회로

소 준 호



[주 관심분야] 능동위상배열 안테나 시스템 및 전자파 수
치해석

1988년 2월: 서울시립대학교 전자공
학과 (공학사)
1990년 2월: 서울시립대학교 전자공
학과 (공학석사)
1990년 2월 ~ 현재: 국방과학연구소
선임연구원

임 중 수



[주 관심분야] 레이더 및 전자전 장비 설계, 안테나 및 초
고주파장치 설계 및 수치해석

1978년 2월: 경북대학교 전자공학
과 (공학사)
1987년 8월: 충남대학교 전자공학
과 (공학석사)
1994년 3월: Auburn University
Electrical Eng. (공학박사)
1980년 8월 ~ 현재: 국방과학연구
소, 초고주파기술 팀장

박 동 철

한국전자파학회 논문지 2000-11-5-13 참조