

LC공진기의 MSL길이에 따른 VCO 발진특성

VCO Oscillation Characteristics by Varying the Length of the MSL of LC Resonator

이동희*, 정진휘

(Dong-Hee Rhie* and Jinhwee Jung)

Abstract

In this paper, the authors present the simulation results and the experimental considerations on the effects of the VCO oscillation characteristics caused by varying the length of the MSL and the composition capacitance of LC resonance circuit. Simulation was accomplished by nonlinear RF circuit simulator for designing and analyzing the RF characteristics of VCO. The samples with 3 different MSL lengths of which the length is 140mil, 280mil and 560mil respectively were fabricated by screen printing process. The oscillation frequency of each sample(VCO) was tuned to UHF band(750MHz~900MHz) by varying the capacitance of LC resonator circuit. The experimental results showed that the values of phase noise were -82, -93, -97[dBc/Hz] at 50[kHz] offset frequency, the pushing figures were 114, 94, 318[dB] at applied voltage of 3 ± 0.15 [V] and the harmonics were -21, -16, -13[dBc] for MSL lengths of 140mil, 280mil, 560mil respectively. The frequency and output variation width were 779~898[MHz], -36~-33[dBm] for MSL with 140mil length; 818~836[MHz], -27.19~-27.06[dBm] for 280mil; 751.54~751.198[MHz], -33.44~-33.31[dBm] for 560mil.

Key Words : MSL(Microstrip Line), VCO(Voltage Controlled Oscillator), Resonator, RF simulator

1. 서론

이동통신 단말기는 지난 20년간 급격한 용적 및 중량감소를 이루었다. 이는 전자회로의 집적화 및 수동부품의 소형화 그리고 고성능 2차 전지의 개발에 힘입은 바 크다고 하겠다[1]. 이와 같이, 이동통신 기기의 소형·경량화를 위해서는 사용 전자 부품의 소형화가 필수적이며, 소형화를 위해서 세라믹 소재를 사용한 적층구조의 부품에 대해서 많은 연구가 되고 있다[2]. 이 중 마이크로파 유전체가 이용되는 부품으로는 듀플렉서(duplexer), 대역통과필터(BPF),

VCO, 안테나 등과 RF용 MLCC, 적층인덕터 등을 대표적으로 들 수 있다.

특히, 이동통신기기용 핵심부품 중의 하나인 VCO는 소형화가 빠르게 진행되고 있으며 현재 0.035cc (5.5×4.8×1.8mm) 정도의 용량을 가진 제품까지 개발되어 GSM, CDMA, IMT2000 등의 단말기에 사용되고 있다.

VCO의 소형화에 있어 가장 큰 영향을 주는 인자는 공진부의 공진기 크기와 회로제작에 사용되는 소자의 크기이다. 소자 크기는 칩 소자에 의한 표면실장법이 주로 사용되므로 보다 작은 소자를 사용하면 되나, 공진기는 VCO 전체 특성에 큰 영향을 주므로 보다 신중하게 결정해야 한다. 현재 다른 공진기에 비해 Q값은 다소 낮으나 소형화에 가장 유리한 planar resonator 형태의 스트립라인(strip line)이나 마이크로스트립라인(MSL; Microstrip line)을 이용한

* : 수원대학교 전기공학과

(경기도 화성시 봉담읍 수원대학교)

FAX : 031-220-2326

E-mail : dhrhie@mail.suwon.ac.kr)

2001년 11월 26일 접수, 2001년 12월 14일 1차 심사 완료

2002년 1월 27일 2차 심사 완료, 2002년 2월 15일 최종 심사 완료

공진기가 널리 이용되고 있다[3]. 그러나 고주파대역에서 스트립라인을 구현하는데 있어서 유전손실이 아주 작은 세라믹 재료를 이용한다면 품질계수가 큰 공진기를 얻을 수 있다[4-6]. 또한 앞으로 유전율이 20~25로 높은 LTCC용 시트(sheet)를 사용한다면 품질계수 뿐만 아니라 부품의 소형화도 이룰 수 있을 기라 보고 있다[7].

본 연구에서는 공진부의 MSL 길이를 달리한 3가지의 VCO를 제작하여 그 발진특성을 측정, 비교함으로써 MSL 길이에 의한 영향을 검토하였다. 이를 위해 RF회로 시뮬레이터인 Serenade(Ansoft)를 이용하여 VCO의 발진특성을 시뮬레이션하고 그 결과를 이용하여 VCO 회로 패턴을 설계하였으며, 최종적으로 설계패턴에 따른 실물 VCO를 제작하여 그 특성을 시뮬레이션 결과와 비교하였다.

2.시뮬레이션

2.1 회로 구성

VCO는 일반적으로 공진부, 발진부, 버퍼부(증폭부)로 구성이 되나 본 연구에서는 발진특성에 미치는 MSL 패턴 길이의 영향을 검토하기 위해 버퍼부를 제외한 공진부와 발진부로 이루어진 기본적인 VCO를 구성하였다. 버퍼부는 부하의 변동이 발진특성에 미치는 영향을 억제해주는 기능을 가지는 회로부로서 VCO의 특성을 안정화시키기 위한 회로이다. 본 논문에서는 버퍼부를 제외한 공진부와 발진부로 이루어진 VCO를 제작하여 발진 특성을 검토하였다.

그림 1은 진행하고 있는 연구에서 고안한 VCO의 발진회로도를 나타낸다[8,9].

그림 2는 MSL의 길이를 140mil, 280mil, 560mil로 하여 제작한 회로패턴의 레이아웃이다. 회로패턴 중의 좌측 굵은 선 부분이 공진기 역할을 한다.

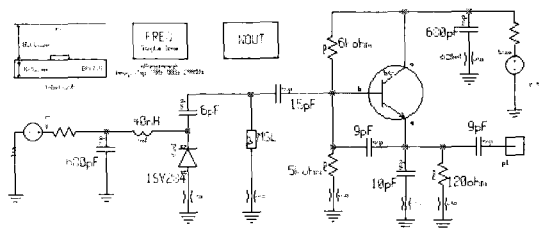


그림 1. 발진회로.

Fig. 1. The oscillation circuit designed.

MSL의 길이를 140mil, 280mil, 560mil로 정한 것은 초기에 설계, 제작했던 VCO의 MSL의 길이가 280mil이기 때문이다. 그리고 140mil과 560mil 길이는 280mil 길이의 1/2, 2배로 하였다.

3가지 VCO의 발진주파수는 UHF 대역으로 튜닝하였다. 회로 소자값은 기본적으로 3회로 모두 동일하게 했으며 발진주파수의 튜닝을 위해서 공진부의 병렬 집 커패시터의 값을 바꾸었다. 그러나 제어 전압 1V에서 발진 주파수가 850MHz로 되도록 각 회로를 튜닝하고자 할 때 560mil 길이의 VCO는 공진부의 커패시터 값을 바꿔주는 데 제약이 있어 UHF 대역 내에서 발진시키는 것으로 대신하였다.

그림 1의 발진회로에서 공진주파수는 MSL에 의한 유도성 리액턴스와 병렬집속 커패시터에 의한 용량성 리액턴스에 의해 정해진다. 그러나 이 중 MSL은 고정되어 있으므로 유도성 리액턴스는 고정되고

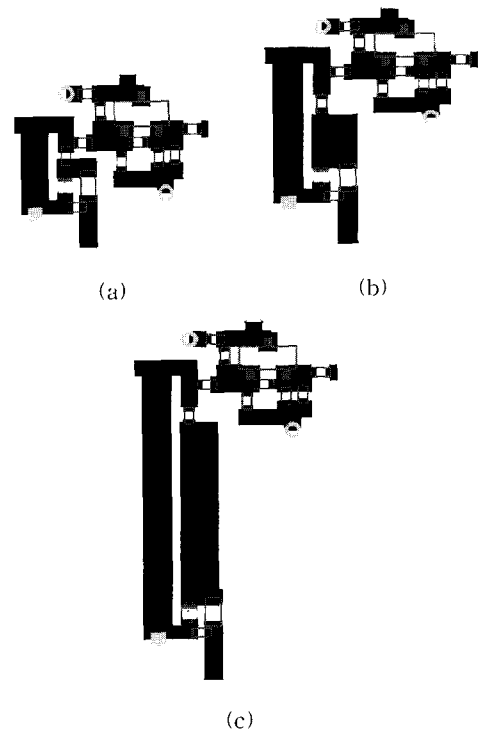


그림 2. MSL 길이에 따른 VCO 회로패턴

(a) MSL 길이 140mil (b) MSL 길이 280mil
(c) MSL 길이 560mil.

Fig. 2. VCO circuit pattern by varied by the length of MSL

(a) MSL length 140mil (b) MSL length 280mil
(c) MSL length 560mil.

가변이 가능한 것은 용량성 리액턴스이다[12]. 용량성 리액턴스는 칩 커패시터와 바랙터에 의해 정해진다. 바랙터는 역전압 3V~0V에서 약 9.5pF~21pF의 가변 커패시턴스를 갖는 도시바의 1SV284를 사용하였다. 따라서 발진주파수는 칩 커패시터를 이용하여 튜닝하게 된다.

그림 3은 회로를 시뮬레이션하기 위한 시뮬레이션 과정을 정리한 것이다. 시뮬레이션을 하기 위해서는 회로를 설계하기 전에 앞으로 제작하게 될 회로의 소자나 재료의 속성에 관한 정보를 미리 조사하고 시뮬레이터에 알맞은 값을 대입하는 것이 중요하다. 즉 바랙터와 트랜지스터(TR) 그리고 기판 등과 같은 재료들의 구입여부와 속성에 대해서 잘 알아야 한다. 그래야 실제 제작한 회로의 발진특성에 가까워 질 수 있다.

2.2 시뮬레이션

표 1은 RF 비선형 시뮬레이터를 이용하여 각 VCO의 시뮬레이션 결과를 정리한 것이다. 발진주파수는 850MHz가 되도록 회로를 튜닝하였으며 이때 제

표 1. 시뮬레이션 결과
(제어전압 1V, 공급전압 3V).

Table 1. Simulation result
(tuning voltage 1V, supply voltage 3V).

특성 \ MSL길이	140mil	280mil	560mil
발진주파수[MHz]	830	855	855
발진출력[dBm]	-6	-11	-2
발진주파수 가변폭[MHz/V]	36	20	1.6
하모닉스[dBc]	-20	-30	-14

어전압은 1V를 기준으로 하였다. 시뮬레이션 상에서 발진출력이 작을수록 하모닉스의 값, 즉 기본발진주파수와 제2 고조파와의 차이가 커짐을 알 수 있다. 그리고 발진주파수 가변폭은 MSL의 길이가 길수록 작아짐을 확인할 수 있다.

3. VCO 제작 및 특성측정

3.1 VCO 제작

회로 제작은 인쇄기법(스크린 프린팅)을 사용하였다. 그림 4가 인쇄공정에 순서도이다. 회로의 패턴은 스크린 마스크를 이용하여 기판에 인쇄를 하고 건조와 소성공정을 반복한다. 인쇄공정이 끝난 후 소자를 인쇄된 기판표면에 실장한다. 이때 기판은 유전율이 10이고 750°C의 온도에서 견딜 수 있는 알루미늄 기판을 사용하였다.

접지도체패턴과 회로도체패턴의 인쇄는 은 도료 DS-7170P를 사용하였다. 비아홀 도체패턴에는 DS-7260THK를 사용하여 인쇄하였다. 비아홀용 도료는 회로패턴과 접지도체 패턴에 사용한 도료에 비해서 점도가 낮은 것을 사용하였다. 그 이유는 인쇄시 도료가 비아홀로 잘 흘러 들어가서 비아홀의 표면에 전극이 잘 묻어야 하기 때문이다. 이때 점도가 맞지 않으면 비아홀의 표면에 도료가 흘러들어가서 전기적인 연결을 만들지 못하거나 도료가 반대편으로 흘러서 반대면의 패턴과 회로를 단락시키게 된다.

무엇보다도 공정에 있어서 주의해야 할 것이 정렬(align) 문제이다. 정렬 문제가 해결되지 않으면 회로패턴의 홀과 비아홀의 인쇄가 제대로 되지 않게되고 회로패턴의 반대면인 접지도체면과 연결이 되지 않

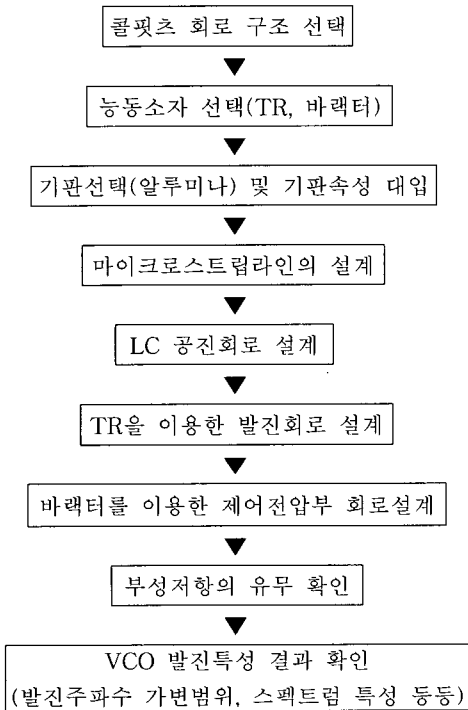


그림 3. 시뮬레이션 과정.
Fig. 3. Simulation process.

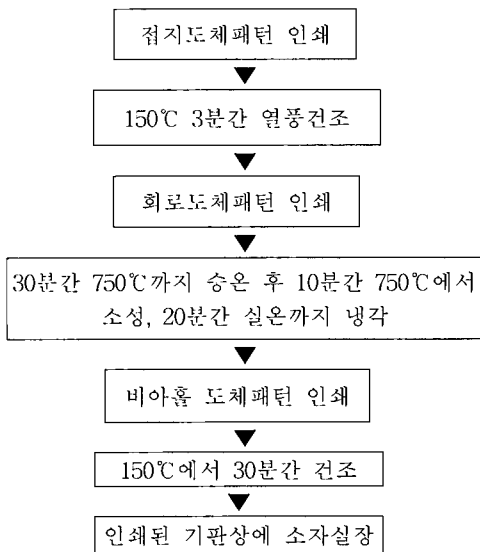


그림 4. 스크린 프린터 인쇄 공정.
Fig. 4. process of screen printing.

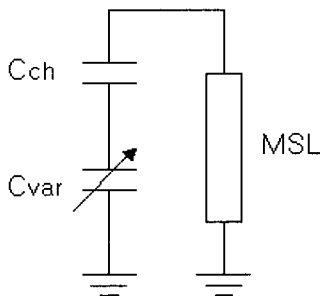


그림 5. 커패시터와 MSL로 구성된 LC 공진회로.
Fig. 5. LC resonator circuit composed by capacitor and MSL.

아 나중에 회로동작에 악 영향을 주게 된다. 이 문제를 해결하기 위해 스크린 마스크에 정렬표식(alignment mark)을 하였다. 정렬표식은 육안으로 기판의 홀과 스크린 마스크의 홀을 정렬시킬 수 있도록 적절한 모양의 마크를 사용하였다.

3.2 합성용량

그림 5에서와 같이 LC 공진부는 부하성 리액턴스를 갖는 마이크로스트립라인과 용량성 리액턴스를 갖는 병렬칩 커패시터와 바랙터에 의해서 구성된다.

그런 LC 공진회로는 서로 다른 3개의 길이를 가진 마이크로스트립라인으로 3개의 VCO의 기판으로 제작된다. 인쇄된 각각의 회로기판의 마이크로스트립라인은 고정된 것이므로 유도성 리액턴스의 값을 가변시킬수 없다. 하지만 기판에 실장하게 되는 바랙터는 용량을 가변시키는 소자이고 또한 병렬 칩 커패시터도 기판에 실장시키게 되므로 바랙터와 병렬 칩 커패시터는 소자의 용량값을 가변시킬 수 있다. 그러므로 3개의 VCO의 발진주파수를 원하는 UHF 대역으로 튜닝하기 위해서 병렬 칩 커패시터를 바꾸어 주었고, 상호 비교하게 될 3개의 회로의 사용소자를 가능한 한 동일하게 해주기 위해서 바랙터는 같은 소자를 사용하였다.

표 3에서처럼 발진주파수 튜닝에 있어서 MSL의 길이가 클수록 병렬 칩 커패시터의 용량이 작은 것을 사용해 주었다. 그 결과 작은 용량을 갖는 커패시터 때문에 바랙터와의 상대적인 용량의 차가 생기게 되면서 발진주파수의 가변폭이 작아졌다. 그 이유는 LC공진부에서 용량성 리액턴스의 가변을 가지는 바랙터와 병렬 칩 커패시터에 의한 합성용량의 가변폭의 감소 때문이다.

즉 마이크로스트립라인의 길이가 변하게 되면 튜닝을 위해서 병렬 칩 커패시터를 바꾸게 되고 그로 인해 합성용량의 가변폭이 변하고 결국에는 발진주파수의 가변폭이 줄어들게 한다.

표 2. 바랙터에 역전압(VR) 인가 시 커패시턴스.

Table 2. Reverse voltage capacitance of varactor.

V_R	0 V	3 V
C_{var}	22 pF	9.5 pF

표 3. 공진부 병렬 접속된 칩 커패시터 용량(Cch)과 $V_R=0V\sim 3V$ 에서 합성 용량 가변폭(ΔC_p).

Table 3. Chip capacitance(Cch) and variation of composition capacitance(ΔC_p)

(* Reverse voltage).

MSL의 길이 [mil]	C_{ch} [pF]	ΔC_p [pF] ($V_R = 0\sim 3V$)
140	22	4.07
280	6	0.99
560	1	0.05

합성용량 가변범위의 계산은 우선 제어전압의 가변폭인 0~3V에서 0V를 인가한 경우와 3V를 인가한 경우의 바랙터의 용량과 병렬 칩캐패시터스의 합성용량의 차로 계산하였다. 역전압이 0V인 경우와 3V인 경우의 바랙터의 용량값은 표 2에 정리하였다. 그림 5의 회로에 있어서 합성용량과 합성용량 가변범위는 계산은 다음과 같다. 합성용량 가변범위의 계산은 데이터 시트(data sheet)를 참고로 하였다.

$$C_p = \frac{C_{ch} C_{var}}{C_{ch} + C_{var}}$$

$$\Delta C_p = |C_{p0V} - C_{p3V}|$$

C_p : 합성용량

C_{ch} : 병렬 칩 캐패시터의 용량

C_{var} : 바랙터의 용량

ΔC_p : 합성용량 가변폭

C_{p0V} : 바랙터에 인가전압이 0V인 경우의 합성용량

C_{p3V} : 바랙터에 인가전압이 3V인 경우의 합성용량

계산된 결과는 표 3에 정리하였다. 표 3에는 MSL 길이에 따른 병렬 칩 캐패시터의 용량과 합성용량 가변범위를 정리하였다. 이로부터 MSL의 길이가 길수록 그리고 병렬 칩 캐패시터의 용량이 작을수록 합성용량 가변범위가 작아짐을 알 수 있다.

3.3 특성측정

제작한 VCO에 대해 제어전압에 따른 발진출력과 발진주파수, 위상잡음, 푸싱피겨, 고조파특성을 측정하였다.

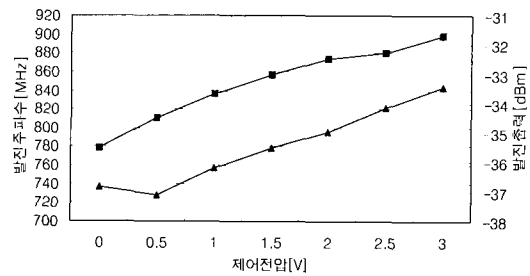
측정에는 Spectrum Analyzer(ADVANTEST R313 1A), Dual DC Regulated Power Supply HC 2330 AD, P6243 Tektronix 1GHz Active probe를 사용하였다. 그리고 측정 시 외부로부터의 간섭을 억제하기 위하여 100×150×100mm(가로×세로×높이)크기의 차폐상자를 제작하여 측정에 임하였다.

그림 6은 제어전압에 따른 발진 주파수 특성과 발진출력을 측정된 결과이다. 제어전압은 0V~3V의 가변 전압폭을 주었으며, 0.5V간격으로 VCO의 발진 주파수와 발진출력을 측정하였다.

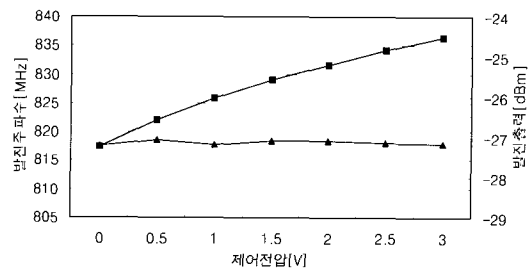
MSL의 길이가 140mil인 경우, 779~898[MHz]의 발

진주파수와 36~33[dBm]의 발진출력을 나타낸다. 그 길이가 280mil인 경우 818~836[MHz]의 발진주파수와 27.19~27.06[dBm]의 발진출력을 보이며, 560mil인 경우 751.54~751.198[MHz]의 발진주파수와 33.44~33.31[dBm]의 발진출력을 가진다.

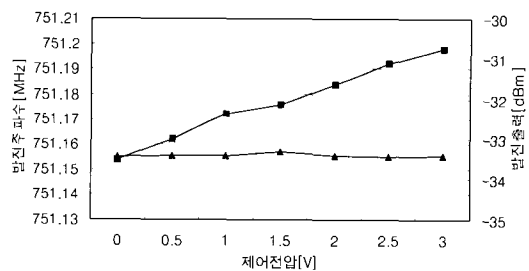
그러나 측정 발진출력은 시뮬레이션 결과인 표 1의 값들 보다 모든 MSL의에서 값이 작다. 그리고



(a) MSL 길이 = 140mil



(b) MSL 길이 = 280mil



(c) MSL 길이 = 560mil

그림 6. MSL 길이에 따른 VCO 발진주파수와 발진출력의 제어전압 의존성.

Fig. 6. Department of oscillation frequency and output on the of length MSL.

MSL 길이에 따른 발진출력의 변화가 시뮬레이션 값들의 변화와 비슷한 점을 보이지 않는다.

그림 6에서 MSL 길이가 짧은 경우, 그리고 합성 커패시턴스 가변폭이 큰 경우(표 3 참고) 발진출력과 가변주파수의 선형성이 상대적으로 떨어지나 발진주파수 가변폭은 커진다. 이는 공진부의 합성용량이 집 커패시터와 바래터의 직렬접속으로 주어지 전체 용량성 리액턴스의 변화에 바래터의 가변 커패시턴스가 큰 영향을 주기 때문이다.

표 4는 합성용량의 가변폭에 따른 발진주파수의 가변폭 특성을 정리한 것이다. 합성용량의 가변폭이 작을수록 발진주파수의 가변폭은 크게 줄어든다. 표 4의 결과 또한 시뮬레이션한 결과인 표 1과 비교하여 MSL의 길이가 길어질수록 그 값은 다르나 전체적으로 발진주파수의 가변폭이 크게 줄어드는 현상을 확인할 수 있다.

그림 7은 MSL 길이에 따른 VCO의 위상잡음 측정 결과이다. 위상잡음은 중심주파수에서 50kHz 오프셋 시켜 주파수의 1Hz 밴드폭의 잡음전력비를 나타낸 것이다[13]. 그림 8은 MSL 길이에 따른 VCO의 푸싱피겨 특성을 나타내고 있다. 푸싱피겨는 공급전원 전압 3V에서 +0.15V을 가변시 발생하는 발진주파수의 변화폭을 kHz단위로 나타낸다. 그림 9는 MSL 길이에 따른 VCO의 고조파특성을 나타낸 것이다. 고조파특성은 중심주파수의 출력과 2차 고조파의 출력의 차를 나타낸 것이다. 측정된 위상잡음, 푸싱피겨, 고조파 특성은 각각 다음과 같다. MSL의 길이가 140mil 인 때 82[dBc/Hz], 114[kHz], 21[dBc]이며, 280mil 인 때 93[dBc/Hz], 94[kHz], 16[dBc]이며, 560mil 인 때 97[dBc/Hz], 318[kHz], 13[dBc]이다. VCO의 상우 위상잡음, 푸싱피겨, 고조파 특성값은 가능한 한 값이 작을수록 그 발진특성이 양호함을 나타낸다.

그림 7의 위상잡음 특성을 보면, MSL의 길이가 길수록, 따라서 합성 용량의 가변범위가 작을수록(표 2 참고) 양호한 특성을 보인다. 이는 공진부의 병렬 커패시턴스 회로에서 직렬 접속된 집 커패시터와 바래터 중 상대적으로 Q값이 작은 바래터가 전체 커패시턴스 값의 변화에 미치는 영향이 작기 때문이라 생각된다. 그러나 그림 8의 푸싱피겨 특성과 그림 9의 고조파 특성은 그림 7의 결과와 반대 결과를 보인다. 즉 그림 7,8,9의 결과는 서로 반대 특성 가진다. 그러므로 MSL의 길이와 합성용량 가변범위의 결정은 발진 특성 결과를 고려하여 적절한 값이 되도록 조정해 줄 필요가 있다.

표 4. 합성용량과 발진주파수의 가변폭.

Table 4. Variation of composition capacitance and oscillation frequency.

ΔC_p [pF] (V_R 0~3V)	발진주파수 가변폭(kHz)
4.07	120
0.99	19
0.05	0.044

표 4는 합성용량의 가변폭에 따른 발진주파수의 가변폭 특성을 정리한 것이다. 합성용량의 가변폭이 작을수록 발진주파수의 가변폭은 크게 줄어든다. 표 4의 결과 또한 시뮬레이션한 결과인 표 1과 비교하여 MSL의 길이가 길어질수록 그 값은 다르나 전체적으로 발진주파수의 가변폭이 크게 줄어드는 현상을 확인할 수 있다.

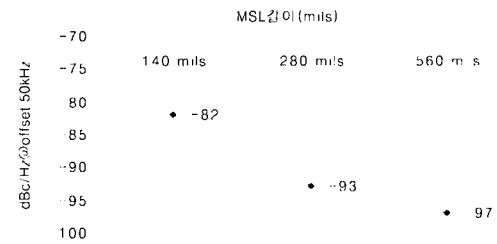


그림 7. MSL 길이에 따른 VCO의 위상잡음 특성.

Fig. 7. Phase noise characteristics depending on the length of MSL.

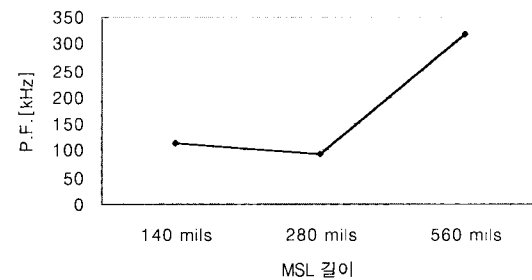


그림 8. MSL 길이에 따른 VCO의 푸싱피겨 특성.

Fig. 8. Pushing figure depending on the length of MSL.

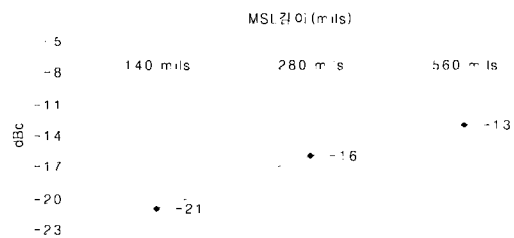


그림 9. MSL 길이에 따른 VCO의 하모닉스 특성.

Fig. 9. Harmonics characteristics depending on the length of MSL.

4. 결 론

공진부의 MSL 길이를 140mil, 280mil, 560mil로 하여 VCO를 제작한 후, 그 VCO의 발진특성을 측정한 결과 다음과 같은 결론을 얻었다.

1. MSL의 길이를 길게하고 합성용량 가변폭을 줄이는 것이 발진출력과 발진주파수의 선형성, 위상잡음 특성을 개선시키는 한 방법이 될 수 있다.
2. 바랙터와 병렬칩 커패시터의 직렬연결에 의한 합성용량의 가변폭이 작아지게 되면 발진주파수의 가변폭은 작아짐을 실험적으로 확인할 수 있었다.
3. 시뮬레이션 결과와 실물VCO 측정 결과의 비교에서 발진주파수에 있어서는 그 값은 다르나 전체적인 값 변동의 방향은 일치하였다. 그러나 발진출력에 있어서는 그리 공통점을 찾을 수 없었다. 이는 실물 VCO를 측정 시 많은 손실을 고려해줄지 못했기 때문이라 본다.
4. 위상잡음과 푸싱피겨, 하모닉스 특성은 일관된 특성을 보이지 않으므로 MSL 길이와 합성용량 가변범위 결정에 있어서 적절한 값의 선택이 필요하다.
5. 주파수 가변폭을 조절하기 위해서는 공진부 합성용량의 가변범위를 조정해야 하며 이때 가변범위가 너무 작아지지 않도록 해야 한다.

참고 문헌

- [1] 김상필, 조정수, 박정후, 윤문수, “은 담지한 흑연을 부극 활물질로 이용한 이용한 Lithium ion 2차 전지의 충방전 특성”, 전기전자재료학회논문지, 11권, 9호, p. 727, 1998.
- [2] 윤중락, 김지균, 이현용, 이석원, “이동통신 적층 칩 부품용 BaTiO₃-3TiO₂ 세라믹스의 glass, BaWO₄ 및 CuO 첨가에 따른 고주파 유전 특성”, 전기전자재료학회논문지, 12권, 4호, p. 319, 1999.
- [3] 김지균, 이현용, 윤중락, “1.9GHz대의 적층 칩 세라믹 대역통과필터 설계 및 시뮬레이션”, 전기전자재료학회논문지, 12권, 3호, p. 207, 1999.
- [4] T. Nishikawa, “RF front end circuit components miniaturized using dielectric resonators for cellular portable telephones”,

IEICE Trans., vol. E74, No.6, 1991.

- [5] 中部孝治, 渡雅弘, 本三夫, 牧結城央己, “800MHz대 주파수 synthesizer의 구성과 특징”, 信學技報 MW-78-72, 1978.
- [6] 西木貞之, 結城主央己 “자동차 전화 이동용 800 MHz대 주파수 synthesizer”, 信學論(B), J65-B, 6, p. 737, 1982.
- [7] 이경호, 최병훈, 안 달, 성정현, “LTCC Tape 제조 및 고주파 유전특성 평가”, 한국전기전자재료학회 2001추계학술대회 논문집, p. 382, 2001.
- [8] 이동희, 정진휘, “UHF대역에서 동작하는 마이크로스트립 라인을 이용한 VCO 제작”, 한국전기전자재료학회 2001추계학술대회 논문집, p. 55, 2001.
- [9] 이동희, 정진휘, “850MHz에서 동작하는 마이크로스트립 라인을 이용한 VCO 제작”, 대한전기학회 2001 전기재료연구회 추계학술대회 논문집, p. 85, 2001.
- [10] Guillermo Gonzalez, “Microwave transistor amplifiers analysis and design”, Prentice Hall, Inc., p. 384, 1984
- [11] Bezaad razavi, “RF Microelectronics”, Prentice Hall, Inc., chap. 7, 1998.