

## FPGA 구현을 통한 자이로의 혼합모드 연구

### A Study on the Mixed Mode of Gyros by FPGA Implementation

노영환, 방효충  
(Young Hwan Lho and Hyochoong Bang)

**Abstract :** In the three-axis control of satellites by using on-board actuators, gyros are usually used to measure the attitude angles and angular rates. The gyros are operated by electronic parts and mechanical actuators. The digital components of the electronic parts consist of largely FPGA (Field Programmable Gate Array) as one of the methods for VLSI (Very Large Scale Integrated) circuit design, while the mechanical parts provide output signal directly by mechanical actuation of a spinning rotor. In this research, a mixed mode of gyro is implemented in FPGA. In addition to the hardware implementation, the simulation study was conducted by using the SABER for the mixed mode simulator. Results for the practical implementation of the satellite ACS (Attitude Control System) interfaced with the data processing are also presented to validate the FPGA implementation.

**Keywords :** FPGA, gyro, bit, up/down counter

#### I. 서론

위성체의 자세제어를 수행하기 위해서 기본적으로 구동장치와 센서를 필요로 한다. 또한 필요한 지향기능을 확보하기 위한 척도로서 위성체 동체축의 자세 각(attitude angles) 오차를 들 수 있다. 자세를 표현하는 대표적인 방법으로는 오일러 각(Euler angles)이 있으며 오일러 각은 롤(roll), 피치(pitch), 요(yaw) 각으로 구성되며[1], 본 연구에서는 피치각만을 고려한다. 측정된 자세정보는 주어진 제어로직에 의해 처리되고, 그에 따라 요구되는 제어 명령은 자세제어용 구동장치에 전달되어 원하는 자세를 유지하게 된다[1]. 자세의 수정을 위해 사용되는 구동장치는 반작용 휠(reaction wheel)과 추력기 혹은 자장 토크(magnetic torquer)가 있으며, 센서로는 지구센서, 자장센서 및 대표적으로 자이로(gyro)가 있다[1]. 위성체에 사용되는 자이로는 자세 각 속도와 자세 각을 측정하며 그 구성은 크게 전자회로와 기계구동장치가 있다. 최근 자이로 기술의 급속한 발전 경향으로 기계식 외에 다양한 자이로 형태가 개발되고 있으나 본 연구에서는 종래의 기계식 자이로 모델을 이용하기로 한다. 자이로의 전자회로는 디지털 신호처리기능을 수행하기 위해 대개 FPGA(Field Programmable Gate Array)와 A/D(Analog to Digital) 변환기 및 D/A 변환기로 구성되어 있다. 기계구동장치는 김발(gimbal)에 장착되어 고속으로 회전하는 회전자(rotor)에 외부 토크(torque)가 작용하였을 때 회전자가 보유하고 있는 각 운동량(angular momentum) 벡터의 기울어지는 각 변위를 측정하는 원리에 의해 동작한다[1]. 기계적 구성부에서 출력된 출력 신호는 전자 구성부에서 처리되어 위성체의 자세각 신호로 출력된다. 이 가운데 FPGA는 복잡한 전자회로를 효율적으로 구성하기 위한 방법으로 최근 항공우

주 시스템 설계에 널리 적용되고 있는 회로 구성기법이다. 본 연구에서는 일반적인 기계식 자이로의 특성을 FPGA를 이용한 H/W로 구현하고 그 결과를 시험한 내용을 소개하기로 한다. 또한 구현된 자이로를 1축의 인공위성 자세역학 모델과 결합하여 간단한 자세제어 시나리오를 구성하여 시험함으로써 FPGA 형태로 구현된 자이로 모델에 대한 직접적인 검증은 시도하였다. FPGA에 대한 시뮬레이션은 상용 S/W인 SABER를 이용하였다.

#### II. 위성체의 모델링

그림 1은 자이로 모델, A/D 및 D/A 그리고 FPGA로 설계된 디지털회로를 포함한 반작용휠을 사용한 일반적인 위성체의 자세제어 블록선도이다[2]-[4]. 여기서 플랜트는 피치축만을 고려한 강체 모델로 가정한다. 그리고 위성체의 자세제어용 제어기로 PI(Proportional plus Integral) 형태의 제어를 설계하였으며, 이때 외란 토크를 무시하였다.

##### 1. 자이로의 모델

최근 인공위성의 자세제어 방식은 각 동체 축을 독립적으로 제어하는 3축 제어방식으로 각 동체축의 각도 오차를 일정한 정확도 이내로 측정해야 한다[1][3]. 이러한 요구사항을 만족시킬 수 있는 센서로서 일반 항공기, 유도무기 등

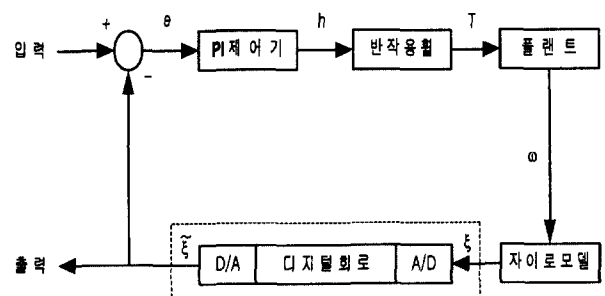


그림 1. 위성체의 자세제어 블록도.  
Fig. 1. Block diagram of attitude control of satellites.

접수일자 : 2001. 4. 30., 수정완료 : 2001. 11. 8.  
노영환 : 우송대학교 컴퓨터·전자정보공학부(yhlho@lion.woosong.ac.kr)  
방효충 : 한국과학기술원 항공우주공학전공(hcbang@fdcl.kaist.ac.kr)

에 널리 응용되고 있는 자이로를 들 수 있다. 최근에 광학식 자이로 등 비 기계식 방식 자이로의 연구 개발이 활발히 진행되고 있으나 종래 대부분의 자이로 형태는 기계식이다. 다목적실용위성 1호에 사용되는 자이로는 3세트로 구성되어 있으며 각각의 자이로는 x축과 y축을 중심으로 디지털 펄스를 시계 방향(CW)과 시계 반대방향(CCW)으로 입력받아 출력단자로 데이터를 송출한다[3]. 일반적인 기계식 자이로의 수학적 모델링을 위해 참고문헌[1]을 참조하기로 한다. 먼저 그림 2와 같이 일정한 각운동량(H)을 보유하고 김벌에 부착된 회전자를 고려하기로 한다. 회전자는 김벌에 부착되어 있고 김벌의 운동을 감지하기 위한 감지소자(Pick-off)는 스프링( $K_p$ )과 감쇄기( $K_d$ )로 구성되어 있다. 이때 전체 시스템의 각운동량 벡터는

$$\hat{H} = \hat{L} + I_o \xi \hat{O} \quad (1)$$

와 같이 표시될 수 있는데, 여기서  $\hat{L} = L \hat{S}$ 는 회전자의 각운동량 벡터를  $I_o$ 는 김벌의 출력축 ( $\hat{O}$ )에 대한 관성 모멘트를 나타낸다. 또한  $\hat{S}$ 는 회전자의 회전축 벡터를 나타낸다. 한편 관성축에 대한 회전자의 각속도 벡터는

$$\hat{\omega} = \omega_I \hat{I} + \omega_o \hat{O} + \omega_s \hat{S} \quad (2)$$

와 같은데 여기서  $\omega_I$ 는 입력 각속도를,  $\omega_o$ 는 출력 각속도를, 그리고  $\omega_s$ 는 회전축 각속도를 각각 나타내며,  $\hat{I}$ 는 입력축 벡터를 표시한다. 뉴턴의 제 2법칙에 의해 외부에서 가해진 토크는 각운동량의 변화량과 동일하므로

$$\hat{T} = \frac{d\hat{H}}{dt} + \hat{\omega} \times \hat{H} \quad (3)$$

의 등식이 성립한다. 이때  $\hat{T}$ 는 외부에서 가해진 토크 입력

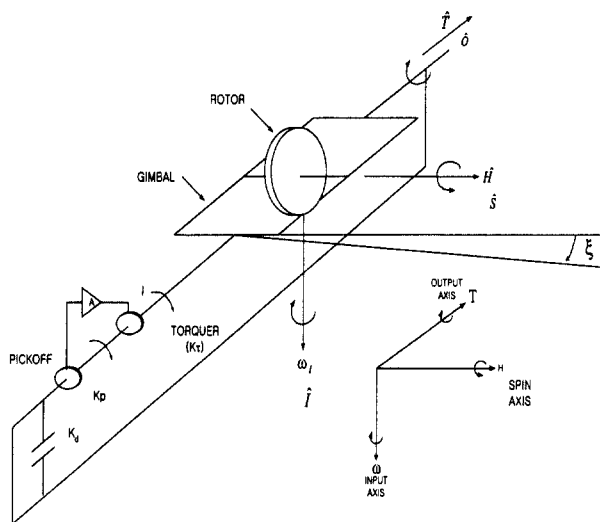


그림 2. 기계식 자이로의 구성 및 원리.  
Fig. 2. Principle and configuration of a mechanical gyro.

으로 신호 감지를 위한 스프링 및 감쇄기에 의해 가해지며 수학적으로

$$\hat{T} = -(K_p \xi + K_d \dot{\xi}) \hat{O} \quad (4)$$

와 같이 표현된다. 여기서  $K_d$ 는 감쇄계수, 그리고  $K_p$ 는 감지기가 부착된 구조물의 강성(stiffness)을 나타낸다. 한편 (1)과 (4)에서 동체축에 대한 각운동량의 변화율은

$$\frac{d\hat{H}}{dt} = I_o \dot{\xi} \hat{O} \quad (5)$$

와 같이 표현되므로 (1),(2),(4)와 (5)를 (3)에 대입하여 정리하면

$$I_o \dot{\xi} + K_d \dot{\xi} + K_p \xi = \omega_I L = T \quad (6)$$

와 같은 토크 평형 관계식을 유도할 수 있다. 즉 김벌에 가해진 각속도 입력( $\omega_I$ )에 의해 출력이 김벌의 회전( $\xi$ ) 형태로 나타나게 된다. 출력 토크에 의한 회전운동은 감지기(pick-off)로 감지된다. 이때 감지기의 구성형태에 따라 순수하게 각 운동을 측정할 수 있거나 또는 각속도를 측정할 수 있게 된다. 예를 들어 (6)은 정상상태에서

$$\xi = \frac{\omega_I L}{K_p} \quad (7)$$

와 같은 해를 갖게 됨을 알 수 있는데 입력 각속도( $\omega_I = \omega$ )에 비례하는 출력( $\xi$ ) 정보가 얻어지게 된다. 위 (6)을 다시 전달함수 형태로 표현하면 (8)와 같다.

$$\frac{\xi(s)}{\omega(s)} = \frac{L/K_p}{s^2/\omega_n^2 + 2\zeta s/\omega_n + 1}, \omega_n^2 = K_p/I_o \quad (8)$$

대부분의 자이로의 경우 비교적 높은 대역폭(band-width)이 요구된다. 즉 감지기 구조물이 아주 단단한 재질로 구성되어야 한다. 이러한 사항을 고려하여 만일  $\omega_n = 12.65 \text{ rad/sec}$  이라고 가정하면  $K_p/I_o = 160/\text{sec}^2$ 이 된다. 이때 회전자의 회전속도를 152.8rpm(16rad/sec)으로 선정하고 감쇄비( $\zeta$ )를 0.028으로 가정하여 등식(8)을 다시 쓰면 (9)와 같이 2차의 전달함수 형태로 표시된다.

$$\frac{\xi(s)}{\omega(s)} = \frac{16}{s^2 + 0.707s + 160} \quad (9)$$

이때 (9)를 이용하여 DC 이득을 계산하면 다음과 같다.

$$\frac{\xi}{\omega} = 0.1 \text{ rad/(rad/sec)}$$

한편 본 연구에서 선택한 자이로 데이터( $\omega_n$ )는 일반적인 자이로 데이터와 상당한 차이가 있다고 볼 수 있는데 그림 1에 주어진 전체 시스템의 안정성을 확보하기 위해 관련 데이터를 조절하였다. 즉 기계식 자이로의 회전자는 일정한

자세를 유지하기 위해 수천~수만 rpm으로 회전하는 것이 일반적이다. 만일 제어기를 PI 형태가 아닌 다른 형태의 제어기로 선택한다면 자이로 데이터를 실제 데이터와 근사한 값을 선택할 수 있을 것으로 보여진다. 본 연구의 주된 목적이 자이로 모델링을 FPGA로 구현하는데 있으므로 실제 데이터와 근사한 수치를 사용하지 않는 이유는 충분히 설명된다고 볼 수 있다.

2. 디지털 및 인터페이스회로

자이로는 위성체의 자세제어에서 센서기능을 수행하는데 자이로의 모델 및 접속회로와 전자회로의 FPGA로 구성되는데 FPGA에서 생성된 유효펄스를 이용하여 자이로를 구동시킨다[5]. 실제로 자이로에서는 비행(Flight) 소프트웨어로 FPGA와의 인터페이스를 수행하고 구동에 필요한 지연시간을 감안하여 실시간 처리한다. 자세 각을 측정하기 위해서 중간지점을 기준으로 하여 시계 방향(CW)으로 최대로 180°와 시계반대방향(CCW)으로 180°로 설정[3][5]하는데 자이로 모델에서 출력되는 각도를 이용하여 단위 시간당 각도의 변화를 디지털 회로 출력단의 펄스(pulse)로 나타낸다. 각도의 변화량이 크면 펄스수가 많아지고 변화량이 적으면 펄스수가 적어진다. 여기서 FPGA의 출력 단의 펄스수는 CW와 CCW의 입력 펄스 수의 차이로 결정된다. 4 bit Hexa 코드에서 최대값은  $FFFF_{16}$ 이므로 10진수 변환시 65535이다. 자세각의 최대값이 180°이므로 1°당 약  $16C_H(364)$  값에 해당된다. 일반적으로 위성체 모델링에 대한 연구가 동적 모델(dynamic model)에 대한 연구가 많이 진행되었는데 본 논문에서는 디지털 전자회로인 FPGA 부분이 추가됨으로써 전기적 특성을 연구하였으며 전체 시스템의 성능을 분석하기 위하여 혼합모드 시뮬레이터인 SABER를 이용하였다. 그림 3의 자이로 모델에 위성체 강제 모델의 각 속도( $\omega$ )가 입력되어 자이로의 출력각( $\xi$ )이 나타내는데 출력단에 A/D 변환기와 논리회로를 추가하여 출력에 CW 및 CCW 펄스가 생성되는 자이로 모델을 설계하였다. A/D 변환기와 논리회로를 살펴보면 자이로 모델의 출력의 변화량  $\Delta\xi$ 를 전압으로 변환 후 절대값 및 전압제어 오실레이터와 전압의 양과 음의 값에 따라 1 혹은 0을 이용하여 CW 및 CCW 신호를 발생시킨다. 전자회로는 일정기간동안의 CW 및 CCW의 입력을 받아들여서 유효한 펄스의 개수를 출력으로 보낸다. 이 경우 어느 정도 정해진 기간동안에 한번씩 유효 펄스의 개수를 계산하는 것은 전체 시스템의 혼합모드 시뮬레이션을 통해서 가능하다.

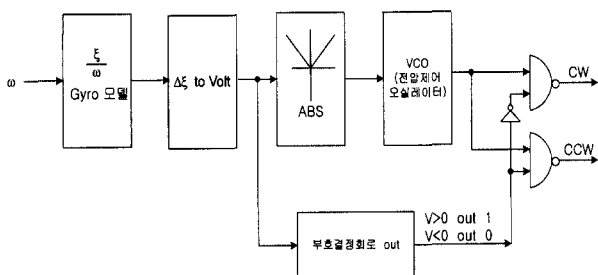


그림 3. Gyro 모델 및 접속회로.  
Fig. 3. Gyro model and interface circuit.

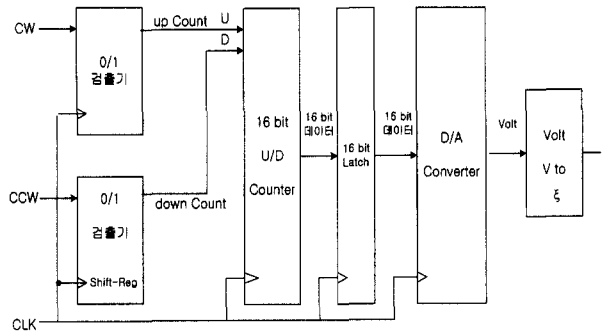


그림 4. FPGA 회로도.  
Fig. 4. The circuit diagram for FPGA.

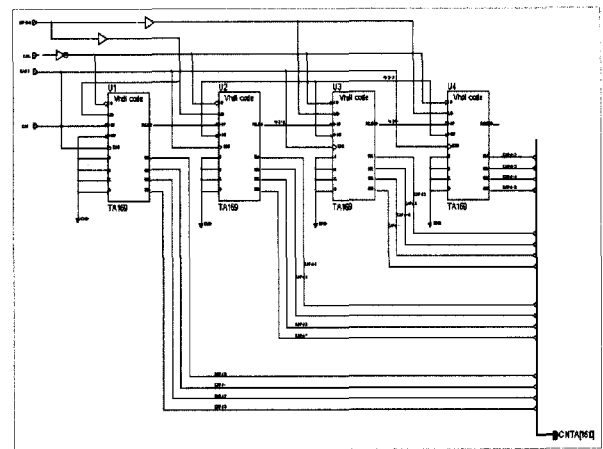


그림 5. 16bit up/down counter 회로.  
Fig. 5. 16bit up/down counter circuit.

자이로 모델 및 접속회로에서 발생한 CW 및 CCW 신호를 그림 4의 FPGA 회로도의 입력으로 받아들여 논리회로로 구성된 0/1 검출기(detector)를 거쳐 up count 및 down count 신호를 16bit up/down 카운터(counter)의 입력으로 들어가 16비트 latch를 통과시켜 D/A 변환기를 거쳐 전압을 얻는다. 이 전압을 유효 펄스의 개수를 이용하여 D/A 변환기를 거쳐  $\Delta\xi$ 와  $\xi$ 를 계산하여 다시 입력단으로 제환(feedback)시킨다.

4의 0/1 검출기 경우 지연(delay)을 고려 해서 3개의 D Flip/Flop과 NAND 게이트(Gate)로 구성되고 16bit latch는 16개 D Latch로 형성되며 D/A converter는 16개의 디지털 스위치, 16 종류의 저항 그리고 1개의 OP-AMP로 구성된다. 16bit up/down 카운터는 4bit up/down 카운터의 데이터 복을 이용하여 VHDL(Very High Speed IC Description Language)[7]-[9]을 이용하여 그림 5와 같이 설계하였다.

16 bit up/down 카운터의 구성은 4개의 4 bit up/down 카운터인 TA169로 구성되는데 4 bit 입력, UD(up/down), ENT, 그리고 ENP 단자의 데이터에 의하여 출력 데이터 4 bit가 나온다. 각각의 TA169의 출력은 RCO(Ripple Carry Out)를 순차적으로 발생시켜 4개의 TA169가 동작되어 hexa 코드인 16 bit 데이터[10][11]가 출력된다.

그림 6은 4 bit up/down 카운터 상태(state) 다이어그램을 나타내는데 각각의 16개의 상태에서 다음 상태로 천이하기 위한 여기조건을 보여주고 있으며, 표 2는 각각의 상태에 대

한 실행 상태를 테이블로서 표시되는데 ENT와 ENP의 조건에서 up 카운터의 경우 상태 S15에서 RCO가 발생되어 다음 상태가 S0로 되고, down 카운터의 경우 S0 상태에서 RCO이 발생되어 다음 상태가 S15로 됨을 보여주고 있다.

3. 설계 데이터

본 연구에서 사용한 반작용 휠(Reaction Wheel)의 전달함수는 (10)과 같이 간단한 형태로 표현된다.

$$\frac{T}{h} = \frac{sk_m}{\tau_m s + 1} \tag{10}$$

여기서,  $h$ 는 모터에 대한 명령 각 운동량을 그리고  $T$ 는 모터의 출력 토크를 나타낸다. 또한 피치(Pitch)축만을 고려한 위성체의 강체 모델의 전달함수는 (11)과 같다.

$$\frac{\theta}{T} = \frac{1}{I_\theta s^2} \tag{11}$$

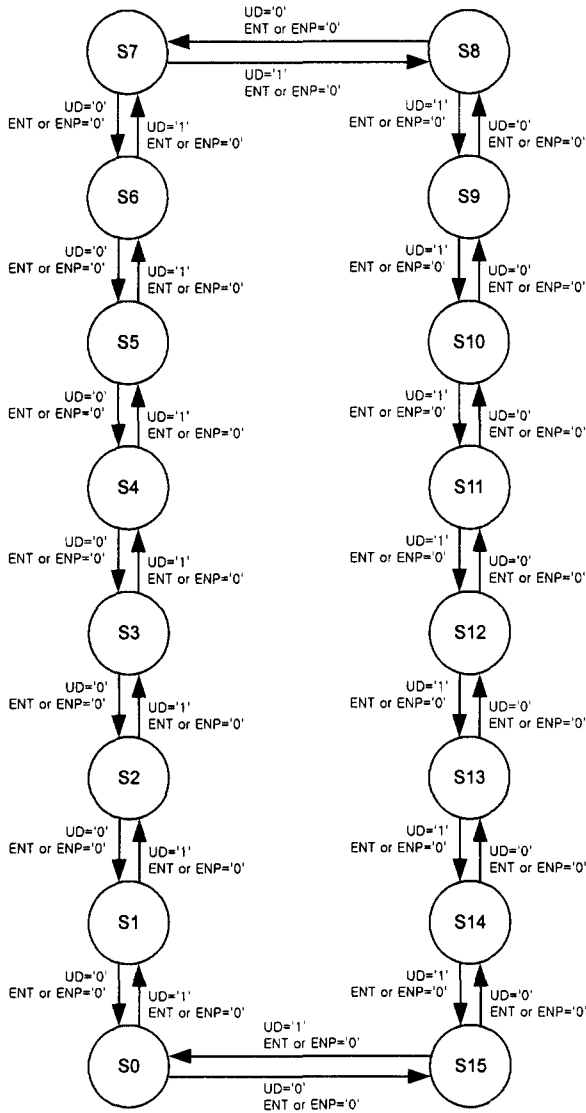


그림 6. 4bit up/down 카운터 상태 다이어그램.  
Fig. 6. The state diagram of 4bit up/down counter.

표 1. 제어기 설계 데이터.

Table 1. Controller design data.

Symbol	Name	Value	Unit	Remark
$k_p$	Proportional gain	170	V/N/m/sec <sup>2</sup>	Wheel loop
$k_i$	Integral gain	45	V/N/m	Wheel loop
$k_m$	Motor gain	0.0792	N · m/V	Wheel loop
$I_\theta$	Moment of Inertia	3555	kg · m <sup>2</sup>	Satellite body (pitch axis)

여기서,  $I_\theta$ 는 피치 축 운동에 해당하는 위성체의 관성 모멘트를 나타낸다. 또한 제어기는 간단한 PI(Proportional and Integral) 제어기를 적용하여 전체 시스템의 안정성을 검증하였다. 제어의 대상이 2차계의 강체 모델이며 반작용 휠은 미분기 특성을 갖게 되므로 자이로 모델(2차계) 및 PI 제어기와 결합하여 라플라스(s) 영역에서 안정성을 검증할 수 있게 된다(그림 1 참조). 한편 제어기의 설계를 위하여 사용된 각종데이터는 표 1과 같다.

III. 시뮬레이션

본 논문에서 그림 1의 위성체의 자세제어 블록도에서 외란이 없는 이상적인 접속회로와 전자회로의 FPGA를 고려한 동적 모델에 대한 안정성을 검증한다. 입력을 0으로 인가할 때 플랜트, 반작용 휠 및 자이로 모델에 대해 PI 제어기를 적용한 경우 자이로 모델 출력( $\xi$ )의 결과는 그림 7과 같다. 자이로 모델의 초기 값은 0.17로 정하여 15초가 지나 0으로 수렴함을 보여주고 있다. 그림 4에서 CLK은 16bit latch에서 4Hz를 인가하고 그 외 나머지 블록도에서는 405KHz를 사용하였다. latch 신호는 250msec의 주기를 갖게 되며 low level의 펄스를 짧게 발생함으로써 이상적인 경우 자이로 모델의 입력 파형이 변함없이 최종 출력으로 나온다.

전자회로의 디지털회로의 1개의 gate의 시간지연은 6nsec의 delay를 야기 시킨다. 본 논문에서 구현되는 총 gate 수는

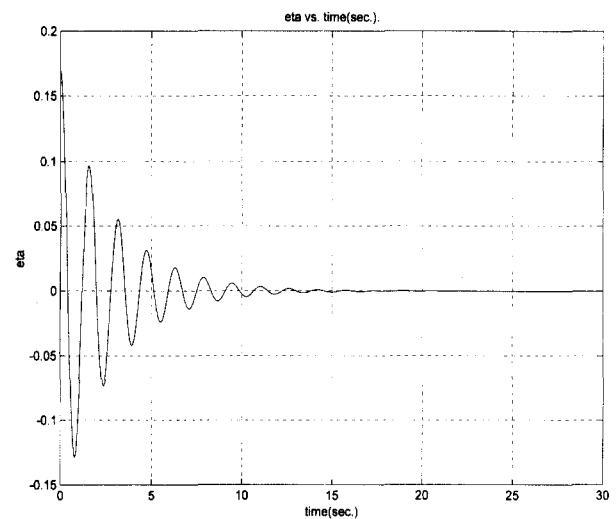


그림 7. 시간에 따른 자이로 모델 출력.  
Fig. 7. Gyro model output response with time.

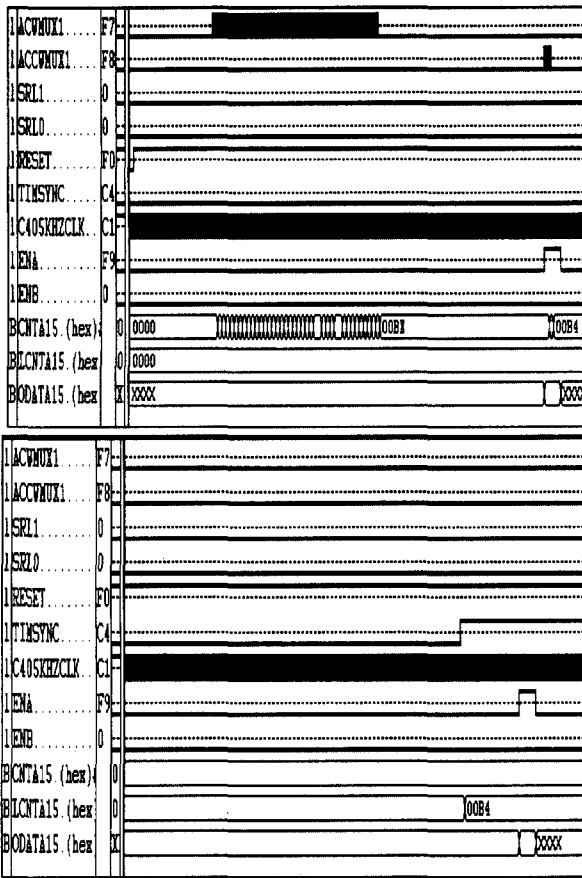


그림 8. FPGA 입력 및 출력 데이터.  
Fig. 8. The input and output data of FPGA.

약 3,000gate이므로 최대 0.018msec의 delay가 발생되어 시간 지연에 의한 시스템의 안정성에 영향을 주지 않는다.

실제 시스템에서 자이로의 구동에 필요한 delay는 비행 소프트웨어에 의한 제어로 안정성을 고려한 실시간 처리를 한다.

CW 및 CCW 는 3가지 형태로 입력시켜 16bit 데이터가 출력되는데 예로서 CW가 190개 펄스와 CCW가 10개 펄스 경우 그림 8과 같이 00B4<sub>H</sub> (11×16<sup>1</sup> + 4×16<sup>0</sup> = 180)로 나와 CW가 180개 펄스가 인가된 것과 같으며 CW가 100개 펄스와 CCW가 60개 펄스 경우 출력은 0028<sub>H</sub>가 나오고 CW가 250개 펄스와 CCW가 300개 펄스 경우 출력은 그림 6과 같이 FFCE<sub>H</sub>이 되어 16비트 데이터로 출력된다.

IV. 결론

자이로는 위성체의 자세 각 속도와 자세 각을 측정하는 기능을 수행하는데 있어 전자회로와 기계구동장치를 이용하여 운용되는데, 동적 모델링을 이용한 아날로그회로와 FPGA 설계기법으로 설계된 디지털회로로 구성된 혼합모드에 대한 연구를 수행하였다. FPGA 설계는 VHDL 및 schematic 기법을 이용하고 혼합모드 시뮬레이션은 SABER(Mixed mode simulator)를 이용하여 신호의 흐름을 검증하였다.

실제로 위성체에서 FPGA의 입력 및 출력의 데이터 프로세싱은 비행(Flight) 소프트웨어가 담당하는데 본 연구의 결

표 2. 각각의 상태에 대한 실행 테이블.

Table 2. Execution table for each state.

STATE		S0	S1	S2	S3	S4	S5	S6	S7	CONDITION
R C O	UD=0	0	1	1	1	1	1	1	1	(ENT='0' and ENP='0') or (ENT='0' and ENP='1')
	UD=1	1	1	1	1	1	1	1	1	
QD		0	0	0	0	0	0	0	0	×
QC		0	0	0	0	1	1	1	1	
QB		0	0	1	1	0	0	1	1	
QA		0	1	0	1	0	1	0	1	

STATE		S8	S9	S10	S11	S12	S13	S14	S15	CONDITION
R C O	UD=0	1	1	1	1	1	1	1	1	(ENT='0' and ENP='0') or (ENT='0' and ENP='1')
	UD=1	1	1	1	1	1	1	1	0	
QD		1	1	1	1	1	1	1	1	×
QC		0	0	0	0	1	1	1	1	
QB		0	0	1	1	0	0	1	1	
QA		0	1	0	1	0	1	0	1	

과는 위성체의 자세제어계의 디지털 및 아날로그회로의 인터페이스 기술을 개발함으로써 다른 전자산업에서 응용할 수 있는 기반을 제공해줄 수 있을 것으로 기대된다. 향후 계속되는 연구를 통해 A/D, 디지털 회로, D/A를 포함한 혼합모드의 구체적인 신호흐름에 대한 연구가 필요하다고 본다.

참고문헌

- [1] Wertz, J. R., *Spacecraft Attitude Determination and Control*, Kuler Academic Publisher, 1994.
- [2] Frankin, G. F., *Feedback Control of Dynamic Systems*, Addison-Wesley Publishing Co., 1991.
- [3] KOMPSAT *Attitude & Orbit Control Subsystem Critical Design Audit*, vol. 1, no. 1, Oct., 1986.
- [4] 노영환, 진익민, 김진철 (Young Hwan Lho, Ik Min Jin, and Zeen-Chul Kim), "위성체의 적응 제어 및 강인 제어 연구(An Adaptive Control and Robust Control of Satellite)," 한국자동제어학회지(Korea Automatic Control Conference), 서울 (Seoul), 10, 1997.
- [5] TRW Civil & International Systems Division Space & Electronics Group, "KOMPSAT equipment specification for remote drive unit," April, 1996.
- [6] Texas Instruments Data book, SN74LS169B 4bit up/down counter, March 1988.
- [7] 박세현, "VHDL에 의한 디지털 컴퓨터 설계와 구현," 1999.
- [8] 16비트 중심의 "마이크로 컴퓨터," 조경록, 오무송, 김형래, 박규성 편저, 광문각, 1994.
- [9] AM2960/AM2960A, 16-bit Error Detection and Correc-

tion Unit, Advanced Micro Devices(AMD) Databook.

[10] 다목적 실용위성의 “원격구동장치의 하드웨어 설계연구(제4차년도 연차보고서),” 산업자원부, 과학기술부, 정보통신부, 5, 1998.

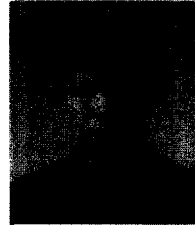
[11] 노영환, 이상용, “위성체용 2비트 오류검출 및 1비트 고정 FPGA 구현(A SEC-DED Implementation Using FPGA for the Satellite System),” 제어·자동화·시스템공학 논문지, 제6권, 제2호, 2, 2000.



**노영환**

1954년 6월 2일생. 1982년 경북대학교 전자공학과 졸업. 1981.11~1985.12 LG정보통신(주) 근무. 1988년 University of New Mexico 전기공학 석사. 1993년 Texas A&M University 전기공학 박사. 1994.2~1995.2 한국항공

우주연구원 근무. 1995.3~현재 우송대학교 컴퓨터전자정보공학부 부교수. 관심분야는 건설제어, 적응제어, 신호처리, 디지털회로 설계 등.



**방효충**

1964년 2월 20일생. 1985년 서울대학교 졸업. 1987년 동대학 대학원 석사. 1992년 Texas A&M University 항공우주공학 박사. 1992.7~1994.12 미 Naval Postgraduate School 연구 조교수. 1995.3~1999.8 한국항공우주연

구원 근무. 1999.9~2000.12 충남대학교 조교수. 2001.1~현재 한국과학기술원 항공우주공학전공 조교수. 관심분야는 인공위성 자세제어, 비행제어 시스템, 비행체 센서 및 구동기 등.