

산업체에서의 병렬화 사례

• 이상문 | 삼성종합기술원 CSE Center HPC-TG, HPC Technology Leader /
e-mail : smlee64@sait.samsung.co.kr

이 글에서는 산업체에서 해석이 중요한 원인과 삼성전자의 CAE 해석인지도 및 병렬화 사례를 소개한다.

왜 산업체에서 해석이 중요한가?

산업체의 컴퓨팅에서 중요한 것은 여러가지가 있겠으나, 그 중 제품에 대한 Modeling과 제품의 질 향상을 위한 CAE (Computer Aided Engineering) 해석 능력은 21세기 무한경쟁의 급변하는 현 시장에서 기업의 가치와 존재 여부를 결정 짓는 중요한 것이라 할 수 있다. 즉, 고객들이 원하는 고 품질의 제품을 단 기간 내에 개발/수정/제공할 수 있는 능력을 보유하고 있다면, 시장 선점을 통한 고 부가 가치인 새로운 시장을 이끌어 갈 수 있기 때문이다.

따라서, Product Cycle (제품 기획, 모델링, 해석, 제품화) 과정에서 시간 단축을 위한 노력을 산업체에서는 수행해 왔으며, 특히 모델링과 해석의 Know-how를 확보하여, 제품기획과 동시에 모델링과 해석을 병행 추진할 수 있는 방향으로 노력하며 경쟁력을 키우고 있는 중이다.

이 중 제품기획을 시작함과 동시에 병행으로 수행할 수 있는 모델링 능력은 기업체별로 또한 제품 군에 따라서, 10년 이상의 오랜 기간 동안 기술 축적을 해 왔어야 지원 및 적용이 가능하기에, 단 기간 내에 산업체에서 확보 및 활용할 수 있는 것이 아님을 알아야 한다. 그러므로 단 시간 내에 Product Cycle과정을 단축시킬 수 있는 확보방법으로서 고성능 컴퓨터를 기반으로 한 슈퍼컴퓨팅을 이용한 해석 능력을 키우는 것이 현실화된 방법이다. 고성능 컴퓨터를 활용하는 산업체 슈퍼컴퓨팅에는 크게 두 가지로 나눌 수 있다. 상용 SW를 사용하는 슈퍼컴퓨팅과 자체개발 SW를 사용하는 슈퍼컴퓨팅 방법이다. 상용 SW 사용 경우에는 주로 수종사업분야 지원 측면이 강하고, 자체 개발 SW 사용 경우는 신수종 분야 및 상용 SW로는 정확한 해석을 요구할 수 없는 (혹, 특정 계산에 필요한 상용 SW 부재 등) 경우이다.

또한, 해석능력은 연구자의 기술력(제품에 대한 Know-how, 해석 능력, 슈퍼컴퓨팅화-병렬화, 최적화 능력)과 Software(자체 개발코드, 상용 Software), 그리고 Hardware(슈퍼 컴퓨터, Workstation, 고성능 NT 및 PC)의 세 가지 요인들이 함께 Synergy를 이루어야 극대화된 효과를 거둘 수 있는 것이기에 많은 산업체들이 각기 중앙의 연구소를 세워 우수한 인력과 기술환경을 확보하고 지원하고 있으며, 이를 기반으로 연구를 추진하고 있는 중이다.

삼성의 CAE 해석 인지도 및 병렬화 사례

삼성은 1990년대 초부터 CAE 해석능력의 중요성을 인지하여, 삼성의 중앙연구소 격인 삼성종합기술원에 1992년 Cray-YMP/4E(4CPUs : SMP)를 시작으로, 1995년 Intel Paragon(256CPUs, MPP), 1998년

HP Exemplar(64CPUs : CC-NUMA), 2001년 HP N-Class Cluster(32CPUs : DSMP) 등의 슈퍼컴퓨터들을 도입/교체하여, 도입된 슈퍼컴퓨터들을 활용한 MCAE(mechanical computer aided engineering) 공학(기계/유체/열/구조/전자/음향/진동/플라즈마/분자모델링 등) 부분의 해석능력을 극대화하고, 기술축적을 위하여 노력하며, 관계사를 지원하고 있다.

삼성종합기술원의 CSE(Computational Science & Engineering) Center의 HPC-TG는 특히 슈퍼컴퓨팅관련 기술로(병렬화, 최적화, 자원공유) 관계사의 해석업무를 원활하게 하기 위한 지원을 하고 있기에, 병렬화(다수의 CPUs를 활용하여 단일 과제 해석 수행 시간단축) 수행한 대표적인 몇 가지 사례들(수중사업분야, 신 수중사업분야, 차세대 사업분야) 소개하여 산업체에서의 병렬화 활용 및 사례에 대한 소개를 하고자 한다.

DYMAG 병렬화 지원 (1996년 : 수중사업분야 지원)

삼성전기에서는 지난 5~6년 동안 브라운관 화상의 질을 높이기 위하여 편향요크(deflection yoke)의 영향에 따른 전자 빔(Red, Green, Blue : RGB)들의 궤적에 대한 연구로

DYMAG이라는 그로그램을 개발하였다. 이 프로그램은 브라운관 panel의 1사분면에 여덟 개의 points를 정하

여 전자총으로부터 각 points로 발사된 전자 빔들이 브라운관 panel에 있는 여덟 개의 points와 만날 때까지의 궤적을 계산 수행하고 있다. Deflection yoke에 포함되어 있는 Ferrite core(H-coil, V-coil), Coma free, Inner arm, Permanent magnets들은 각각의 자기장을 형성하여 전자총에서 발사된 전자 빔들에게 상호영향을 주기 때문에 삼성전기에서 DY의 설계 시, 이 프로그램을 통해 얻는 결과는 매우 중요한 자료로서 쓰여진다. 그러나 계산 수행시간이 많이 소요되어 먼저 삼성종합기술원에 있는 슈퍼 벡터 컴퓨터인 Cray YMP-4E (Memory ; 512 Mby-tes, 333 Mflops)에 탑재하여 수행하였으나, Cray 사용자(user) 수의 증가로 인해 CPU time의 제한과 계산수행 대기시간(queue job time)에 많은 시간이 소요되는 시간적 손해와 1일 2 turn의 해석을 수행하지 못해 해석 일정상의 불편함을 겪어야 했다. 이에 병렬화(parallelization)를 통하여 단일 계산수행 시간을 Cray YMP-4E보다 빠르게 하며, 256 개의 CPUs를 활용한 variable optimization(최적화, Through-Put 작업 : 똑같은 작업을 여러 개의 변수를 넣어 계산) 활용 또한 가능하게 하여 총 해석 수행 시간을

단축하고자 병렬화 과제가 수행되었다.

최적화 설계수행시의 효율 : 1회 설계 시 계산량은 1회 계산에 725 초가 소요되나 최적설계를 위해서는 6,000~20,000 회 반복계산을 수행하므로 약 1,208~4,027 hrs가 소요된다(단 Cray에서는 대기시간을 최소 1~2hrs를 고려 함). 또한 총 설계변수 30 개 중, 최적화 시 4~5 개의 변수만 최적화가 가능하므로 이러한 작업을 10 회 이상 반복하면 1 회 설계 시 약 12,000 hrs 이상의 계산시간이 소요된다.

만약 Intel Paragon의 256 개 CPUs에서 180 CPUs를 쓸 경우에는 수행결과가 10 분의 1로 이론상 줄어들 것이나, [즉, 635 hrs → 63.5 hrs : 약 3 일 정도 소모] 실제로는 처음 1 회 최적화되는 결과를 토대로 다음 최적화가 연이어 이루어지는 구조이었기에 166 hrs (약 7 일) 소요되었으며, 결론적으로 해석상에서 결과를 사업부에 전해 주는 과정에 기존 Cray 활용 때 보다, 최대 7 배가 빨라진 것이다.

따라서 프로그램 적용 이후, 이를 활용하여 TV 및 모니터의 편향코일에 활용하고 있으며, 적용 모델로서는 14", 19", 21", 29" 등의 광각화(편향각 110 도) 모델링에 설계시 적용 활용하여 설계

해석 수행 시간	Cray with Vectorization	Intel Paragon with 18 CPUs
CPU	725초	381초
Wall Clock	4hrs ~ 6hrs (대기 시간 多)	381초 (대기 시간 無)
6000 반복 수행 (최적화)	50days : 1208hrs	26days : 635 hrs

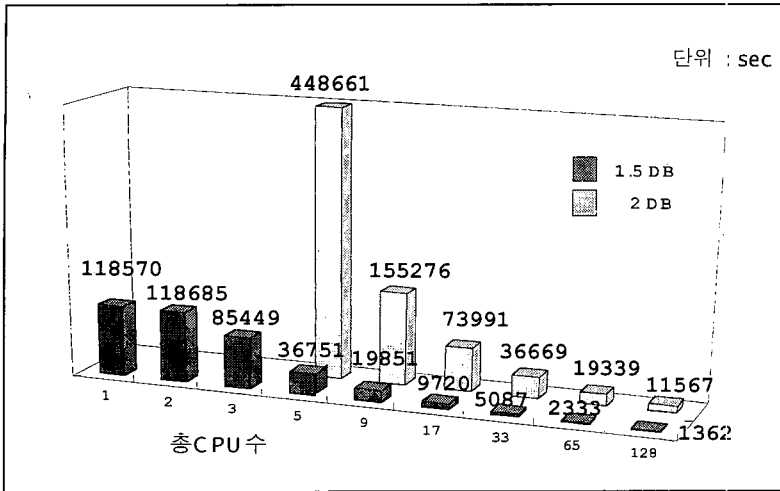


그림 1 1~128 CPUs 활용, 해석 수행시간(DY)

시간 단축을 할 수 있었으며, 특히 Q-project(명품 +1)에도 적용하게 되었다.

IMT2000 Turbo-Codec 병렬화 지원 (1998년, 신수증사업분야 지원)

Multimedia 정보를 고속으로 제공하게 되는 제3세대, 차세대 이동통신 표준안인 IMT2000에 대한 제안과 채택을 앞두고 있는 현 시점(1998년 8월)에서 삼성전자 정보통신 개발센터에서 자체 개발한 Turbo-Codec code를 병렬화를 수행하였다. 당시 상황은, 첫째로 Turbo-Codec code의 simulation 결과는 이동통신 단말 제작에 직접 적용되고 있으나, 아직 Turbo-Codec의 input parameter들은 optimal한 값이 공식적으로 발표되지 못하고 연구 중인 상태였으며, 둘째로 Turbo-Codec code 알고리즘의 최적 solution 개발과는 별도로, 현 Turbo-Codec code에 적합한 parameter들의 test와 그에 따른

결과를 해석하는 것도 상당한 의미가 있는 작업이었기에 저산시간 단축은 개발자 입장에서 매우 필요한 상황이었다. 또한 셋째로, 정보통신 개발센터의 작업 환경이 PC, linux PC based 환경이어서, 높은 (2.5 이상) db(decibel)를 갖는 해석의 경우는 지나치게 오랜 해석 시간이 소요되어 (6개월 이상 소요로 해석 포기) parameter study가 불가능한 상황이었다(보통의 경우 1.0 db과 1.5db를 계산하고 나머지는 extrapolation로서 예상함). 이러한 상황에 대하여 Turbo Codec code를 기술원의 Intel Paragon(MPP Machine)과 HP Exemplar(16 CPUs) 그리고 Alpha PC-Cluster(8 CPUs)에서 compatible하게 사용할 수 있는 MPI(Message Passing Interface)로 병렬 porting하여 그 해석 시간을 단축하고 그에 따라 보다 많은 경우의 db simulation을 수행/지원하고자 본 과제를 수행하게 되었다. 과제 setting시 PC

에서 24 시간이 소요되는 해석의 경우를 슈퍼컴퓨터에서 3~5 시간에 수행하고자 하는 목표가 세워졌으나, 과제 결과 치료는 (Intel Paragon에서 수행한 결과임) 그보다 훨씬 좋은 병렬화 결과를 얻을 수가 있었다.

이러한 결과를 바탕으로 1999년 WCDMA UMTS 표준화에 삼성전자의 Turbo-Codec 기술을 바탕으로 한 해석 결과를 제출하였으며, 1999년 10월 표준화 기술로 채택되었다. 당시 WCDMA UMTS 표준화 위원으로 선정된 다른 해외의 산업체는 삼성이 제출한 표준화 기술에 대한 해석 자료를 많이 요구하였는데, 그에 대한 해석 자료 제출 기한은 보통 한달 후였다. 따라서 병렬화된 Code 및 슈퍼컴퓨터들인 Intel Paragon과 HP Exemplar를 확보하고 있지 못하였다면, 요구된 해석의 계산 수행 및 그에 따른 결과 분석이 사실상 불가능하여 표준화에 참여할 수 없을 것이다.

그림 2는 1998년에 병렬 수행한 Turbo-Codec Code를 2000년 5월 삼성종합기술원이 자체개발 및 구축한 64-node Alpha Linux PC-Cluster 상에서 1.5 db에 대한 해석을 수행한 결과이다.(현재 128-node Alpha PC-Cluster 운영 중)

연료전지에 대한 분자모델링 (2000년, 차세대 사업분야 지원)

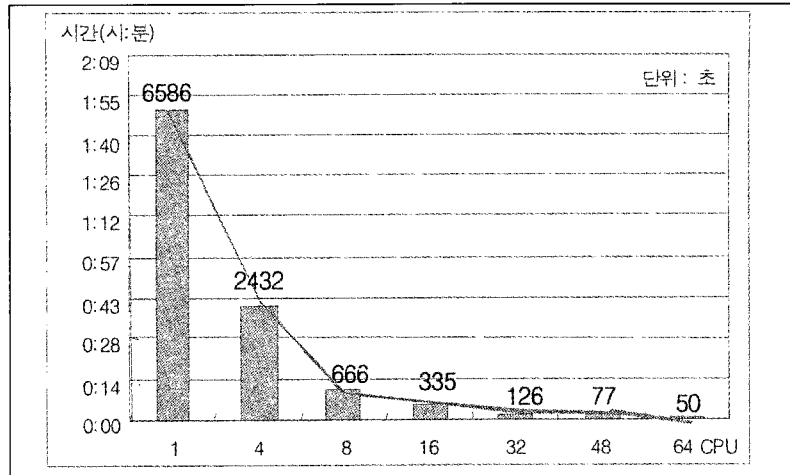
저비용, 고효율, 소형화에 따른 Polymer 전지 개발에 있어 cathode 용량을 극대화하고 전해

질의 화학적 안정성을 기하기 위하여 cathode 재료로서 transition metal oxide/oxysulfide nano particle 제조 및 organo-sulfide 유기물과 복합된 새로운 재료를 개발하는 것이 필요해 졌다. 또한 전해질로서 기능이 극대화된 전해액 및 무기 insulating 재료와 이를 지지하는 이온 전도성 폴리머가 복합된 고이온 전도성 복합 재료를 개발하고, anode로는 Li metal 사용이 필수적이므로 Li metal의 화학적 안정화를 위한 표면처리 기술의 개발 및 해석이 중요한 이슈로 부각 되었으나, 기 확보된 PC 및 Workstation으로는 새로운 촉매에 대한 해석이 약 1,875 일의 기간 소요가 예상되어 시도조차 할 수 없는 상태였다.

즉, 연료전지에 사용되는 촉매 디자인 연구에 있어서 새로운 촉매에 대한 해석 시(1 Cycle), 보통 22 종의 금속을 가지고 각 5단계씩 상호작용에 대한 해석 계산을 수행하고, 그 결과로 얻어진 데이터를 기반으로 다른 여섯 종의 이원화 금속과 연계하여 또 다시 5단계를 분석하여야 했기 때문이다.

따라서, 시뮬레이션을 통한 해석에 대한 의존보다는 실험을 통한 개발연구가 중심이 되어 있어 시료에 대한 비용 및 연구시간/인건비가 많이 발생하던 상황이 었다.

현재는 병렬화를 수행한 프로그램을 Alpha-11 시스템(128-node PC-Cluster)에서 수행할 때, 확보된 많은 CPU 수와 CPU



1~64 CPUs 활용, 해석수행시간(Turbo)

당 1.5~2배의 고 성능으로 해석 계산을 수행하기에, 1 Cycle 해석 시 8-node를 사용할 경우 146.5 일이 소요되어 기존보다 12 배의 시간단축을, 32-node를 사용할 경우는 36.6 일이 소요되어 51 배의 성능향상을 확보하였다. 현재는 병렬 해석 프로그램 Routine들의 최적화를 통하여 약 15 일 정도 소요되고 있다.

따라서, 다양한 촉매에 대한 시뮬레이션 연구가 가능해졌기에, 수행 해석된 결과를 바탕으로 다른 촉매에 대한 시뮬레이션 해석기간 동안 실험을 통하여 검증 및 분석을 할 수 있으므로 실험 횟수의 절감, 시료에 대한 비용 절감 등의 무형 효과를 얻을 수 있었다.

그러나 이러한 결과는 확보된 금속 특성 데이터들을 바탕으로 해석을 수행할 수 있었기에, 많은 종류의 금속들에 대한 특성 데이터를 확보하며, 데이터베이스화 하여야 하는 어려움도 있다.

맺음말

어떠한 사업분야라도 그 분야에서 핵심 기술력(Know-how, 인력, 개발프로그램, 인프라)을 보유하는 것이 산업체의 경쟁력을 키우는 것임에는 이견이 없을 것이다. 그리고 그 경쟁력을 기하는 여러가지 인자들 중 병렬화를 통한 시간단축의 중요성도, 위에 설명한 사례들로(자체개발 코드를 사용한 경우) 인지하였을 것이다.

끝으로, 자체개발 코드에 적용된 병렬화 사례 외에도, 병렬성을 확보할 수 있는 여러 상용소프트웨어들이 현재 Mechanical-CAE분야에 제공되고 있어, 다음 기회에는 “병렬성을 제공하는 상용소프트웨어를 이용한 해석 사례”로 삼성에서 수행하였던 좋은 사례에 대한 담당자들을 통하여 또한 알고 싶다.