

LCD 구동소자의 실장기술

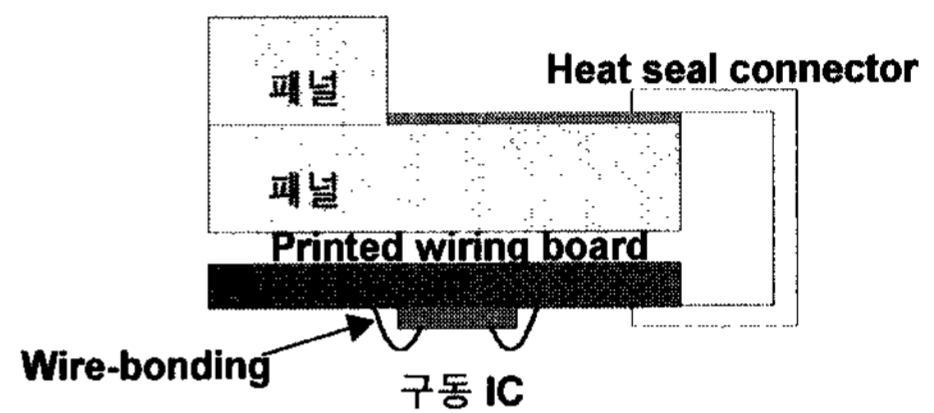
강운병, 김영호(한양대학교 신소재공학부)

I. 서론

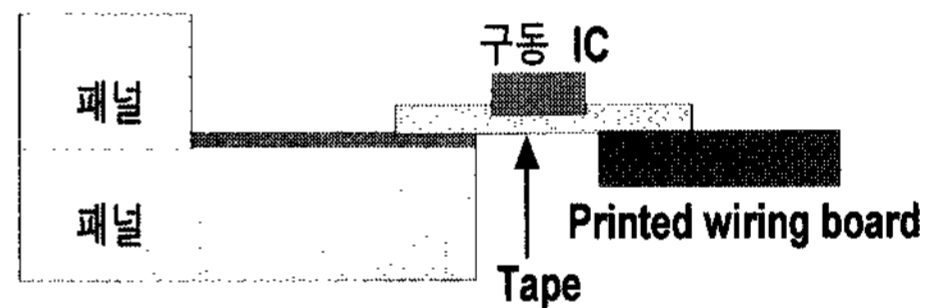
액정표시장치가 본격적으로 전자기기에 채용되기 시작한 것은 최근의 일이고 지금까지 25년 정도의 역사에 지나지 않지만 이미 그 사업규모가 100년 전통의 CRT 시장을 넘어서는 유망한 사업 및 연구분야가 되었다. 액정표시장치가 다른 평판 표시장치에 비해 가장 빠른 속도로 연구·개발되어온 이유는 소비전력이 낮으며, 경박단소가 요구되는 휴대용 제품으로의 응용에 적당하기 때문이다. 또한, 그동안 대형표시장치에 적용하는데 단점으로 부각되던 고가격, 느린 응답속도, 제한 시야각 등의 문제가 개선되어 40" 이상의 TV 시장에 진출하는 등 그 사용범위가 매우 다양해졌다. 이와 같이 액정표시장치의 표시성능이 현저하게 향상되면서 구동소자의 실장기술 역시 매우 다양하게 발전되었다. 본고에서는 LCD 구동소자의 실장기술의 발전과정을 살펴보고 최근 동향을 소개하고자 한다.

II. 본론

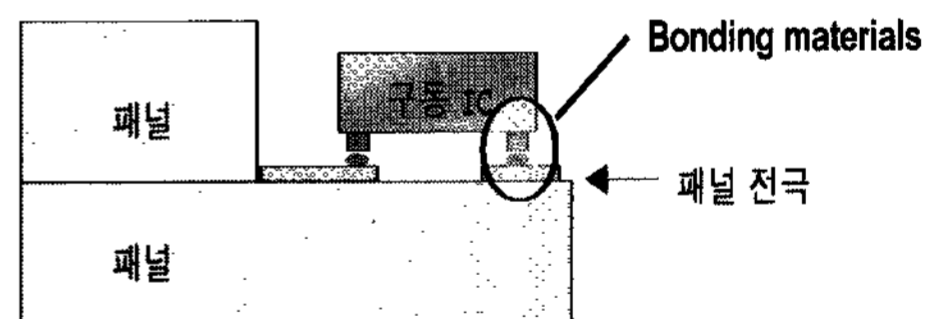
액정표시장치의 실장기술은 LCD 패널 전극과 구동소자를 어떠한 재료와 방법을 사용하여 단락 없이 고밀도로 연결하는가에 초점을 두고 있으며, 그 밖에 경제성, 응용제품에 적합한 신뢰성, 실장면적의 최소화, 재실장 등이 중요하게 고려되어야 한다¹⁾. 액정 표시장치의 실장 기술은 COB(Chip on Board), TAB(Tape Automated Bonding), COG(Chip on Glass)의 순



(a) Chip on Board



(b) Tape Automated Bonding



(c) Chip on Glass

<그림 1> LCD 구동소자의 실장 방식

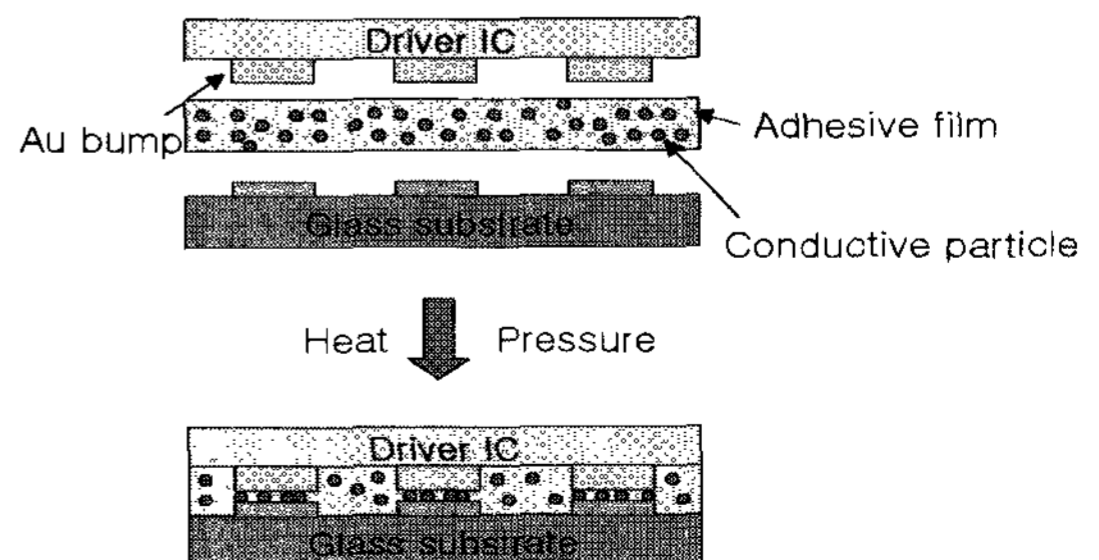
서로 발전되었으며, <그림 1>에 이와 같은 접속 방식을 도식적으로 나타내었다. 그림에서 보는 바와 같이 구동소자의 실장기술의 경향은 소자가 LCD 패널에 점점 가깝게 이동하고 있다는 것이다. COB 방식은 LCD 패널의 ITO 패턴과 구동소자가 실장되어 있는 PCB 기판을 polyester heat seal connector로 연결하는 방법으로 실장면적을 줄이기 위하여 PCB 기판이 LCD 뒤에 위치한다. 저해상도의 단색 액정표시장치에서만 일부 적용되고 있을 뿐 거의 사용되지 않고 있다.

현재 가장 많이 사용되고 있는 실장기술은 TAB 방법으로 노트북 이상의 대면적 평판표시장치에 주로 사용되고 있으며 앞으로도 계속적으로 적용될 기술로 여겨진다. TCP(Tape Carrier Package)라고도 불리운다. <그림 1(b)>와 같이 구동소자가 tape를 통하여 PCB 기판과 LCD 패널에 연결되어진다. TAB 공정의 장점은 접합공정이 한꺼번에 이뤄지는 Gang bonding으로 생산성이 매우 크며, 실장 후 바로 테스트가 가능하다는 것이다. TAB 방식은 PCB 기판이 LCD 모듈 옆에 위치하는 flat type과 PCB 기판이 모듈 뒤에 위치하는 bend type으로 나눌 수 있다. Flat type은 LCD 모듈을 얇게 만드는 장점이 있으나 상대적으로 프레임의 크기가 커진다. 이와는 반대로 bend type은 프레임 크기는 작지만 두께가 두꺼워진다. Flat type은 STN-LCD에, bend type은 TFT-LCD에 주로 사용되고 있다^[2].

1990년대에 들어서면서 휴대용 정보·통신기기의 발달에 따른 LCD의 경박단소화 경향에 발맞추기 위하여 구동소자의 실장면적을 최소화하려는 연구가 많이 진행되었다. Citizen에서 1983년에 처음으로 pocket TV에 COG 기술을 적용한 이후로 많은 회사에서 COG 공정에 대한 연구가 진행되었다. <그림 1(c)>에서 보는 바와 같이 COG 방식은 구동소자를 뒤집어 구동회로의 패드를 LCD 패널에 플립칩 형태로 직접 실장하는 방법으로 TAB 방식보다 미세한 pitch를 가진 IC 실장이 가능하며, 칩 점유면적을 최소화시킬 수 있어 시스템 크기를 작게 할 수 있고, 박판화가 가능하며, 해상도의 향상도 가져올 수 있으며, 실장공정 단계의 감소와 재료비용의 감소로 제조비용도 줄일 수 있는 실장기술이다. 현재 휴대폰이나 PDA와 같은 휴대용 정보통신기기의 소형 액정표시장치에는 COG 공정이 적용되고 있다^[3]. 그러나, 모든 공정이 거의 표준화된 TAB 공정과는 달리 COG 공정은 LCD 모듈을 제조하는 모든 회사가 한가지 이상의 다른 COG 공정을 개발하여 특허화하였다. 양산체제에 적용되고 있는 기술은 많지 않은 실정이다.

1. Adhesive를 이용한 접합의 원리

현재 TAB 방식의 OLB 공정이나 COG 공정에 가장 많이 사용되고 있는 접합방식이 ACF (Anisotropic Conductive Film)를 이용한 방법이므로 먼저 ACF를 이용한 접속방법에 대해서 간략히 소개하고자 한다. ACF는 폴리머 기지에 전도성 입자가 산재해 있는 필름을 말하며, 상품 형태가 필름이 아닌 페이스트로 이뤄져 있는 것을 ACA (Anisotropic Conductive Adhesive)라고 한다. <그림 2>에 ACF를 이용한 접합공정을 모식도로써 간략히 나타내었다. ACA를 이용한 공정도 상품형태만 ACF와 다른 뿐 접합부의 모습은 ACF와 동일하다. 전도성 입자는 3 μm -15 μm 의 직경을 갖는 Au, Ag, Ni, 금속입자 또는 Au/Ni 금속막이 코팅된 플라스틱 볼과 같은 다양한 재료가 될 수 있다. 폴리머 기지는 ACA의 경우에는 열경화성과 UV(Ultra-Violet) 경화성 재료로 구분되며, ACF의 경우에는 열경화성과 열가소성으로 나눌 수 있는데 내구성과 신뢰성에서 우수한 특성을 나타내는 열경화성 재료가 주로 사용된다. 전도성 입자가 5-10%의 낮은 부피 비율로 존재하기 때문에 접합 공전 전에는 ACF에서 연속적인 전도경로가 없지만 접합공정 후에는 마주보는 범프 사이에 전도성 입자가 끼이게 됨으로써 필름의 수직 방향으로 전기적 신호가 연결되게 된다. 그러나, 이와 같은 adhesive는 접합공정 후 전도성입자의 분포를 예측하기 어려운데 특히 ACA의 경우 LCD 패널이나 PCB의 범프 위에 페이스트 형태로 존재하게 되므로 전도성입자의 분포를 조절하



<그림 2> ACF를 이용한 실장과정의 모식도

기 매우 어려워 현재는 대부분 ACF를 사용하고 있는 실정이다. ACF를 이용한 공정은 ACA 방식에 비해 필름제조 공정이 복잡하고 제조단가가 높으나, 극미세 피치의 실장에서도 단락을 최소화시키고, 생산성이 우수하고 전기적 특성의 신뢰도가 높으며, 저온공정이 가능하고 환경문제에 대해 크게 우려하지 않아도 된다는 등의 장점으로 인해 LCD의 구동소자 실장에 많이 쓰이고 있다.

2. TAB 공정에서의 기술 및 재료 동향

TAB 공정은 구동소자를 carrier tape와 ILB (Inner Lead Bonding) 접합을 실시한 후 carrier tape와 LCD 패널 및 PCB 기판과 OLB (Outer Lead Bonding) 접합공정을 실시한다. Carrier tape는 폴리이미드 필름에 Cu 전도선이 접착제로 부착되어 있는 형태이며 Cu 위에는 Sn이 도금되어 있다. 구동소자와 tape와의 ILB 접합은 열압착에 의한 Au-Sn 공정반응에 의해 진행되며 carrier tape와 LCD 패널 및 PCB 기판과의 OLB 접합에는 ACF가 주로 사용된다. PCB 기판과의 접합에는 전도성입자가 Ni ball 또는 Au가 코팅된 Ni ball 등과 같은 비교적 저가의 ACF를 주로 사용하지만 LCD 패널과의 접합에는 금속 입자에 의해 crack이 발생할 수 있으므로 Au/Ni이 코팅된 폴리머 볼을 주로 사용한다.

최근, 액정표시장치의 고화질화에 따라 구동회로의 피치는 계속적으로 감소하여 TAB 공정의 OLB 접합에서의 피치가 $50\mu\text{m}$ 에 이르러 거의 한계 피치에 도달했다는 의견이 지배적이다. $50\mu\text{m}$ 피치 이하의 공정에 TAB 방식을 적용하기 힘든 이유는 LCD 패널과 carrier tape과의 열팽창계수 차이에 기인한다. 열팽창계수가 큰 carrier tape이 접합공정 동안 LCD 패널 보다 팽창하여 정렬오차가 발생하게 된다. 기존의 TAB 공정을 그대로 적용하면서 미세피치에서의 문제점을 해결하고자 제안된 방식이 COF(Chip on Film) 기술이다. 구동소자와 LCD 패널을 이어주는 필름으로 열팽창계수가 작은 얇은 폴리

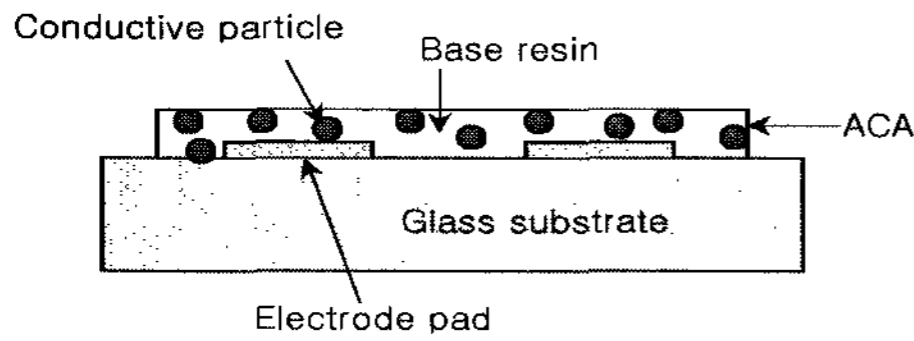
이미드와 얇은 Cu foil로 이뤄진 FPC를 채용함으로써 정렬오차를 줄여 미세피치에 적용이 가능하다. 그러나, 미세피치의 COF 공정에서는 범프의 크기 및 간극이 작으므로 단락 발생 가능성이 높고, 범프간에 존재하는 전도성 입자의 수가 감소하는 문제가 나타난다. 이를 해결하기 위해서 전도성 입자가 매우 작고 단락을 방지하기 위해 전도성 입자 표면에 절연층을 입힌 ACF가 개발되었으나 접촉저항이 크게 증가하는 등의 문제가 야기되고 있는 실정이다. 또한, 매우 작은 전도성 입자를 사용하는 경우 구동소자나 LCD 패널의 Au 또는 Au/Ni 범프의 높이 균일도도 매우 중요한 공정변수가 될 수 있다.

3. COG 공정에서의 기술 및 재료 동향

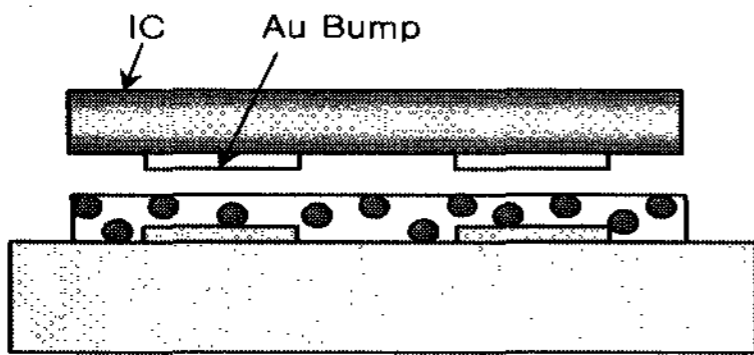
구동소자를 LCD 패널 위에 바로 실장하는 기술인 COG 공정은 앞서 설명과 같이 일본의 Citizen에서 개발된 이후로 많은 형태의 공정이 개발되었다. COG 공정은 사용하는 재료에 따라 ACA를 이용한 방법, ACF를 이용한 방법, adhesive를 사용하지 않는 방법으로 크게 나눌 수 있다.

1) ACA를 이용한 COG 공정

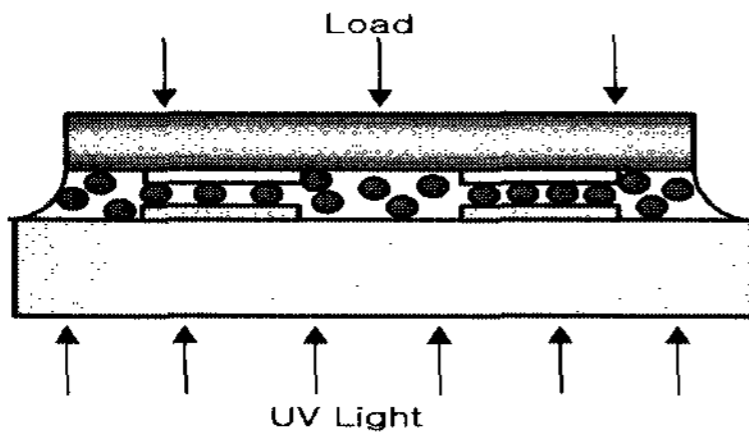
가장 먼저 개발된 방법은 ACA를 이용한 방법이다. <그림 3>에 ACA를 이용한 COG 공정 순서를 나타내었다. ACA를 유리기판 위에 도포한 다음 Au 범프가 형성된 구동소자를 유리기판의 금속패드 위에 정렬한 후 하중을 가해 누르면서 열이나 UV를 이용해서 경화시킨다. ACA를 이용한 방법은 공정이 간편하고 UV를 이용할 경우 공정온도를 낮출 수 있는 장점이 있으나, 전도성 입자의 분포를 조절할 수 없으므로 인접패드 사이의 거리가 짧아지면서 단락의 발생하며, 정렬오차가 커서 정확한 실장이 어렵게 되었다. 그래서, 많은 업체에서 ACA를 이용하면서 단락을 막을 수 있는 공정을 개발하였다^{1),4),5)}. Casio에서는 <그림 4>와 같이 금속막이 코팅된 플라스틱 볼의 겉면에 절연층을 입힌 전도성 입자를 사용한 ACA를 개발하였다. Sharp와 Mitsubishi에



(a) Placing ACA on glass substrate

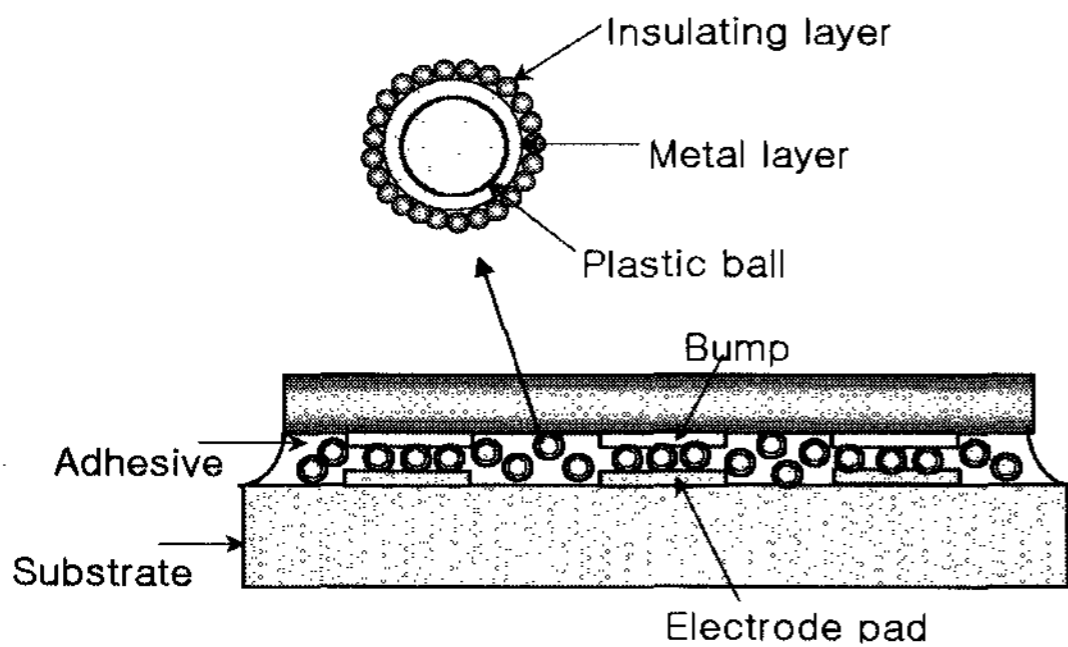


(b) Aligning IC with substrate



(c) Bonding

<그림 3> ACA를 이용한 실장과정의 모식도

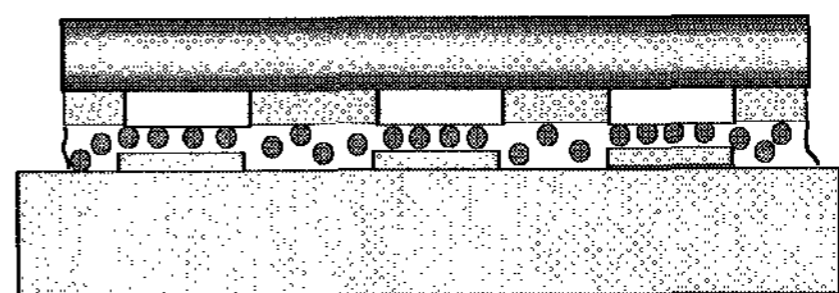
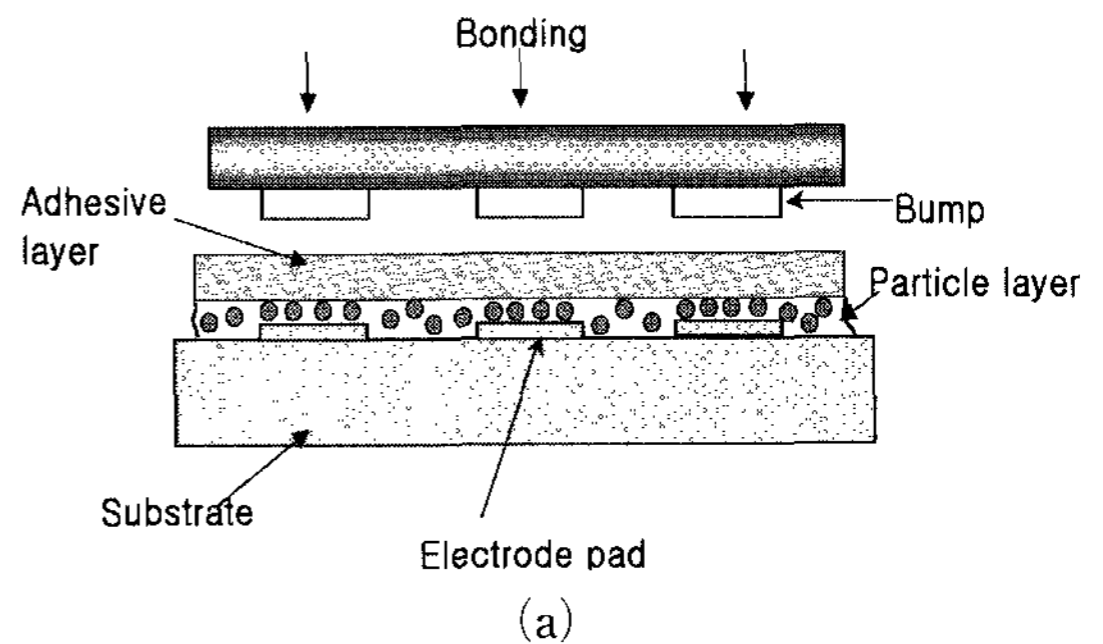


<그림 4> Casio's COG 실장기술

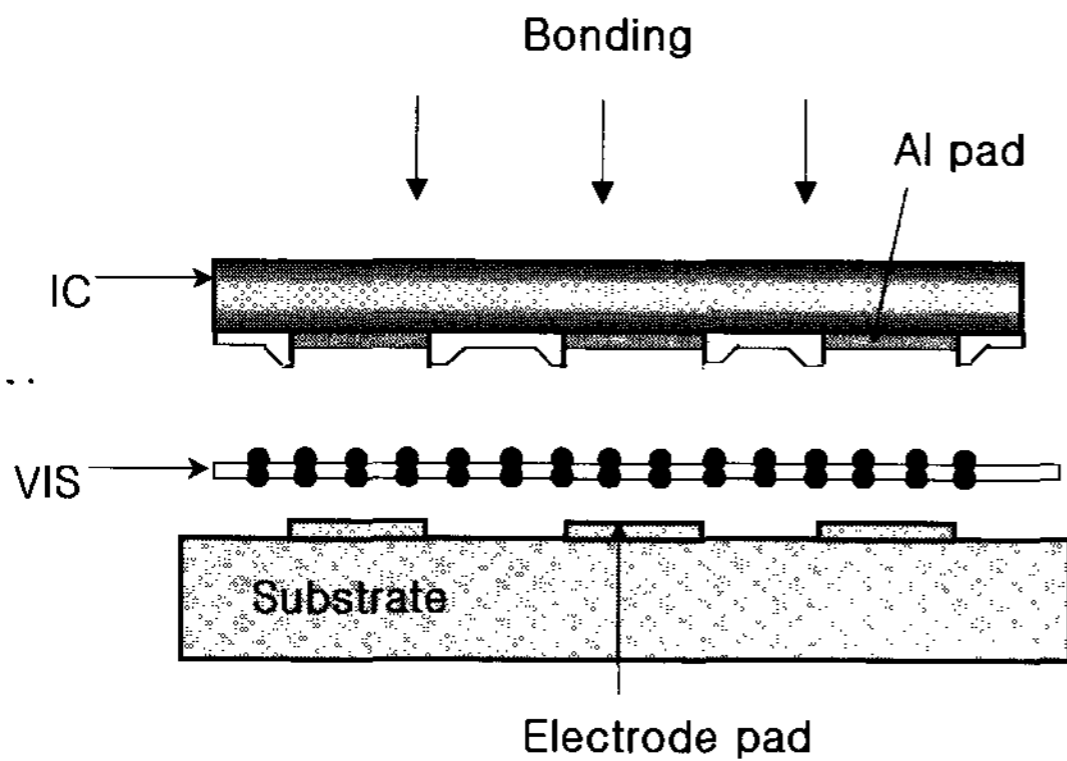
서는 유리기판의 금속패드 위에만 전도성입자가 입혀질 수 있는 공정을 개발하였다. Seiko와 삼성전자에서는 금속패드 사이에 솔더담과 같은 절연층을 인위적으로 형성하여 단락의 위험성을 감소하고자 하였다. 그러나, 이와 같은 공정은 매우 복잡하고, 또한 UV를 이용하는 경우 ACA의 흡습도가 커서 신뢰성에 큰 문제가 나타나 지금은 거의 사용되고 있지 않다.

2) ACF를 이용한 COG 공정

ACF를 이용한 COG 공정은 주로 열경화성 재료를 사용하기 때문에 ACA에 비해 흡습에 의한 열화거동현상이 적으므로 초기저항의 변화가 적어 전기적 특성의 신뢰성이 높다고 보고되고 있다. 지금까지의 ACF에 관한 연구동향도 ACA와 마찬가지로 회사 고유의 필름제조 방법과 형태를 개발하여 특허화하는데 주력하고 있다. Hitachi사의 ACF는 기존의 필름과는 달리 particle monolayer와 adhesive layer의 2층으로 이루어진 Double layer ACF를 개발하였다. 이에 대한 모식도를 <그림 5>에 나타내었다. Particle monolayer는 고점도의 열경화성 수지이며, 두께는 도전입자의 지름과 비슷하다. Adhesive layer는 두께가 구동 IC에 형성된 범프의 높이와 일치하며, 점도가 낮은 열경화성 수지이다. Double layer ACF는 실장 후 adhesive layer가 범프 사이에 위치하여, 도전입자가 범프 사이에 끼어 발생하는 단락의 위험을 줄일 수 있다. Sumitomo에서 개발된 ACF인 VIS (vertical interconnection sheet)는 도전성 볼의 지름보다 얇은 두께의 필름에 도전성 볼이 규칙적으로 배열된 형태를 취하고 있어, 단락의 위험성이 전혀 없지만, 필름의 제조단가가 매우



<그림 5> Double layer ACF를 이용한 COG 공정 순서



〈그림 6〉 Sumimoto's COG 실장기술

높다. 〈그림 6〉에 VIS에 대한 모식도를 나타내었다. 그 밖에 Kazuo Ishibashi와 Jun Kimura 등은 필름 형태의 접착제에 단층의 버섯 모양 도전성 볼을 규칙적으로 배열하는 형태의 ACF를 개발하였다⁶⁾. 이는 기존에 사용되었던 구형의 도전성 볼이 열과 압력으로 실장하는 경우, 구동 IC와 기판의 패드 위에 위치하지 못하고 튀어나오는 단점을 보완하기 위함이나, 역시 필름의 제조단가가 높다. 이외에도 많은 형태의 ACF가 개발되었으나 현재 가장 많이 사용되고 있는 제품은 Au/Ni 금속막이 코팅된 폴리머 볼을 전도입자로 하는 일반적인 ACF 형태이다. 다만, 사용되는 조건에 따라서 전도입자의 크기가 3-5 μm 로 조금씩 다르거나, filler 재료가 조금씩 다른 특징을 갖고 있을 뿐이다.

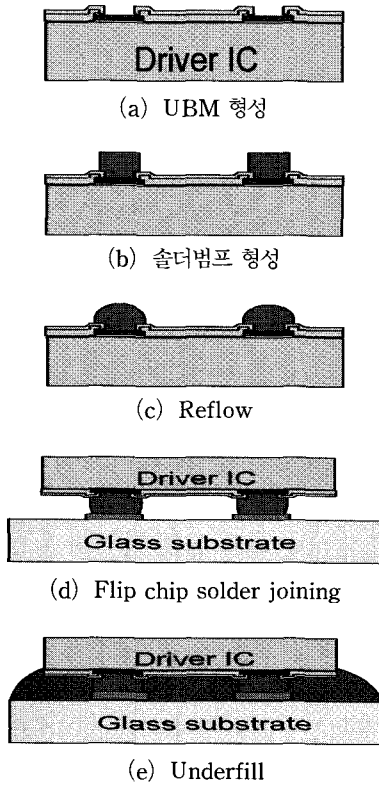
3) Non-adhesive를 이용하는 방법

Adhesive를 사용하지 않는 방법으로는 그동안 Oki Electric, IBM, Toshiba 등에서 In 또는 InPb 솔더를 이용하여 구동소자의 Au 범프와 접합하는 COG 공정을 개발하였고 Matsushita에서는 stud bump를 이용한 COG 공정을 개발하였으나 널리 사용되고 있지는 못하다. Adhesive를 사용하지 않는 경우에는 공정온도가 문제가 될 수 있다. LCD의 액정이나 편광판 등이 고온에서 손상되기 때문에 저온에서 공정이 가능한 기술을 개발해야 한다. 고성능 반도체 소자에 많이 사용되는 Pb-Sn 솔더범프를 이용한

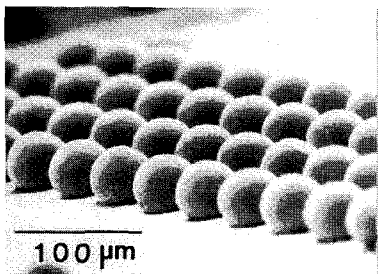
플립칩 기술이 다양한 장점에도 불구하고 COG 공정에 적용할 수 없었던 이유도 200 $^{\circ}\text{C}$ 이상의 높은 공정온도 때문이다. 그래서, 본 연구실에서는 솔더를 저융점 재료로 대체한 새로운 COG 공정을 개발하였다.

저융점 솔더를 이용한 플립칩 기술은 ACF를 이용한 공정에 비해 다음과 같은 장점이 있다. 접합공정에서 정렬이 다소 잘못되었다더라도 공정도중에 액상솔더의 표면장력으로 자기정렬되는 특성이 있으므로 피치가 50 μm 이하로 극미세화되는 경우에 ACF에 비하여 정렬오차를 극복할 수 있다는 큰 이점이 있다. 또한 솔더의 융점온도까지 온도를 올리면 기판으로부터 구동회로를 쉽게 분리해낼 수 있어 수리가 비교적 쉽다. Underfill 공정을 적용하면 접합부 사이에 절연층이 채워져 솔더범프에 걸리는 응력을 완화시키고 열피로에 의해 균열이 생기는 속도를 감소시켜 신뢰성이 향상된다. 이런 underfill 재료는 불투명한 염료로 채색되어 있으므로 ACF 실장방법에서 필요한 빛으로부터 구동 IC를 보호하기 위한 부가적인 작업이 필요 없다. 또한 연결부위는 원자 확산에 의해 화학적으로 결합되어 있으므로 접촉저항을 낮출 수 있다.

〈그림 7〉에 저융점 솔더범프를 이용한 COG 공정 순서를 모식도로써 나타내었다. 공정순서는 일반적인 솔더범프를 이용한 플립칩 공정을 따랐으며, 그동안 문제가 되던 공정온도를 공정조성의 Bi-Sn(융점 : 138 $^{\circ}\text{C}$)과 In-Ag(융점 : 141 $^{\circ}\text{C}$) 솔더를 사용하여 160 $^{\circ}\text{C}$ 이하로 낮출 수 있었다. 〈그림 8〉에 reflow 공정온도 160 $^{\circ}\text{C}$ 에서 형성한 Bi-Sn 솔더범프의 주사전자현미경 사진이다. 직경이 약 45 μm , 높이가 약 40 μm 인 균일한 솔더범프가 160 $^{\circ}\text{C}$ 이하에서 형성되었음을 알 수 있다. 〈그림 9〉는 위와 같이 솔더범프가 형성된 chip을 유리 기판에 실장했을 때, 솔더접합부의 단면 사진이다. 이 사진은 50 μm 피치용 솔더범프로 chip과 기판이 구형의 솔더로 접합되었음을 볼 수 있다. 〈그림 10〉은 Bi-Sn 솔더범프를 이용하여 실장한 시편을 85 $^{\circ}\text{C}$ /85% RH 조건에서 보관하였을 때, 시간에 따른 범프당 접촉저항의

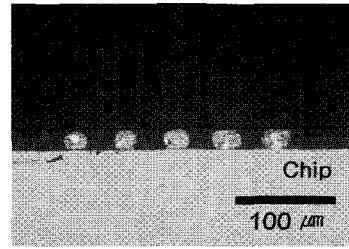


〈그림 7〉 저용점 솔더범프를 이용한 COG 공정 순서

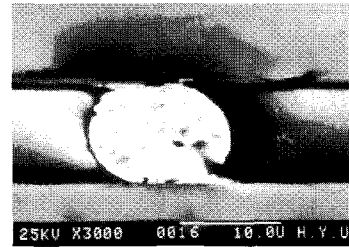


〈그림 8〉 Bi-Sn 솔더범프의 전자현미경 사진

변화를 측정하는 것이다. 우선 집합공정 후 측정하는 결과에서 20 mΩ 이하의 접속저항이 측정되었다. 이 값은 솔더의 접속저항 뿐만 아니라 저항 측정을 위해 사용된 배선층의 저항까지 모두 포함한 값으로 솔더의 접속저항만을 계산해 보면 10 mΩ 정도의 매우 낮은 값을 보였다. 기존의 일반적인 ACF를 이용한 COG 기술은 접속저항이 500 mΩ 정도로 보고되고 있는데, 이와 비교하면 솔더범

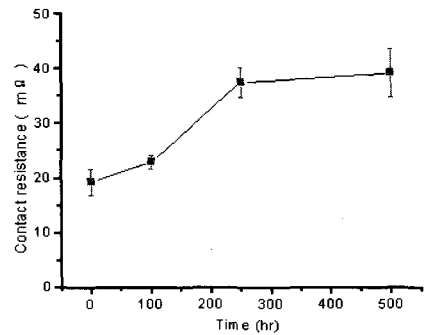


(a) 저배율 광학 사진

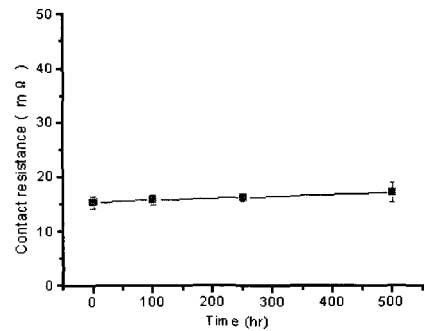


(b) 고배율 SEM 사진

〈그림 9〉 50 μm 피치용 솔더접합부의 단면 사진



(a) Underfill을 적용하지 않은 시편



(b) Underfill을 적용한 시편

〈그림 10〉 85°C/85% RH test 후 접속저항

프를 이용한 공정의 접속저항이 매우 낮음을 알 수 있다. 그리고, 85°C/85% RH 조건에서 장시간 보관한 실험에서도 underfill 공정을 적용하지 않은 시편의 접속저항은 500 시간이 지난 후 40mΩ으로 증가하였으나 이 결과 역시 ACF 접합에 비하면 매우 낮은 값이며 underfill 공정을 적용한 시편에서는 접속저항 값이 장시간 보관 후에도 거의 일정하여 솔더접합부의 신뢰성이 우수함을 알 수 있다. 이와 같은 연구결과로 미뤄볼 때, 전기적 특성이 우수하고 극미세피치 적용이 쉬운 저융점 솔더범프를 이용한 플립칩 공정이 향후 저소비전력, 고성능 TFT-LCD 구동소자의 COG 실장기술에 적용될 수 있으리라 생각된다.

III. 결 론

국내의 LCD 생산규모는 이미 일본을 앞서 세계 1위를 점하고 있고, 제조기술 또한 일본 등과 경쟁하는 추세에 있지만, 부품재료에서는 특히 구동소자의 실장공정에 쓰이는 핵심부품인 ACF의 경우에는 전량 수입에 의존하고 있으며, COG 공정기술 또한 선진국의 많은 업체들이 선점한 상태이다. 그러나, 기존에 많이 사용하고 있는 ACF를 이용한 실장기술은 2-3년 내에 도래할 40 μm 피치의 공정에서는 접속저항의 증가, 정렬 오차, 고비용 등의 문제가 나타날 것으로 여겨진다. 따라서, 극미세피치에서 저가격 공정이 가능하고, 저접속저항을 가지며, 고신뢰성을 유지할 수 있는 COG 공정개발이 시급하다고 하겠다. 이를 위해서는 새로운 COG 공정기술 개발에 대해 많은 연구를 진행해야 할 것이다.

참 고 문 헌

- [1] Kristiansen Helge and Liu Johan, "Overview of Conductive Adhesive Interconnection Technologies for LCD's", *IEEE Trans. on Comp. Packag. Manufact. Technol. A*, Vol. 21, pp.208-214, 1998
- [2] Itsuo Watanabe, Yasushi Gotoh and Kouji Kbayashi, "Packaging Technologies using Anisotropic Conductive Adhesive Films in FPDs", *Proceedings of Asia Display/IDW'01*, Nagoya, pp. 553-556, 2001
- [3] T. Umemura, "Lastest Mounting Technology for Small-Size FPDs", *Proceedings of Asia Display/IDW'01*, Nagoya, pp.557-559, 2001
- [4] John H. Lau, "Flip chip technology", McGraw-Hill, New York, 1996
- [5] Johan Liu, "Conductive Adhesive for Electronics Packaging", *Electrochemical Publications Ltd*, England, 1999
- [6] Kazuo Ishibashi and Jun Kimura, "A New Anisotropic Conductive Film with Arrayed Conductive Particles" *IEEE Trans. Comp. Packaging, Manufact. Technol.—Part B*, Vol. 19(4), pp.752-757, 1996.