

페이저 시스템을 이용한 무선 원격제어용 POCSAG 수신기 인터페이스회로 설계

Design of POCSAG Receiver Interface Circuits for Wireless Remote Control using Pager System

이 재 민*
Jae-Min Lee*

<Abstract>

In this paper a POCSAG receiver interface circuit for wireless remote control using pager system is presented. SM8212A and AT89C51 chips are used for the core of system design. The proposed system is able to communicate with computers through RS-232C interface, which enables users to manage the data from the pager system on computers in real time. Analysis of SM8212A for the algorithm of CPU control program is described. The hardware is implemented on a PCB and the control program is made by C++ and assembly language. The performance of designed system is confirmed by experiments using the TESCOM equipments.

Key Words : POCSAG receiver, wireless remote control,
pager system

1. 서 론

최근 급진적인 무선 이동통신 기술의 발전으로 페이저(pager) 서비스를 이용하던 수요자들이 휴대폰으로 옮겨가고 있는 추세여서 막대한 기술과 비용이 투자된 기존의 페이저 서비스는 지금까지 운영해 오던 단순한 호출서비스만으로는 수요 창출에 한계가 있는 것으로 인식되고 있으며 보다 적극적인 페이저 시스템을 활용하기 위한 방안의 하나로서 다양한 환경에

서 각종 전자기기를 원격 제어하여 페이저 시스템의 활용능력을 높이고 인력을 절감하여 페이저 서비스 기업의 경쟁력을 제고시킬 수 있는 다양한 응용제품의 개발이 매우 절실한 문제로 대두되고 있다.

본 논문에서는 페이저 무선통신 시스템을 이용하여 각종 산업용 가정용 기기를 원격 제어하는 데 사용할 수 있는 페이저 수신기의 논리부와 컴퓨터와의 인터페이스가 가능한 회로를 제안한다. 제안하는 시스템은 RS-232C 인터페

* 정회원, 관동대학교 전자정보공학과 교수, 工博
215-800, 강원도 양양군 양양읍 임천리 산 7번지
Tel: (033) 670-3392, Fax: (033)670-3409
E-mail: leejm@mail.kwandong.ac.kr

이 기능을 통하여 컴퓨터상에서 실시간으로 정보의 관리가 가능하다. 제안하는 회로를 구현하고 무선 페이지 측정 장치를 이용한 실험을 통하여 성능을 확인한다.

2. 시스템 설계

일반적으로 POCSAG 수신기는 RF단과 디코더 및 마이크로프로세서를 중심으로 하는 논리 단로 구성된다[1]. 여기서 RF단은 기존의 회로를 시스템 구성에 사용하고 디코더와 마이크로프로세서를 중심으로 하는 POCSAG 신호 제어 논리부와 PC와의 인터페이스회로 및 프로세서 제어를 위한 프로그램을 설계, 구현한다.

2.1 하드웨어 설계

Fig.1은 설계하고자 하는 페이지 수신기 인터페이스 회로의 전체 시스템 구성도이다.

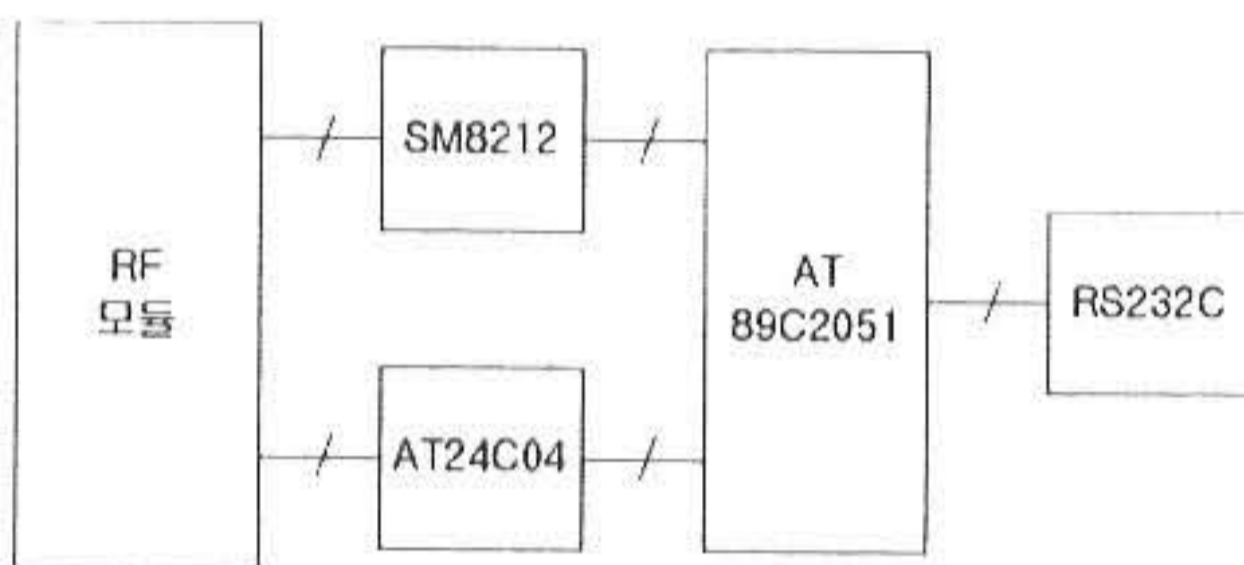


Fig. 1 Interface Circuits for Pager Receiver System

RF단으로 수신된 POCSAG 신호는 디코더를 통해 복호화되고 마이크로프로세서의 제어에 의해 RS-232C로 출력된다. Fig.2는 POCSAG 신호의 프레임 형식을 나타낸 것이다[2].

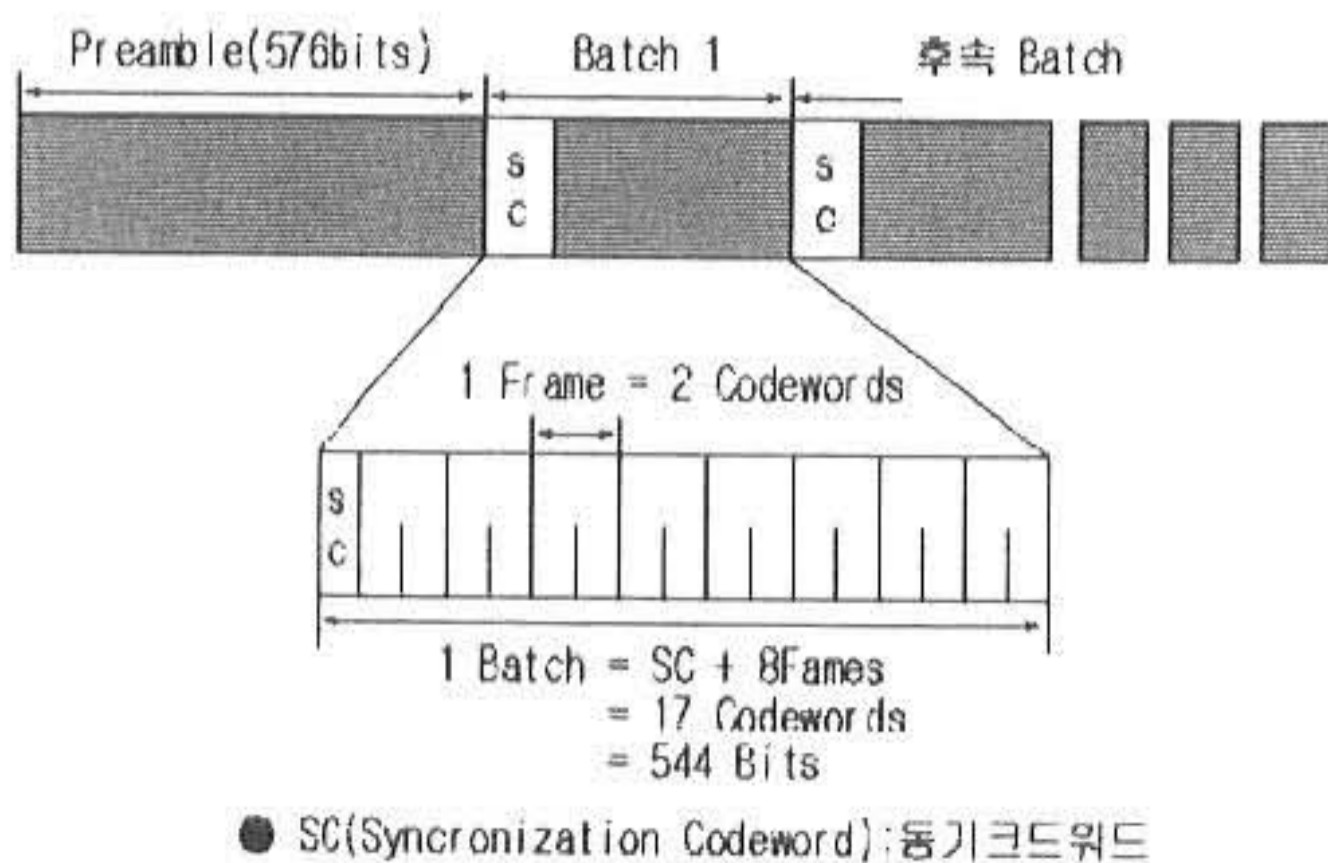


Fig. 2 POCSAG Signal Frame

회로설계에 사용된 디코더 SM8212A는 RF회로로부터 수신된 데이터를 메모리에 저장된 주소와 비교하여 프로세서에 전달하는 기능을 한다. PU로 사용한 AT89C51은 칩 내부에 ROM, RAM등을 메모리를 가지고 있다[3]. 여기서는 사용자 ID(Address) 저장을 위해서 serial EEPROM 24C04(512 BYTE 저장)을 사용한다.

Fig. 3은 제안하는 페이지 수신기와 컴퓨터 인터페이스 회로를 나타낸 것이다.

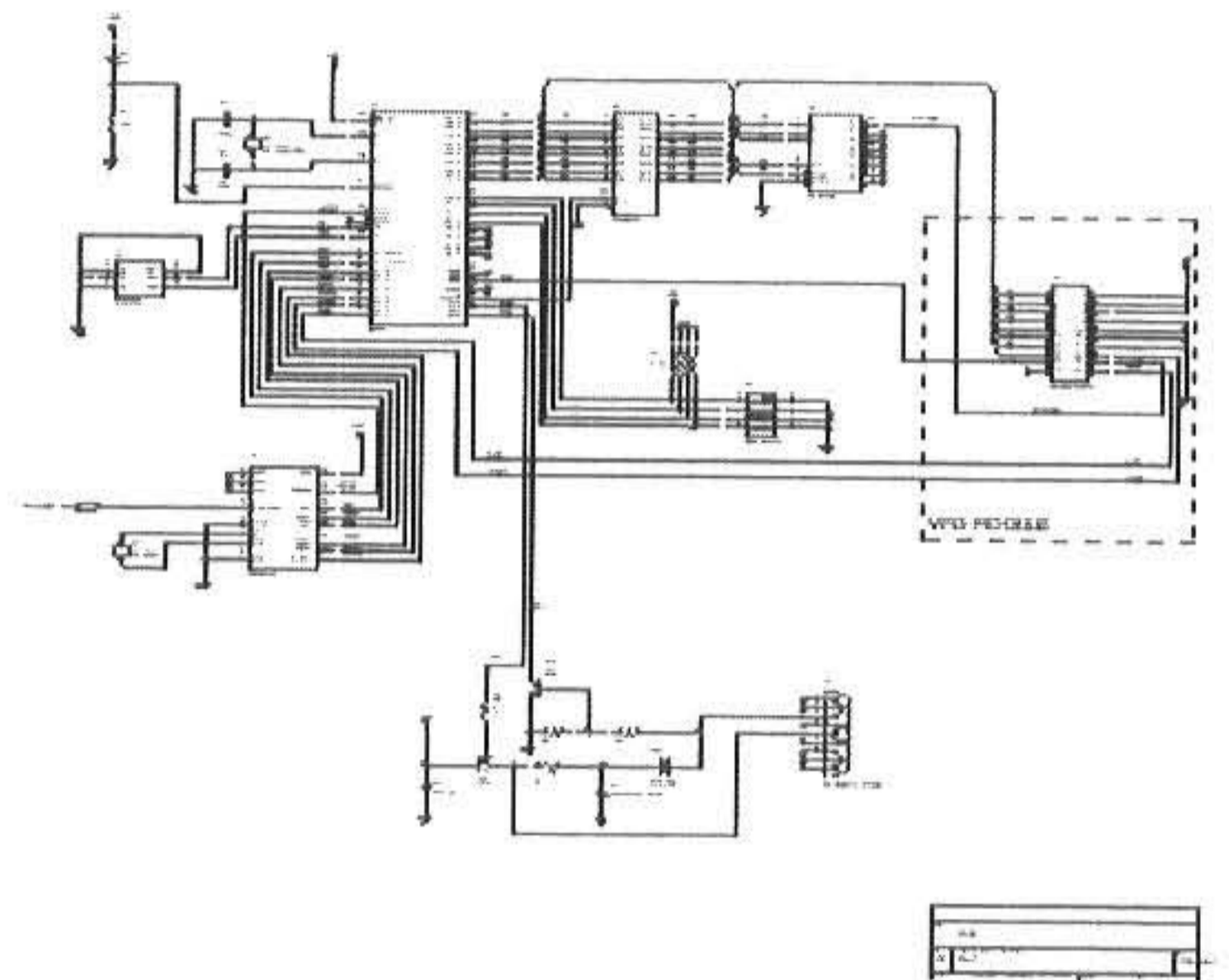


Fig. 3 Interface Circuits between Pager and Computer

2.2 디코더의 POCSAG 신호분석

890C251 마이크로프로세서에 의해 제어되는 페이지 인터페이스 회로의 제어프로그램 설계를 위해서 SM8212 디코더 신호의 분석이 필요하다. SM8212의 POCSAG Decoding 신호는 다음과 같다.

(1) Power ON Mode

Power ON Mode는 Power를 인가한 후에 실행되며, 이를 실행하기 위해서는 RSTN을 최소 1ms이상 Low로 유지한 후 실행한다. 프로그램 상에서 RSTN에 해당하는 PIN을 제어한다.

RSTN을 Low로 유지한 후(1ms 이상), 최대 900ms이상을 지연하는데 이는 SM8212가 안전하게 Write Mode로 작동하기 위한 시간으로 사용된다. 900ms 정도의 delay를 인가한 후 9개의 batch를 실행하는데, 9개의 batch는 크게 parameter설정, address 설정으로 구분되는데 1개의 parameter 설정, 8개의 address 설정으로

구성된다. Parameter 설정은 SM8212를 사용하는 조건을 설정하는 bit로 구성된다. Address 설정은 8개로 되어있는데, 이는 SM8212가 각기 다른 8개의 address를 저장 제어할 수 있기 때문이다. 현재 8개의(000 ~ 111) address중에서 0 번째 address를 설정하도록 한다.

(2) Lock Mode

Lock Mode는 RF단으로부터 수신한 내용이 SM8212에 저장되어 있는 내용과 일치할 경우 실행되며 이는 ATTN이 Low로 유지된 상태에서 실행된다. Lock Mode는 3가지의 신호로 구분된다. 8개의 저장된 address와 일치하는 Address를 전송하고, 수신된 내용 중에 Message가 존재하는 경우 Message를 전송하며 Message의 종료를 알리는 End Message신호를 전송한다.

(3) 파형의 분석

Power On Mode와 Lock Mode의 신호들의 파형은 Fig. 4와 같다.

a. 신호 1 : Write

RSTN이 Low에서 High로 변화한 후 약 900ms의 delay를 인가한 후 SM8212에 Parameter / Address를 write할것을 명령한다. 8비트로 구성(0x88)된다.

b. 신호 2 : Parameter 설정

SM8212의 여러 가지 동작 조건을 결정하는 32개의 bit로 구성된다.

c. 신호 3 : Read Internal

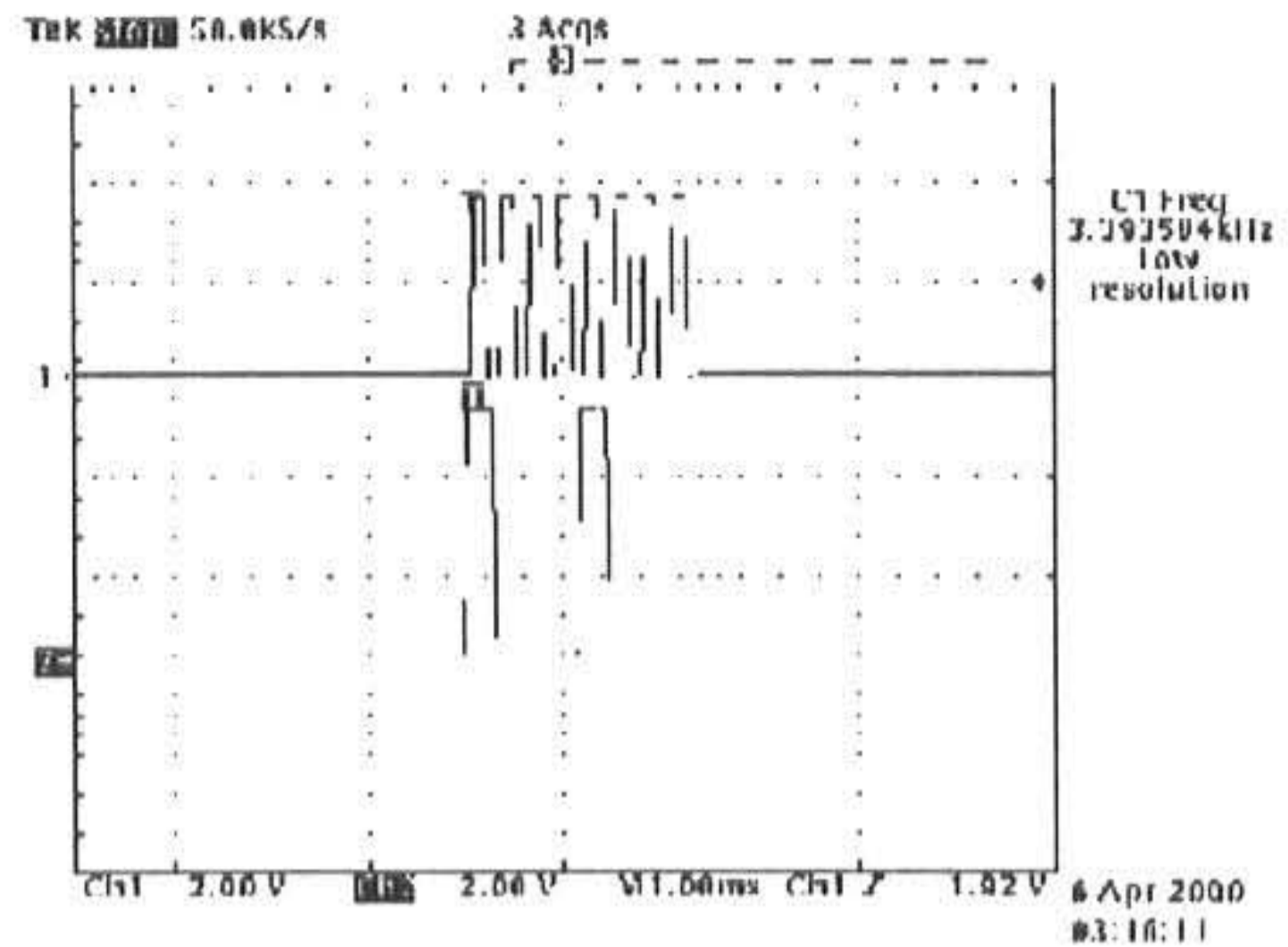
Parameter를 설정한 후 SM8212의 응답을 점검한다. 설정 중에 있으면 BUSY bit가 ON된다. 이 bit가 OFF 되기를 기다린다. 이것은 16비트로 구성된다(0x81, 0x00). SM8212의 내부 정보는 두 번째 byte에 읽혀진다.

d. 신호 4. Address 설정1. SM8212의 ROM에 저장할 0번째 Address를 전송한다. 이는 32비트로 구성된다.

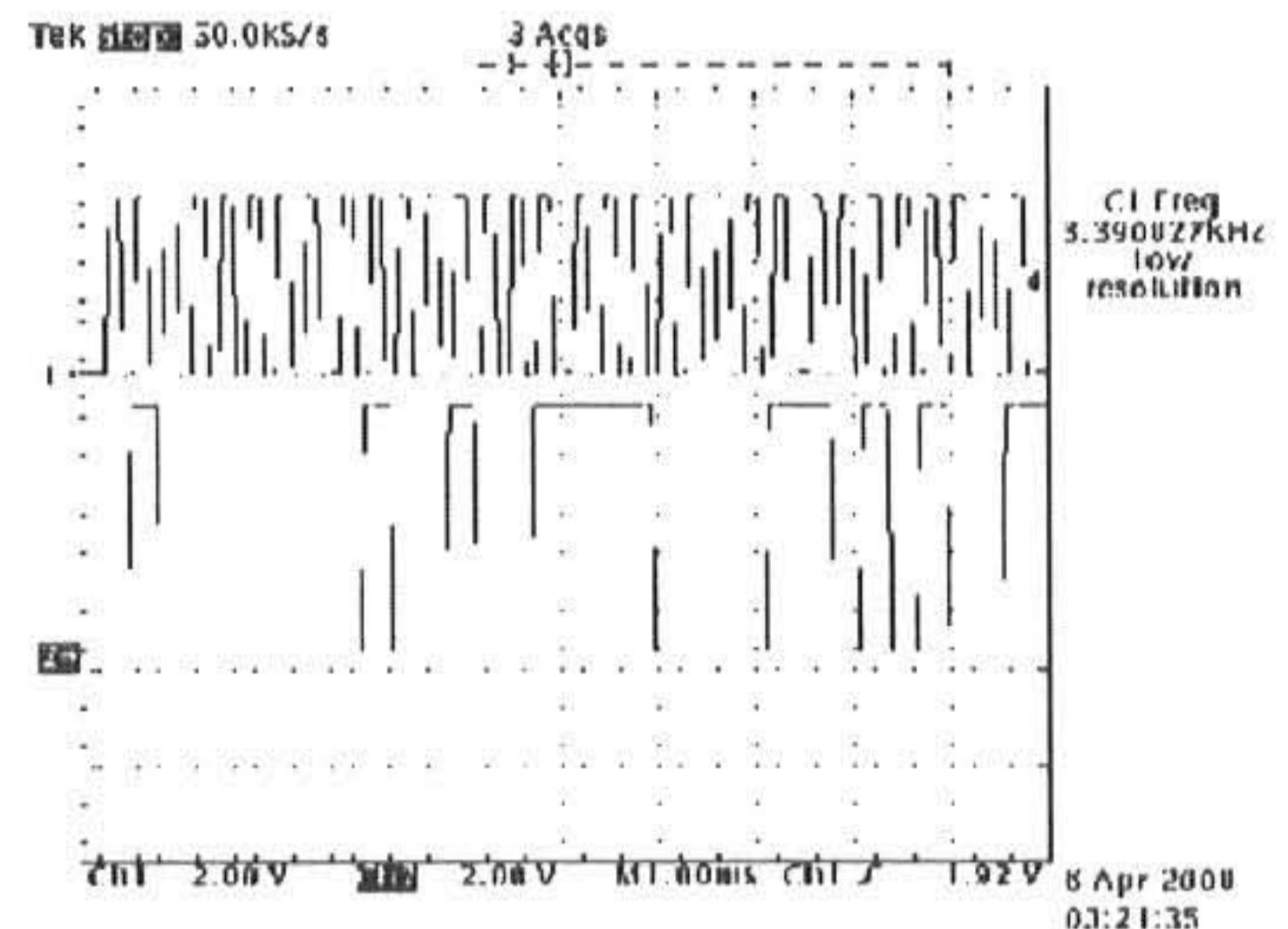
(4) Address의 표기 방법

POCSAG 신호에서 address의 설정은 총 32비트 중에서 2번부터 19번에 표기되며 다음의 3비트는 Frame identification pattern으로 사용된다. 이 21비트의 값을 10진수로 표기한 것을 우리는 Gap Code라 한다. 현재 보드에서 사용하는 Address는 0824556D 이므로, 이진수로 표

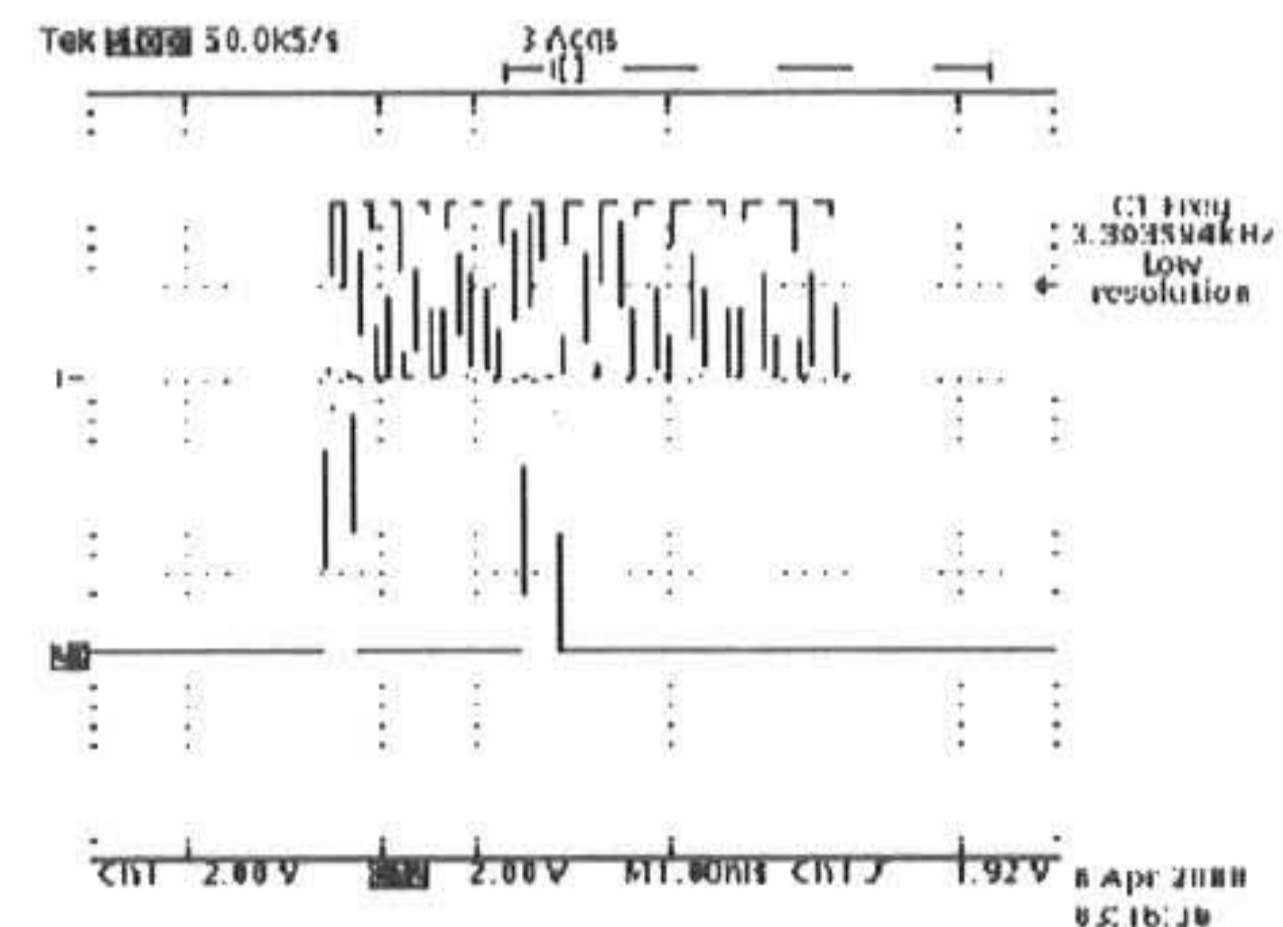
기하면 011001001010011101100가 된다. 이 중에서 가장 하위 3비트를 위에서 언급한 대로 Frame identification pattern으로 사용한다.



(a)



(b)



(c)

Fig. 4 (a)Write, (b)Parameter 설정 및 (c)Read internal 신호.

(5) Address의 설정

SM8212에 설정할 수 있는 address는 모두 8가지이며, 이의 구분은 address 설정 flag의 9, 10, 11번 비트로 설정한다. 8번 비트는 현재 설정중인 address의 값을 enable 또는 disable 할 것인지를 결정하는 비트로 사용된다. Test board에서 사용하는 address는 하나이므로 이 address의 순서는 0번째로 설정하고 가장 처음에 설정한다. 이후에 7개의 무의미한 address를 보내는데 이 값들은 모두 address disable된 상태로 전송한다. 하나의address를 전송한 후 controller에서는 다음 address의 전송을 위해서 SM8212의 내부 상태를 점검하게 된다. 내부 상태를 점검한 결과가 BUSY이면, 전송한 address를 현재 처리 중에 있으므로 다음 address의 설정은 불가능하게 된다. 내부 상태를 계속 점검하여, BUSY bit가 reset되면, SM8212에 다음번 address를 설정한다. 8개의 address를 모두 설정한 후 SM8212의 동작 시작을 알려주는 command를 전송한다. 이 신호는 start bit가 SET되어 있는 상태로 전송된다. 이상의 SM8212 디코더의 신호분석을 바탕으로 C++ 언어로 작성한 제어 프로그램은 프로세서 내부에 있는 EEPROM에 저장하여 실행한다.

다음 Fig. 5는 제어 프로그램의 주요 부분이다.

```

/*- Decoder Read/Write -*/
void ModePowerON(void);
void ReadInternal(void);
void TransParam(void);
void TransAddress(void);

/* ----Function for 24C04
SERIAL EEPROM ----*/
BYTE write(BYTE wr, BYTE address,
BYTE _data);
BYTE read(BYTE wr, BYTE rdd, BYTE
address);

main()
{
    BYTE i, j, tmp;

```

```

RSTN = HI;
SDO = LO;
CLK = LO;

Delay(30000);
LoadGapCode();
ModePowerON();
InitPRG();
while(1){
    if(MessageEnd == true){
        for(i = 0;i <
            ((MessageNum + 1) * 3);i++){
            if((i == 0) ||
                (i == 3) || (i == 6)){
                tmp
                = Message[Num][i];
                SerialSend((tmp & 0x0f) + '0');
            }
            else{
                tmp = (tmp & 0xf0) >> 4;
                SerialSend(tmp + '0');
                SerialSend((tmp & 0x0f) + '0');
            }
        }
        Num++;
        MessageNum = 0;
        if(Num == 3)
            Num = 0;
    }
}

interrupt [0x03] void EX0_int (void)
/* External Interrupt 0 */
void LoadGapCode(void)
void WriteGapCode(void)
void OutData(BYTE dts)
BYTE InData(void)
interrupt [0x23] void SCON_int (void)

/* Serial Port */
BYTE write(BYTE wr, BYTE address,
BYTE _data)

```

```

BYTE read(BYTE wr, BYTE rdd, BYTE
address)
BYTE _write(BYTE wr, BYTE address,
BYTE _data)
{
    /* send start bit */
    if(start() != true){
        stop();
        return(false);
    }
    /* sending failure시 error processing */
    /* send device address */
    if(shout(wr) != true){
        stop();
        return(false);
    }
    if(shout(address) != true){
        stop();
        return(false);
    }
    if(shout(_data) != true){
        stop();
        return(false);
    }
    stop();
    return(true);
}

```

void InitPRG(void)

```

/* 시리얼 코트의 모드 지정,
수신 가능설정 */
void Delay(WORD msec)
void SerialSend(BYTE Send_Buffer)
void SerialHEX(BYTE val)

```

Fig. 5 A Part of Main Source Code of Control Program

3. 시스템 구현 및 실험

설계한 페이지 원격 수신기와 인터페이스 회로를 구현하여 Fig. 6에 나타내었다. 실제 회로

는 PCB 상에 RF 모듈, SM8212 디코더, AT24C04, 892051 MPU을 사용하여 구현하였다. 구현한 회로의 동작 실험을 위하여 Fig. 7과 같이 제작한 회로를 페이지 전용 측정 장비를 사용하여 성능 테스트를 하였다. 모의 페이지 무선 시스템 장비인 TESCO를 이용하여 다양한 테스트 코드가 RS-232C 인터페이스를 거쳐 정확히 컴퓨터에 전송되어 디스플레이 되었으며 이를 통해 회로의 구성과 동작이 정상적임을 확인할 수 있었다.

4. 결론

본 논문에서는 페이지 무선통신 시스템을 이

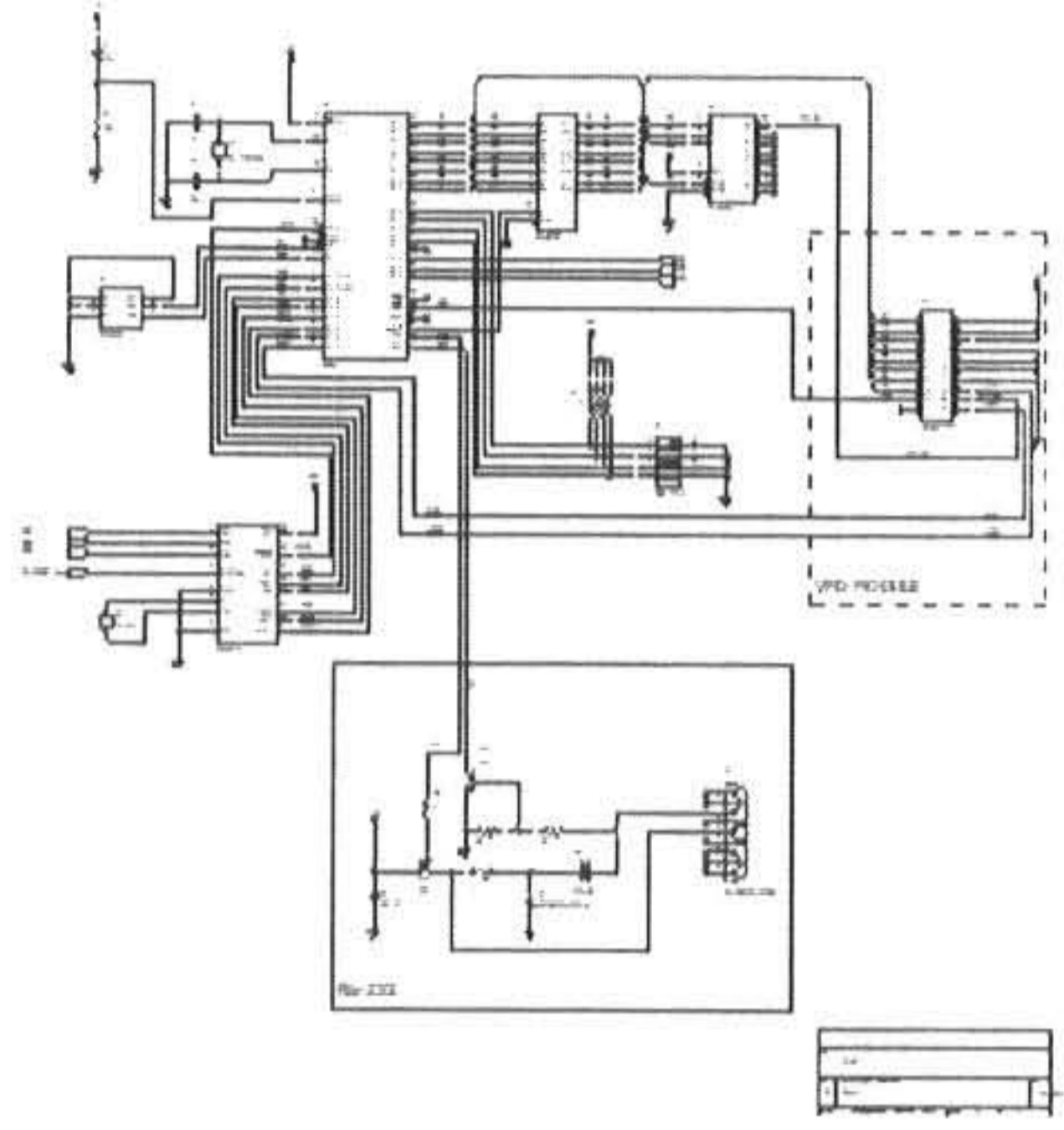


Fig. 6 Pager Receiver Interface Circuit for Remote Control including Test Circuits

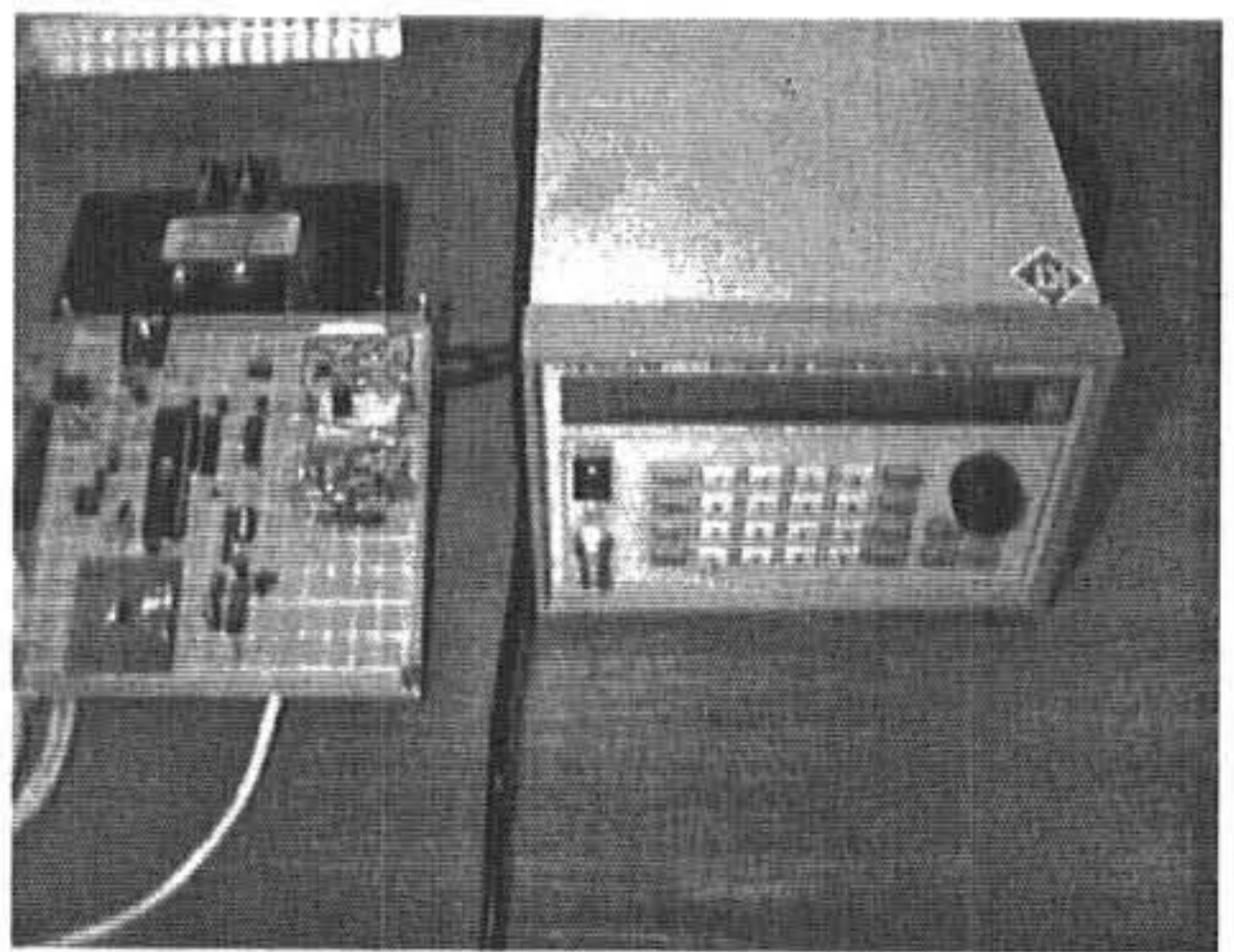


Fig.7 Interface Circuits and TESCO Equipment for Testing

용한 원격제어용 페이지 인터페이스 회로를 설계 제작하였다. PC와 피 제어회로와의 인터페이스를 위한 논리부의 설계방식을 제안하였고 이에 대한 프로토타입 회로를 제작하였다.

제안한 회로는 원격지에 분산된 산업용, 업무용, 가정용 기기등 다양한 환경에서 각종 전자 및 전자-기계 기기들을 페이지를 이용하여 제어 하므로써 그 활용성을 극대화할 수 있으며 무선표출 전파의 높은 수신능력과 정확성으로 원격지의 기기를 안정적으로 제어할 수 있다. 또한 기존의 무선표출 시스템을 이용하므로써 유지보수비용을 절감하는데도 유용하다. 향후 무선 표출기의 paging기능이 더욱 향상되면 그 응용범위를 더욱 확장할 수 있어 페이지 사업 분야에 새로운 활력을 가져올 수 있을 것으로 전망된다.

참고문헌

- 1) 강창언외 : 한글 표시기능 페이지 및 송신기 개발에 관하여, 연세대학교, 1993.2
- 2) SM8212A 디코더 데이터 북, 2000
- 3) AT89C51마이크로프로세서 데이터북, 2000

(2001년 3월 21일 접수, 2001년 8월16일 채택)