

論文 2001-38SD-12-8

Multirate을 위한 이동국 Rake Finger의 성능 개선에 관한 연구

(A Study on Performance Improvement of Mobile Rake Finger for Multirate)

金鍾燁*, 李善根*, 朴亨根*, 金煥溶*

(Jong-Youb Kim, Seon-Keun Lee, Hyoung-Keun Park, and Hwan-Young Kim)

요 약

IMT-2000의 무선접속 기술 요소 중 multirate을 위한 Multi-Code(MC) CDMA 시스템의 이동국 Rake 수신기는 다수의 채널로 전송된 신호들을 동시에 복조해야 하므로 Rake Finger에서 트래픽 채널을 복조하는 데이터 상관기의 수가 왓쉬 코드 채널의 수만큼 증가하게 되어 신호처리의 복잡도가 증가되는 단점을 갖게 된다. 본 논문에서는 데이터 상관기들의 증가로 인한 데이터 처리시간 지연을 감소시키기 위해 Walsh Switch, 공유 accumulator, 그리고 파이프라인 FWHT(Fast Walsh Hadamard Transform) 알고리즘을 적용한 새로운 Rake Finger 구조를 제안했다. 컴퓨터 시뮬레이션 결과 왓쉬 코드 채널의 수 $N=4$ 에 대한 데이터 상관기의 연산 동작 수는 512 additions에서 160 additions로 약 3.2배 감소하였고, Rake Finger의 데이터 처리시간은 110,696[ns]에서 90,496[ns]로 18.3% 감소하였음을 확인하였다.

Abstract

In this paper, we proposed the new structure of the Rake Finger using Walsh Switch, the shared accumulator, and the pipeline FWHT(Fast Walsh Hadamard Transform) algorithm for reducing the signal processing complexity resulting from the increase of the number of data correlators. The function simulation of the proposed architecture is performed by Synopsys tool and the timing simulation is performed by Compass tool. The number of computational operation in the proposed data correlators is 160 additions and the conventional ones is 512 additions when the number of walsh code channels is 4. As a result, it is reduced about 3.2 times other than the number of computational operation of the conventional ones. Also, the result shows that the data processing time of the proposed Rake Finger architecture is 90,496[ns] and the conventional ones is 110,696[ns]. It is 18.3% faster than the data processing time of the conventional Rake Finger architecture.

I. 서 론

IMT-2000은 ITU-R에서 단일 표준을 제정하고 있는 제 3세대 이동통신 시스템으로써 음성, 데이터, 영상 혹

* 正會員, 圓光大學校 電子工學科

(Dept. of Electronic Engineering Graduate School of Wonkwang University)

接受日字:2001年2月9日, 수정완료일:2001年11月7日

은 비디오 등의 다양한 서비스 제공을 요구하고 있다^[1,2]. 현재는 세계 단일 표준을 포기하고 지역 표준을 인정 하기에 이르렀기 때문에 세계의 표준화 구도는 3GPP(3rd Generation Partnership Project)주도의 비동기 시스템 방식과 3GPP2(3rd Generation Partnership Project 2)주도의 동기 시스템 방식의 이원화 체계가 되었다^[3].

IMT-2000의 무선접속 기술 요소 중 영상 혹은 비디오 등의 다량의 정보를 고속으로 전송하기 위한 멀티

레이트(multirate) 전송 방법은 VSG(Variable Spreading Gain)-CDMA 시스템과 Multi-Code(MC) CDMA 시스템, 그리고 Multi-Carrier CDMA 시스템 등으로 나뉘질 수 있다. VSG-CDMA 방식은 높은 전송률에서 확산이득 감소 현상이 나타나지만 Multi-Code CDMA 방식은 높은 전송률에서 확산이득 감소 현상이 나타나지 않으며 전송 속도를 상황에 따라 좀 더 유연하게 조절할 수 있는 장점이 있다. 따라서 한정된 대역폭 안에서 사용자가 요구하는 여러 가지 전송 속도와 서비스를 제공할 수 있다. Multi-Carrier CDMA 방식은 사용자에게 1개 이상의 주파수를 할당하여 전송 데이터를 병렬로 변환 후 전송하는 방식이다. 그러나 다중경로의 존재는 두 가지 셀이 중첩된 상황에서 직접확산 대비 Multi-Carrier 방식의 성능이득을 감소시킨다. 다중 경로 채널에서 지연 확산 효과를 줄일 수 있는 방법으로는 방향성 안테나와 등화기(equalizer)를 사용하면 되지만 높은 데이터 전송률에서는 매우 복잡한 등화기가 필요하게 된다. 이러한 Multi-Carrier 방식과는 달리 Multi-Code 방식은 하나의 주파수 대역을 사용하여 서로 직교 열로 각각의 데이터를 확산해 줌으로써 데이터간 간섭을 최소화시킨다. 또한 고속 데이터 전송을 요구하는 사용자에게 하나 이상의 왈쉬(Walsh) 채널을 할당함으로써 IMT-2000에서 요구되는 주파수 사용 효율을 만족시키는 기술이다^[4,5]. 일반적으로 MC-CDMA 시스템은 DS(Direct Sequence)-CDMA 시스템에서와 같이 다중 경로 채널의 주파수 선택적 감쇄의 영향을 상쇄시키기 위해 Rake 수신기를 사용한다. 만약 기지국이 사용자로부터 높은 데이터 서비스를 요구받을 경우, 기지국은 데이터를 다수의 트래픽 채널로 나누어 사용자에게 전송하게 되며 사용자는 늘어나는 트래픽 채널의 개수만큼 데이터 서비스를 받을 수 있게 된다. 이러한 데이터 서비스를 제공받기 위해서 이동국의 Rake 수신기는 다수의 채널로 나누어 전송된 신호들을 동시에 복조할 수 있는 구조로 되어 있어야 한다. MC-CDMA 시스템의 이동국 Rake 수신기는 다수의 트래픽 채널을 동시에 복조해야 하므로 Rake Finger에서 채널을 복조하는 데이터 상관기들(data correlators)의 수가 왈쉬 코드 채널의 수만큼 증가하게 된다. 이로 인해 이동국에서 중요한 고려 사항인 신호처리의 복잡도(Complexity)가 증가하여 데이터 처리 시간과 전력소비가 증가하게 된다. 따라서 본 논문에서는 데이터 상관기들의 증가로 인

한 신호처리의 복잡도를 줄여 전체 Rake Finger의 데이터 처리 시간을 감소시키기 위해 Walsh Switch와 공유 accumulator, 파이프라인 FWHT(Fast Walsh Hadamard Transform) 알고리즘^[6]을 적용한 새로운 Rake Finger 구조를 제안했다.

II. 기존의 Rake Finger 구조

MC-CDMA 시스템은 DS-CDMA 시스템에서와 같이 다중경로 환경에서 신호들을 수신하는데 최적의 기술인 Rake 수신기를 사용하여 다중경로 채널의 주파수 선택적 감쇄의 영향을 상쇄한다^[7,8]. 이동통신은 다중경로 페이딩 채널이므로 각 경로의 데이터를 복조하기 위해서는 모든 경로의 신호를 이용하는 것이 최상이나 3개 이상의 다중경로 신호를 결합하더라도 성능의 큰 향상이 없기 때문에 일반적으로 순방향 링크의 경우 3개의 Rake Finger를 사용한다. IMT-2000 다중경로 환경의 경우 6개의 경로 신호가 있으나 수신단의 Rake Finger는 3개이므로, 수신기는 6개의 경로 신호중에서 평균전력이 가장 큰 3개의 경로 신호만을 가지고 복조하게 된다. MC-CDMA 수신기는 서로 다른 데이터 경로들에 대해 데이터의 역확산과 복조를 위해 사용하는 Rake Finger 블록의 수정만을 통해 Rake 수신기를 그대로 이용할 수 있다. MC-CDMA 이동국 수신기의 Rake Finger 구조($N=4$)는 그림 1과 같다.

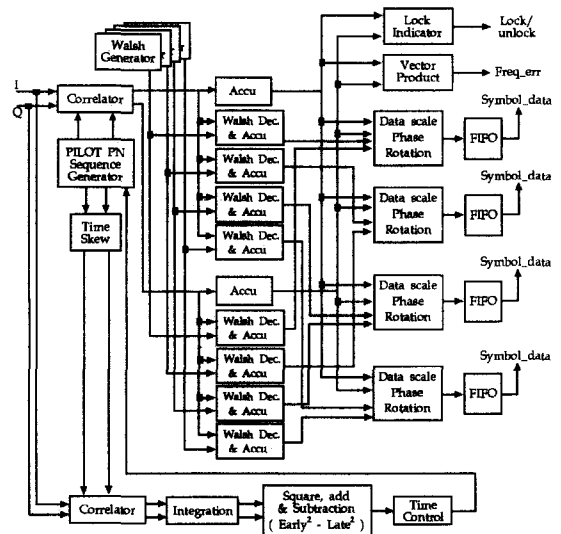


그림 1. MC-CDMA 이동국 Rake Finger 구조($N=4$)
Fig. 1. MC-CDMA mobile Rake Finger architecture($N=4$).

각 Rake Finger 블록은 다수의 왈쉬 코드 채널들을 추적하고 획득하기 위한 타이밍 정보를 제공하는 공통된 하나의 타이밍 블록을 포함하고 있다. 그리고 이러한 데이터 채널들을 복조하기 위한 다수의 데이터 상관기와 왈쉬 함수 발생기들을 필요로 한다. I, Q 채널을 모두 고려한 단일 채널일 때의 기존 데이터 상관기 구조는 그림 2와 같다.

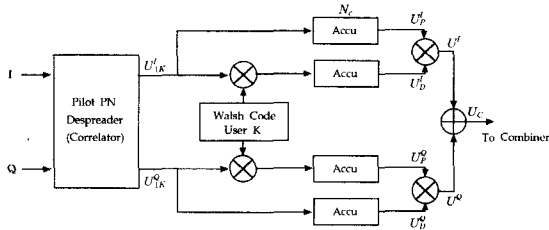


그림 2. 단일 채널의 기존 데이터 상관기
Fig. 2. The conventional data correlator of single channel.

Pilot PN despreader(Correlator)를 통해 출력된 파일럿 I, Q 신호 샘플들은 각각 심볼 주기(\$N_c\$) 만큼 어큐뮬레이터에서 누적됨으로써 파일럿 신호를 복원한다. 데이터를 복원하기 위해 왈쉬 함수 발생기로부터 출력된 왈쉬 시퀀스는 각각 파일럿 I와 Q 신호 샘플들과 상관되고 이 신호들은 각각의 어큐뮬레이터에서 심볼 주기(\$N_c\$) 만큼 누적된다. 그리고 위상 기준 신호인 파일럿 I 및 Q 신호와 채널 weighting을 한 후 컴바이너를 통해 각 Rake Finger의 출력 심볼들은 합쳐지게 된다. Pilot PN despreader를 거친 사용자 K에 대한 I, Q 신호는 식 (1)과 식 (2)로 정의할 수 있다. 사용자의 채널 크기(channel amplitude)는 1로 가정한다. \$\delta_K^I\$는 잡음으로써 누적된 후에는 사라지게 된다.

$$U_{1K}^I = 2(x_i W_K + A) \cos \phi + \delta_K^I \quad (1)$$

$$U_{1K}^Q = 2(x_i W_K + A) \sin \phi + \delta_K^Q \quad (2)$$

여기서, \$x_i\$은 비트 속도 \$R_b\$에서의 사용자 데이터이고, \$W_K\$는 사용자 K에 대한 왈쉬 코드다. A는 파일럿 이득을 나타내며, \$\phi\$는 수신된 신호의 위상 천이(phase shift) \$e^{j\phi}\$를 나타낸다. 칩 수(\$N_c\$) 만큼 누적된 후 복원된 파일럿 위상 신호 I, Q는 식 (3), 식 (4)와 같다.

$$U_P^I = \sum_{K=0}^{N_c-1} (2(x_i W_K + A) \cos \phi + \delta_K^I) \approx 2N_c A \cos \phi \quad (3)$$

$$U_P^Q = \sum_{K=0}^{N_c-1} (2(x_i W_K + A) \sin \phi + \delta_K^Q) \approx 2N_c A \sin \phi \quad (4)$$

왈쉬 역확산과 심볼 주기만큼 누적된 데이터 신호는 식 (5)와 식 (6)으로 나타낼 수 있다.

$$U_D^I = \sum_{K=0}^{N_c-1} W_K U_{1K}^I = \sum_{K=0}^{N_c-1} (2(x_i + A W_K) \cos \phi + W_K \delta_K^I) \approx 2N_c x_i \cos \phi \quad (5)$$

$$U_D^Q = \sum_{K=0}^{N_c-1} W_K U_{1K}^Q = \sum_{K=0}^{N_c-1} (2(x_i + A W_K) \sin \phi + W_K \delta_K^Q) \approx 2N_c x_i \sin \phi \quad (6)$$

심볼 속도에서 채널 weighting된 신호는 식 (7), 식 (8)과 같다.

$$U^I = U_P^I \cdot U_D^I = 4N_c^2 A x_i \cos^2 \phi \quad (7)$$

$$U^Q = U_P^Q \cdot U_D^Q = 4N_c^2 A x_i \sin^2 \phi \quad (8)$$

마지막 단계의 I, Q 덧셈(Adder) 부분의 데이터 출력 신호는 식 (9)와 같다.

$$U_C = U^I + U^Q = 4N_c^2 A x_i \quad (9)$$

\$N\$개의 왈쉬 데이터 채널을 복조하기 위한 Rake Finger 하나에 대한 I 또는 Q 신호 \$N\$채널 데이터 상관기 구조는 그림 3과 같다.

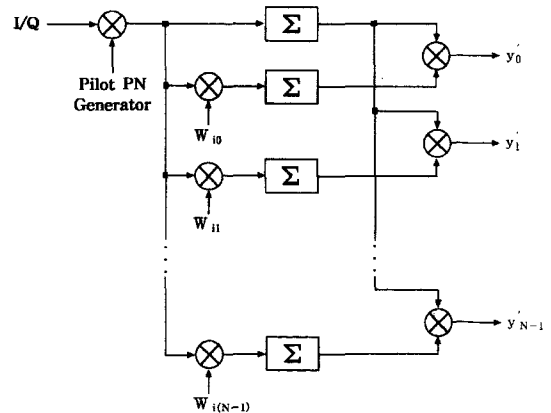


그림 3. \$N\$채널 데이터 상관기 구조
Fig. 3. \$N\$ channel data correlator architecture.

이러한 구조의 \$N\$채널 데이터 상관기는 기본 데이터율의 \$N\$배를 지원하기 위해, 증가되는 왈쉬 코드 채널 수(\$N\$)만큼 이를 복조하기 위한 데이터 상관기들과 왈

쉬 함수 발생기들의 증가로 인해 이동국에서 중요한 고려사항인 데이터 처리시간 지연, handoff시 call dropping 제어 및 설계된 시스템에서의 병목현상이 증가되는 단점을 초래하게 된다.

III. 제안된 Rake Finger 구조

제안된 Rake Finger는 Walsh Switch, 공유 accumulator 그리고 파이프라인 FWHT를 이용하여 데이터 상관기의 연산동작 수를 감소시켜 전체 Rake Finger의 데이터 처리 지연시간을 감소시켰다. 공유 accumulator 방법은 심볼 속도에서 동작하는 N 개의 어큐뮬레이터 대신 심볼 속도의 N 배에서 동작하는 하나의 어큐뮬레이터를 이용한 time-multiplexing에 의해 이루어진다. 이것은 ADC(Analog-to-Digital Converter)에 사용되는 고주파 클럭 신호가 공유된 accumulator의 time-multiplexing 동작에 이용될 수 있다는 점에 의한 것이다. 공유 accumulator를 이용한 제안된 구조는 그림 4와 같다.

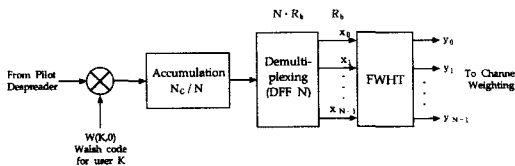


그림 4. 공유 accumulator를 이용한 제안된 구조
Fig. 4. The proposed architecture using the shared accumulator.

적절하게 선택된 길이 N_c 의 기본 왈쉬 코드는 N_c/N 길이와 같은 N 개의 segments로 나누게 되는데, 이는 심볼 속도의 N 배에서 동작하는 어큐뮬레이터를 이용함으로써 N_c/N 길이와 같은 왈쉬 코드 채널 N 개를 얻을 수 있다. 여기서 N 은 2의 배수이고 N_c 와 같거나 작다. 따라서 N_c/N 길이의 sub-walsh 코드 N 개를 얻게 된다. 사용자 K 에 대해 다중코드 신호를 부호화하기 위하여 사용하는 왈쉬 코드들 간에 요구되는 관계는 식 (10)과 같다.

$$W(K, i) = W_{K+i(N_c/N)} \quad (10)$$

여기서, 사용자 수 $K = 0 \dots N_c/N - 1$ 이고 왈쉬 코

드 채널 인덱스 $i = 0 \dots N - 1$ 이다. 식 (10)의 관계에 의해 각 코드 $W(K, i)$ 는 차수 N 의 왈쉬 코드에 따라 배열된 길이 N_c/N 의 N 개 sub-walsh 코드들로 구성된다. $N=4$ 에 대한 사용자 K 의 왈쉬 코드 $W(K, i)$ 는 식 (10)에 의해 식 (11)과 같은 코드 열을 가지게 된다.

$$\begin{aligned} W(K, 0) &= [A A A A] \\ W(K, 1) &= [A \bar{A} A \bar{A}] \\ W(K, 2) &= [A A \bar{A} \bar{A}] \\ W(K, 3) &= [A \bar{A} \bar{A} A] \end{aligned} \quad (11)$$

여기서 심볼 A 는 순차적인 상관기 수행되는 길이 N_c/N 의 sub-walsh 코드를 나타낸다. 집합 $W(K, i)$ 에서 모든 왈쉬 코드들은 차수 $N=4$ 의 overlay된 왈쉬 코드에 따라 각각 sub-walsh 코드 A 와 A 의 modulo-two inverse 인 \bar{A} 를 만든다. 식(11)의 조건을 만족하는 왈쉬 코드 열을 선택하여 변조된 신호를 $s(t)$ 라 할 때 송신된 신호는 식 (12), 식 (13)과 같다.

$$s(t) = M(t) \cdot [C_I(t) \cos \omega_c t + C_Q(t) \sin \omega_c t] \quad (12)$$

$$\begin{aligned} M(t) &= \sqrt{P_C} \{ b_0(t) W(K, 0) + b_1(t) W(K, 1) \\ &\quad + b_2(t) W(K, 2) + b_3(t) W(K, 3) \} \\ &= \sqrt{P_C} W(K, i) [X_0 X_1 X_2 X_3] \end{aligned} \quad (13)$$

여기서, $X_0 = b_0 + b_1 + b_2 + b_3$, $X_1 = b_0 - b_1 + b_2 - b_3$, $X_2 = b_0 + b_1 - b_2 - b_3$, $X_3 = b_0 - b_1 - b_2 + b_3$ 이다. 수신 신호의 복원시 PN 칩 동기 및 주파수 동기가 맞았다고 가정하면 수신 신호의 역확산된 신호는 식 (14)와 같이 표현할 수 있다.

$$r(t) = \sum_{i=0}^{N-1} \{ \beta \sqrt{P_C} b_i(t) W(K, i) \cos \phi \} + n(t) \quad (14)$$

$N=4$ 인 경우에 대해 식 (14)는 식 (15)로 정의할 수 있다.

$$r(t) = \beta \sqrt{P_C} W(K, i) \cos \phi [X_0 X_1 X_2 X_3] + n(t) \quad (15)$$

식 (15)에서 적절하게 선택된 데이터에 대해 N_c/N 보다 reset되는 공유 accumulator를 거친 $N=4$ 에 대한 중간 상관값들은 차수 N 의 FWHT 블록을 통해 서로 다르게 더하고 빼는 과정을 수행하여 N 개의 완전한

데이터 상관기 출력들을 얻을 수 있는 신호를 발생하게 된다. 결국, $N=4$ 인 경우의 데이터는 식 (16)과 같이 구할 수 있다.

$$\begin{aligned} b_0 &= W(K, i)[r(t)^{X_0} + r(t)^{X_1} + r(t)^{X_2} + r(t)^{X_3}] \\ b_1 &= W(K, i)[r(t)^{X_0} - r(t)^{X_1} + r(t)^{X_2} - r(t)^{X_3}] \\ b_2 &= W(K, i)[r(t)^{X_0} + r(t)^{X_1} - r(t)^{X_2} - r(t)^{X_3}] \\ b_3 &= W(K, i)[r(t)^{X_0} - r(t)^{X_1} - r(t)^{X_2} + r(t)^{X_3}] \end{aligned} \quad (16)$$

여기서 $r(t)^{X_0}, r(t)^{X_1}, r(t)^{X_2}, r(t)^{X_3}$ 은 각각 $r(t)$ 의 X_0, X_1, X_2, X_3 신호열 성분을 나타낸다. 그러므로, 하나의 어큐뮬레이터와 Walsh 코드 채널만으로 기존 N 채널 데이터 상관기와 같은 기능을 하게 된다. Walsh Switch는 어큐뮬레이터에 원하는 데이터 채널과 파일럿 채널을 스위치 하기 위한 것이며 Walsh 코드의 상태에 따라 스위치 되는 binary switch이다. 또한 Walsh Switch는 파일럿과 데이터 어큐뮬레이터의 결과를 공유할 수 있도록 하기 위한 것이다. Walsh Switch를 이용한 단일 채널의 데이터 상관기는 그림 5와 같다.

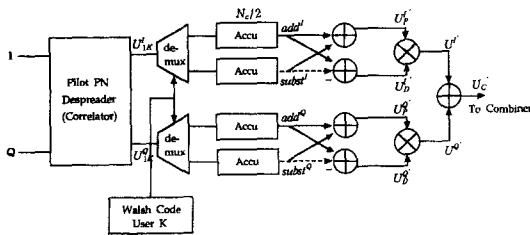


그림 5. Walsh Switch를 이용한 제안된 단일 채널 데이터 상관기

Fig. 5. The proposed single channel data correlator using Walsh Switch.

Pilot PN despreader의 출력 신호인 식 (1)에 대해 어큐뮬레이터를 거친 출력 신호 add^i 와 $subst^i$ 신호는 식 (17)과 식 (18)로 표현할 수 있다. 이때 식 (1)의 W_K 는 각각 +1, -1이다.

$$\begin{aligned} add^i &= \sum_{K=0}^{N_c-1} U^i_{1K} = \sum_{K=0}^{N_c-1} (2(x_i + A) \cos \phi + \delta^i_{K'}) \\ &\approx N_c(x_i + A) \cos \phi \end{aligned} \quad (17)$$

$$subst^i = \sum_{K=0}^{N_c-1} U^i_{1K} = \sum_{K=0}^{N_c-1} (2(-x_i + A) \cos \phi + \delta^i_{K'})$$

$$\approx N_c(-x_i + A) \cos \phi \quad (18)$$

그리고 U^i 는 식 (19), (20)에 의해 식 (21)로 나타낼 수 있다.

$$U_P^i = add^i + subst^i \quad (19)$$

$$U_D^i = add^i - subst^i \quad (20)$$

$$\begin{aligned} U^i &= U_P^i \cdot U_D^i = (add^i)^2 - (subst^i)^2 \\ &= 4 N_c^2 A x_i \cos^2 \phi \end{aligned} \quad (21)$$

U^i 와 동일한 방법으로 Q 신호에 대한 U^o 는 식(22)와 같다.

$$\begin{aligned} U^o &= U_P^o \cdot U_D^o = (add^o)^2 - (subst^o)^2 \\ &= 4 N_c^2 A x_i \sin^2 \phi \end{aligned} \quad (22)$$

마지막 단계인 덧셈 부분에서 결합된 신호 U^c 는 식 (23)와 같다.

$$U^c = U^i + U^o = 4N_c^2 A x_i \quad (23)$$

따라서, 식 (9)와 식 (23)에 의해 Walsh Switch를 이용한 구조는 기존의 구조와 동일한 기능을 하면서 어큐뮬레이터의 연산 동작 수를 $4N_c$ 에서 $2N_c$ 로 줄일 수 있다는 것을 알 수 있다. 변조되지 않은 신호인 파일럿 신호는 논리 레벨 all-zero Walsh 코드를 사용하고 데이터를 위한 Walsh 코드는 논리레벨 1, 0으로 이루어져 있으므로 Walsh 코드 값들을 1과 0의 성분으로 분리하기 위해, Walsh 코드 값이 논리레벨 0이면 Walsh 함수 항 W_K 는 +1이 되고 스위치는 +1을 스위치 한다. Walsh 코드 값이 논리레벨 1이면 W_K 는 -1이 되고 스위치는 -1을 스위치 하게된다. add^i 와 $subst^i$ 의 식 (17), 식 (18)은 기존의 U^i_P, U^i_D 의 식 (3), (5)와는 달리 W_K 항을 스위치로써 사용하기 때문에 데이터 항(x_i)이 +인지 -인지만 다르다. 이때 데이터 항은 Walsh 코드 성분이 포함 된 것이다. 따라서, 식 (17), (18)은 Walsh 코드 성분, 데이터 성분, 파일럿 성분이 모두 포함된 것이므로 데이터나 파일럿 신호를 구하는데 공유하여 사용할 수 있게 된다. 출력된 add^i 와 $subst^i$ 신호는 서로 더함으로써 데이터 성분이 제거되고 파일럿 성분만 남게된다. 그리고 서로 뺄셈 연산을 수행함으로써 파일럿 성분이 제거되고 데이터 성분만 남게 된다. 덧셈과 뺄셈 연산

을 수행한 후 출력된 신호들은 서로 채널 weighting을 수행한다. Walsh Switch를 이용하여 각 어큐뮬레이터의 출력을 데이터와 파일럿 신호를 복원하는데 공유할 수 있도록 하였으며, 공유 accumulator와 파이프라인 FWHT 알고리즘을 이용하여 N 채널에 대한 각각의 어큐뮬레이터를 하나의 어큐뮬레이터로 처리하도록 한 I 또는 Q 신호에 대한 제안된 N 채널 데이터 상관기는 그림 6과 같다. 그림 6에서 어큐뮬레이터는 한 심볼 주기 동안 $N_c/2N$ 의 sample마다 N 번 reset하게 된다. 어큐뮬레이터의 출력 값들은 서로 다르게 더하고 빼는 과정을 수행하고 이 값들은 순차적으로 파일럿 신호와 채널 weighting을 먼저 한 후 파이프라인 FWHT 블록을 통해 입력 신호열 성분을 포함하는 출력 값을 얻게 된다.

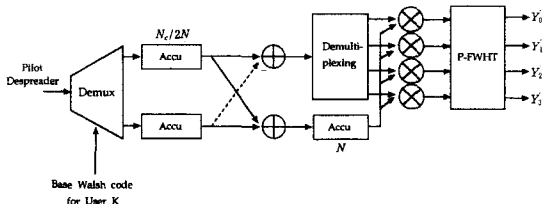


그림 6. 제안된 N 채널 데이터 상관기
Fig. 6. The proposed N channel data correlator

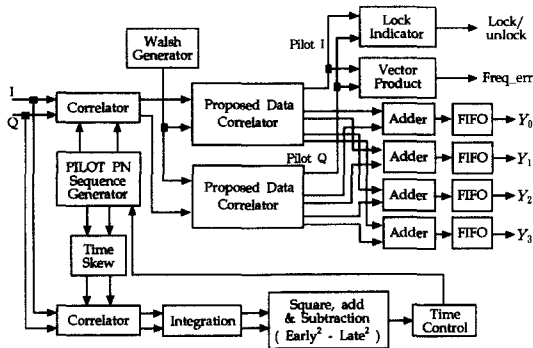


그림 7. 제안된 Rake Finger 전체 구조
Fig. 7. The proposed Rake Finger architecture.

제안된 N 채널 데이터 상관기는 I, Q 채널에 대해 각각 공유 accumulator에서 N_c 의 연산 동작을 수행하고 cross adder 부분과 파일럿 어큐뮬레이터에서 $3N$, 파이프라인 FWHT 블록에서 $N/2 \times \log_2 N$ 의 연산 동작을 요구하게 된다. 즉, 기존의 N 채널 데이터 상관기는 I, Q 채널에 대해 $2(N_c \times N)$ 의 연산 동작 수를 요구하게

되지만 제안된 구조는 $2(N_c + 3N + (N/2 \times \log_2 N))$ 의 연산 동작만을 수행하면 된다. 제안된 N 채널 데이터 상관기를 포함한 전체 Rake Finger의 구조는 그림 7과 같다. 타이밍 복원 블록(Pilot early/late Correlator)과 입력 신호와의 주파수 차이를 찾아내어 에러를 보정할 수 있는 신호를 생성하는 블록은 채널 수 증가에 관계없이 공통된 하나의 블록으로 처리되므로 기존의 구조와 같다.

IV. 모의실험 및 고찰

모의 실험은 VHDL을 이용하여 설계한 Rake Finger의 전체 회로에 대해 Synopsys Ver. 1999. 10, KG-75 library를 사용하여 회로 합성 및 function simulation을 수행하였고, Compass 0.8 μ m library를 이용해서 timing simulation을 수행하여 Rake Finger의 기능에 대한 동작 특성을 모의 실험하였다. 제안된 Rake Finger의 합성 회로는 그림 8과 같다.

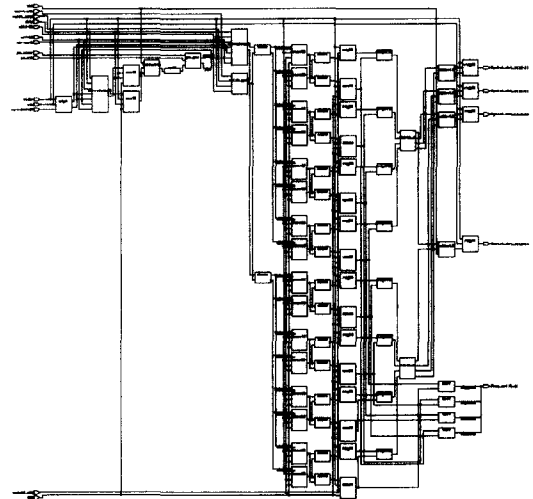


그림 8. Rake Finger 전체 회로
Fig. 8. Rake Finger top circuit.

기존의 Rake Finger에서는 수신된 디지털 신호 serial[3:0]을 입력신호로 사용하였고, 4개의 윌쉬 함수 발생기의 6비트 인덱스 값들은 각각 0FH, 1FH, 2FH, 3FH를 사용하였다. Timing tracking에 의해 발생된 pn_en 신호가 '1'일 때 PN 코드 발생기는 파일럿 on time 신호가 발생하게 되고, Correlator의 인에이블 신호인 corr_enb가 '1'일 때, 매 칩 시간마다 디지털 수신

신호의 병렬 4비트를 입력신호로 제공받아 replica PN 코드와의 매칭 여부를 판별하여 매칭도에 따른 코드값을 발생시켰다. Walsh 함수 발생기의 walsh_load 신호가 '1'일 때 Walsh 함수 발생기내의 레지스터는 동작하게 되고 64칩이 지나면 Walsh 함수 발생기를 reset 시키게 된다. Correlator의 출력신호인 z_1, z_0 는 Walsh 함수 발생기의 출력신호인 walsh_chip과 디커버링 동작을 수행한 후 어큐뮬레이터에서 각각 64칩 동안 누적된 후 출력된다. 이 출력신호는 z_1, z_0 신호를 어큐뮬레이터에서 각각 64칩 동안 누적된 후 출력된 파일럿 신호와 채널 weighting을 수행하게 된다. 각각의 I, Q weighting 신호들은 덧셈 연산을 수행하고 Symbol_data0, Symbol_data1, Symbol_data2, Symbol_data3의 기존 Rake Finger에 대한 출력은 그림 9에서 처럼 각각 13비트씩이 출력되었다.

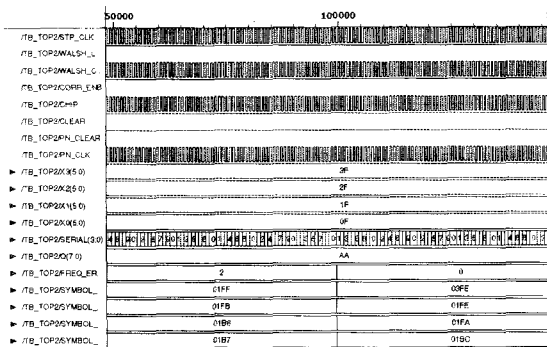


그림 9. 기존 Rake Finger의 function simulation 결과
Fig. 9. Function simulation result of the conventional Rake Finger.

제안된 구조는 1개의 Walsh 함수 발생기를 사용하는 데, Base Walsh index로 0FH를 사용하였다. 단위 정합 필터 회로의 입력값 $ss[3:0]$ 에 대한 칩 신호를 발생시키기 위하여 링 카운터의 제어신호 "10101010"에 대한 Correlator의 출력 값인 z_i, z_q 는 Walsh 함수 발생기의 출력 신호인 walsh_chip이 논리 '0'일 때 각각 add^i, add^q 신호를 출력하는 어큐뮬레이터로 스위치 되고, 논리 '1'일 때는 $subst^i, subst^q$ 신호를 출력하는 어큐뮬레이터로 스위치 된다. 각각의 어큐뮬레이터는 8칩 동안 누적되고 한 심볼 동안 4번 reset된다. 어큐뮬레이터의 출력신호인 add^i 와 $subst^i, add^q$ 와 $subst^q$ 는 덧셈 연산과 뺄셈 연산을 수행한다. 뺄셈 연산을 수행한 결과는 다시 한 번 어큐뮬레이터에서 4칩 동안 누적되어

파일럿 신호를 복원하고, 뺄셈 연산을 수행한 결과는 레지스터에 순차적으로 저장되었다가 파일럿 신호가 출력되는 순간에 채널 weighting을 수행한다. 이 weighting 값들은 파이프라인 FWHT에서 서로 다르게 더하고 빼는 과정을 통해, 그림 10에 나타난 것처럼 Rake Finger의 출력신호인 Symbol_data0, Symbol_data1, Symbol_data2, Symbol_data3들이 각각 입력된 수신신호 성분을 포함한 13비트씩, 기존 구조에 비해 25칩 먼저 출력됨을 확인할 수 있었다.

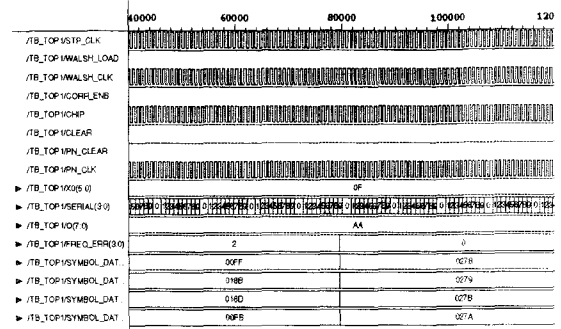


그림 10. 제안된 Rake Finger의 function simulation 결과
Fig. 10. Function simulation result of the proposed Rake Finger.

제안된 Rake Finger의 동작 특성에 대해, 9.8304[MHz]의 시스템 클럭과 1.2288[MHz]의 칩 클럭을 사용하여 Compass tool로 모든 게이트 지연과 routing 지연을 포함한 timing simulation을 수행하였다. 그림 11과 그림 12는 각각 기존과 제안된 Rake Finger에 대한 simulation 결과이고, 표 1은 데이터 처리 시간과 Rake Finger의 데이터 상관기 부분의 연산 동작 수를 비교 분석한 것이다.



그림 11. 기존 Rake Finger의 timing simulation 결과
Fig. 11. Timing simulation result of the conventional Rake Finger.



그림 12. 제안된 Rake Finger의 timing simulation 결과
Fig. 12. Timing simulation result of the proposed Rake Finger.

표 1. 기존 구조와 제안된 구조의 성능 비교

Table 1. Performance comparison of the conventional and proposed architecture.

	기존 구조 (N=4)	제안된 구조 (N=4)	비 고
칩(Chip) 클럭	1.2288[MHz]	1.2288[MHz]	
데이터 상관기의 연산 동작 수	$2(N \times N_c)$ 512 additions	$2(N_c + 3N + (N/2 \times \log_2 M))$ 160 additions	
데이터 처리시간	110,696[ns]	90,496[ns]	18.3%

제안된 구조는 표 1에 나타난 것처럼 데이터 상관기 부분의 연산 동작 수를 약 3.2배 정도 줄일 수 있었고 데이터 처리 시간은 110,696[ns]에서 90,496[ns]로 18.3% 줄일 수 있었다. 결론적으로 신호 처리의 복잡도를 개선시켜 데이터 처리 시간을 감소시키는 제안된 구조는 좀 더 높은 고속의 데이터 서비스를 제공받기 위한 이동국 수신단에 있어서 채널의 수가 증가될수록 더욱 효율적인 것으로 나타났다.

V. 결 론

본 논문에서는 데이터 상관기들의 증가로 인한 데이터 처리시간 지연을 감소시키기 위해 Walsh Switch, 공유 accumulator, 그리고 파이프라인 FWHT 알고리즘을 적용한 새로운 Rake Finger 구조를 제안했다. 제안된 Rake Finger의 N 채널 데이터 상관기는 $2(N_c + 3N + (N/2 \times \log_2 M))$ 의 연산 동작만을 수행함으로써 기존의 데이터 상관기에 비해 연산 동작의 수가 약 3.2배 감소하였다. 그리고 설계된 전체 Rake Finger에 대한 function simulation 결과 25칩 먼저 출력되었고 timing simulation을 수행한 결과, 데이터 처리시간이 110,696[ns]에서 90,496[ns]로 18.3%가 감소되었다. 따라서 제안된 Rake Finger 구조는 CDMA 방식 및 Multi-Code 방식의 통신 시스템에 적용이 가능하며, IMT-2000 시스템에서 다양한 data rate을 가진 고속의 멀티미디어 서비스를 제공하는데 있어서 채널의 수가 증가될수록 더욱 효과적일 것으로 사료된다.

참 고 문 헌

- [1] E. K. Wesel, "Wireless Multimedia Communications", Addison Wesley, 1998.
- [2] T. Ojanperä, R. Prasad, "Wideband CDMA for Third Generation Mobile Communications", Boston · London : Artech, 1999.
- [3] 기술정보센터 정보조사분석팀, "차세대 이동통신 시스템", 한국전자통신연구원, 1999
- [4] Tero Ojanperä, Ramjee Prasad, "An Overview of Air Interface Multiple Access for IMT-2000/UMTS", IEEE Comm. Magazine, Vol. 36, No. 9, pp. 82-86, September 1998.
- [5] P. Kuganesan and K. B. Letaief, "High-Speed Data Transmission with Multicode Modulation and Turbo-codes for Wireless Personal Communications", IEEE ICC., pp. 959-963, June 1997.
- [6] N. Ahmed, K. R. Rao, "Orthogonal Transform for Digital Signal Processing", 1975.
- [7] H. Zhang and D. Rutkowski, "Orthogonal Sequency Division Modulation-A Novel Method for Future Broadband Radio Services", Proc. Vehicular Tech. Conf., Vol. 2, pp. 810-814, Chicago, USA, July 1995.
- [8] W. C. Y. Lee, "Overview of Cellular CDMA", IEEE Trans. Vehicular Tech., Vol. 40, pp. 291-302, May 1991.

저 자 소 개

金 煥 溶(正會員) 論文 第37卷 SD編 第12號 參照

李 善 根(正會員) 論文 第37卷 SD編권 第12號 參照



朴 亨 根(正會員)

원광대학교 전자공학과 93년 공학
자, 95년 공학석사, 2000년 2월 공학
박사. 주관심 분야 : ASIC, 통신시
스템, ATM, 이동통신, 시스템 설계



金 鍾 燁(正會員)

원광대학교 전자공학과 99년 공학사,
2001년 공학석사. 주 관심 분야 :
ASIC, 통신시스템, 이동통신, 시스
템 설계