소프트 스위칭 기법을 이용한 ZVS-HB형 고주파 공진 DC-DC 컨버터의 설계 및 특성해석

論 文
50B-4-5

A Design and Characteristic Analysis of ZVS-Half Bridge type High-Frequency Resonant DC-DC Converter Using Soft-Switching Technique

吳 慶 燮* · 南 承 植** · 金 京 植*** · 金 東 熙§ · 盧 采 均§
(Kyeong-Seob Oh · Seung-Sik Nam · Kyeong-Sik Kim · Dong-Hee Kim · Chae-Gyun Ro)

Abstract - In recent years, the switching source devices have the advantage of small, light and high reliability with the high-frequency. but, high-frequency switching has disclosed disadvantage of result from stress and turn-on and turn-off peak losses at the switching instant. Accordingly, in this paper propose ZVS-HB type high-frequency resonant DC/DC converter using soft switching technique (Zero-Voltage-Switching, Zero-Current-Switching) with safety operating of circuit at driving on inductive zone, through the circuit design example using the capacitor C_3, C_4 with soft switching function and division characteristic of resonant Capacitor C, C_1, C_2. and, the characteristic analysis of circuit is generally described using normalized parameters. Also, this paper certified a rightfulness of characteristic analysis in comparison with a theoretical values and a experimental values obtain from experiment using MOSFET.

Key Words : resonant capacitor(C, C_1, C_2), soft switching capacitor(C_3, C_4), normalized parameters

1. 서 론

최근 반도체 집적회로 기술이 비약적으로 발달함에 따라 전력용 반도체 스위칭 소자의 고속·대용량화가 가능해졌으며, 이들을 이용한 전원 장치들의 연구 개발이 가속화되고 있다. 전력변환장치 중에서도 DC-DC 컨버터는 항공, 우주분야의 전원장치와 정보처리 관련장치 및 무정전전원장치, 전자통신 응용기기등 산업계에서도 그 응용분야가 확대되고 있으며, 소형·경량화, 제어성 향상 및 고 신뢰성등을 요구하고 있다. 그러나, 상기의 요구사항들을 충족시키기 위한 전원 장치의 고주파화는 스위칭 주파수에 따른 스위칭 손실의 증가로 스위칭 주파수를 높이는데 제한을 받게 되는데, 이를 해소하기 위한 방안으로 공진형이 제안되고 있다.[1][2][4]

그러나, 공진 특성을 이용한 DC-DC 컨버터는 스위칭손실, 노이즈저감 등을 최소화하는데 효과적인 방법이나, 공진형태에 따라 스위칭 소자에 전류스트레스와 전압스트레스가 증가한다는 단점이 있다.[3][5] 따라서, 본 연구는 상기의 단점들을 보완하고자 소프트 스위칭 기법(ZVS, ZCS)을 이용한 ZVS-HB형 고주파공진 DC-DC 컨버터 회로를 제안하였다. 그리고, 제안한 회로의 특성해석을 위하여 상태방정식에 따른 무차원화 파라미터를 도입하여 제안회로의 동작특성 및 평가를 범용성 있게 기술하고 있다. 또, 전력용 MOSFET를 제안회로의 스위칭 소자로 적용해 실험을 통하여 이론해석의 정당성을 확인하였다.

* 正 會 員 : 嶺南大 工大 電氣工學科 博士課程 修了
** 正 會 員 : 구미1大學 電氣科 兼任敎授 · 工博
*** 正 會 員 : 慶北專門大學 電氣設備科 助敎授
§ 正 會 員 : 嶺南大 工大 電子 · 情報工學部 敎授 · 工博
接受日字 : 2000年 11月 28日
最終完了 : 2001年 3月 30日

2. 회로의 특성

2.1 주회로 구성

그림 1은 제안한 회로인 소프트 스위칭 기법(ZVS, ZCS)을 이용한 ZVS-HB형 고주파 공진 DC-DC 컨버터 회로를 보여주고 있다. 구동용 스위치 Q_1~Q_2는 MOSFET, IGBT, Power SIT등의 적용이 가능한 자기소호형 스위칭 소자이다. L, C, C_1, C_2는 공진용 리액터와 커패시터이고, 고주파 변압기에 의해 1, 2차를 절연하며, C_3~C_4는 공진형의 장점인 소프트 스위칭(ZVS, ZCS)용 커패시터이다. L_o, C_o는 평활용 리액터와 커패시터이며, D_1~D_2는 회생용 역병렬 다이오드이며, D_3~D_6는 전파정류용 다이오드로 역회복 시간이 짧은 고속형을 사용하였다. 특히, 커패시터 C_1, C_2는 공진용으로 사용되기도 하지만, 주 기능은 전원전압 V_d를 분할하는 기능도 가지고 있다. 또, 본 제안회로의 특징을 요약하면 다음을 들수 있다.

i) DC-DC 컨버터의 장점인 소형·경량화에 부합하기 위하여 소자의수를 최소로 하였으므로 회로구성이 간단하다.
ii) 고주파 동작이 가능하므로 공진회로의 L·C 및 변압기의 소형·경량화가 가능하다.
iii) 스위칭 주파수제어(PFM)기능에 의해 출력전압의 고속제어가 가능하다.
iv) 부하 개방시 동작이 안정하고, 입력측과 출력측을 절연할 수 있다.

v) 다이오드가 MOSFET와 역병렬 접속됨으로 역방향 내압을 증가시킬 수 있다.

vi) 소프트 스위칭 기법(ZVS, ZCS)을 이용함으로써, 유도성 부하영역에서 동작시킬 경우 안정동작을 이룰 수 있고, 스위치 양단에 인가되는 전압이 영인 상태에서 턴·온 및 턴·오프 하므로 손실을 경감할 수 있다.

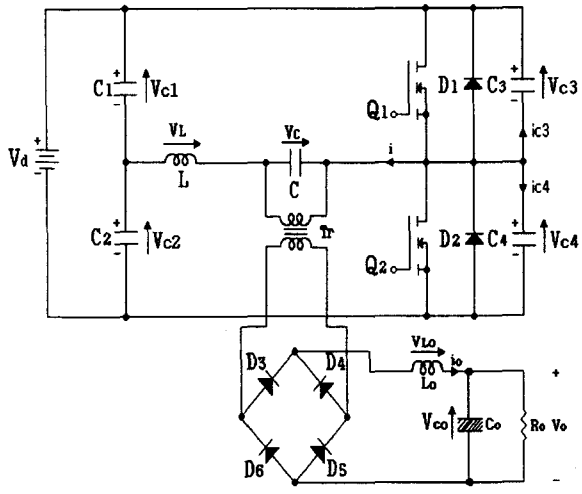


그림 1 소프트 스위칭 기법을 이용한 ZVS-HB형 고주파 공진 DC-DC 컨버터

Fig. 1 ZVS-half bridge type high-frequency resonant DC-DC Converter using soft-switching technique

2.2 회로해석

2.2.1 회로의 동작

회로의 동작은 구동용 스위치(Q_1, Q_2) 및 다이오드 (D_1, D_2)의 온·오프 동작과 스위치(Q_1, Q_2) 양단의 ZVS용 커패시터(C_3, C_4)의 충·방전에 의하여 6개의 동작모드로 구성되며, 각 모드 판정은 표 1에서 회로의 파라미터 (μ, a_0, b_0, b_1, b_2, b_3, b_4)를 임의의 스텝으로 증가시키면서 공진용 커패시터의 전압극성에 따라 판정을 하였다. 또, 회로특성상 유도성 부하영역에서 구동시 안정동작을 기할 수 있다. 아래 사항은 각 모드별 동작을 설명해주고 있다.

1) Mode I : 스위칭소자 (Q_1, Q_2)와 다이오드(D_1, D_2)가 턴·오프 했을 때 공진 루프에 의해 데드타임동안 ZVS용 커패시터 C_4가 전원전압 V_d만큼 충전하고 동시에 부하에 공진 전류가 흐르며, C_3는 방전해서 영전압에 이르는 모드이다. 이때 스위칭소자 Q_2와 병렬로 연결된 커패시터 C_4가 V_d만큼 충전하므로 스위치에 인가되는 전압 V_{C4}는 충전시간동안 스위칭소자 Q_2의 턴·오프 손실을 줄이게 된다.

2) Mode II : 모드 I의 데드타임 설정시간 후 다이오드(D_1)를 통해서 전원전압 V_d로 에너지가 회생되는 모드로 공진 루프에 의해 진동전류가 흐르며, 커패시터(C)가 완전히 충전된 후 역으로 방전하는 동작상태로 리액터와 커패시터에 축적되어 있던 에너지가 다이오드(D_1)를 통해 공진 전류가 전원부로 흐르는 모드이다.

3) Mode III : 스위칭소자(Q_1)가 턴·온 하므로 L, C에 전류가 흘러 서서히 충전하는 모드로, 전원전압의 에너지가 부하로 공급되며 Q_1이 영전압에서 턴·온 하므로 스위치의 손실은 영이다.

4) Mode IV : 정(+)의 반주기동안 C가 온 되어 리액터에 전류가 흐르며 C의 극성이 정(+)이 되며, D_4, D_6가 온 되므로 C에 에너지가 충전되며 일부는 변압기를 통하여 부하로 전달되는 모드이다.

5) Mode V : 커패시터 C_3가 전원전압 V_d만큼 충전하고 커패시터 C_4는 방전해서 영전압이 된 상태에서 L, C에 축적된 에너지가 다이오드 D_2를 통하여 환류되는 모드이다.

6) Mode VI : 스위칭소자 Q_2가 턴·온하고 전원전압 V_d의 에너지가 부하를 통하여 공급되는 모드이며, Q_2는 영전압에서 턴·온 된다.

2.2.2 무차원화 상태방정식

회로해석을 위하여 상태방정식을 기초로 한 표 1의 무차원화 파라미터를 도입하였다. 여기서, 각각의 변수는 X^* : 무차원화 상태변수, A^* : 시스템부, B^* : 전원 제어부를 나타내고 있다.

식 (1)은 각 모드에 대한 무차원화 상태방정식을 나타내고 있다.

$$\frac{dX^*}{dZ} = \frac{4\pi}{\mu} * A^* X^* + \frac{4\pi}{\mu} * B^* \qquad (1)$$

식 (1)의 $X^* = [i^*(z),\ i_o^*(z),\ V_c^*(z),\ V_{c1}^*(z),\ V_{c2}^*(z),\ V_{c3}^*(z),\ V_{c4}^*(z),\ V_{co}^*(z)]^T$ 이며, 각 모드에 대한 행렬식[A^*, B^*]은 아래와 같다.

$$A^* = \begin{bmatrix} a_{11} & a_{12} & a_{13} & a_{14} & a_{15} & a_{16} & a_{17} & a_{18} \\ a_{21} & a_{22} & a_{23} & a_{24} & a_{25} & a_{26} & a_{27} & a_{28} \\ a_{31} & a_{32} & a_{33} & a_{34} & a_{35} & a_{36} & a_{37} & a_{38} \\ a_{41} & a_{42} & a_{43} & a_{44} & a_{45} & a_{46} & a_{47} & a_{48} \\ a_{51} & a_{52} & a_{53} & a_{54} & a_{55} & a_{56} & a_{57} & a_{58} \\ a_{61} & a_{62} & a_{63} & a_{64} & a_{65} & a_{66} & a_{67} & a_{68} \\ a_{71} & a_{72} & a_{73} & a_{74} & a_{75} & a_{76} & a_{77} & a_{78} \\ a_{81} & a_{82} & a_{83} & a_{84} & a_{85} & a_{86} & a_{87} & a_{88} \end{bmatrix}$$

$$B^* = [\ b_{11} \quad b_{12} \quad b_{13} \quad b_{14} \quad b_{15} \quad b_{16} \quad b_{17} \quad b_{18}\ ]^T$$

Mode I

a_{11} : 0, a_{12} : 0, a_{13} : -1, a_{14} : 0, a_{15} : -1, a_{16} : -1, a_{17} : 0, a_{18} : 0

a_{21} : 0, a_{22} : 0, a_{23} : $1/a_0$, a_{24} : 0, a_{25} : 0, a_{26} : 0, a_{27} : 0, a_{28} : $-1/a_0$
a_{31} : 1/4, a_{32} :-1/4, a_{33} : 0, a_{34} : 0, a_{35} : 0, a_{36} : 0, a_{37} : 0, a_{38} : 0
a_{41} : $1/8b_1$, a_{42} : 0, a_{43} : 0, a_{44} : 0, a_{45} : 0, a_{46} : 0, a_{47} : 0, a_{48} : 0
a_{51} :$-1/8b_2$, a_{52} : 0, a_{53} : 0, a_{54} : 0, a_{55} : 0, a_{56} : 0, a_{57} : 0, a_{58} : 0
a_{61} :$-1/8b_3$, a_{62} : 0, a_{63} : 0, a_{64} : 0, a_{65} : 0, a_{66} : 0, a_{67} : 0, a_{68} : 0
a_{71} : $1/8b_4$, a_{72} : 0, a_{73} : 0, a_{74} : 0, a_{75} : 0, a_{76} : 0, a_{77} : 0, a_{78} : 0
a_{81} : 0, a_{82} : $1/4b_5$, a_{83} : -1, a_{84} : 0, a_{85} : -1, a_{86} : -1, a_{87} : 0, a_{88} : $-1/4b_5\lambda$
b_{11} : 1, b_{12} : 0, b_{13} : 0, b_{14} : 0, b_{15} : 0, b_{16} : 0, b_{17} : 0, b_{18} : 0

Mode II

a_{11} : 0, a_{12} : 0, a_{13} : -1, a_{14} : 0, a_{15} : -1, a_{16} : 0, a_{17} : 0, a_{18} : 0
a_{21} : 0, a_{22} : 0, a_{23} : $1/a_0$, a_{24} : 0, a_{25} : 0, a_{26} : 0, a_{27} : 0, a_{28} : $-1/a_0$
a_{31} : 1/4, a_{32} :-1/4, a_{33} : 0, a_{34} : 0, a_{35} : 0, a_{36} : 0, a_{37} : 0, a_{38} : 0
a_{41} : $1/8b_1$, a_{42} : 0, a_{43} : 0, a_{44} : 0, a_{45} : 0, a_{46} : 0, a_{47} : 0, a_{48} : 0
a_{51} :$-1/8b_2$, a_{52} : 0, a_{53} : 0, a_{54} : 0, a_{55} : 0, a_{56} : 0, a_{57} : 0, a_{58} : 0
a_{61} : 0, a_{62} : 0, a_{63} : 0, a_{64} : 0, a_{65} : 0, a_{66} : 0, a_{67} : 0, a_{68} : 0
a_{71} : 0, a_{72} : 0, a_{73} : 0, a_{74} : 0, a_{75} : 0, a_{76} : 0, a_{77} : 0, a_{78} : 0
a_{81} : 0, a_{82} : $1/4b_5$, a_{83} : -1, a_{84} : 0, a_{85} : -1, a_{86} : -1, a_{87} : 0, a_{88} : $-1/4b_5\lambda$
b_{11} : 1, b_{12} : 0, b_{13} : 0, b_{14} : 0, b_{15} : 0, b_{16} : 0, b_{17} : 0, b_{18} : 0

Mode III

a_{11} : 0, a_{12} : 0, a_{13} : -1, a_{14} : 0, a_{15} : -1, a_{16} : 0, a_{17} : 0, a_{18} : 0
a_{21} : 0, a_{22} : 0, a_{23} : $1/a_0$, a_{24} : 0, a_{25} : 0, a_{26} : 0, a_{27} : 0, a_{28} : $-1/a_0$
a_{31} : 1/4, a_{32} :-1/4, a_{33} : 0, a_{34} : 0, a_{35} : 0, a_{36} : 0, a_{37} : 0, a_{38} : 0
a_{41} :$-1/8b_1$, a_{42} : 0, a_{43} : 0, a_{44} : 0, a_{45} : 0, a_{46} : 0, a_{47} : 0, a_{48} : 0
a_{51} : $1/8b_2$, a_{52} : 0, a_{53} : 0, a_{54} : 0, a_{55} : 0, a_{56} : 0, a_{57} : 0, a_{58} : 0
a_{61} : 0, a_{62} : 0, a_{63} : 0, a_{64} : 0, a_{65} : 0, a_{66} : 0, a_{67} : 0, a_{68} : 0
a_{71} : 0, a_{72} : 0, a_{73} : 0, a_{74} : 0, a_{75} : 0, a_{76} : 0, a_{77} : 0, a_{78} : 0
a_{81} : 0, a_{82} : $1/4b_5$, a_{83} : -1, a_{84} : 0, a_{85} : -1, a_{86} : -1, a_{87} : 0, a_{88} : $-1/4b_5\lambda$
b_{11} : 1, b_{12} : 0, b_{13} : 0, b_{14} : 0, b_{15} : 0, b_{16} : 0, b_{17} : 0, b_{18} : 0

Mode IV

a_{11} : 0, a_{12} : 0, a_{13} : -1, a_{14} : 0, a_{15} : -1, a_{16} : -1, a_{17} : 0, a_{18} : 0
a_{21} : 0, a_{22} : 0, a_{23} : $1/a_0$, a_{24} : 0, a_{25} : 0, a_{26} : 0, a_{27} : 0, a_{28} : $-1/a_0$
a_{31} : 1/4, a_{32} :-1/4, a_{33} : 0, a_{34} : 0, a_{35} : 0, a_{36} : 0, a_{37} : 0, a_{38} : 0
a_{41} :$-1/8b_1$, a_{42} : 0, a_{43} : 0, a_{44} : 0, a_{45} : 0, a_{46} : 0, a_{47} : 0, a_{48} : 0
a_{51} : $1/8b_2$, a_{52} : 0, a_{53} : 0, a_{54} : 0, a_{55} : 0, a_{56} : 0, a_{57} : 0, a_{58} : 0
a_{61} : $1/8b_3$, a_{62} : 0, a_{63} : 0, a_{64} : 0, a_{65} : 0, a_{66} : 0, a_{67} : 0, a_{68} : 0
a_{71} :$-1/8b_4$, a_{72} : 0, a_{73} : 0, a_{74} : 0, a_{75} : 0, a_{76} : 0, a_{77} : 0, a_{78} : 0
a_{81} : 0, a_{82} : $1/4b_5$, a_{83} : -1, a_{84} : 0, a_{85} : -1, a_{86} : -1, a_{87} : 0, a_{88} : $-1/4b_5\lambda$
b_{11} : 1, b_{12} : 0, b_{13} : 0, b_{14} : 0, b_{15} : 0, b_{16} : 0, b_{17} : 0, b_{18} : 0

Mode V

a_{11} : 0, a_{12} : 0, a_{13} : -1, a_{14} : 0, a_{15} : -1, a_{16} : 0, a_{17} : 0, a_{18} : 0
a_{21} : 0, a_{22} : 0, a_{23} : $1/a_0$, a_{24} : 0, a_{25} : 0, a_{26} : 0, a_{27} : 0, a_{28} : $-1/a_0$
a_{31} : 1/4, a_{32} :-1/4, a_{33} : 0, a_{34} : 0, a_{35} : 0, a_{36} : 0, a_{37} : 0, a_{38} : 0
a_{41} :$-1/8b_1$, a_{42} : 0, a_{43} : 0, a_{44} : 0, a_{45} : 0, a_{46} : 0, a_{47} : 0, a_{48} : 0
a_{51} : $1/8b_2$, a_{52} : 0, a_{53} : 0, a_{54} : 0, a_{55} : 0, a_{56} : 0, a_{57} : 0, a_{58} : 0
a_{61} : 0, a_{62} : 0, a_{63} : 0, a_{64} : 0, a_{65} : 0, a_{66} : 0, a_{67} : 0, a_{68} : 0
a_{71} : 0, a_{72} : 0, a_{73} : 0, a_{74} : 0, a_{75} : 0, a_{76} : 0, a_{77} : 0, a_{78} : 0
a_{81} : 0, a_{82} : $1/4b_5$, a_{83} : -1, a_{84} : 0, a_{85} : -1, a_{86} : -1, a_{87} : 0, a_{88} : $-1/4b_5\lambda$
b_{11} : 1, b_{12} : 0, b_{13} : 0, b_{14} : 0, b_{15} : 0, b_{16} : 0, b_{17} : 0, b_{18} : 0

Mode VI

a_{11} : 0, a_{12} : 0, a_{13} : -1, a_{14} : 0, a_{15} : -1, a_{16} : 0, a_{17} : 0, a_{18} : 0
a_{21} : 0, a_{22} : 0, a_{23} : $1/a_0$, a_{24} : 0, a_{25} : 0, a_{26} : 0, a_{27} : 0, a_{28} : $-1/a_0$
a_{31} : 1/4, a_{32} :-1/4, a_{33} : 0, a_{34} : 0, a_{35} : 0, a_{36} : 0, a_{37} : 0, a_{38} : 0
a_{41} : $1/8b_1$, a_{42} : 0, a_{43} : 0, a_{44} : 0, a_{45} : 0, a_{46} : 0, a_{47} : 0, a_{48} : 0
a_{51} :$-1/8b_2$, a_{52} : 0, a_{53} : 0, a_{54} : 0, a_{55} : 0, a_{56} : 0, a_{57} : 0, a_{58} : 0
a_{61} : 0, a_{62} : 0, a_{63} : 0, a_{64} : 0, a_{65} : 0, a_{66} : 0, a_{67} : 0, a_{68} : 0
a_{71} : 0, a_{72} : 0, a_{73} : 0, a_{74} : 0, a_{75} : 0, a_{76} : 0, a_{77} : 0, a_{78} : 0
a_{81} : 0, a_{82} : $1/4b_5$, a_{83} : -1, a_{84} : 0, a_{85} : -1, a_{86} : -1, a_{87} : 0, a_{88} : $-1/4b_5\lambda$
b_{11} :-1, b_{12} : 0, b_{13} : 0, b_{14} : 0, b_{15} : 0, b_{16} : 0, b_{17} : 0, b_{18} : 0

표 1 기준량과 무차원화량

Table 1 Reference values and normalized values

Component	Reference values	Normalized values
Input Voltage	$E_s=V_d$	$v^* = v / E_s$
Current	$I_s=E_s/Z_s$	$i^* = i / I_s$
Power	$P_s=E_s \times I_s$	$P^* = P / P_s$
Impedance	$Z_s=2\sqrt{(L/C)}$	$\lambda=R/Z_s$,
Inductance	$L_s=L$	$a_o=L_o/L$
Capacitance	$C_s=C$	$b_o=C_o/C_s$ $b_1=b_2=C_1/C_s=C_2/C_s$ $b_3=b_4=C_3/C_s=C_4/C_s$
Frequency	$f_s=1/2\pi\sqrt{(LC)}$	$\mu=f_o/f_s$ $=f_o*2\pi\sqrt{(LC)}$
Time	$T_s = 1 / f_o$	$z = t / T_s$, $dz = dt / T_s$
Notice)	f_o : Operating frequency of converter f_s : Resonant frequency of converter T_s : Operating period of converter	

3. 회로의 특성 평가

그림 2는 출력전압(V_o^*)의 과도상태를 나타낸 그림이며, 파라미터(a_o)의 값을 50~200까지 변화시키더라도 출력전압에는 큰 영향이 없음을 알 수 있다. 이것은, 이미 출력 리액터에 의해 거의 일정한 전류가 출력커패시터에 흐르므로 큰 과도전류 없이 정상상태에 도달함을 알 수 있다.

그림 3은 주파수 제어변수(μ)를 파라미터로 하였을 때 공진커패시터 분할비($b_1=b_2$)의 변화에 대한 평균 출력전압(V_o^*)의 특성을 나타내고 있으며, 분할비가 1일 때 μ=1.212에서 출력전압이 최대가 됨을 알 수 있고, 분할비($b_1=b_2$)가 변화됨에따라 출력의 변화가 있음을 볼 수 있다. 따라서, 이러한 분할비 및 주파수변화를 이용하면 출력, 출력전압등을 제어할 수 있음을 보여주고 있다.

그림 4는 주파수 제어변수(μ=1.212)와 부하저항변수(λ

=3.0)를 고정변수로 하였을 때 커패시터비(b_o)를 100~500까지 변화시킨 출력전류에 대한 과도이론파형을 나타내고 있으며, 그림에서 알 수 있듯이 기동초기에는 과도전류가 조금은 다르지만 거의 일정한 전류로 정상상태에 도달하고 있음을 알 수 있다.[4][9]

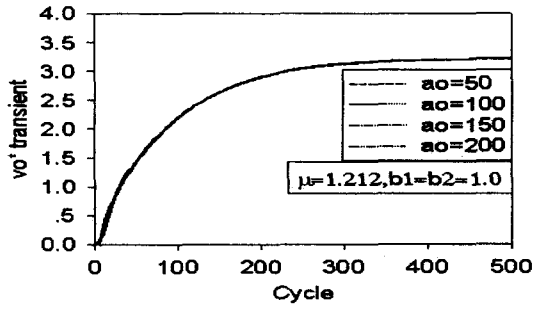


그림 2 무차원화 리액터비(a_o)에 의한 출력전압의 이론과도 파형

Fig. 2 Theoretical transient waveforms of V_o^*

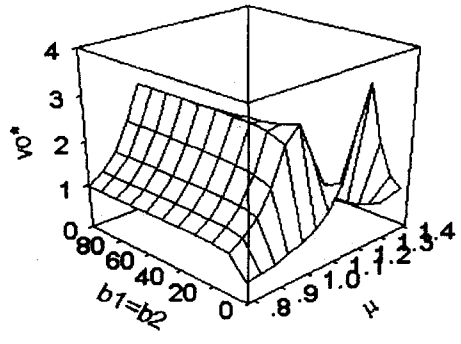


그림 3 공진커패시터 분할비(b1=b2) vs. 평균 출력전압의 이론파형

Fig. 3 Theoretical waveforms of V_o^* vs. resonant capacitor division ratio (b1=b2)

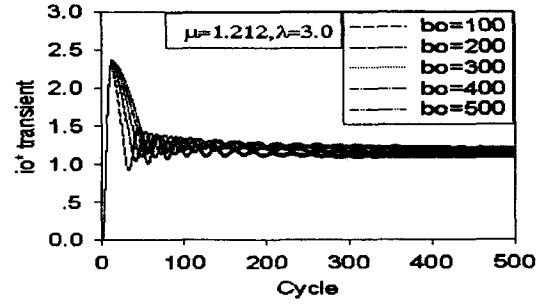


그림 4 무차원화 커패시터비(bo)에 의한 출력전류의 이론과도 파형

Fig. 4 Theoretical transient waveforms of i_o^* vs. b_o

그림 5는 무차원화 주파수(μ)를 파라미터로 한 무차원화 커패시터비(b_o)에 대한 출력전압의 리플특성으로 거의 일정한 전류가 커패시터와 출력리액터를 통하여 부하에 흐르므로 커패시터비(b_o)를 변화시켜도 출력전압의 리플은 0.06(%) 이내로 나타나므로 회로구성상 양호한 리플특성을 보여주고 있다. 그림 6은 공진 커패시터 분할비가 1(μ=1.212, λ=3.0)일 때 μ-λ를 파라미터로 한 주 전류의 초기치($i^*_{_initial}$)특성을 나타내고 있다. 그림에서 μ=1.212를 경계로 하여 μ<1.212 일 때는 용량성으로 동작하므로 주 전류의 초기치가 정(+)으로 나타나며, μ>1.212 인 경우는 초기치 전류가 부(-)로 되어 유도성 부하로 동작하고 있음을 볼 수 있다. 따라서, 주전류의 초기치전류($i^*_{_initial}$)가 부(-)의 값일 때 회로의 안정동작 영역이 되는데, 이 특성치를 바탕으로 회로의 안정동작 여부의 분기점을 알 수 있다.

그림 7은 고정변수(a_o=100, b_o=100, λ=3.0, b_3=b_4=0.01)를 두고, 용량성부하 상태에서의 i_c^* 와 V_c^*의 기동과도 이론 특성을 상태 평면도로 나타내고 있다. 기동초기에 다소 많은 과도전류가 흐르고 있음을 볼 수 있으며, 원 궤적이 많이 일그러져 있음을 알 수 있는데 이는, 용량성으로 동작할 때를 나타내며 부하전류가 고조파 성분을 포함한 왜곡된 파형으로 정상상태에 도달할 때까지 공진용 커패시터의 전압치가 안정되지 못한 기동특성을 나타낸다.

그림 8은 동작주파수(μ)의 변화에 따라 출력전력이 변화하고 있으므로 스위칭주파수를 증감시키면 각기 다른 출력을 얻을 수 있음을 보여준다. 또, 기존 전원분할용 전해 커패시터(C_1, C_2)를 사용 했을 때(그림 a)보다 공진기능용(그림 b)으로 사용시 출력의 최대치특성을 증가 시킬 수 있음을 보여주고 있다.

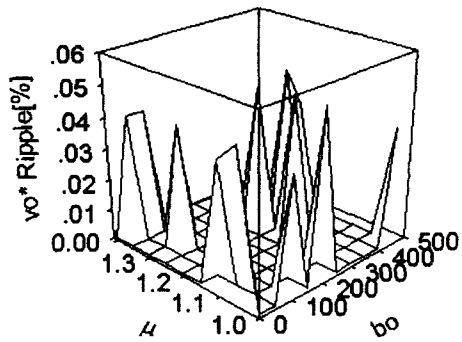


그림 5 무차원화 커패시터비(b_o) vs. 출력전압리플의 이론특성

Fig. 5 Theoretical characteristic of b_o vs. V_o^*_Ripple[%]

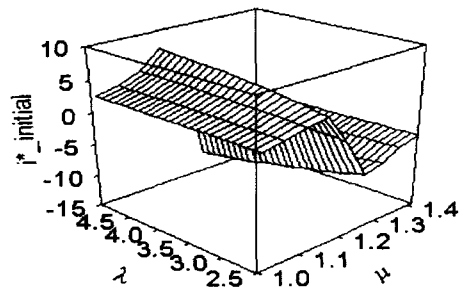


그림 6 무차원화 주파수(μ) vs. 초기치 전류의 이론 특성

Fig. 6 Theoretical characteristics of μ vs. i^*_initial

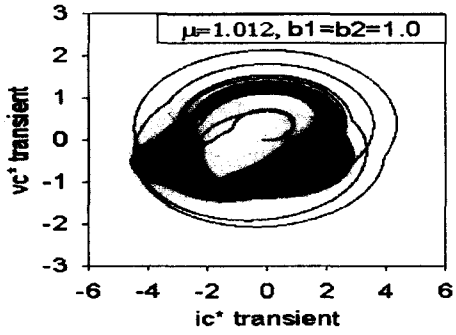
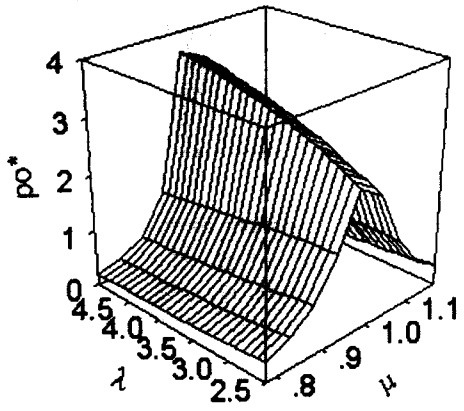
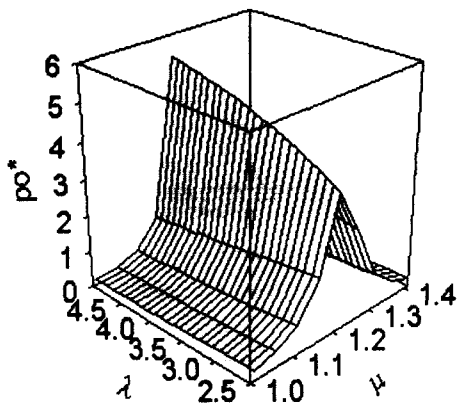


그림 7 커패시터 과도전류 vs. 과도전압의 상태평면도의 이론 특성

Fig. 7 State plane theoretical characteristic of i_c^* transient vs. V_c^* transient



(a). 전원분할



(b). 공진작용

그림 8 무차원화 부하저항(λ) vs. 평균 출력전력 특성

Fig. 8 Theoretical characteristics of P_o^* vs. λ

4. 회로설계

회로해석 및 특성에서 얻은 자료들을 이용하여 회로설계에 범용성을 부여하였다. 또, 입력전원 V_d(V), 출력전력 P(KW), 동작주파수f_o(kHz)가 설계 사양으로 주어졌을 때, 특성 평가치를 기초로 한 제안회로의 설계는 다음과 같은 순서로 하였다.

Step 1. 그림 8에서 μ, λ, po* 결정.

Step 2. 그림 8에서 P*max를 결정.

Step 3. 기준 임피던스 산출. (표 1 참조).

$$P(Z)=\frac{P}{P_s}=\frac{P}{E^2/Z_s}$$

$$Z_s=\frac{E^2*P(Z)}{P}=\frac{1}{2}\sqrt{\frac{L}{C}}$$

Step 4. 회로의 공진 주파수 [fs (kHz)] 산출.

$$f_s=\frac{f_o}{\mu}=\frac{1}{2\pi\sqrt{LC}}$$

Step 5. L, C, Lo, Co, C3, C4 결정 및 vc* max 산출.

$$\sqrt{LC}=\frac{1}{2\pi f_s}$$

Step 6. 스위치 전류, 커패시터 전압, 부하전류 산출.

표 1을 기반으로 한 상기의 설계과정을 토대로 하여 얻은 제반 특성치를 이용하여 실험에 사용된 회로정수들을 표 2에서 나타내고 있다.

표 2 실험 회로정수

Table. 2 Circuit parameter for experimental

Component	Type and Value
Input Voltage (V_d)	DC 30[V]
Power-MOSFET (Q_1~Q_2)	[IRFP250A], 200[V], 32[A]
Rectifier Diode (D_5~D_8)	[IR30MFG50], 450[V], 47[A], trr=0.07[us]
Resonant Inductor (L)	18[uH]
Resonant Capacitor (C)	0.2[uF]
Capacitor (C_1~C_2)	0.2[uF]
Soft-Switching Capacitor (C_3~C_4)	0.002[uF]
Filtering Reactor (L_o)	1.0[mH]
Filtering Capacitor (C_o)	ACE62 330V, 2,000[uF]
Load (R_L)	300W, 30[Ω]

5. 이론 및 실험 파형

그림 9는 커패시터 C_1, C_2가 공진작용을 할 때의 i, V_{C1}, V_{C2}의 이론(그림 (a)) 및 실험 파형(그림 (b))으로 경향이 거

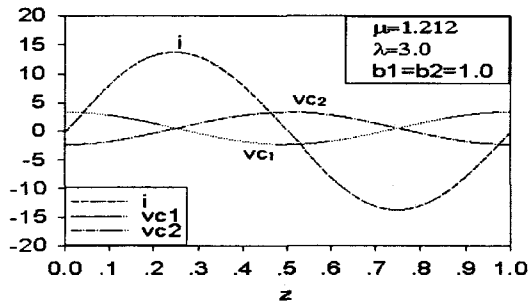
의 일치하므로 수치해석을 이용한 이론해석의 정당성을 확인해주고 있다.

그림 10은 스위칭 주파수가 f_o=82[kHz]일 때 공진 커패시터의 과도전압의 이론(그림 (a)) 및 실험특성(그림 (b))을 보여주고 있다. 이론 파형인 경우, 정상상태에 도달할 때까지 초기에 정상상태의 값보다 큰 과도전압이 나타나며, 과도기간도 조금 길어짐을 알 수 있다. 그러나, 실험 파형의 경우 큰 과도전압 없이 정상상태에 도달함을 알 수 있다. 아울러, 이론 및 실험 파형의 경향이 거의 일치함을 알 수 있다.

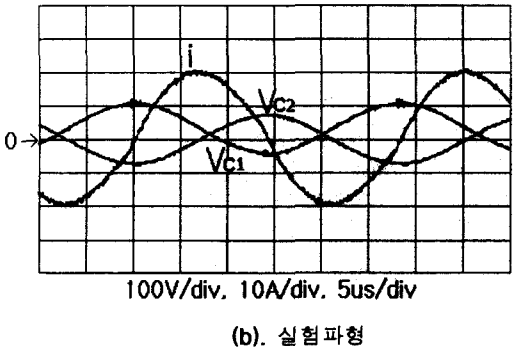
그림 11은 실제 제작한 실험장치의 외관을 보여주고 있으며, 실험에 사용된 부품 및 정수는 앞서 제시한 표 2와 같다.

그림 12는 유도성(f_o>f_s) 동작시, 즉 μ> 1.212일 때 스위칭 소자와 병렬로 접속된 영전압 스위칭용 커패시터(C_3, C_4)에 전원전압(V_d)만큼 충전하는데 걸리는 시간(Z_d^*)을 μ, λ를 파라미터로 하여 나타내고 있는데, 이 부하 영역에서는 부하저항 파라미터(λ)의 변화에 관계없이 충·방전시간(Z_d^*)이 거의 일정함을 볼 수 있으며, 안전동작영역임을 알 수 있다. 따라서, 이 특성값을 바탕으로 데드타임(DT)을 결정하게 된다. 만약, Z_d^*시간보다 데드타임을 작게 설정하면 ZVS용 커패시터의 방전전류가 스위치를 통해서 단락 되는 모드가 발생하여 스위치에 스트레스를 주게 되므로 Z_d^*를 데드타임의 최소 값으로 설정해야 한다.

또, 스위칭소자(Q_1, Q_2)가 동시에 온 되면 전원단락 현상이 일어나므로 이를 방지하기 위한 게이트신호의 데드타임을 설정하여야 한다.



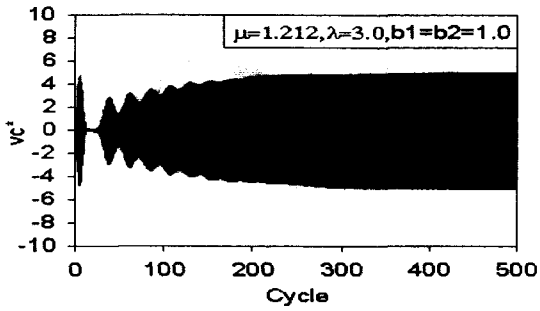
(a). 이론파형



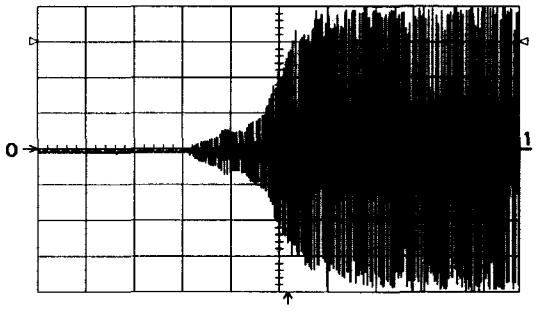
(b). 실험파형

그림 9 i^*, V_{c1}^*, V_{c2}^*의 이론 및 실험 파형

Fig. 9 Theoretical and experimental Waveforms of i^*, V_{c1}^*, V_{c2}^*



(a). 이론파형



20V/div, 5s/div, f_o=82[kHz]

(b). 실험파형

그림 10 공진 커패시터(V_c^*)의 과도전압의 이론 및 실험 파형

Fig. 10 Theoretical and experimental waveform of resonant capacitor transient voltage

그림 11 실험장치의 외관

Fig. 11 Experimental equipment

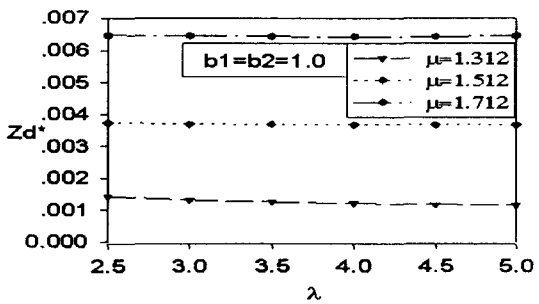
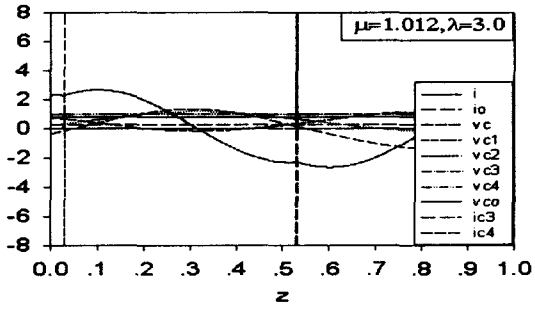


그림 12 ZVS용 커패시터의 충·방전시간(Z_d^*)의 이론 특성

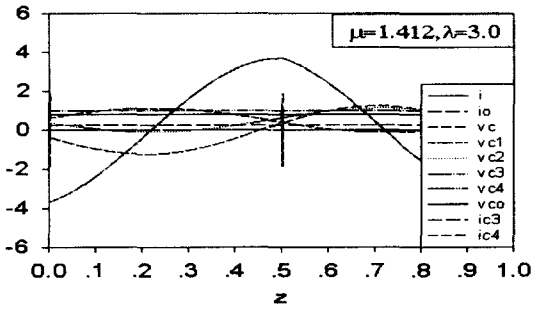
Fig. 12 Theoretical characteristic of Z_d^*

그림 13의 (a), (b)는 용량성 및 유도성 영역에서의 각 동작의 이론 파형을 보여주고 있다. 그림 (a)는 용량성 부하 일 때의 이론 파형으로 그림 (b)보다 스위칭시 스위치 (ic_3 및 ic_4 : 진한 점선)에 다이오드의 역회복에 의한 전류가 스위치에 흘러 정상상태보다 대단히 큰 피크전류(Peak Current)가 흐르고 있음을 알 수 있다. 따라서, 큰 스트레스를 받고 있음을 보여주고 있다.

그림 14의 (a), (b)는 용량성 및 유도성 일 때의 스위치전압 및 전류(V_{c3}, V_{c4}, ic_3, ic_4)의 이론 파형으로 그림 (a)의 용량성 일 때 ic_3 및 ic_4부분의 전류가 그림 (b)의 전류보다 훨씬 커서 스트레스가 큼을 알 수 있다. 따라서, 그림 (b)는 스위치가 영전압에서 턴·온 되므로 턴·온 손실이 없고, 또, 턴-오프 시는 스위치에 걸리는 전압과 전류의 겹치는 부분이 감소하므로 턴-오프 손실은 경감된다. 그림 15의 (a), (b)는 상기의 특성들을 기초로 하여 안정동작 영역인 유도성 부하 일 때, 즉, 스위칭 주파수가 f_o=85[kHz] 일 때의 실험 파형으로, 그림 (a)는 소프트 스위칭(ZVS, ZCS)기법을 적용하지 않았을 경우이며, 그림 (b)는 적용하였을 경우로 스위치 양단에 스트레스가 많이 감소하였음을 볼 수 있다.



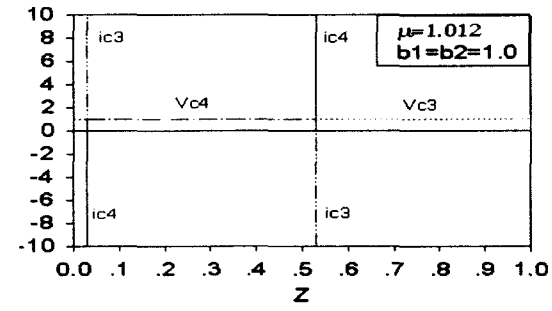
(a). 용량성



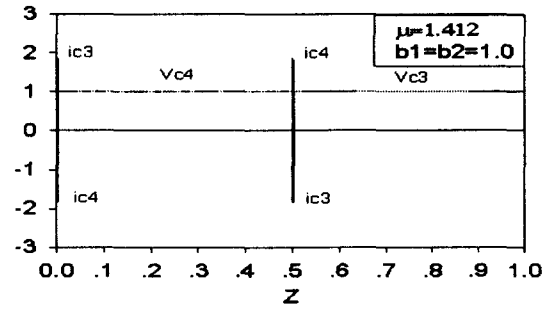
(b). 유도성

그림 13 각부 이론 파형

Fig. 13 Each part operation theoretical waveforms



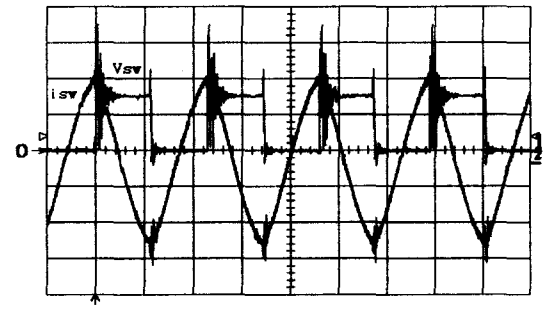
(a). 용량성



(b). 유도성

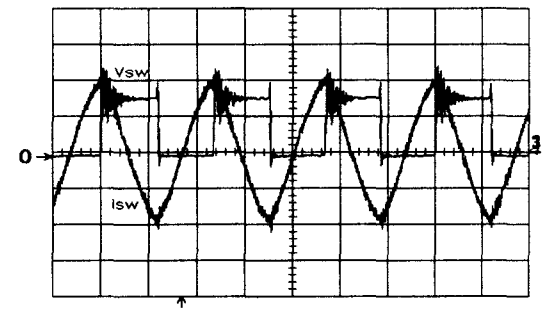
그림 14 스위치 전압(V_{c3}, V_{c4}) 및 전류(i_{c3}, i_{c4})의 이론 파형

Fig. 14 Theoretical waveforms of switch voltage (V_{c3}, V_{c4}) and current(i_{c3}, i_{c4})



20V/div, 2A/div, 5us/div, f_o=85[kHz]

(a). ZVS 미적용



20V/div, 2A/div, 5us/div, f_o=85[kHz]

(b). ZVS 적용

그림 15 스위치 전류와 전압의 실험 파형

Fig. 15 Experimental waveforms of switch current and voltage

6. 결 론

본 논문은 공진용 커패시터(C, C_1, C_2)를 이용한 분할특성과 ZVS, ZCS를 위해 소프트 스위칭용 커패시터(C_3, C_4)를 적용한 회로설계의 실례를 통하여 기존의 하드스위칭이나, 비 공진형이 가지는 스트레스를 줄일 수 있음을 확인하였고, 스위칭시 스위치에 발생되는 턴·온 및 턴·오프 손실을 경감할 수 있음을 확인하였다. 그리고, 수치해석에 의한 특성평가를 통하여 이론 파형 및 실험 파형의 경향이 거의 일치

하고 있음을 확인할 수 있었다. 아울러, 유도성 부하영역에서의 운전시 회로의 스트레스를 더 줄일 수 있음을 알았으며, 회로의 안정동작을 기할 수 있음을 확인하였다. 따라서, 이론해석 및 MOSFET를 사용한 실험을 통하여 이론해석의 정당성을 확인하였다.

참 고 문 헌

[1] Y.-Q. Kang, and A. K. Upadhyay, Analysis and Design of a Half-Bridge Parallel Resonant Converter, Power Electronic Specialists Conference Record, 1987, pp. 231-243.

[2] R. L. Steigerwald, "A comparison of half bridge resonant converter topologies", IEEE Transactions on power electronics, Vol. 2 n.2 April 1988.

[3] K.-H. Liu and F.C.Y. Lee, "Zero-Voltage Switching Technique in DC/DC Converter", IEEE Transaction on Power Electronics. Vol. 5. No 3, pp. 293-304, July. 1990.

[4] I. Batarseh and C. Q. Lee, "Steady-state Analysis of the Parallel resonant converter with LLCC-Type Commutation Network," IEEE Trans. on Power Electronics, Vol. 6, No.3, pp.525-538, April 1991.

[5] G. Hau, C. Leu, and F.C. Lee, "Novel zero-voltage-transition PWM converters, "IEEE Power Electronics Specialists Conference, pp. 55-61, 1992.

[6] Steven Morrison, "Analysis of a hybrid Parallel Resonant bridge Converter", IEEE Trans. on Power Electronics," Vol. 7, No. 1, Jan 1992, pp. 119-127.

[7] A. K. S. Bhat, "Analysis and Design of a Series-Parallel Resonant Converter", IEEE Transactions on Power Electronics, Vol. 8, no. 1, pp. 1-11, January 1993.

[8] I. Batarseh, "Resonant Converter Topologies with Three and Four Energy Storage Elements," IEEE Trans. on Power Electronics, Vol. 9, No.1, pp. 64-73, January 1994.

[9] I. Batarseh, R. Liu, Ortiz-Conde, A. Yacoub, and K. Siri, "Steady-State Analysis and Performance Characteristics of the LLC-Type Parallel Resonant Converter," IEEE Power Electronics Specialists Conference Record, pp. 597-606, June 1994.

[10] J.-H. Cheng and A.F. Witulski, "Simple Design of Selected 3-Element Converters by Scaling the Solution of the LC Parallel Resonant Converter," IEEE Applied Power Electronics Conference Proceedings, pp. 284-290, March 1996.

저 자 소 개

오 경 섭 (吳 慶 燮)

1962년 1월 20일 생. 1990년 경일대 공대 전기공학과 졸업. 1992년~2001년 4월 현재 한국전력공사 송변전분야 근무. 현재 경산전력소 근무. 2001년 송변전 운영일반분야 지식전문가 선정. 1999년 영남대 공대 전기공학과 졸업(석사). 2001년 현재 영남대 공대 전기공학과 박사과정 수료. 2000년 3월~현재 영남대 공업기술연구소 연구원 및 경주 서라벌대 강사.

Tel : 053-810-2488, 011-811-1889, Fax : 053-813-8230

E-mail : o1200@chollian.net

남 승 식 (南 承 植)

1964년 11월 20일 생. 1990년 경일대 공대 전기공학과 졸업. 1992년 영남대공대 전기공학과 졸업(석사). 1992년 2월~1994년 6월 (주) 포스콘 근무. 1997년 8월 영남대 공대 전기공학과 졸업(공박). 현재 구미 1대학 전기과 겸임교수 및 영남대 공업기술연구소 연구원 .

Tel : 053-810-2488, 011-819-8427, Fax : 053-813-8230

E-mail : ss-nam@hanmail.net

김 경 식 (金 京 植)

1958년 6월 13일 생. 1987년 서울산업대 전기공학과 졸업. 1990년 영남대 공대 전기공학과 졸업(석사). 1998년 영남대 공대 전기공학과 박사과정 수료. 2001년 4월 현재 영주 경북전문대학 전기설비과 조교수. 현재 한국 조명 전기설비학회 대구경북지회 이사.

Tel : 054-630-5097, Fax : 054-632-0754

E-mail : kks@mail.kp.c.ac.kr

김 동 희 (金 東 熙)

1950년 11월 20일 생. 1973년 영남대 공대 전기공학과 졸업. 1975년 영남대 공대 전기공학과 졸업(석사). 1987년 일본 Kobe 대학 졸업(공박). 1987년~1989년 한국전기연구소 전력전자 연구부장. 1999년 5월~2000년 4월 대한전기학회 전력전자 연구회 간사장. 2000년 9월 ~ 2001년 2월 일본 Kyushu 대학 교환교수. 현재 영남대 공대 전자·정보 공학부 교수.

Tel : 053-810-2488, Fax : 053-813-8230

E-mail : dohkim@ynucc.yeungnam.ac.kr

노 채 균 (盧 采 均)

1938년 10월 7일 생. 1961년 서울대 공대 전기공학과 졸업. 1975년 영남대 공대 전기공학과 졸업(석사). 1978년 영남대 공대 전기공학과 졸업(공박). 1982년 ~1983년 미국 켄터키 주립대 교환교수. 현재 영남대 공대 전자·정보공학부 교수.

Tel : 053-810-2484, Fax : 053-813-8230

E-mail : rcg@ynucc.yeungnam.ac.kr