

The Analysis for PDP Discharge as a Parameter of Electrode Structure by 3-Dimensional Light Emission Measurement

禹錫均* · 崔勳永** · 李哲賢***
(Seok-Gyun Woo · Hoon-Young Choi · Seok-Hyun Lee)

Abstract - We measured 3-dimensional images of the light emitted from plasma display panel(PDP) by using newly proposed scanned point detecting method(SPDM). The SPDM has the point detector with pinhole. The light emitted from PDP cell at the in-focus position can pass through the pinhole and be collected by detector. On the contrary, the light emitted from PDP cell at the out-of-focus positions is focused on the front of or the behind of the pinhole. We could analyze the characteristic of 3-dimensional light emission distribution by SPDM. From 3-dimensional measurement of 828[nm], the efficient design of PDP cell, the importance of opening ratio, and the relations between BUS electrode position and discharge intensity are obtained. Also, the relationships between discharge characteristics and sustain electrode structures in AC-PDP are studied by measuring luminance, current, and discharge voltage.

Key Words : PDP, SPDM, 3-dimensional analysis.

1. 서 론

최근 정보사회가 다양하고 복잡해짐에 따라 인간이 정보를 쉽게 접할 수 있는 디스플레이의 역할이 갈수록 증대되고 있다. 현재 가장 널리 이용되고 있는 CRT(Cathode Ray Tube)는 대형화와 경량화, 평판화등에 대한 한계로 인하여 이를 대체할 만한 새로운 디스플레이 소자에 대한 연구가 활발히 진행 중이다. 표시소자로서 CRT(Cathode Ray Tube), LCD(Liquid Crystal Display), LED(Light Emitting Diode), VFD(Vacuum Fluorescent Display), EL(Electroluminescent) display, PDP(Plasma Display Panel)등이 있으며 그 중 PDP는 기체 방전 시 생기는 플라즈마로부터 나오는 빛을 이용하여 문자 또는 그래픽을 표시하는 소자로서 다른 평판디스플레이 소자에 비해 40~70인치급의 대형화가 용이하고 고해상도, 넓은 시야각, 장수명, 박형화, 경량화등 여러 가지 이점을 가지고 있어 디지털시대의 정보 디스플레이로써 고선명(High definition)TV의 개발, 보급과 더불어 차세대 평판디스플레이로서 주목을 받고 있다. 평판디스플레이 소자 중 가스방전관

을 이용한 자발광 소자인 PDP는 가스방전 시 발생하는 진공자외선(Vacuum Ultra Violet, VUV)이 형광체를 여기 시키면 형광체에서 가시광이 나오는 원리를 이용하는 평판 디스플레이 장치이다[1][2].

최근 새로운 전극 구조, 최적의 가스혼합, 신 구동방법 등에 의한 휘도, 효율, 소비전력 등을 향상시키려는 노력이 계속되고 있다. 이제까지는 주로 2차원 수치해석이나 2차원 광 방출 특성 진단을 통하여 PDP방전을 이해하고 개선하려는 연구가 진행되어 왔다. 하지만 더 명확한 방전현상을 이해하려면 3차원 수치해석이나 실험이 요구되어진다. PDP에서 형광체를 여기시켜 가시광을 방출시키는 것은 Xe의 공명선인 147[nm]와 Xe의 다이머 분자선인 173[nm]이다. 하지만 일반 규산염 유리는 가시광 에너지보다 높은 진공자외선을 흡수하기 때문에 진공자외선인 147과 173[nm]는 패널외부에서의 측정이 불가능하다. 따라서 147과 173[nm]를 거치는 828[nm]를 측정함으로써 PDP의 형광체 여기용으로 가장 적합한 147과 173[nm]를 예측할 수 있다. 본 논문에서는 한 패널안에 전극 구조별로 제작된 PDP cell에서 방출되는 828[nm]의 3차원 광 방출을 측정하고 휘도, 전력, 효율등을 분석하여 고효율, 고회도 셀 설계의 개선을 고찰하고자 한다.

* 準 會 員 : 仁 荷 大 電 氣 工 學 科 碩 士 課 程

** 正 會 員 : 仁 荷 大 電 氣 工 學 科 博 士 課 程

*** 正 會 員 : 仁 荷 大 電 氣 工 學 科 教 授 · 工 博

接受日字 : 2000年 10月 17日

最終完了 : 2001年 3月 14日

2. 실험방법

2.1 패널구조

PDP제작은 그림1에서 알 수 있듯이 일반적으로 상판과 하판의 제작과정으로 나뉘어지며 상판에는 방전을 유지시켜주기 위한 유지전극과 그 위에 후막공정에 의한 20[μm]의 유전체가 있고 전극보호와 2차전자 방출을 위한 보호막(MgO)이 5000[\AA]로 도포되어 있다. 전극은 형광체로부터의 가시광을 투과시키는 ITO 전극과 ITO의 도전성을 돕는 BUS 전극이 있는데 ITO전극은 ITO가 coating된 sodalime 유리를 습식 식각하였으며 BUS 전극은 Cr/Cu/Cr을 스퍼터링으로 증착시켰다. 하판은 신호전극(address electrode), 유전체(dielectric layer), 격벽(barrier rib), 형광체(phosphor)순으로 제작이 되나 본 실험에서는 BUS전극이 광을 차단하는 것을 피하기 위해 하판방향에서 측정하려는 목적으로 형광체를 형성하지 않았으며 격벽은 후막공정으로 제작하였다. 상·하부패널을 봉착체에 의해 봉착시킨 후 가스배기관을 이용하여 Ne-Xe(4%)혼합가스 300[Torr]로 Tip-off하였다.

전극 설계 시 ITO와 BUS의 폭에 따른, 그리고 BUS의 위치에 따른 영향을 조사하기 위해 3가지 전극구조가 1개의 panel안에 만들어 졌다. 각각의 구조는 전극의 폭에 따른 변화, BUS전극 폭의 변화, 그리고 BUS전극의 위치에 따른 변화이다. 4-inch의 panel 크기에 모든 전극간 거리는 0.1[mm]이고 pair(X-Y 1쌍)간의 거리는 0.2[mm]이다[2].

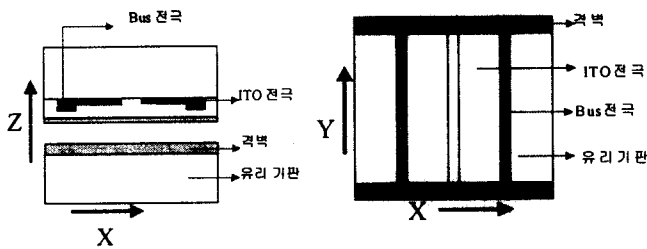


그림 1 패널의 단면도

Fig. 1 The cross section of panel

2.2 SPDM의 원리

그림2는 상면(image plane)에 핀홀(pinhole)을 설치하여 특정지점으로부터 방출되는 빛만을 검출하는 SPDM(Scanned Point Detecting Method)을 나타낸다. SPDM은 in-focus 위치에 있는 광원에서 방출되는 빛을 핀홀을 통과시켜 검출기로 측정하며 out-of-focus 위치에 있는 원하지 않는 광원에서 방출되는 빛은 핀홀의 전·후에서 상이 이루어져 결국 핀홀이 차단해주는 역할을 한다[3].

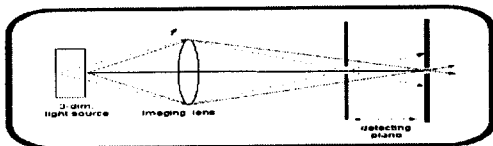


그림 2 SPDM의 원리

Fig. 2 Principle of scanned point detecting method

따라서 scanned point detecting system은 기존의 측정에 사용된 상면에 point detector를 사용하여 구성된 실험장치이다. 본문에서 SPDM으로 측정된 XY평면과 ZX평면의 결과는

각각 Z축과 Y축의 광량의 최대에서 동일한 전압에 대한 images이다. 그림 2에 X, Y, Z축 방향을 표시하였다.

3. 실험결과

3.1 전극 폭에 관한 고찰

전극 폭의 변화의 따른 방전현상을 고려하기 위해 ITO:BUS=10:3의 비율인 60/200(BUS/ITO), 90/300, 120/400, 150/500[μm]의 전극구조에 대하여 실험하였다.

그림3은 전극 폭에 따른 방전전압을 보여준다. 이 중 실험패널에 전압을 상승시키면 최초의 셀(cell)이 켜지는 방전개시전압(firing voltage)은 전극 폭에 무관하게 거의 변화가 없음을 보여준다.

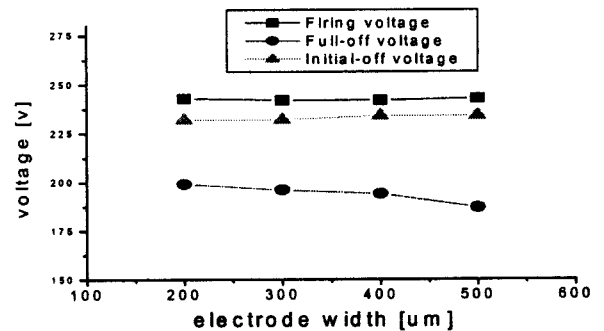


그림 3 전극 폭에 따른 방전전압

Fig.3 Discharge voltage as a parameter of electrode width

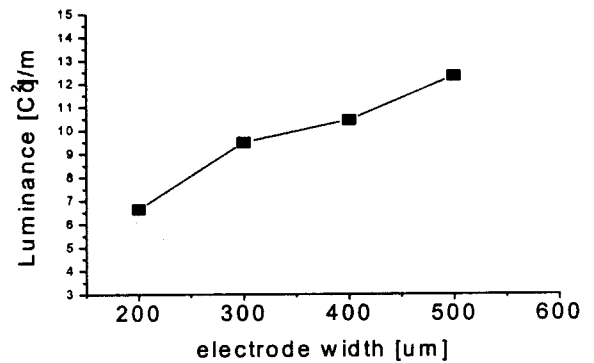


그림 4 전극 폭에 따른 가시광의 휘도

Fig. 4 Luminance as a parameter of electrode width

식(1)의 Paschen법칙에 의해 패널 안의 기압(pressure)이 일정하고 전극간의 거리(d)가 일정하면 pd값은 일정해지고 이는 타운센트 제 1 차 전리 계수 $\alpha(x)$ 가 압력(p)와 전극간 거리(d)의 함수이기 때문이다.

$$\frac{\alpha(x)}{p} = A \exp\left(\frac{-Bp}{E(x)}\right) \quad (1)$$

전압을 낮추면서 최초의 셀(cell)이 꺼지는 방전유지전압 (initial-off voltage)은 전극 폭에 관계없고 전압을 낮추면서 모든 셀(cell)이 꺼지는 full-off voltage는 전극 폭이 증가함으로 낮아짐을 볼 수 있다. 이는 $V=Q/C$ 에서 전극 폭이 증가하면서 용량성의 증가와 함께 벽전하가 비례하여 증가함으로 벽전압은 일정하여 방전유지전압은 일정하나 폭의 증가는 확률적으로 많은 하전입자를 만들어 full-off voltage를 낮추었다.

그림4는 안정상태의 245[V]에서 전극 폭에 따른 가시광의 휘도를 휘도계(Luminance colorimeter, BM-7)로 측정한 결과로서 전극 폭이 증가할수록 휘도가 증가함을 볼 수 있다. 이는 그림5에서 보듯이 동일 유지전압에서 전극 폭이 증가함으로 전류의 피크치와 유지시간이 증가함으로 전자가 여기확률을 증가시켜 휘도가 증가함으로 볼 수 있다[4].

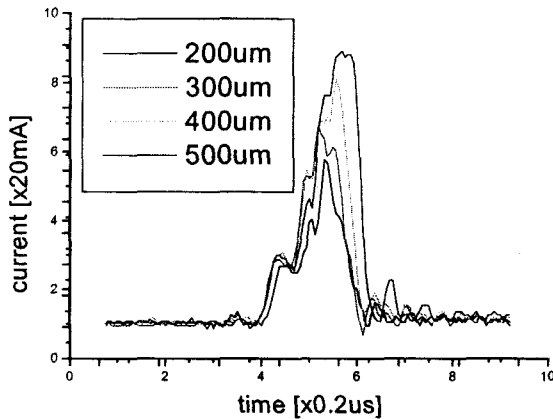


그림 5 전극 폭에 따른 방전전류의 파형
Fig. 5 Current waveform as a parameter of electrode width

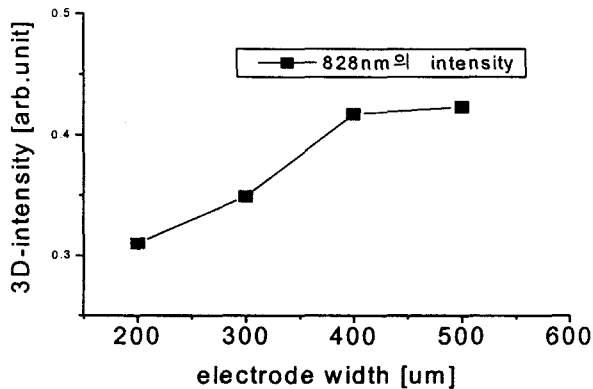


그림 6 전극 폭에 따른 828[nm]의 3-D intensity
Fig. 6 828[nm] 3-D intensity as a parameter of electrode width

그림6은 SPDM(scanned point detecting method)에 의해 측정된 결과로 828[nm] filter를 통해 집속된 cell내부의 발광 중심부에서의 Xe의 828[nm]-intensity를 보여준다. 역시 전

극 폭이 증가함으로 광량이 증가함을 볼 수 있는데 400[um] 이상에서는 포화하는 경향을 보여준다. 형광체가 있는 패널에서 가시광의 휘도가 전극 폭이 증가하면서 포화하는 경향은 828[nm]의 intensity의 증가가 포화되는 것처럼 형광체를 여기하는 Xe의 147[nm]가 포화하여 일어나는 현상이라고 볼 수 있다[5].

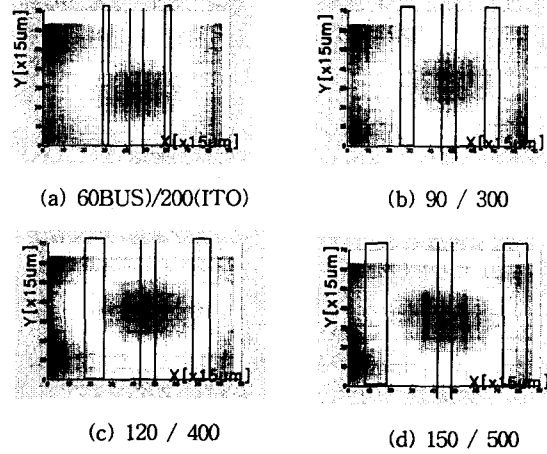


그림 7 전극 폭에 따른 828[nm]의 XY 평면 분포

Fig. 7 828[nm] XY plane distribution as a parameter of electrode width

그림7은 SPDM법에 의해 측정된 828[nm] XY-평면의 image들이다. (a)와 (d)를 비교하여 보면 (a)의 ITO폭 200[um]의 경우 방전의 형태가 (d)의 500[um]보다 셀 크기에 비해 광범위하게 분포함을 보여주어 셀 설계시 공간상의 효율성이 높음을 보여준다. 따라서 PDP의 효율, 휘도의 개선에 있어서 이러한 면방전 특성을 적용해 보면, 전극 폭의 증가는 휘도의 증가가 있으나 전류의 증가로 소비전력의 상승, 147[nm]의 포화현상, cell 설계 시 비효율적인 특성을 보여준다.

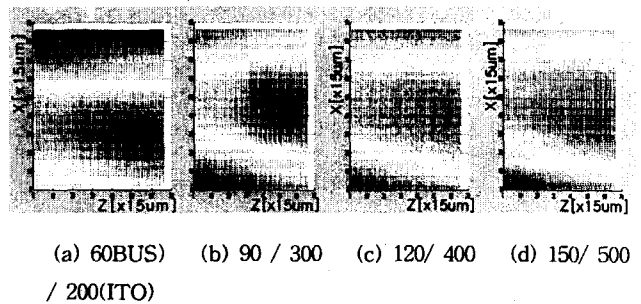


그림 8 전극 폭에 따른 828[nm]의 XZ-scan

Fig. 8 828[nm] XZ-scan as a parameter of electrode width

그림8의 (a), (b), (c), (d)은 SPDM에 의해 측정된 828[nm] ZX-평면의 image들이다. 전극 폭이 증가할수록 상판부분에선 intensity가 증가함을 볼 수 있는데 이는 그림7

에서도 확인할 수 있다. 전극 폭이 감소할수록 하판부분에선 방전의 범위가 감소함을 볼 수 있는데 이는 VUV(147[nm])가 하판에 도포되어 있는 형광체를 여기시키는 문제와 관련된다.

3.2 BUS전극 폭에 관한 고찰

BUS전극 폭에 따른 변화를 고려하기 위해서 ITO는 400[μm]로 고정하고 2/10, 3/10, 4/10, 5/10의 비율로 80, 120, 160, 200[μm]의 BUS전극을 outer edge-outer edge condition으로 하여 실험하였다.

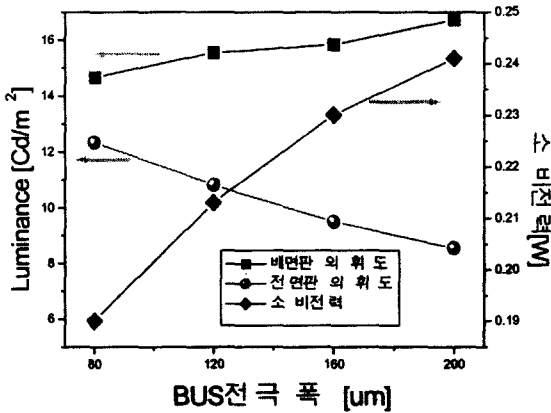


그림 9 BUS전극 폭에 따른 휘도와 소비전력

Fig. 9 Luminance and power as a parameter of BUS electrode width

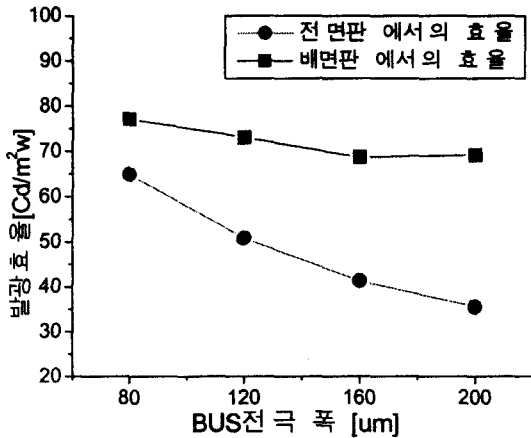


그림 10 BUS전극 폭에 따른 발광효율

Fig. 10 Luminance efficiency as a parameter of BUS electrode width

ITO는 전면판에 전극을 형성하였을 경우 가시광의 투과를 위한 재료이고 BUS전극은 ITO의 도전도를 돕기 위해서 Cr/Cu/Cr으로 이루어진다. 이때 BUS전극이 가시광 투과영역을 넓히기 위해서 ITO의 outer edge방향에 위치한다. 그림9

는 BUS전극 폭에 따른 휘도를 전면판과 배면판에서 각각 측정한 결과이다. 배면판에서의 휘도는 BUS전극이 넓어질수록 조금씩 증가함을 볼 수 있고 전면판의 측정인 경우 BUS폭이 넓어질수록 광이 BUS전극에 차단되어 급격히 휘도가 떨어짐을 볼 수 있다. BUS전극 폭이 80에서 200[μm]로 40[μm]로 증가할 때마다 11~14[%]의 휘도가 감소함을 알 수 있다. 표 1에 BUS전극 폭의 변화에 따른 개구율(opening ratio)을 나타내었다. 따라서 그림 10에서 보듯이 배면판에서 효율 측정 시 휘도의 증가분보다 소비전력 증가분이 커서 효율이 조금 감소함을 보이며 전면판 측정 시는 BUS전극에 의한 개구율 감소로 효율이 급격히 낮아짐을 볼 수 있다.

그림 11은 BUS전극 폭에 따른 방전 전압을 나타낸다. 방전개시전압은 BUS폭에 무관하게 동일함을 보여주어 역시 전극간의 갭(gap)만이 방전개시전압을 좌우하는 요소임을 알 수 있다. 방전 유지 전압은 BUS전극 폭이 증가하면서 낮아짐을 볼 수 있는데 이는 일정한 ITO전극 면적에 BUS의 폭이 넓어짐으로 전극 자체의 저항이 상대적으로 적어지고 많은 전류를 유도함으로 더 많은 하전입자를 만들 수 있기 때문으로 고려된다.

bus 전극 폭	80[μm]	120[μm]	160[μm]	200[μm]
개구율	84.14%	69.59%	59.95%	51.10%

표 1 BUS전극 폭에 따른 개구율

Table 1 Opening ratio as a parameter of BUS electrode width

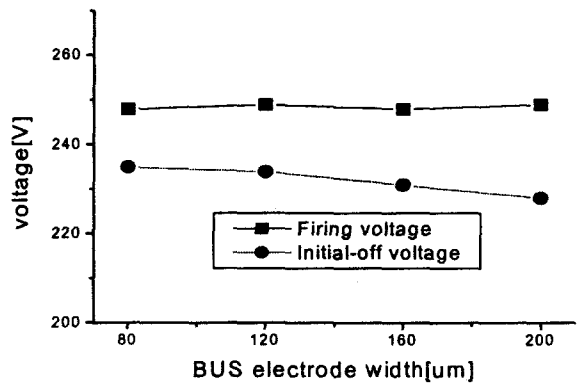


그림 11 BUS전극 폭에 따른 방전전압

Fig.11 Discharge voltages as a parameter of BUS electrode width

그림 12는 SPDM에 의해 측정된 결과로 828[nm] filter를 통해 집속된 Xe의 828[nm] XY-평면 image를 보여준다. BUS전극 폭의 증가는 방전의 크기에는 영향을 미치지 못함을 알 수 있다. 그러나 BUS전극 폭이 증가하면서 셀 내부의 Xe의 intensity가 증가함을 그림 13에서 보여준다. 그림14는

BUS전극 폭에 따른 XZ-평면 image들이다. Z축 상으로 전면판에서 배면판으로 내려가면서 방전의 크기나 intensity의 변화가 없음을 볼 수 있다.

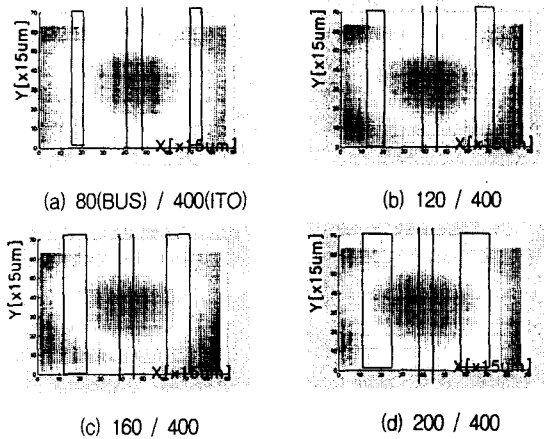


그림 12 BUS전극 폭에 따른 828[nm]의 XY-평면 분포
Fig. 12 828[nm] XY-plane distribution as a parameter of BUS electrode width

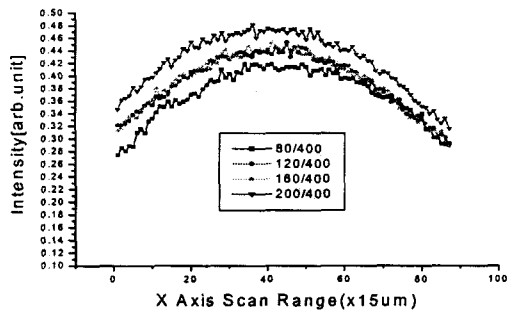


그림 13 BUS전극 폭에 따른 828[nm]의 3-D intensity
Fig. 13 828[nm] 3-D intensity as a parameter of BUS electrode width

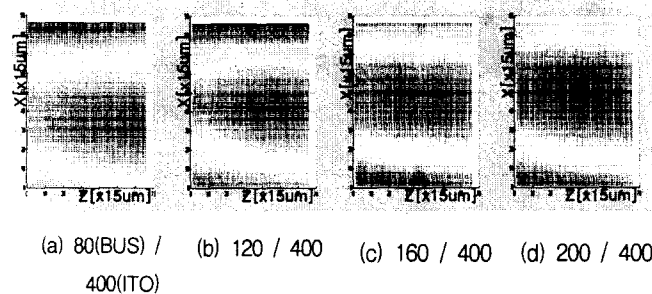


그림 14 BUS전극 폭에 따른 828[nm]의 XZ-평면 분포
Fig. 14 828[nm] XZ-plane distribution as a parameter of BUS electrode width

3.3 BUS전극의 위치에 관한 고찰

BUS전극을 outer edge에 위치시키는 이유는 셀의 발광이 gap을 중심으로 이루어질 때 가시광의 차단을 피하기 위

함이다. 여기서는 BUS전극의 위치가 얼마나 방전에 영향을 주는가에 대해 알아보았다. outer edge-inner edge의 휘도는 BUS전극의 영향이 적은 outer edge-outer edge보다 조금 감소함을, inner edge-inner edge는 다소 많은 감소를 보여주었다.

한편 어드레스(address)방전은 배면판에 있는 어드레스전극과 전면판의 주사(scan)전극 사이에서 트리거링(triggering)방전이 발생하여 유지전극과 주사전극간의 면방전으로 변함으로써 구동하고자 하는 셀 내에 벽전하를 쌓아두는 과정이다. 이 때 그림15를 보면 어드레스전극과 주사전극간의 트리거링 방전 시에 BUS전극의 위치가 지배적인 영향을 끼치며 주사전극에 있어서 outer edge-outer edge인 기존의 구조에 비해 BUS전극이 ITO전극의 inner edge방향에 위치하면 어드레스방전의 속도향상과 안정적인 어드레스방전을 일으킬 수 있다고 알려진 바가 있다[6]. outer edge-inner edge전극이 동일 갭(gap)에서 방전개시전압과 유지전압이 outer edge-outer edge와 유사하며 휘도에 있어서 많은 감소가 없다면 PDP구동에 있어서 유리함을 알 수 있다. 그림16과 17은 전극위치에 따른 방전개시전압과 방전유지전압 그리고 휘도를 나타내어 그 가능성을 보여준다.

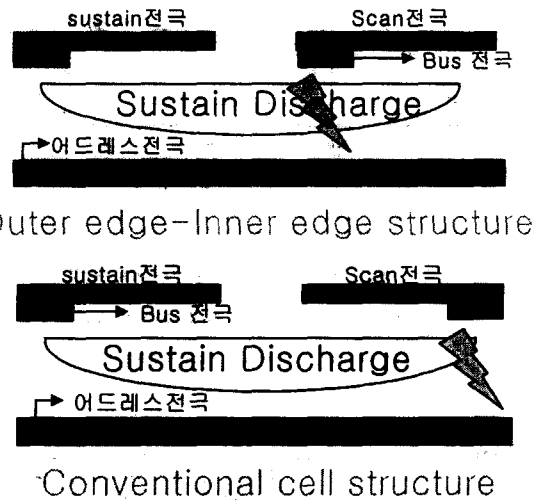


그림 15 어드레스방전을 위한 셀 구조

Fig. 15 Cell structure for address discharge

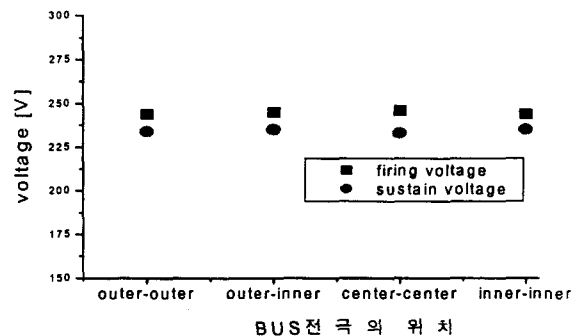


그림 16 BUS전극 위치에 따른 방전 전압
Fig. 16 Discharge voltage as parameter of BUS electrode position

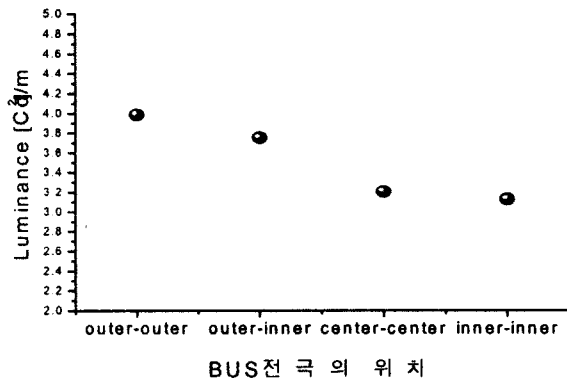


그림 17 BUS전극 위치에 따른 휘도
Fig. 17 Luminance as parameter of BUS electrode position

그림 18은 SPDM에 의해 측정된 결과로 828[nm] 필터를 통해 집속된 Xe의 828[nm] XY-평면 image를 보여준다. BUS전극의 위치가 outer edge-inner edge, inner edge-inner edge, center-center의 3가지 경우 방전의 크기가 동일함을 보이며 outer edge-outer edge 경우 다른 경우에 비해 조금 왜소함을 볼 수 있다. Xe의 828[nm] intensity는 휘도계(Luminance colorimeter, BM-7)로 측정된 패널의 가시광 휘도와 차이를 보인다. 그림19에서 보듯이 Xe의 828[nm] intensity는 outer edge-inner edge, center-center의 경우가 inner edge-inner edge, outer edge-outer edge보다 강함을 알 수 있다. 그림20은 BUS전극 위치에 따른 XZ-scan으로 inner edge-inner edge 경우, 하판방향으로 갈수록 방전의 크기가 감소함을 볼 수 있다. 이는 BUS전극이 갭(gap) 부근에 있어 ITO의 outer edge부분까지 전계가 넓게 분포하지 않기 때문으로 고려된다. outer edge-outer edge 경우는 상판에서 하판으로의 intensity가 다른 3가지 경우보다 약하게 분포함을 볼 수 있다. 이는 다른 3가지 BUS전극 위치보다 BUS전극간 간격이 커서 방전을 유지할 수 있는 전계의 강도가 약하기 때문으로 고려된다.

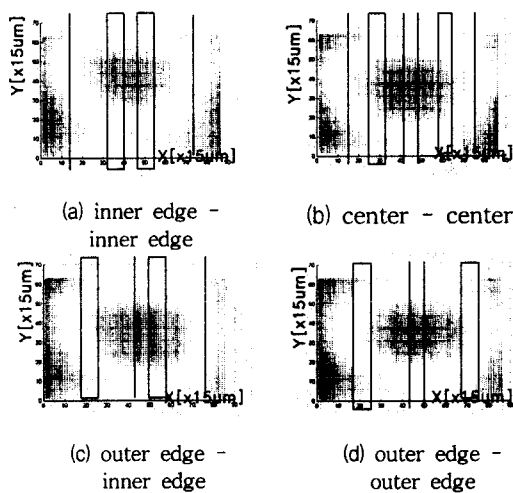


그림 18 BUS전극 위치에 따른 828[nm]의 XY-평면 분포
Fig. 18 828[nm] XY-plane distribution as a parameter of BUS electrode width

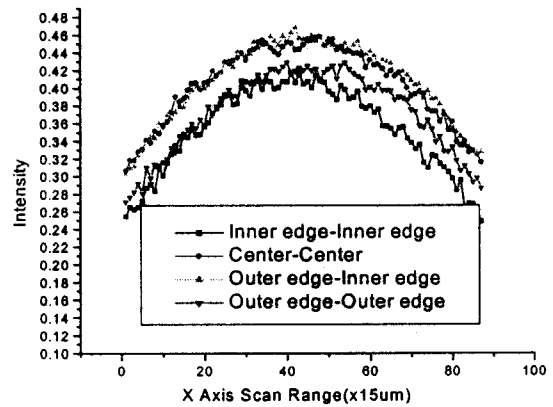


그림 19 BUS전극 위치에 따른 828[nm]의 intensity
Fig. 19 828[nm] intensity as a parameter of BUS electrode position

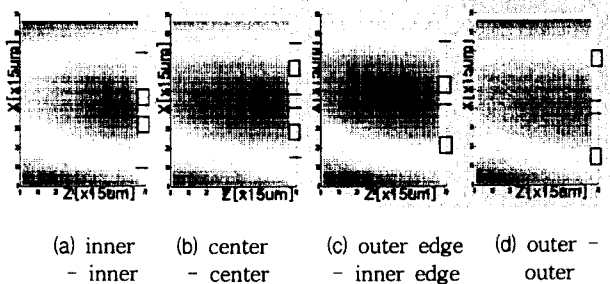


그림 20 BUS전극 위치에 따른 828[nm]의 XZ-scan
Fig. 20 828[nm] XZ-scan as a parameter of BUS electrode position

4. 결 론

본 논문에서는 전극 폭, BUS전극 폭, BUS전극 위치 별 로 제작한 PDP패널을 3차원 스테이지에 장착하여 SPDM으로 147[nm]의 경로를 알 수 있는 828[nm]의 방전형태를 측정하였고 인가전압, 전류, 휘도를 측정하여 cell내부 방전의 이해를 돕고자 하였다.

(1)전극 폭에 따른 변화

전극 폭의 증가에 따라 방전유지전압(initial-off voltage)은 전극 폭에 무관하고 full-off voltage는 낮아짐을 볼 수 있다. 셀 내부의 828[nm]를 측정하여 Xe의 intensity가 전극 폭 500[um]이상에서는 포화하고, 전극 폭 200[um], 300[um]경우는 cell 설계시 공간상의 효율성이 높음을 알아내었다. XZ-scan image에서 하판방향으로의 intensity와 방전의 크기로 형광체를 여기 할 수 있는 정도를 알 수 있다.

(2)BUS전극 폭에 따른 변화

실제 BUS전극의 폭을 늘려가면 내부의 방전 세기는 증가하고 증가한 휘도를 BUS폭의 증가가 광을 얼마나 차단하는지 개구율(opening ratio)을 측정하였다. BUS전극이 80, 120, 160, 200[um]로 증가하면서 개구율이 84.14, 69.59, 59.95, 51.10[%]로 감소함을 보였다. 또한 80에서 200[um]로 40[um]로 증가할 때마다 11~14[%]의 휘도가 감소함을 알 수 있다. 방전 유지 전압은 BUS전극 폭이 증가하면서 낮아짐을 볼 수 있었다.

(3)BUS전극 위치에 따른 변화

BUS전극의 위치를 선택하여 outer edge-inner edge형의 전극을 PDP cell에 적용할 수 있는 가능성을 타진해 보았다. Cell 내부의 828[nm]를 측정하여 방전의 크기가 outer edge-outer edge 경우 3가지경우에 비해 조금 왜소함을 볼 수 있다. Xe의 828[nm] intensity는 outer edge-inner edge, center-center의 경우가 inner edge-inner edge, outer edge-outer edge보다 강함을 알 수 있다.

감사의 글

본 연구는 2000년 인하대학교 교내 연구비 지원에 의해 수행되었습니다.

참고 문헌

[1] 우석균, 최훈영, 이승걸, 이석현 "AC-PDP의 3차원 광 측정을 통한 방전 분석" KIEEME 2000, Vol.1, No2, pp577~580

[2] 민병국, 박헌진, 이석현 "PDP에서 Ar Gas첨가시 효율 개선 경로에 관한 분석" KIEE. Vol.48C, No.6 JUN.1999, pp 483~488

[3] Hoon-Young Choi, Seung-Gol Lee, Joon-Yub Kim, Heung-Sik Tea, Seok-Hyun Lee, "The Three-Dimension Analysis for the Discharge of Plasma Display Panel by Optical Emission Measurement", SID'00 Digest, pp 699~701

[4] T.Akiyama, M.Ueoka, "Evaluations of Discharge Cell Structure for Color AC Plasma Display Panels", Asia Display 95, pp 377~380

[5] S. Zhang, "Consideration of Key Point to Improve Luminance and Luminous Efficiency of Surface-Discharge ac Plasma Displays Based on the Discharge Characteristics by Using an Ultra-High-Speed Electronic Camera" SID 97 Digest, pp 225 ~228

[6] H. Hirakawa, "Cell Structure and Driving Method of a 25-in.(64-cm) Diagonal High-Resolution Color ac-Plasma Display" SID 98 Digest. pp 279~282

저자 소개



우석균(禹錫均)
1973년 7월 26일 생. 1999년 인하대 전기 공학과 졸업. 1999년 ~ 동 대학원 전기공학과 석사과정



이석현(李哲賢)
1963년 2월 3일 생. 1985년 서울대 전기공학과 졸업. 1987년 동 대학원 전기공학과 졸업(석사). 1993년 동 대학원 전기공학과 졸업(공학박사). 1993년-1995년 현대전자 반도체연구소 선임연구원. 1995년-현재 인하대 전자 전기컴퓨터공학부 부교수.



최훈영(崔勳永)
1970년 3월 10일 생. 1996년 인하대 전기 공학과 졸업. 1999년 동 대학원 전기공학과 졸업(석사). 1999~동 대학원 전기공학과 박사과정.