

A Study on the Design of the Dynamic Voltage Restorer Prototype

金志元* · 全瑩煥** · 全鎮洪*** · 吳泰圭§ · 朴東旭§§
 (Ji-Won Kim · Yeong-Han Chun · Jin-Hong Jeon · Tae-Kyoo Oh · Dong-Wook Park)

Abstract - The instantaneous voltage drop is occurred when the fault is happened on the nearby feeders. The instantaneous voltage drop is continued during relatively short period. But, the effect of it can be very severe to some sensitive devices. That is, it can be the reason of restart or malfunction of some devices. And these phenomenons can cause the enormous economical damage and shorten the lifetime of the devices. In this paper, the device which can compensate the instantaneous voltage drop, is studied. Through the computer simulation using PSCAD/EMTDC, the validity of the control algorithm using peak detection method is verified. And the Dynamic Voltage Restorer(DVR) prototype is designed and constructed. Through the experiment, the function and performance of the DVR prototype is verified.

Key Words : DVR, Instantaneous Voltage Drop, Peak Detect, Inverter, DC-DC Converter

1. 서 론

산업의 발달과 각종 기기의 고도화 및 정밀화에 의하여 전원에 민감한 기기들이 많은 산업 현장에 사용되게 되었다 [1]. 이러한 민감한 기기는 입력 전원에 매우 민감하여 일반적인 정전뿐만 아니라 순간적으로 입력전압의 크기가 작아지는 순간전압강하에도 큰 영향을 받게된다[2]. 실제로 국내외적으로 각 전력회사에서는 정전을 관리지표로 삼아서 관리함으로써 예고되지 않은 정전현상은 현격하게 줄어들었다. 그러나 계통에서 불의의 사고가 발생하는 경우 계전기가 동작하여 사고를 차단하기까지의 시간동안은 정전이 아니더라도 순간적으로 전압강하 현상이 발생하게 된다. 이러한 순간전압강하의 피해사례를 보면 미국의 경우 순간전압강하 등의 전력품질 문제에 의한 손실액이 연간 \$26억에 이르고 있는 것으로 추정된다[3]. 국내의 경우는 전체적인 피해액이 조사되고 있지는 않지만, 반도체 공장의 경우 1회 순간전압강하 발생시 약 100억원의 손실이 발생하여 연간 약 2,000억원의 손실이 발생하는 것으로 보도되기도 하였다. 이러한 현상에 대처하기 위하여 현재까지는 Uninterruptible Power Supply(USP)가 널리 사용되어 왔다.

그러나 UPS는 기본적으로 정전에 대비한 장치로 순간전압강하가 발생하는 경우에도 입력전원을 차단하고 UPS가 모든 부하를 담당하게 된다. 실제적으로 50%의 전압강하가 발생하더라도 UPS는 100%의 전력을 부하에 공급해야 한다. 예를 들면 100kVA의 부하가 연결된 곳에 UPS를 설치하려면 최소한 부하와 같은 용량인 100kVA의 UPS를 설치해야 한다. 그러나 앞에서 설명한 바와 같이 실제로 문제가 되고 있는 것은 정전보다는 순간적인 전압강하 현상인데 이를 위해서 부하용량의 100%되는 기기를 설치하는 것은 효율적이지 못하다. Dynamic Voltage Restorer는 이러한 문제에 효율적으로 대처하기 위한 기기로 입력전압에서 강하된 부분만큼의 부족한 부분만 공급하도록 하는 장치이다. 즉 입력전압이 50% 강하했을 때 UPS와 같이 입력전원을 차단하고 100%의 전원을 공급하는 대신 입력전원에 나머지 50%의 전압을 더해서 부하에 항상 일정한 크기의 전압을 공급하도록 하는 장치이다. 이렇게 동작하는 DVR의 경우 전압강하분만 보상하기 때문에 UPS에 비해 용량이 현격하게 줄어들 수 있다는 장점이 있다. 따라서 DVR이 상용화될 경우 기존의 UPS 시장을 상당부분 대체할 수 있는 기기이다.

2. 본 론

2.1. Dynamic Voltage Restorer의 보상 알고리즘

본 연구에서는 제어기 내부 기준전압을 설정하기 위해서 계통전압의 peak값을 검출하여 계통전압을 정규화 시키는 방법을 이용하였다. 계통전압이 식 (1)이라고 할 때, 식(1)에서 V_m 을 구하면, 계통전압과 위상이 같은 정규화된 sine

* 正 會 員 : 韓國電氣研究院 研究員
 ** 正 會 員 : 韓國電氣研究院 FACTS&PQ그룹장
 *** 正 會 員 : 韓國電氣研究院 研究員
 § 正 會 員 : 韓國電氣研究院 電力研究團長
 §§ 正 會 員 : 韓國電氣研究院 先任研究部長
 接受日字 : 2000年 12月 20日
 最終完了 : 2001年 3月 5日

파형을 얻을 수 있다.

$$V_s(t) = V_m \sin(\omega t + \theta) \quad (1)$$

식 (1)에서 V_m 은 $V_s(t)$ 의 기울기의 부호가 변하는 순간 즉, $V_s(t)$ 의 미분값이 0이 되는 순간의 $V_s(t)$ 의 절대값이 된다. 이렇게 구한 $V_s(t)$ 의 peak값을 V_{md} 라고 하면, 식 (2)와 같은 $V_s(t)$ 의 정규화된 값을 얻을 수 있다.

$$V_{sn}(t) = \frac{V_m}{V_{md}} \sin(\omega t + \theta) \approx \sin(\omega t + \theta) \quad (2)$$

여기서 V_{md} 는 $V_s(t)$ 의 반주기마다 갱신되기 때문에 계통전압에 DC offset이 없다고 가정하면, 이론적으로 계통전압에 변동이 있는 경우 반주기 동안의 오차를 갖는 내부 기준전압을 식 (3)과 같이 얻을 수 있다.

$$V_{ref}(t) = V_{pre} V_{sn}(t) \quad (3)$$

여기서 V_{pre} 는 내부적으로 미리 설정한 부하전압의 크기이다. 따라서 순간전압저하 보상장치에서 공급하여야 하는 보상전압은 식 (4)와 같이 나타낼 수 있다.

$$V_c^*(t) = V_{ref}(t) - V_s(t) \quad (4)$$

본 연구에서는 식 (5)에서 구한 기준치를 이용하여 페루프 제어를 수행하였다. 그림 1에 DVR의 제어 블록도를 나타내었다.

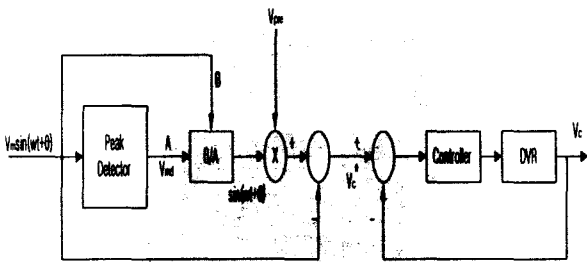


그림 1 제어블록도
Fig. 1 Control Block Diagram

2.2 Dynamic Voltage Restorer의 컴퓨터 시뮬레이션

본 논문에서는 앞에서 제시한 보상 알고리즘의 검증을 위해서 PSCAD/EMTDC를 이용한 컴퓨터 시뮬레이션을 수행하였다. 그림 2에 본 논문에서 구성한 컴퓨터 시뮬레이션을 위한 PSCAD/EMTDC의 시스템 모델을 제시하였다.

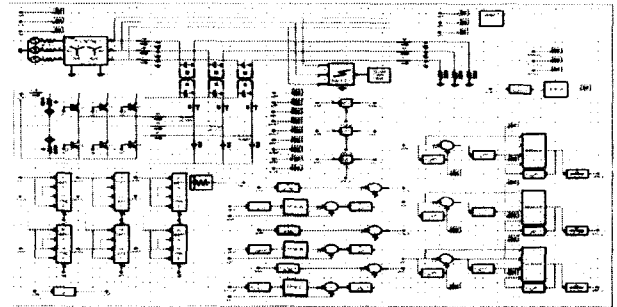


그림 2 시뮬레이션을 위한 EMTDC 시스템 모델
Fig. 2 EMTDC System Model for Computer Simulation

그림 2에 나타난 시스템 모델에는 3상 계통과 인버터를 이용한 DVR, 모의 지락사고 발생장치 및 IGBT Driver등이 포함되어 있다. 본 시뮬레이션에서는 동일한 변압기에서 인출된 두 선로 중에서 하나의 선로에 지락 또는 단락 사고가 발생하였을 경우 이로 인하여 다른 선로에 전압강하 현상을 발생시키는 것을 모의하였다. 그림 3에는 본 시뮬레이션 모델의 기본 테스트 결과로 A상 계통전압에 순간전압 강하가 발생하는 경우의 peak 검출의 결과를 나타내었다.

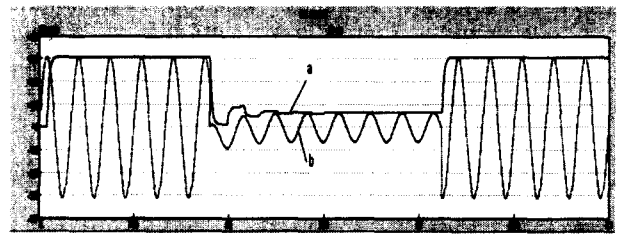


그림 3 순간전압강하 발생시 Peak 검출결과
Fig. 3 Peak Detection Result when Instantaneous Voltage Drop Occurred

그림 3에서 선 a는 peak detect 결과를 나타내고 있고 선 b는 계통전압을 나타내고 있다. 그림 3에서 보듯이 순간전압강하 발생시에도 peak 값을 잘 추종하고 있음을 알 수 있다. 다음으로 그림 4에 순간전압강하 발생시 보상결과를 나타내었다.

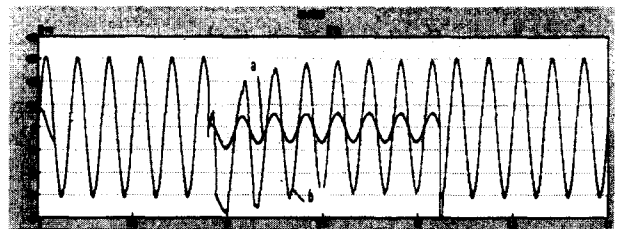


그림 4 순간전압강하 발생시 보상결과
Fig. 4 Compensation Result When Instantaneous Voltage Drop Occurred

그림 4에서 선 a는 A상 계통전압을 나타내고, 선 b는 보

상된 A상 부하전압을 나타낸다. 그림 4에서 보듯이 계통전압에 순간전압강하 현상이 나타나는 경우 DVR의 동작에 의하여 부하전압은 약간의 transient를 갖지만 대체적으로 일정한 크기의 전압을 유지하는 것을 알 수 있다. 그림 5에는 A상 계통전압과 부하전압의 RMS값을 나타내었다.

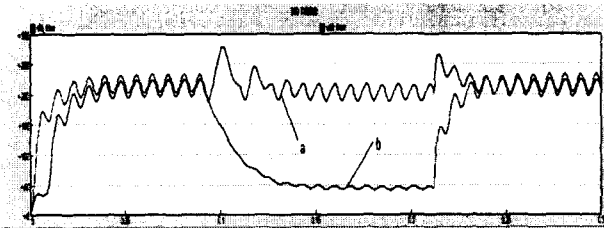


그림 5 A상 계통전압과 부하전압의 RMS값
Fig. 5 RMS Value of A-phase System Voltage and Load Voltage

그림 5에서 보듯이 DVR의 동작으로 인하여 부하전압은 항상 일정한 크기의 RMS값을 유지할 수 있음을 알 수 있다. 그림 5에서 선 a는 부하전압의 RMS값을, 선 b는 계통전압의 RMS값을 나타낸다. 다음으로 그림 6에 인버터 출력전압의 기준값과 실제 출력값을 나타내었다. 그림 6에서 보듯이 실제 출력되는 인버터 전압은 기준값을 잘 추종하고 있음을 알 수 있다. 그림 6에서 선 a는 기준값을 나타내고, 선 b는 실제 인버터의 출력 전압을 나타내고 있다.

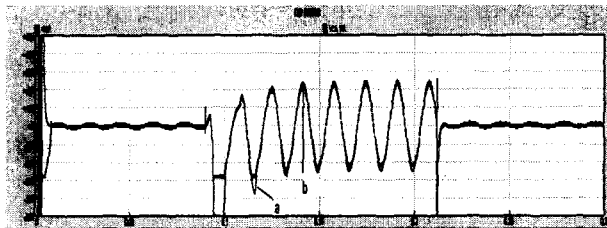


그림 6 인버터 출력 전압의 기준값과 실제값
Fig. 6 Reference and Real Value of the Inverter Output Voltage

2.3 Dynamic Voltage Restorer의 설계 및 제작

2.3.1 Power Stack의 설계 및 제작

본 논문에서는 실험을 위하여 Dynamic Voltage Restorer prototype을 제작하였다. 본 논문에서 제작한 시스템은 IGBT-based 3상 인버터와 DC link 전압 공급을 위한 DC-DC 컨버터로 구성된다. 제어기로는 TI사의 TMS320C32 DSP를 이용한 제어보드를 사용하였다. 그림 7에 전체시스템의 구성도를 나타내었다.

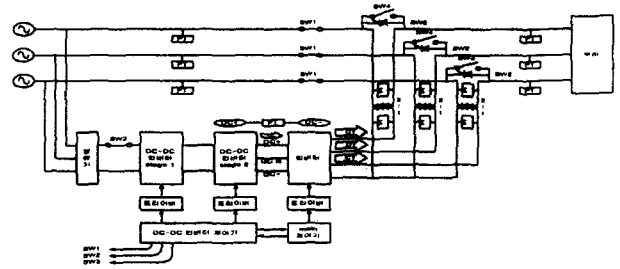


그림 7 전체시스템 구성도
Fig. 7 Diagram of the total system

그림 7에서 보듯이 DVR은 3상 인버터와 DC-DC 컨버터 및 계통연계 장치로 구성된다. 3상 인버터는 각 상을 독립적으로 제어 가능하게 하기 위하여 "split-capacitor" 구조로 구성하였으며, 일본 Fuji사의 2MB100L-120 IGBT를 사용하였다. 2MB100L-120 IGBT는 1200[V]/100[A]을 정격으로 하며, 1 module이 한 상을 구성하는 half-bridge 형태이다. 인버터 모듈에는 고장시 과전류로부터 시스템을 보호하기 위한 퓨즈와 스위칭시 발생하는 순간적인 과전압으로부터 스위칭 소자를 보호하기 위한 스너버 회로가 부착되어 있다. 인버터 시스템을 구동하기 위한 IGBT gate 드라이버는 자체적으로 제작하였으며, 드라이버 내에서 dead-time을 조정할 수 있도록 하였다. DC-DC 컨버터는 인버터의 DC link 전원을 확보하기 위해 설치된 것으로 일반적으로 DVR에는 capacitor bank나 battery bank를 연결하여 사용한다. 그러나 capacitor bank를 이용할 경우 한번 실험을 한 후 capacitor bank를 재 충전해야하는 번거로움이 있고, battery bank를 사용할 경우 시스템의 크기가 커진다는 단점이 있기 때문에 본 연구에서는 DC-DC 컨버터를 사용하였다. 계통연계 장치는 고조파 필터와 연계변압기 그리고 bypass 스위치로 구성되어 있다. 직렬변압기는 변압비 1:2인 단상 변압기 3대를 사용하였으며 각 상당 10[kVA]의 용량을 갖는다.

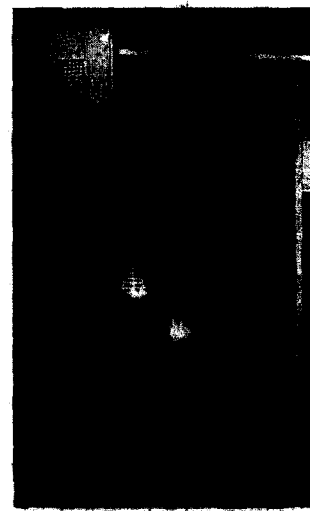


그림 8 DVR Prototype 사진
Fig. 8 DVR Prototype

고조파 필터는 10[mH]의 리액터와 5[μ F]의 캐패시터를 사용하여 구성하였으며, 12[kHz]의 스위칭 노이즈를 제거하게 된다. Bypass 스위치의 경우 DVR의 고장이나 점검으로 동작이 불가능할 경우 부하에 전원을 계속해서 공급하기 위한 것으로, Magnetic Contact와 SCR을 이용하여 구성하였다. 그림 8에 제작된 DVR prototype의 사진을 나타내었다.

2.3.2 Dynamic Voltage Restorer의 제어기 설계 및 제작

DVR의 주 제어기로 사용된 DSP 제어기는 매우 빠른 동작 속도와 고정밀도를 갖는 제어기로 24개의 아나로그 입력 channel과 4개의 아나로그 출력 channel을 보유하고, 20개의 디지털 입/출력 채널을 사용할 수 있도록 제작하였다. 본 논문에서는 14개의 아나로그 채널을 사용하여 계통전압, 인버터 출력전압, 부하전압, 인버터 출력전류 그리고 DC link 전압과 전류를 센싱하며 2개의 디지털 채널을 이용하여 MC와 bypass 스위치를 구동한다. 제어기의 PWM 출력은 광케이블을 이용하여 IGBT 드라이버로 연결된다. 그림 9에는 제작된 DSP 제어기의 사진을 나타내었다. 제어보드에는 보드 내의 각종 디지털 로직을 처리하는 EPLD가 있는데, 여기서는 ALTERA사의 EPM9560RC240-20을 사용하였다.

EPM9560RC240-20은 pin to pin delay가 20[nS]이고 240개의 pin을 가진 EPLD이다. 이 IC내에는 PWM generator, 각종 보호회로 및 각종 디코더 회로가 구현되어 있다.

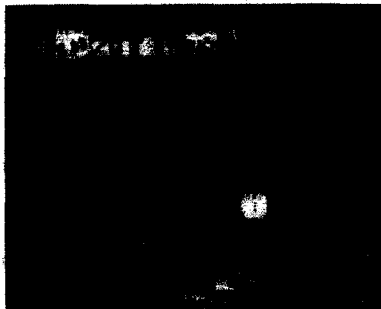


그림 9 제작된 DSP 제어보드
Fig. 9 DSP control board

2.4 실험결과

본 연구에서는 실제 DVR 실험세트를 구성하여 앞에서 제시한 보상 알고리즘의 유효성을 입증하였다. 계통의 고장으로 인한 순간전압 강하를 모의하기 위해 그림 10의 모의 순간전압 강하장치를 구성하였다. 그림 10의 모의 순간전압 강하장치는 3상을 독립적으로 50%와 80%의 순간전압 강하를 모의 할 수 있는 장치로 변압기의 tab-change를 이용하여 장치를 구성하였다.

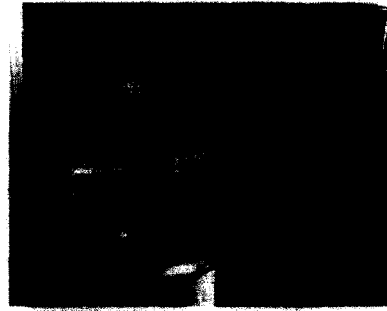


그림10 순간전압강하 모의장치
Fig. 10 Instantaneous Voltage Drop Device

본 논문에서는 약 0.7[sec] 정도의 순간전압 강하를 모의하고 이때 DVR의 동작으로 부하전압의 크기가 유지되는 것을 확인하였다. 먼저 그림 11에 그림 10에 나타난 장치를 이용하여 순간전압강하를 모의한 전압파형을 나타내었다.

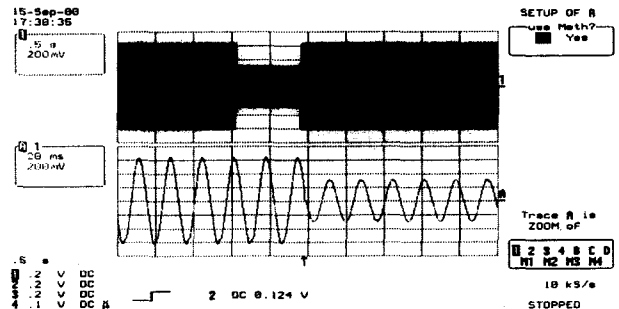


그림 11 계통전압의 순간전압강하 현상
Fig. 11 Instantaneous Voltage Drop of the System Voltage

그림 11에서 위쪽은 긴시간 동안의 파형을 나타내었고, 아래쪽의 그림은 순간전압강하가 발생이 시작되는 부분을 확대한 파형이다. 그림 11과 같은 순간전압강하 현상이 계통에 발생하였을 때, peak 검출을 수행한 결과를 그림 12에 나타내었다. 그림 12에서 위쪽 파형은 계통전압의 peak 검출결과를 나타내고, 아래쪽 그림은 계통전압을 나타낸다.

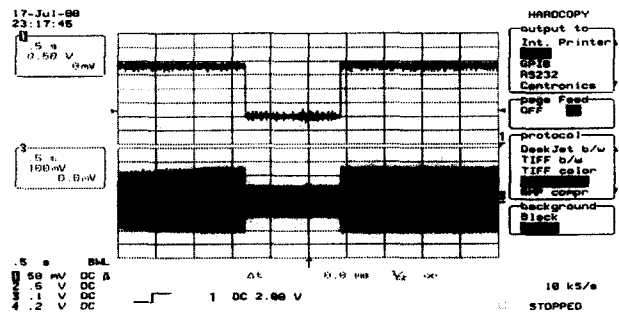


그림 12 계통전압의 Peak 검출 결과
Fig. 12 Peak Detect Result of the System Voltage

그림 13과 그림 14에서는 각각 DVR의 보상 결과를 나타

내고 있다. 그림 13은 시간축을 길게한 경우의 파형을 나타내고 있으며, 그림 14는 계통에 순간전압강하가 발생하여 DVR이 보상에 들어가기 시작할 때의 파형을 확대한 것이다. 그림 13과 14에서 첫 번째 그림은 계통전압, 두 번째 그림은 인버터의 출력전압, 세 번째 그림은 부하전압 그리고 마지막 그림은 Peak 검출 결과를 나타내고 있다. 그림 13에서 살펴보면 부하전압의 크기가 계통전압이 50%까지 강하된 경우에도 90% 이상을 유지하고 있는 것을 알 수 있으며, 그림 14에서 보듯이 순간전압강하 발생이 시작되는 부분과 끝나는 부분에서의 transient를 제외하면, 대체적으로 파형도 양호한 것을 알 수 있다.

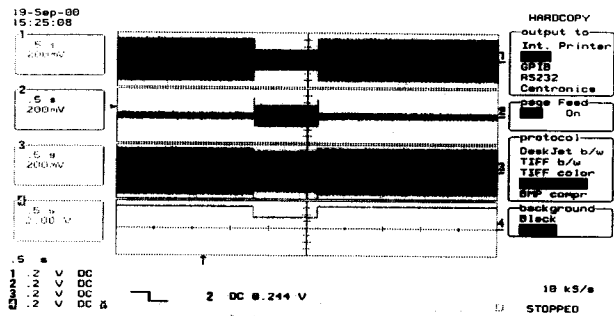


그림 13 DVR의 보상결과
Fig. 13 DVR Compensation Result

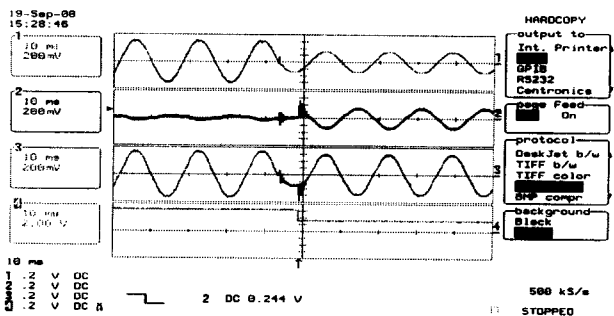


그림 14 DVR 보상결과(확대)
Fig. 14 DVR Compensation Result(Magnified)

지면을 통하여 표현할 수는 없지만 그림 13과 그림 14의 실험을 진행할 때 부하로 pentium급 컴퓨터를 연결하여 실험을 하였다. 실험결과 50%의 순간전압 강하가 발생하는 경우 컴퓨터가 재부팅 되었지만, DVR을 설치하여 보상하는 경우에는 아무 이상 없이 동작하는 것을 확인할 수 있었다. 즉, 본 기기를 적용함으로써 전원전압에 순간전압강하가 발생하더라도 부하에 공급되는 전압은 정격전압의 90%이상을 유지할 수 있음을 확인할 수 있었다. 본 기기를 현장에 적용하는 경우, 전원측의 순간전압 강하에 의한 기기의 재시동을 방지하여 상당한 경제적 손실을 줄일 수 있을 것으로 기대된다. 이상과 같이 본 논문에서는 Dynamic Voltage Restorer Prototype을 설계 및 제작하고, 컴퓨터 시뮬레이션을 통하여 검증된 제어 알고리즘을 적용하여 DVR prototype의 동작에 대한 유효성을 확인하였다.

3. 결론

본 논문에서는 순간전압강하에 대한 보상기기인 Dynamic Voltage Restorer에 관한 연구를 수행하였다. Dynamic Voltage Restorer에 대한 제어 알고리즘을 제시하였으며, PSCAD/EMTDC를 이용한 컴퓨터 시뮬레이션과 DVR Prototype 제작을 통한 실험으로 제시된 알고리즘의 유효성을 확인하였다. 시뮬레이션과 실험 결과 본 연구를 통한 DVR은 전원측에 순간전압강하가 발생하는 경우에도 부하에는 그 영향이 미치지 않도록 하는 것을 확인하였다. 추후의 과제로는 순간전압강하가 발생하여 DVR이 제어동작을 수행하는 시점과 순간전압강하가 종료되어 DVR이 제어동작을 멈추는 순간에서의 과도현상을 줄이는 문제에 대한 연구가 필요할 것으로 생각된다. 또한 본 논문에서는 보상하는 동안 전압의 크기가 순간전압강하가 발생하지 않았을 경우에 비해 90%정도로 유지되는데, 이것을 개선하는 연구가 필요할 것으로 생각된다. 즉, 시스템에 대한 정밀한 모델링과 Advanced 제어이론을 적용한 제어기 설계로 시스템의 성능 향상을 위한 연구가 필요할 것으로 생각된다.

감사의 글

본 연구는 2000년도 과학기술부 특정연구개발사업 지원에 의하여 이루어진 연구로서, 관계부처에 감사 드립니다.

참고 문헌

- [1] Y. Nishida, O. Miyashita, T. Haneyoshi, H. Tomita, A. Maeda, "A Predictive Instantaneous Current PWM Controlled Rectifier with AC Side Harmonic Current Reduction", *IEEE Trans. on IE*, Vol.44, No.3, June, 1997
- [2] N. H. Woodley, "Tomorrow's Custom Energy Center Using Emerging Power Electronics", <http://www.powerquality.com/art0038/art1.htm>
- [3] N. H. Woodley, L. Morgan, A. Sundaram, "Experience with an Inverter Based Dynamic Voltage Restorer", *IEEE Trans. on PD*, Vol.14, No.3, July 1999
- [4] Juan. W. Dixon, Jaime J. Garcia, Luis Moran, "Control System for Three Phase Active Power Filter which Simultaneously Compensates Power Factor and Unbalanced Loads", *IEEE Trans. on IE*, Vol.42, No.6, 1995
- [5] E. R. Collins, Jr., R. L. Morgan, "A Three Phase Sag Generator for Testing Industrial Equipment", *IEEE Trans. on PD*, Vol.11, No.1, January, 1996
- [6] S. J. Chiang, S. O. Huang, C. M. Liaw, "Three Phase Multifunctional Battery Energy Storage System", *IEEE Proc.Electr. Power Appl.*, Vol.142, No.4, July, 1995
- [7] Edson H. Watanabe, Richard M. Stephan, Mauricio Aredes, "New Concepts of Instantaneous Active and Reactive Powers in Electrical Systems with Generic Loads", *IEEE Trans. on PD*, Vol.8, No.2, April 1993
- [8] David M. Brod, Donald W. Novotny, "Current Control of VSI PWM Inverters", *IEEE Trans. on IA*,

Vol.IA-21, No.4, May/June, 1985

[9] Steven R. Ashcraft, S. Mark Halpin, "DC-AC Inverters for Static Condenser and Dynamic Voltage Restorer Applications", Proc. of the Twenty Eighteen Southeastern Symposium on System Theory", 31, march - 2, April, 1996

[10] R. J. Nelson, N. H. Woodley, D. G. Ramey, E. M.

Gulachenski, "Requirements for Dynamic Voltage Restoration to Relieve Distribution System Voltage Sags", American Power Conference, April, 1995

[11] K. Chan, A. Kara, "Voltage Sags Mitigation with an Integrated Gate Commutated Thyristor Based Dynamic Voltage Restorer", 8th Intern. Conf. on Harmonics and Quality of Power, October 14-16, 1998

저 자 소 개



김 지원 (金志元)
 1971년 9월 20일 생. 1994년 서울시립대 제어계측공학과 졸업. 1999년 광운대 대학원 제어계측공학과 졸업(석사). 1996년~현재 한국전기연구원 연구원
 Tel : 055-280-1335, Fax : 055-280-1476
 E-mail : jwkim@keri.re.kr



오 태 규 (吳泰圭)
 1951년 4월 30일 생. 1978년 서울대 공과대학 졸업. 1984년 Iowa 주립대 전기공학과 졸업(석사). 1986년 동 대학원 전기공학과 졸업(공학박). 1988년~현재 한국전기연구원 책임연구원. 1999년~현재 한국전기연구원 전력연구단장
 Tel : 055-280-1300, Fax : 055-280-1476
 E-mail : tkoh@keri.re.kr



전 영 환 (全瑩煥)
 1961년 2월 8일 생. 1983년 서울대 전기공학과 졸업. 1985년 동 대학원 전기공학과 졸업(석사). 1996년 동경대 대학원 공학부 졸업(공학박). 1986년~1996년 한국전기연구원 연구원. 1996년~1998년 동경대 공학부 조수. 1998년~현재 한국전기연구원 선임연구원, FACTS&PQ 그룹장
 Tel : 055-280-1303, Fax : 055-280-1390
 E-mail : yhchun@keri.re.kr



박 동 욱 (朴東旭)
 1953년 1월 15일 생. 1978년 서울대 전기공학과 졸업. 1986년 부산대 대학원 전기공학과 졸업(석사). 1995년 영국 Manchester 대 전기공학과 졸업(공학박). 1978년 한국전기연구소 입소. 1996년 한국전기연구소 전력계통 연구부장. 1999년~현재 한국전기연구원 선임연구부장. 현재 대한전기학회 평의원, 경남지부장.
 Tel : 055-280-1002, Fax : 055-280-1196
 E-mail : dwpark@keri.re.kr



전 진 홍 (全鎭洪)
 1972년 12월 16일 생. 1995년 성균관대 전기공학과 졸업. 1997년 동 대학원 전기공학과 졸업(석사). 1997년~현재 한국전기연구원 연구원
 Tel : 055-280-1355, Fax : 055-280-1476
 E-mail : jhjeon@keri.re.kr