

정보 보호용 아날로그 전압조절 가변 능동소자 설계 (A Design of Analog Voltage-controlled Tunable Active Element for Information Protection)

송 제 호* 방 준 호**
(Je-Ho Song) (Jun-Ho Bang)

요 약

본 논문에서는 저전압(2V) 동작이 가능하고 각종 외부 환경으로부터 소자 정보 보호에 적용할 수 있는 완전차동 구조의 아날로그 능동소자에 전압조절을 위한 튜닝회로를 추가한 능동소자를 제안하였다. 아날로그 능동소자는 이득특성에 영향을 주는 트랜스컨덕턴스값을 증가시키기 위해 CMOS 상보형 캐스코드 방식을 이용하여 구성되었다. 0.25 μ m CMOS n-well 공정 파라미터를 이용한 HSPICE 시뮬레이션 결과, 제안된 아날로그 능동소자는 비우성극점의 제거로 안정성이 향상되었으며, 2V 공급전압하에서 42dB의 이득값과 200MHz의 단위이득주파수 특성을 나타내었다. 소비전력값은 0.32mW를 나타내었다.

ABSTRACT

In this paper, a new voltage-controlled tunable analog active element for low-voltage applications and information protection is proposed. The proposed active element is composed of the CMOS complementary cascode circuit which can extend transconductance of an element. Therefore, the unity gain frequency which is determined transconductance is increased than that of the conventional element. And then these results are verified by the 0.25 μ m CMOS n-well parameter HSPICE simulation. As a result, the gain and the unity gain frequency are 42dB and 200MHz respectively in the element on 2V supply voltage. And power dissipation of the designed circuit is 0.32mW.

Keywords : 정보보호(Information protection), 능동소자(Active element), 저전압(low-voltage), 트랜스컨덕턴스(transconductance),

1. 서론

반도체 분야의 급속한 발전에 의해 집적회로의 대부분은 하나의 칩 안에 아날로그와 디지털회로가 같이 공존하는 혼성모드(mixed-mode)방식이 연구되고, 또한 이용되는 추세이다.[1][2]

혼성모드 칩의 대부분은 디지털 부분이 차지하고 있기 때문에 트랜지스터의 동작 조건은 대부분의 경우 디지털 회로를 기준으로 규준화 되어 있다. 하지만 일반적으로 저전압 저전력 특성의 혼성모드 집적회로 설계에 있어서 아날로그 회로는 디지털 회로보다 높은 공급 전압을 필요로 한다.

* 정회원 : 익산대학 전기공학과 조교수
** 정회원 : 익산대학 전기공학과 조교수

논문접수 : 2001. 9. 25.
심사완료 : 2001. 10. 15.

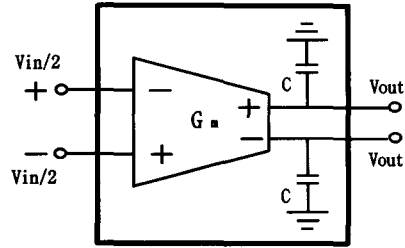
이러한 이유로 아날로그 회로 설계분야에서 저전압 동작을 위한 방법이 여러 가지 방식으로 연구되고 있는 추세이다.[3][4] 따라서 구조 개선을 통하여 저전압 하에서 이득 및 주파수 특성을 향상시킬 수 방법을 제시하였다. 설계된 아날로그 능동필터 설계 시 요구되는 특성조건을 만족하였다. 또한 최근 주목받고 있는 xDSL, 케이블 모뎀 등을 포함한 모든 통신 시스템에 필수적으로 포함되어야 하는 아날로그 집적회로의 설계에 있어서 중요한 문제 중의 하나는 얼마만큼 정확하게 전체시스템에서 요구하는 특성을 만족시켜줄 수 있는 회로를 설계하느냐 하는 것이다.[5] 일반적으로 정확한 특성을 나타내는 수동소자를 이용한 회로의 제작과는 달리 온칩화를 위한 능동소자를 이용한 집적회로는 제작 공정 시 발생할 수 있는 여러 가지 잡음 및 기생요소, 그리고 제작 후에는 온도변화 등의 주변 환경에서 일어나는 오차요인으로 인해 정확한 소자 정보값을 얻어내거나 유지하기가 힘들어 당초 요구했던 부품의 특성을 얻기가 쉽지 않다. 그러므로 능동 필터와 같은 집적회로를 설계하기 위한 기본소자 들은 제작된 후에도 성능을 보상할 수 있는 동조(tuning) 회로가 부가적으로 필요하다. 본 논문에서 제안된 능동소자는 기본적으로 외부 전압을 통해 매뉴얼 튜닝이 가능하도록 설계되었고, 또한 이를 이용한 능동필터 역시 오차를 보정해 줄 수 있도록 설계되었다. 이러한 특성들은 0.25 μ m CMOS n-well 공정 파라미터를 이용한 HSPICE 시뮬레이션을 통해 검증되었다. 본 논문의 2장에서 완전차동 아날로그 능동소자의 고찰에 대하여 논하였고, 3장에서 전압조절 가변 CMOS 아날로그 능동소자 설계에 대하여 나타내었다. 그리고 4장에서 결론을 지었다.

2. 완전차동 아날로그 능동소자의 고찰

2.1 Gm-C 구조

[그림 1]과 같은 형태의 Gm-C 구조의 능동소자는 현재 가장 많이 연구되어 발표되고 있으며, 본 논문에서 이용하고 하는 기본구조이다.[6][7] 트랜스컨덕

터는 출력단에 저항값을 갖지 않도록 설계된 형태이며, 연산증폭기로 구성된 형태보다 고주파 회로구현에 적합한 구조이다.



[그림 1] Gm-C 구조

[Fig. 1] Architecture of the Gm-C

능동소자에서 이득값은 필터설계 시 고주파 특성을 결정하는 가장 큰 요인이다. 따라서 이상적인 트랜스컨덕터라고 가정하고 전달함수와 단위이득주파수를 표현해 보면 다음의 식 (1)과 같다.

$$H_i(s) = \frac{V_{in}}{V_{out}} = -\frac{\omega_o}{s} = -\frac{g_m}{C_s}, \quad (1)$$

위 식으로부터 단위이득주파수는 다음과 같다.

$$\omega_o = \frac{g_m}{C}$$

하지만 실제 구성된 트랜스컨덕터는 출력 컨덕턴스 g_{ds} 에 의해 이득 특성이 결정되며 고주파 특성은 기생 극점과 영점에 의해 결정된다. 일반적으로 존재하는 두 개의 극점 중 필터 주파수 영역을 벗어나 고주파 영역으로 치우쳐있는 비우성 극점은 근사화시켜 무시하지만, 포함하여 전체함수를 나타내면 다음의 식 (2)와 같다.

$$H_i(s) = -\frac{A}{(1 + \frac{s}{\omega_1})(1 + \frac{s}{\omega_2})} \quad (2)$$

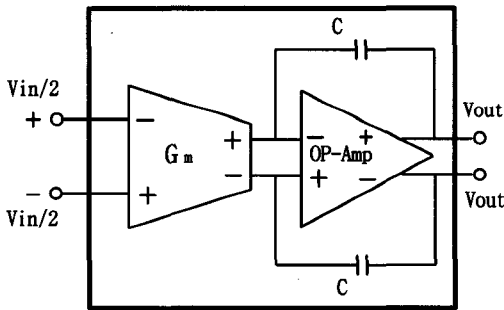
이 때 $A = \frac{g_m}{g_{ds}}$, $\omega_1 = \frac{\omega_o}{A} = \frac{g_{ds}}{C}$ (단, $\omega_1 \ll \omega_o \ll \omega_2$)

여기에서 A는 이득을 나타내며, ω_1 과 ω_2 는 각각 우성극점과 비우성극점을 나타내고 있다.

또한 위상오차를 줄이기 위해서는 설계된 트랜스 컨덕터가 적어도 40 [dB] 이상의 이득을 갖고, 극점의 위치는 단위이득주파수로부터 고주파수에 존재해야 한다. 따라서 트랜스컨덕터 설계 시 낮은 출력 컨덕턴스 값을 갖도록 한다.

2.2 Gm-C-OpAmp 구조

[그림 2]에 보여지는 Gm-C-OpAmp 구조의 아날로그 능동소자는 앞의 Gm-C 구조와 비교할 때 접지 값을 가지고 있지 않다. 따라서 출력단의 임피던스 값이 커야 한다는 차이점이 있다. 이러한 구조는 상대적으로 기생 커패시턴스에 낮은 감도특성을 유지할 수 있는 장점이 있다.



[그림 2] Gm-C-OpAmp 구조

[Fig. 2] Architecture of the Gm-C-OpAmp

Gm-C-OpAmp 구조 아날로그 능동소자의 함수값에 적용되는 이득과 주파수 표현식은 앞의 Gm-C 구조에서와 유사하며, 단지 연산증폭기의 이득을 A_o 라고 할 때 전체 이득값 A 는 다음의 식 (3)과 같이 두 소자 이득값의 곱으로 나타낼 수 있다. 전체이득과 단위이득주파수는 다음과 같다.

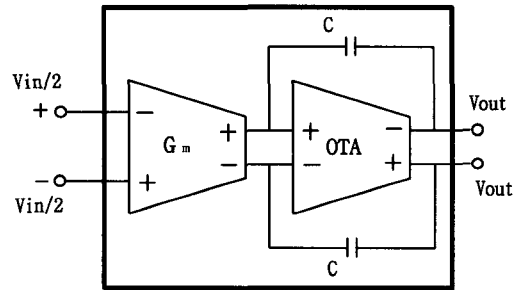
$$A = A_o \times \frac{g_m}{g_{ds}}, \quad \omega_1 = \frac{\omega_o}{A} \quad (3)$$

2.3 Gm-C-OTA 구조

앞 절의 Gm-C-OpAmp 구조의 아날로그 능동소자는 언급된 바와 같이 접지가 없음으로 인해 출력단

에 높은 임피던스 값을 갖도록 구성되어있다. 따라서 연산증폭기의 출력단에 내부적으로 여러 가지 고려를 해줘야 한다. 반면에 [그림 3]과 같이 전류제어 증폭기(OTA : Operational Transconductance Amplifier)를 이용하면 이러한 문제가 간단하게 해결되고 능동 필터 설계 시에도 더욱 높은 주파수 대역을 간단한 구조로 설계할 수 있는 장점이 있다.

역시 Gm-C-OTA 구조의 아날로그 능동소자가 갖는 이득과 주파수는 두 능동소자 각각의 이득을 이용하여 쉽게 표현할 수 있다. 식 (4)에 전류제어증폭기의 이득 A_o 와 트랜스컨덕터 이득의 곱으로 나타낼 수 있는 전체 이득값 A 를 나타내었다. 또한 우성 극점과 우반면에 존재하는 영점을 식 (5)에 나타내었다.



[그림 3] Gm-C-OTA 구조

[Fig. 3] Architecture of the Gm-C-OTA

$$A = A_o \times \frac{g_m}{g_{ds}} \quad (\text{단, } A_o = \frac{g_{OTA}}{g_L}) \quad (4)$$

$$\omega_1 = \frac{\omega_o}{A}$$

$$\omega_z = \frac{g_{OTA}}{C} \quad (5)$$

여기에서 g_{OTA} 는 전류제어증폭기의 트랜스컨덕턴스이고, g_L 은 전류제어증폭기의 출력 컨덕턴스 값을 나타낸다.

<표 1> 능동소자의 특성비교
 <Table 1> Active element comparison

	Gm-C	Gm-C-OpAmp	Gm-C-OTA
이득값	높음	중간	중간
대역폭 영향	낮음	높음	낮음
기생캐패시터의 영향	높음	낮음	중간
출력저항의 영향	높음	낮음	중간
입력범위	크다	Gm: 크다 Op.: 작다	Gm: 크다 OTA: 작다
출력범위	크다	Gm: 작다 Op.: 크다	Gm: 작다 OTA: 크다
능동소자 개수	1	2	2
고주파수 동작능력	높음	중간	중간
Gm 조정능력	중음	중음	중음
요구되는 칩크기	작다	크다	중간

본 장에서 기술된 차동입출력 구조 아날로그 능동소자의 장단점을 <표 1>에 정리하였다. Gm-C 구조의 특성을 살펴보면 이용된 MOSFET의 수가 적음으로 인해 저전력 특성을 나타내며 고주파 회로 적용에 우수함을 알 수 있다. 출력저항의 영향을 많이 받으므로 이를 이용하여 이득값 향상에도 유리한 특성을 지니고 있다. 특히 특성 조절능력이 우수하여 설계하고자 하는 목적에 적합하다. 단점으로 지적되는 높은 이득특성을 구조의 변경을 통해 극복할 수 있었으며, 기생 커패시터스에 의한 영향은 공정의 scale-down에 의해 해결할 수 있음을 알 수 있다.

3. 전압조절 가변 아날로그 능동소자 설계

3.1 완전차동 상보형 구조의 아날로그 능동소자

[그림 4]와 같이 병렬형태의 구조를 가진 완전차동 상보형 아날로그 소자는 비우성 극점 및 영점을 제거시킬 수 있어 단위이득 주파수 특성을 개선하고, 안정성의 유지에 큰 장점이 있다. 전류미러를 구성하고 있는 트랜지스터의 트랜스컨덕턴스(g_m) 값들은 같은 크기로 설계하여 KCL을 적용하면 다음과

같은 식 (6)과 식 (7)을 구할 수 있다. 여기서 i_p 는 비반전입력, i_n 은 반전입력이다.

$$2g_m + sCv + 2vsC_{gd} = i_i + i_o \quad (6)$$

$$2(g_m - g_{ds} - sC_{gd})v = i_o \quad (7)$$

식 (6)과 식 (7)로부터 다음을 얻을 수 있다.

$$i_o = A \frac{(1 - \frac{s}{z_1})}{(1 - \frac{s}{p_1})} i_i \quad (8)$$

이때 z_1 과 p_1 은 각각 영점과 극점이며, 다음과 같이 표현할 수 있다.

$$z_1 = \frac{(g_m - g_{ds})}{C_{gd}}, \quad p_1 = \frac{2g_{ds}}{(C + 4C_{gd})}$$

또한 전류이득은 다음의 식 (9)와 같다.

$$A = \frac{(g_m + g_{ds})}{g_{ds}} \quad (9)$$

따라서 소자의 단위이득 주파수는 식 (10)과 같이 얻을 수 있다.

$$\omega_o = \nu_1 A = \frac{2(g_m - g_{ds})}{C + 4C_{gd}} \cong \frac{2g_m}{C} \quad (10)$$

($\because g_m \gg g_{ds}, C \gg C_{gd}$)

하지만 이상적인 전류모드 회로와 비교하면 입력과 출력저항의 비이상적인 특성으로부터 야기되는 문제로 인하여 출력 전류에 오차가 발생하여 정확성이 떨어지는 단점이 있다. 이와 같은 단점을 보완하기 위해 본 논문에서 저전압 구현이 가능하며 출력 전류의 오차를 개선시킬 수 전압조절 가변 특성을 지닌 전류미러 구조를 적용시켰다. 식 (9)와 식 (10)을 통해 능동소자의 이득과 단위이득주파수는 내부에 형성되는 트랜스컨덕턴스(gm)값과 밀접한 관계가 있음을 알 수 있다. 따라서 전압조절단의 V_{C1} 과 V_{C2} 를 조절하여 트랜스컨덕턴스값을 조절할 수 있고 이 값은 다시 단위이득주파수값에 영향을 미쳐 주파수 튜닝이 가능할 것을 유추해 낼 수 있다.

3.2 전압조절 가변 특성 구조의 전류미러

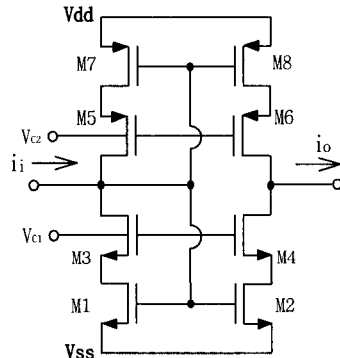
[그림 5]와 같은 구조는 최소 출력전압을 VSS로부터 $V_{DS(sat)2} + V_{DS(sat)4}$ 만큼 낮게 할 수 있어 저전압 구동이 가능하고, 출력저항을 증가시킴으로써 출력 전류에서 발생하는 오차를 개선시킬 수 있는 구조를 가진다. 따라서 우수한 입력 선형 범위와 출력 전압 스윙 등을 갖는다.

일반적으로 $g_m \gg g_{ds}$ 이고 $g_{m1} = g_{m3}$ 이면 입력 저항은 식 (11)과 같이 간략화 할 수 있다.

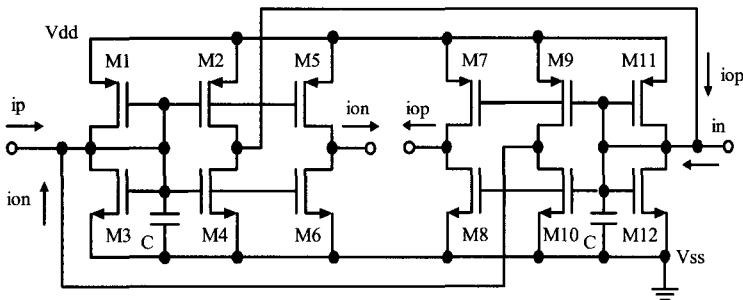
$$r_i = \frac{1}{g_{m1} + g_{ds1}} + \frac{1}{g_{m3} + g_{ds3}} \approx \frac{1}{g_{m1}} \quad (11)$$

또한, 출력 저항은 식 (12)와 같이 나타낼 수 있다.

$$r_o = \frac{1}{g_{ds}} \left(1 + \frac{g_{m4}}{g_{ds4}}\right) \approx \frac{1}{g_{ds2}} \frac{g_{m4}}{g_{ds4}} \quad (12)$$



[그림 5] 전압조절 가변 특성 구조의 전류미러
[Fig. 5] Current-mirror for Voltage-controlled Tuning Characteristics



[그림 4] 완전차동 상보형 아날로그 소자
[Fig. 4] Fully-differential Complementary Analog Active Element

3.3 전압조절 가변 CMOS 아날로그 능동소자 설계

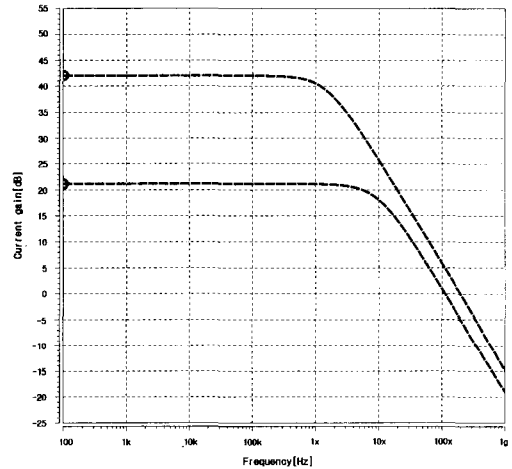
[그림 4]의 차동 입력력 값을 갖는 완전차동 상보형 능동소자에 [그림 5]의 전압조절 가변 특성 구조의 전류미러를 이용하여 [그림 6]과 같은 전압조절 가변 CMOS 아날로그 능동소자를 구성할 수 있다. 제안된 회로는 추가된 전류미러를 통한 출력저항의 증가로 그 이득과 단위이득 주파수가 증가된다. [그림 7]은 동일한 조건하에서 기존의 아날로그 능동소자와 제안된 회로를 시뮬레이션한 결과이고, 이를 통해 제안된 소자의 이득값이 2V 동작전압하에서 기존회로 21dB에 비해 월등히 개선된 42dB 값을 나타내고 있음을 알 수 있다.

[그림 8]은 제안된 능동소자의 출력 주파수 스펙트럼이다. 10 μ A의 입력 전류와 10MHz의 입력 신호 주파수에서 THD(total harmonic distortion)는 0.48%를 갖는다. 특히 원신호에 가장 큰 영향을 미치는 2차항의 신호가 완전차동구조를 통해 제거되고 있음을 알 수 있다. 또한 [그림 9]는 제안된 회로의 전압조절 단자 VC1과 VC2에 전압값을 인가하여 조절된 특성을 보여주고 있다. 또한 <표 2>에는 조절되어 측정된 값을 정리하여 표현하였다.

<표 2> 제안된 소자의 가변특성

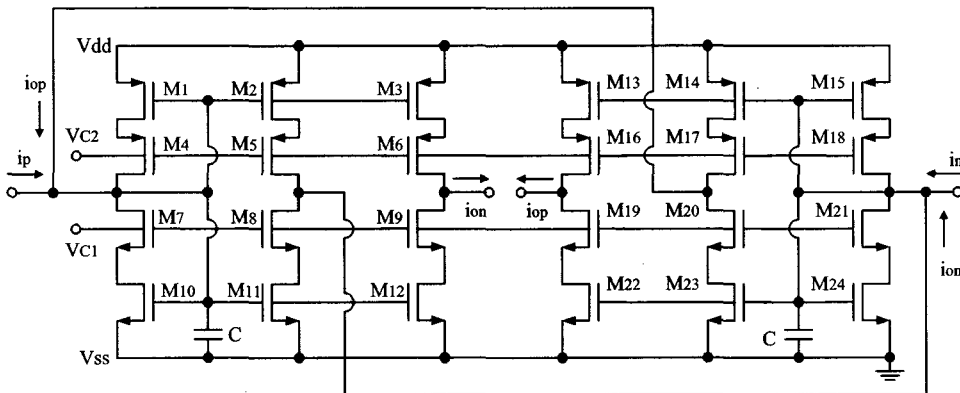
<Table 2> Tunable characteristics of proposed element

	공급 전압[V]	조정전압[V]		이득 [dB]	주파수 [MHz]
		V _{C1}	V _{C2}		
제안된 적분기	2	V _{C1}	0.9	38.4	105
		V _{C2}	0.4		
		V _{C1}	1.2	42.1	200
		V _{C2}	0.5		
		V _{C1}	1.5	45	260
		V _{C2}	0.6		



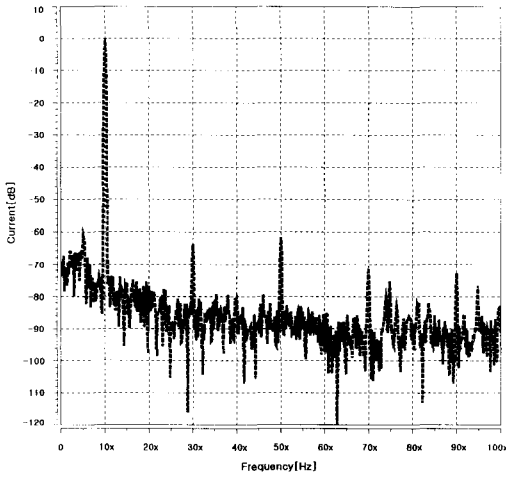
[그림 7] 이득과 단위이득주파수 비교

[Fig. 7] Comparison of gain & unity-gain frequency

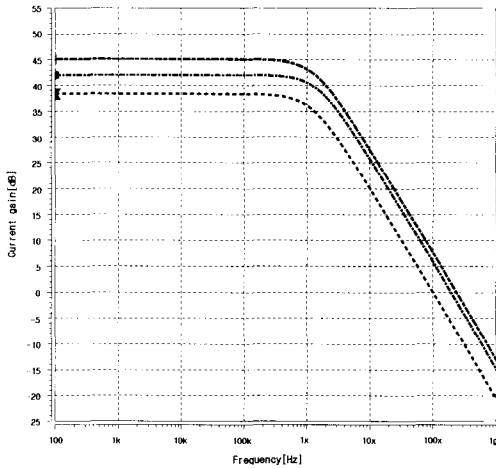


[그림 6] 제안된 전압조절 가변 CMOS 아날로그 능동소자

[Fig. 6] Voltage-controlled Tunable CMOS Analog Active Element



[그림 8] 제안된 소자의 출력 주파수 스펙트럼
 [Fig. 8] Output frequency spectrum of proposed element



[그림 9] 제안된 능동소자의 조절특성
 [Fig. 9] Tuning Characteristics of proposed active element

4. 결론

본 논문에서는 완전차동 상보형 아날로그 능동소자에 출력저항의 증가로 그 이득과 단위이득 주파수 특성을 향상시킬 수 있는 전압조절 가변 특성의 전류미러 구조를 추가하여 향상된 성능과 특성조절이 가능하여 소자값의 변동으로부터 대처가 가능한 새로운 아날로그 능동소자를 설계하였다. 동일조건하에서 완전차동 상보형 적분기는 이득은 21dB였으나 제안된 전압조절 가변 CMOS 능동소자의 이득은 42dB 값을 나타내었다. 이는 각종 능동소자를 이용하여 능동필터를 설계할 때 요구되는 40dB 이상의 이득값을 만족함으로써 각종 시스템의 능동회로에 적용 가능할 것으로 사료된다. 특히, 설계된 전압조절 가변 CMOS 아날로그 능동소자는 0.25 μm n-well CMOS 공정 파라미터를 이용하여 HSPICE 시뮬레이션 하였으며, [그림 7]에서 [그림 9]까지의 시뮬레이션 결과에서 보여주고 있듯이 공정특성의 향상과 안정된 구조를 통해 2V 공급전압하에서 왜곡없는 신호특성을 나타내었다. 시뮬레이션 결과 제안된 회로는 2V 공급전압에서 전력소모는 0.32mW이고 단위 이득 주파수는 200MHz를 나타내었다.

특히 전압조절 특성 방식을 적용함으로써 외부에 연결될 수 있는 전압조절단자를 통해 소자 내부의 전류값을 조절하고, 전류에 영향을 받는 트랜스 컨덕턴스값을 제어하여 능동소자의 이득과 단위이득주파수를 조절할 수 있는 특성을 지니고 있다. 이를 이용하여 능동필터 등의 아날로그 신호처리 회로에 적용하면 주파수 튜닝을 통해 비슷한 대역의 시스템에는 새로운 제작이 필요 없이 간단한 전압조절만으로도 이용 가능할 것으로 사료되며 이로 인하여 여러 가지 외부 환경으로부터 변동된 소자 특성 정보 값에 대처 할 수 있다.

향후 연구방향으로는 제안된 기본 능동소자를 이용하여 각종 통신시스템의 입출력단에 포함되어 있는 아날로그 신호처리단의 각종 블록의 특성 정보값 보호에 그 응용가능여부를 확인하는데 목표를 두고 있다.

※ 참고문헌

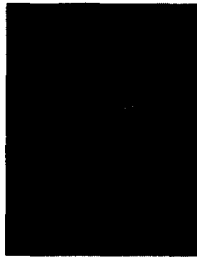
- [1] C. Toumazou, F. J. Lidgley and D. G. Haigh, *Analogue IC design : the current-mode approach*, (IEEE Circuits and systems series 2, Peter Peregrinus Ltd., on behalf of the Institution of Electrical Engineering, London, 1993), Chap. 11, pp.783-923
- [2] S. S. Lee, R. H. Zele, D. J. Allstot and G. Liang, "A continuous-time current-mode integrator", *IEEE Trans. Circuits and Systems*, Vol. 38, pp.1236-1238, Oct. 1991.
- [3] R. H. Zele, D. J. Allstot and T. S. Fiez, "Fully-differential CMOS current-mode circuits", in *Proc. IEEE ISCAS*, pp.2411-2414, 1992.
- [4] R. H. Zele and D. J. Allstot, "Low-Power CMOS Continuous-Time Filter", *IEEE J. Solid-State Circuits*, Vol. 31, No. 2, pp.18-27, Feb. 1996.
- [5] R. K. Hester, S. Mukherjee and G. Westphal, "CODEC for Echo-Canceling Full-Rate ADSL Modems", *IEEE J. Solid-State Circuits*, Vol. 34, No. 12, pp. 1973-1985, DEC. 1999.
- [6] C. C. Hung, K. Halonen, M. Ismail and V. Porra, "Micropower CMOS GM-C Filters for Speech Signal Processing", in *Proc. IEEE ISCAS*, pp.1972-1975, 1997.
- [7] Y. SUN and J. K. Fidler, "Structure generation of current-mode two integrator loop dual output-OTA grounded capacitor filters", *IEEE Trans. Circuits and Systems*, Vol. 43, No. 3, pp.659-663, 1996.

송 제 호



1985 - 1991 원광대학교
전자공학과 학사졸업
1991 - 1993 원광대학교
대학원 공학석사 졸업
1993 - 1996 원광대학교
대학원 박사수료
1996 - 현재 익산대학
전기공학과 조교수

방 준 호



1985 - 1989 전북대학교
전기공학과 학사졸업
1989 - 1991 전북대학교
대학원 공학석사 졸업
1991 - 1996 전북대학교
대학원 공학박사 졸업
1998 - 현재 익산대학
전기공학과 조교수