

---

# Chua 발진기 회로의 하드웨어 구현

배영철\*, 강명구\*\*

## The Hardware Implementation of Chua's Oscillator

Young-Chul Bae, Myung-Ku Kang

### 요 약

Chua 발진기는 카오스 어트랙터와 분기현상을 나타내는 가장 간단한 전자회로이다. Chua 발진기는 2개의 캐패시터, 1개의 인덕터, 2개의 선형 저항, 그리고 1개의 비선형 저항으로 구성된다. Chua 발진기가 카오스 신호를 나타내기 위해서는 비선형 저항이 6개의 다른 전압 전류의 특성을 가져야만 한다.

본 연구에서는 Chua 발진기에서 사용하는 다양한 형태의 비선형 저항을 Op-Amp와 저항만을 사용하여 설계하는 방법으로 하드웨어로 제작하였으며, Chua 발진기 회로에 적용하여 다양한 형태의 카오스 어트랙터를 PSPICE로 구현하였다.

### ABSTRACT

Chua's oscillator is a simple electronic circuit which exhibits a variety of bifurcation phenomena and attractors, It consist of two capacitors, an inductor, two linear resistors, and a nonlinear resistor. When the circuit exhibits chaotic signals, the nonlinear resistor of Chua's oscillator may have six different voltage-current characteristics.

In this paper, the design methodology for practical implementation of the nonlinear resistors which have all these characteristics is described. In addition, the effectiveness of result is shown by not only the computer simulation but also the experimental test.

### 키워드

카오스, Chua 회로, Canonical Chua 회로

---

\* 여수대학교 전기 및 반도체 공학과

\*\*인천전문대학 통신과

접수일자 2001년 5월 16일

### 1. 서론

카오스(Chaos)는 공학적으로 “결정론적 비선형 동적 시스템으로부터 생성되는 복잡하고 잡음과 같은 현상”이라고 말하며 여러 분야에서 말하고 있는 카오스 또는 카오스 공학의 의미는 “불규칙 천이 현상”에 중점을 둔 의미로 쓰인다.

최근에 카오스 현상에 대한 관심이 물리학, 화학, 생물학, 공학 등에서 높아지고 있으며 이에 대한 응용이 활발하게 진행되고 있다 [9-12]. 간단한 전기 및 전자 회로를 구성하여 카오스 현상이 존재함을 증명하는 논문도 발표되고 있으며 [5-7] 이를 대표하는 것으로 Chua 회로와 Chua 발진기를 들 수 있다 [3, 4, 6, 8].

Chua 회로와 Chua 발진기 회로는 매우 단순한 자율, 3차계 시스템으로 가역탐(Reciprocal)이며 1개의 비선형 소자인 구분 선형 저항(segment piecewise - linear resistor)과 4개 ( $R, L, C_1, C_2$ ) 또는 5개의 선형 소자인 ( $R, L, C_1, C_2, N_R$ )로 구성되는 발진 회로로 다양한 분기 현상과 어트랙터들이 컴퓨터 시뮬레이션에서 관찰되고 있어 그 응용 분야가 매우 많으며, 이들 회로들을 응용 분야에 이용하기 위해서는 하드웨어 제작이 필수적이다.

Chua 회로를 하드웨어로 구현하여 카오스 어트랙터를 증명한 연구[3,12]는 많으나 Chua 발진기 회로를 하드웨어로 구현한 연구는 없으며, Chua 발진기에서는 Chua 회로와 달리 여러 가지 형태의 비선형 저항이 존재하기 때문에 실제로 이를 제작하기 위해서는 비선형 저항의 특성을 각각 구현해야만 하는 어려운 점이 있다.

이에 본 논문에서는 Chua 발진기에서 사용하는 다양한 형태의 비선형 저항을 Op-Amp와 저항만을 사용하여 설계하는 방법으로 하드웨어로 제작하였으며, Chua 발진기 회로에 적용하여 다양한 형태의 카오스 어트랙터를 PSPICE로 구현하였다.

### II. Chua 발진기

Chua 발진기(Chua's oscillator)는 Chua 회로의

L소자에 저항( $R_0$ )을 직렬로 연결한 형태의 회로로 그림 1에 보였으며, 상태 방정식은 식 (1)과 같다.

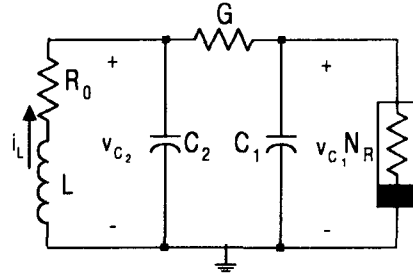
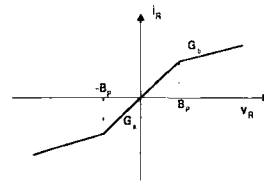


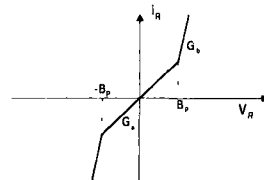
그림 1. Chua 발진기  
Fig. 1. Chua's oscillator

$$\begin{aligned} C_1 \frac{dv_{c_1}}{dt} &= G(v_{c_2} - v_{c_1}) - g(v_{c_1}) \\ C_2 \frac{dv_{c_2}}{dt} &= G(v_{c_1} - v_{c_2}) + i_L \\ L \frac{di_L}{dt} &= -v_{c_2} - R_0 i_L \end{aligned} \quad (1)$$

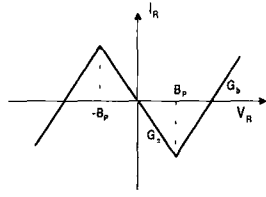
식 (1)에서  $g(v_{c_1})$ 은 비선형 소자( $N_R$ )의 특성을 나타낸 함수로 그림 2에 보인 6가지 형태의 전압-전류 특성을 갖는다.



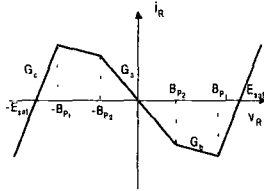
(a)  $0 < G_b < G_a$



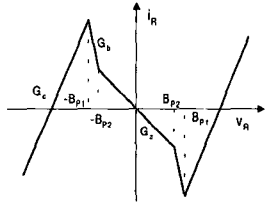
(b)  $0 < G_a < G_b$



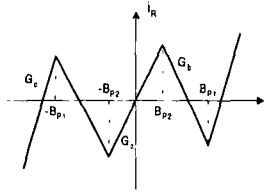
(c)  $G_a < 0, G_b > 0$



(d)  $G_a < G_b < 0, G_c > 0$



(e)  $G_b < G_a < 0, G_c > 0$



(f)  $G_a > 0, G_b < 0, G_c > 0$

그림 2. 비선형 저항 특성  
Fig. 2. Characteristic of nonlinear resistor

그림 2의 (a)~(c)는 3구분 선형 함수로 식 (2)와 같이 표현된다.

$$g(v_{c1}) = G_b v_{c1} + 0.5(G_a - G_b)[|v_{c1} + B_p| - |v_{c1} - B_p|] \quad (2)$$

그림 2의 (d)~(f)는 5구분 선형 함수로 식 (3)과 같이 표현된다.

$$g(v_R) = G_c v_R + 0.5(G_a - G_b)[|v_R + B_{P2}| - |v_R - B_{P2}|] + 0.5(G_b - G_c)[|v_R + B_{P1}| - |v_R - B_{P1}|] \quad (3)$$

### III. Chua 발진기의 비선형 저항 설계 및 실험

#### 3.1 회로 구현

카오스 현상이 생기는 조건에서 Chua 회로의 비선형 저항  $N_R$ 은 컨덕턴스(conductance)의 값이  $[G_a < G_b < 0]$ 인 반면에, Chua 발진기의 비선형 저항  $N_R$ 은 컨덕턴스의 값이  $[0 < G_b < G_a], [G_a < 0, G_b > 0], [0 < G_a < G_b], [G_b < G_a < 0], [G_a > 0, G_b < 0]$  및  $[G_a < G_b < 0]$ 로 폭넓은 선택이 가능하다.

카오스 현상이 생기는 Chua 발진기를 실제로 제작하기 위해 6가지 형태의 비선형 저항 특성을 연산 증폭기(op-amp)와 저항을 사용하여 모두 구현하였다.

$D_0$  영역의 컨덕턴스  $G_a$ 와  $D_{-1}$  영역의 컨덕턴스  $G_b$ 의 값이 어떠한 값이라도 구현될 수 있도록 4가지 형태의 회로로 분류하여 설계하였으며, 연산 증폭기(op-amp)가 선형 영역과 포화된 이후의 비선형 영역에서 입력 전압 차에 의한 출력 전압이 서로 다른 특성을 이용하여 구분 선형 특성이 되도록 하였다.

정밀한 비선형 저항 특성을 얻기 위하여 연산 증폭기(op-amp)는 +/- 포화 전압(saturation voltage)이 동일하고, FET 입력 단자이며, 주파수 특성이 양호한 TL082와 AD712를 사용하고 정밀 저항 소자를 썼다.

3.1.1  $0 < G_b < G_a$  인 비선형 저항 특성의 회로 설계

연고자 하는 비선형 저항의 특성  $G_a, G_b, B_p$  (그림2.(a))의 회로를 그림 3에 보였으며,

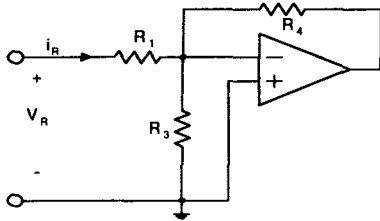


그림 3.  $0 < G_b < G_a$ 인 비선형 저항 특성 회로도  
Fig. 3 Circuit diagram of  $0 < G_b < G_a$

$R_1, R_3, R_4$  값은 다음과 같은 과정으로 정한다.

①  $G_a, G_b, B_p$ 를 선정한다. ( $E_{sat}$ 은 알고 있다고 가정)

②  $\frac{E_{sat}}{B_p} > \frac{G_a - G_b}{G_b}$  인지를 확인한다.

위의 ②를 만족하지 않으면  $R_3 < 0$ 이 된다.

③  $R_1 = \frac{1}{G_a}$

④  $R_4 = \frac{E_{sat}}{G_a B_p}$

⑤  $R_3 = \frac{(G_a - G_b)R_4}{(G_b - G_a) + G_a G_b R_4}$

3.1.2  $G_a < 0, G_b > 0$  또는  $0 < G_a < G_b$ 인

비선형 저항 특성의 회로 설계

연고자 하는 비선형 저항의 특성  $G_a, G_b, B_p$  (그림2(b), 2(c))의 회로를 그림 4에 보였으며,

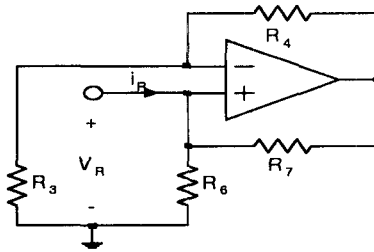


그림 4.  $G_a < 0, G_b > 0$  또는  $0 < G_a < G_b$ 인 비선형 저항 특성 회로도  
Fig. 4 Circuit diagram of  $G_a < 0, G_b > 0$  or  $0 < G_a < G_b$

구현하는 과정은 다음과 같다.

①  $G_a, G_b, B_p$ 를 선정한다.

( $E_{sat}$ 은 알고 있다고 가정)

②  $R_3$ 의 값을 선택한다.

③  $\frac{E_{sat}}{B_p} > \frac{G_b - G_a}{G_b}$  인지를 확인한다.

위의 ③을 만족하지 않으면  $R_4 < 0$  또는  $R_6 < 0$  이 된다.

④  $R_4 = \frac{(E_{sat} - B_p)}{B_p}$

⑤  $R_7 = \frac{R_3 + R_4}{(G_b - G_a)R_4}$

⑥  $R_6 = \frac{R_7}{G_b R_7 - 1}$

⑦  $R_3 R_7 < R_4 R_6$ 이면  $G_a < 0, G_b > 0$ 이고

⑧  $R_3 R_7 > R_4 R_6$ 이면  $0 < G_a < G_b$ 이다.

3.1.3  $G_b < G_a < 0$  또는  $G_a > 0, G_b < 0$ 인

비선형 저항 특성의 회로 설계

연고자 하는 비선형 저항의 특성  $G_a, G_b, G_c, B_{p1}, B_{p2}$ (그림2(e),2(f))의 회로를 그림 5에 보였으며,

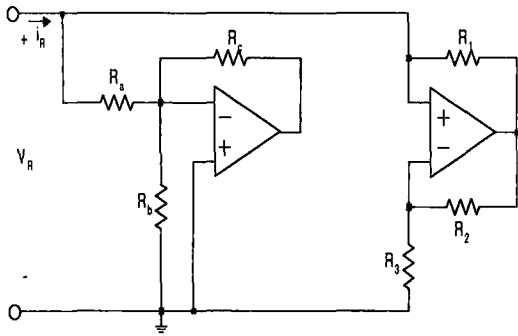


그림. 5.  $G_b < G_a < 0$  또는  $G_a > 0, G_b < 0$ 인 비선형 저항 특성 회로도

Fig. 5 Circuit diagram of  $G_b < G_a < 0$  or  $G_a > 0, G_b < 0$

구현하는 과정은 다음과 같다.

- ①  $G_a, G_b, B_{p1}, B_{p2}$ 를 선정한다.
- ②  $R_3, R_a$ 의 값을 선택한다.

$$③ R_2 = \frac{E_{sat} - B_{p1}}{B_{p1}} R_3$$

$$④ R_1 = \frac{R_a R_2}{(1 - G_b R_a) R_3}$$

$$⑤ R_c = \frac{E_{sat}}{B_{p2}} R_a$$

⑥

$$R_b = \frac{\{(1 - G_b R_a) R_1 R_3 - R_a R_2\} R_c}{R_1 R_3 \{G_b (R_a + R_c) - 1\} + (R_a + R_c) R_2}$$

### 3.1.4 $G_a < G_b < 0$ 또는 $G_a > 0, G_b < 0$ 인

비선형 저항 특성의 회로 설계

알고자 하는 비선형 저항의 특성  $G_a, G_b,$

$G_c, B_{p1}, B_{p2}$  (그림2(d))의 회로를 그림 6에 보였으며,

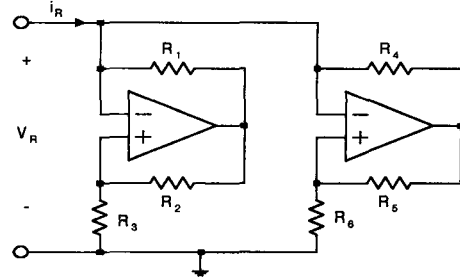


그림. 6.  $G_a < G_b < 0$  인 비선형 저항 특성 회로도

Fig. 6 Circuit diagram of  $G_a < G_b < 0$

구현하는 과정은 다음과 같다.

- ①  $G_a, G_b, B_{p2}$ 를 선정한다.
- ②  $R_1$ 의 값을 200 [Ω]에서 500 [Ω]중에 선택한다.

③

$$B_{p1} = \frac{E_{sat}^2}{(1 - G_a R_1) E_{sat} + (G_b - G_a) B_{p2} R_1}$$

$$④ R_2 = R_1$$

$$⑤ R_3 = \frac{E_{sat}}{(B_{p2} - E_{sat}) G_b}$$

$$⑥ R_4 = \frac{E_{sat}}{B_{p2} (G_b - G_a)}$$

$$⑦ R_5 = R_4$$

$$⑧ R_6 = \frac{E_{sat}}{(E_{sat} - B_{p1}) (G_b - G_a)}$$

### 3.2 구현한 비선형 저항의 특성

구현한 비선형 저항의 전압과 전류의 관계를 측정하기 위하여 그림7에 보인 것처럼 비선형 저항의 양단에 최대치가 9[V]이고 주파수가 30 [Hz]인 삼각파  $V_s$ 를 인가하였다.

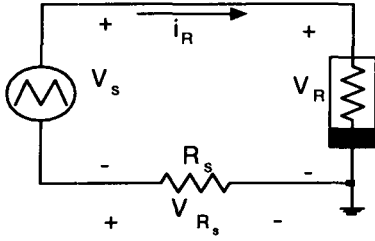


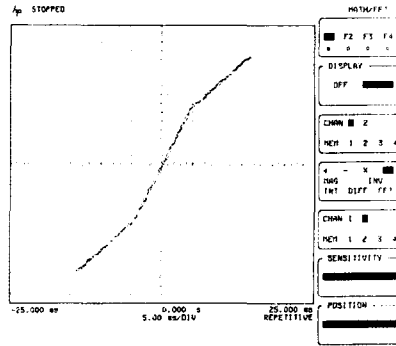
그림 7. 비선형 저항의 전압 전류 측정  
Fig. 7 Voltage and current instrumentation of nonlinear resistor

여러 가지의 비선형 저항 특성을 갖는 회로 소자의 값은 표 1과 같다.

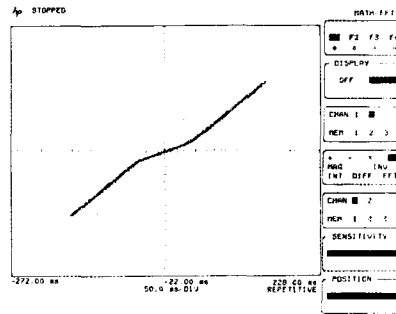
표 1. 비선형 저항의 회로 소자값  
Table 1. Circuit element values of nonlinear resistor

조 건	저항 소자값	$G_a, G_b$	실측 저항 특성	회로 도
$G_b < G_a < 0$	$R_1 = 160[\Omega]$ $R_2 = 192[\Omega]$ $R_3 = 500[\Omega]$ $R_a = 500[\Omega]$ $R_b = 129[\Omega]$ $R_c = 4.15[k\Omega]$	$G_a = -0.4[mS]$ $G_b = -0.8[mS]$	그림 2.(e)	그림 8.(e)
$G_a < 0, G_b > 0$	$R_3 = 500[\Omega]$ $R_4 = 36.5[k\Omega]$ $R_6 = 3.43[k\Omega]$ $R_7 = 9.22[k\Omega]$	$G_a = -0.5[mS]$ $G_b = 0.4[mS]$	그림 2.(c)	그림 8.(c)
$0 < G_a < G_b$	$R_3 = 500[\Omega]$ $R_4 = 3.65[k\Omega]$ $R_6 = 1.26[k\Omega]$ $R_7 = 18.4[k\Omega]$	$G_a = 0.4[mS]$ $G_b = 0.8[mS]$	그림 2.(b)	그림 8.(b)
$G_a > 0, G_b < 0$	$R_1 = 256[\Omega]$ $R_2 = 192[\Omega]$ $R_3 = 500[\Omega]$ $R_a = 500[\Omega]$ $R_b = 454[\Omega]$ $R_c = 4.15[k\Omega]$	$G_a = 0.5[mS]$ $G_b = -0.4[mS]$	그림 2.(f)	그림 8.(f)
$0 < G_b < G_a$	$R_1 = 1.18[k\Omega]$ $R_3 = 1.53[k\Omega]$ $R_4 = 9.76[k\Omega]$	$G_a = 0.8[mS]$ $G_b = 0.4[mS]$	그림 2.(a)	그림 8.(a)

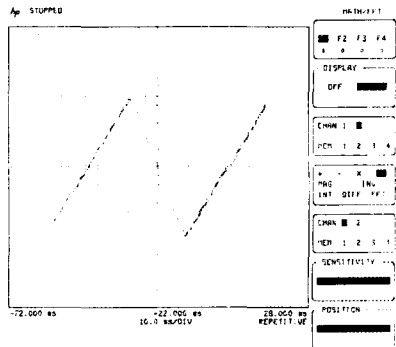
실측한 특성을 그림 8에 비선형 저항의 전압  $v_R$ 을 X축에, 전류  $i_R$ 은 직렬 저항  $R_s$ 의 양단 전압  $R_s i_R$ (그림7)로 변환하여 Y축에 나타내었다.



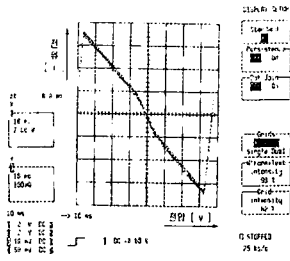
(a)  $0 < G_b < G_a$



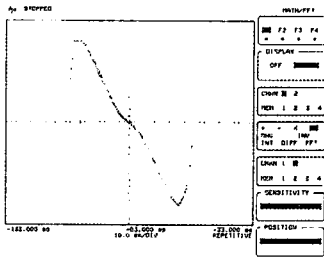
(b)  $0 < G_a < G_b$



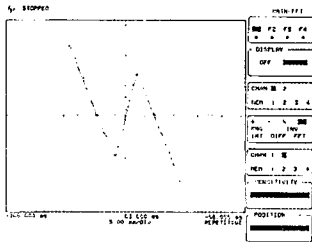
(c)  $G_a < 0, G_b > 0$



(d)  $G_a < G_b < 0, G_c > 0$



(e)  $G_b < G_a < 0, G_c > 0$



(f)  $G_a > 0, G_b < 0, G_c > 0$

그림 8. 하드웨어로 구현한 비선형 저항의 전압 전류 특성

Fig. 8 Voltage-current characteristic of nonlinear resistor implemented by hardware

### 3.3 Chua 발진기 구성

그림8의 비선형 저항을 이용하여 구성된 Chua 발진기의 회로도는 그림 9와 같으며, 그림 9를 이용하여 Chua 발진기 회로의 다양한 어트랙터를 그림10에 나타내었다.

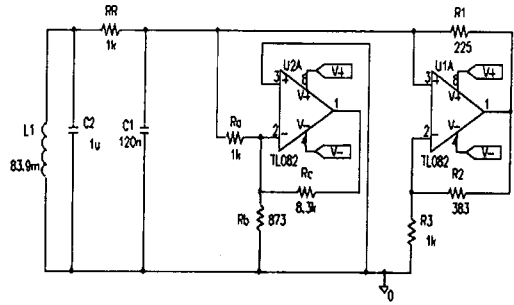
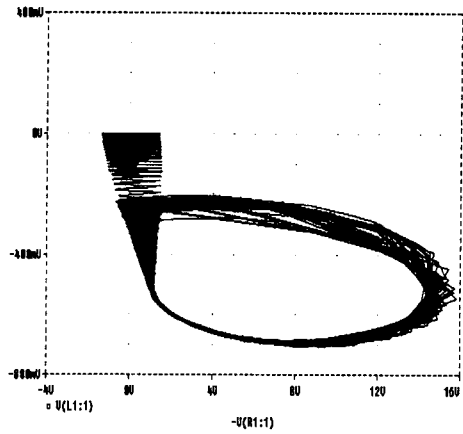
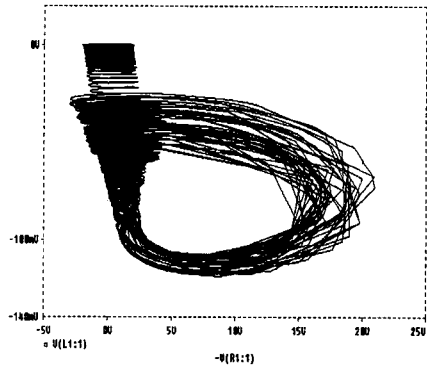


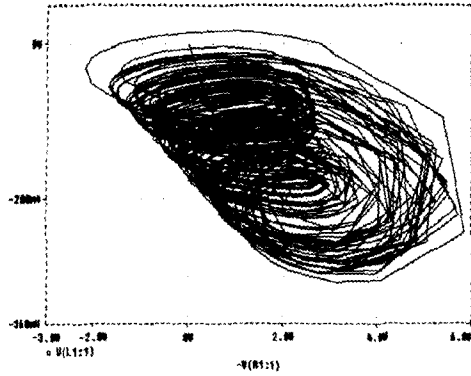
그림 9. Chua 발진기의 하드웨어 구현  
Fig. 9 Hardware implementation of Chua's oscillator



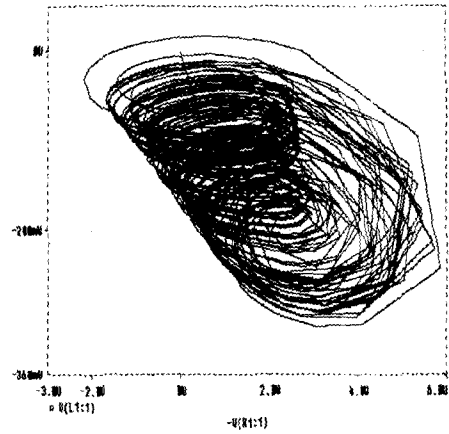
(a) PSPICE Simulation



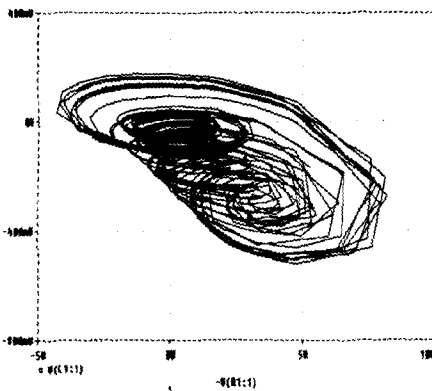
(b) PSPICE Simulation



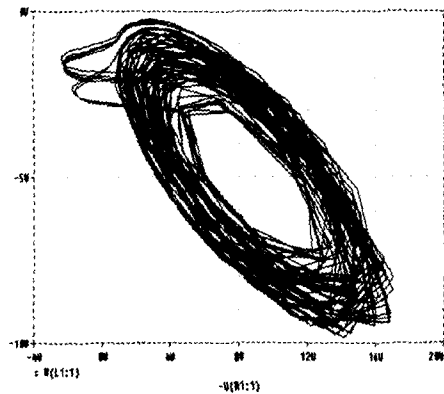
(c) PSPICE Simulation



(f) PSPICE Simulation



(d) PSPICE Simulation



(e) PSPICE Simulation

그림 10. 카오스 어트랙터  
Fig. 10 Chaotic Attractor

#### IV. 결론

카오스 현상이 생기는 Chua 발진기를 실제로 제작하기 위해 6가지 형태의 비선형 저항 특성을 Op-Amp와 저항을 사용하여 모두 구현하였다. 구성하는 비선형 소자  $N_R$  3구분 선형 저항 능동 소자 및 수동 소자, 5구분 선형 저항을 비교하였으며 5구분 선형 저항이 회로를 구성하는데 적합함을 컴퓨터 시뮬레이션과 하드웨어로 확인하였다.

연산 증폭기(op-amp)가 선형 영역과 포화된 이후의 비선형 영역에서 입력 전압 차에 의한 출력 전압이 서로 다른 특성을 이용하여 구분 선형 특성이 되도록 하였다.

정밀한 비선형 저항 특성을 얻기 위하여 연산증폭기(op-amp)는 +/- 포화 전압(saturation voltage)이 동일하고, FET 입력 단자이며, 주파수 특성이 양호한 TL082와 AD712를 사용하고 정밀 저항 소자를 썼다.

본 연구에서 제작한 하드웨어를 카오스 동기화나 카오스 암호화 통신 등 여러 응용 분야에서 널리 활용 할 것으로 기대된다.



참고 문헌

[1] J.Guckenheimer and P.Holmes, Nonlinear Oscillations, Dynamical System, and Bifurcations of vector Field. New York ; Springer - Verlag, 1983.

[2] L.O.Chua, M.Komuro, and T.Matsumoto, "The Double Scroll Family, Part I, and II.", IEEE Trans. on Circuit and System, Vol. CAS - 33, pp. 1073 - 1118, 1988.

[3] T. Matsumoto, L. O. Chua, and M. Komuro, "The Double Scroll" IEEE Trans. on Circuit and System, Vol. CAS-32, pp. 798 - 818, 1985.

[4] T. Matsumoto, "A chaotic Attractor from chua's circuit", IEEE Trans. on Circuit and System, Vol. CAS-31, pp. 1055 - 1058, 1984.

[5] M. Kuramitsu and K. I. Mori, "A simple Electric Circuit Generating chaos" Technical report IEICE, NLP 93 - 68, pp. 31 - 38, 1994.

[6] T. S. Parker, and L. O. Chua, "The Dual Double Scroll Equation" IEEE Trans. on Circuit and System, Vol. CAS-32, pp. 1059 - 1073, 1987.

[7] Y. Ueda & N. Akamatsu, "Chaotically Transitional phenomena, in the Forced Negative - Resistance Oscillator" IEEE Trans. on Circuit and System, Vol. CAS-28, pp. 217 - 224, 1981.

[8] G. O. Z'hong and F. Ayrom, "Experimental Confirmation of chaos from chua's circuit" International Journal of Circuit Theory Apply, Vol. 13, pp. 93 - 98, Jan, 1985.

[9] 고재호, 배영철, 임화영, "주기적 외력을 인가한 Bonhoeffer - Van der Pol 오실레이터 모델에서의 카오스 현상 해석에 관한 연구", 1995 제어계측 연구회 학술발표회 논문집, pp. 100 - 102, 1995.

[10] 고재호, 배영철, 임화영, "연속시간 시스템에서의 카오스 피드백 제어", 1995 제어계측연구회 학술 발표회 논문집, pp. 112 - 114, 1995.

[11] 배영철, "카오스의 응용", 전자 저널, pp. 110 - 112, 1993.

[12] 배영철, 고재호, 임화영, "Chua 회로에서의 Bifurcation과 Attractor", 대한 전기학회 하계 학

술 대회 논문집, pp.664 - 666, 1995.

배 영 철(Young-Chul Bae)



1984년 2월 광운대학교 전기공학과 졸업  
 1997년 광운대학교 대학원 전기공학과 졸업(공학박사)  
 1986~1991 한국전력공사  
 1991~1997 산업기술정보원 책임연구원  
 1997~현재 여수대학교 전기공학과 조교수

※관심분야 : 퍼지 및 신경망, 카오스

강 명 구(myoung-ku kang)



1970년 광운대학교 무선통신학과 졸업(학사)  
 1981년 건국대학교 대학원 전자공학과 졸업(석사)  
 2001년 경희대학교 대학원 전파공학과 (박사과정)  
 2001년 현재 인천전문대학 통신과 교수  
 2000년 정보통신 특급 감리원

※관심분야 : 전파방송시스템, 멀티미디어 통신