

3차원 영상 디스플레이를 위한 신호 변환 장치

이 영 훈*, 임 승 수**

Signal Converter for 3D Video Signal Display

Young-Hun Lee, Sung-Soo Lim

요 약

본 논문은 PC를 이용한 멀티 채널의 입력 시스템의 구현 방안으로서 멀티 채널의 각 입력 채널의 입력 신호를 저장하고, 기록을 목적으로한 시스템을 제안하며 시스템 구현을 위한 요구 사항을 검토한다. 그리고 3차원 디스플레이를 위하여 4채널로부터 동시에 입력되는 영상 신호를 4배의 빠른 속도로 순차적으로 디스플레이하는 시스템을 구현한다. 영상의 데이터 입력 장치인 4대의 카메라, 입력을 모니터링하는 입력 모니터, 동시에 입력되는 영상 신호를 4배의 빠른 속도를 처리하는 장치, 120fps를 디스플레이할 수 있는 모니터로 구성된다. 이러한 전체 시스템의 요구 사항과 시스템의 Specifications을 정리한다. 고속 처리 장치에 대한 회로도는 회로 시뮬레이션 프로그램인 PSpice를 이용하여 시뮬레이션으로 회로도를 검증하였다.

Abstract

This paper propose the methods for input systems which can save video inputs from multic in PC environment. For 3-D display, the input data from 4 channels are sequentially disp turn with the speed of 4 times faster than one channels. The system consists of 4 cameras, monitor for monitoring the input process, an input processor, and a monitor which can dis data with the speed of 120fps. This paper also discusses the operation of the system and st requirements of the system. The circuit of the proposed system is verified using PSpice simula

* 한남대학교 전자공학과 교수
** 에이스 테크놀로지 중앙연구소

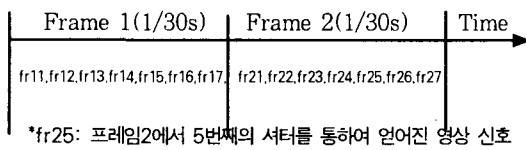
I. 서론

현재 개발되고 있는 HDTV를 포함해 여러 가지 표시 장치의 대형화와 정밀화는 이 같은 요구에 부응하기 위해 시청자가 매체를 통해 나타나는 상황에 입장감(telepresence feeling)을 느끼도록 하려는 것이다. 그러나 이러한 장치들은 2차원 평면 화상만을 표시할 수 있기 때문에 표시 장치의 대형화를 통해서만 시청자에게 실감 있는 영상을 제공할 수 있다. 반면 3차원 영상매체는 2차원 영상이 지나가는 단점을 극복하고 보다 현실감 있는 자연스러운 영상을 시청 정보를 사용함으로써 깊이감 있는 입체 영상을 제공해 준다. 3차원 입출력 다안 입력 및 2안 안경 및 무안경 입체 디스플레이 장치가 개발되어 상품화 과정에 있다. 특히 입체 시역의 광역화와 무안경 방식 3차원 디스플레이를 위한 연구 개발이 현재 활발히 진행되고 있다. 기존 TV 품질의 비디오 신호의 멀티 채널화를 통해 광 입체 시역 구현 및 3차원 입력/출력 장치를 구현하고 동시에 멀티 채널 비디오 신호의 분리를 전자적으로 제어하는 기술, 멀티 채널의 합성 및 분해의 고속 신호처리 기술, 광대역 멀티 입체 비디오 신호의 대역 압축 기술, 다 채널 비디오 신호의 저장 기술, 다중 입체 시역을 위한 고속 디스플레이 기술 등에 대한 연구가 필요하다. 본 논문의 주요 내용은 압축 저장된 멀티 채널 비디오 신호의 고속 디스플레이를 위한 신호처리 기술을 개발하는 데 있다. 문제는 멀티 채널 비디오 신호를 동시에 고속으로 처리해야 하는 시간적 제약을 받게 된다. 따라서 고속 신호처리 기술을 필요로 한다. 이와 동시에 데이터량도 2안 입체 비디오에 비해 멀티 채널화 함으로써 증가되어 압축과 저장 기술을 필요로 한다. 또한 3차원 영상의 출력 방법에 있어서도 지금까지는 무안경 방식 중에서 렌티큘러를 이용한 방법에 대하여 연구하여 왔다. 그러나 이 방법은 시역의 제한이 있고 시역의 제한을 제거하기 위해서는 다시 점의 화상을 효율적으로 표현할 수 있는 압축 기법에 의한 부호화 방식이 전제되어야 하는 문제점이 있다.

II. 멀티 채널 입출력 시스템의 구현 방안

시차가 다른 영상 신호를 순차적으로 디스플레이하여 입체 시 영역에서 3차원으로 보이게 하는 시스템을 구현하는 몇 가지 방안을 제안하고, 이러한 시스템을 구현하는데 있어서의 문제점과 해결 방안을 검토한다.

일반 기록 재생은 초당 30 프레임을 기록/재생할 수 있는 속도를 가진다. 이와 같은 프레임 속도의 영상을 8개 동시에 액세스하므로 240fps의 속도가 요구된다. 이에 따라 아날로그 부분의 대역폭이 8배 증가하며 디지털 부분도 데이터량이 8배 필요하다. 여기서, 아날로그 부분은 카메라의 구동 및 영상 신호출력, 일반 비디오 기록 재생 수단까지를 말하며, 디지털 부분은 기록 재생 단계를 MPEG-1등의 기법을 채용하는 경우를 말한다. 이상의 내용은 그림으로 보면 다음과 같다.



이러한 기능을 구현하기 위해서 요구되는 시스템의 기능은 다음과 같다.

① 영상 입력 카메라가 240프레임/초의 고속 동작이 가능할 것

현재 상용화되어 있는 CCD 카메라들은 거의 90% 이상 이상용 주파수(30프레임/초)의 custom-

ized chip set를 사용하기 때문에 초당 240프레임의 영상을 얻기 위해서 픽셀 클럭을 8배로 하더라도 아날로그 회로의 Gain-Bandwidth 관계로 인해 대단한 영상 신호의 감쇠, 오동작 및 잡음의 증가를 가져온다. 이를 극복하기 위해서는 CCD센서 자체의 단계부터 시작하여 모든 내부 회로를 재구성해야 하는 중장기적인 연구가 필요하다.

② 기록 매체의 대역폭이 8배로 증가해야 한다.

본 제안과 연관된 영상 기록, 재생 매체로서는 아날로그

방식의 방송용(finished quality-frame/field accessable) VTR과 digital방식의 MPEG-1 encoder/decoder H/W를 들 수 있다. 이와 같은 장비들은 초당 30프레임의 영상을 표준으로 하여 제조되는 관계로 본 제안의 240frame/sec의 성능을 위해서는 내부 H/W의 전면적 개조가 전제되어야 하며 이와 같은 기술은 기록 밀도의 증대라는 다른 차원의 연구이다. 또 8 shutter 별 기록 구간 및 재생 순서가 재배치되기 위해서는 별도의 sequencer가 개발되어야 하며, 현재로서는 VTR을 이용한 8배속 재생만이 가능하다.

③ I/O sequencer의 개발

본 논문에서 제안한 시스템은 초당 240frame/sec의 기록, 재생 속도뿐만 아니라 shutter별 영상의 구분 및 연동의 기능이 요구되므로 이를 위한 I/O sequencer의 개발이 필요하다. 현재로서는 pc slop 9ea. (1 master+8 slaves)의 하드웨어 분량으로 추정된다.

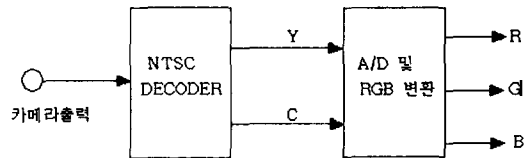
III. 4채널 영상 신호의 고속 처리 장치

3.1 개요

3D-TV 영상을 디스플레이하기 위한 영상 수집 장치로서 4대의 카메라를 사용한다. 즉 4대의 카메라로부터 동시에 입력되는 영상 신호를 4배의 빠른 속도로 디스플레이 장치에 출력시킬 수 있는 장치를 말한다. 이는 4대의 카메라로부터 들어오는 시차가 다른 영상을 순차적으로 디스플레이하여 특정의 시 영역에서 관찰하게 되면 3차원으로 영상을 볼 수 있게 된다. 3차원으로 영상을 볼 수 있게 되는 요소가 여러 가지가 있지만 그 중에도 입체감에 영향을 가장 많이 주는 시차가 있는 영상을 보는 시스템이라고 할 수 있다. 카메라의 대수는 많으면 많을수록 입체감이 있는 시 영역은 넓어지고, 관찰자의 위치가 상당히 자유롭게 된다. 그러나, 시스템이 복잡하게 되고 빠른 속도의 하드웨어를 요구하기 때문에 하드웨어화 하기 위한 부품의 선정이 어렵게 된다.

각각의 카메라는 동시에 초당 30 프레임씩 포착한 영상 신호를 디지털로 바꾼다. 이 때 디지털하기 위해 RGB 신호를 각각 디지털화 하여 메모리에 저장한다. 재

생시에는 카메라로 받은 동시에 입력된 4 채널의 영상 신호를 직렬로 변환시켜 최종 출력한다. 즉, 초당 30프레임으로 저장시킨 영상 신호를 120프레임의 영상 신호로 출력시킴으로 동영상의 3차원 디스플레이할 수 있는 시스템의 회로도를 설계하고, 시뮬레이션을 통하여 회로도를 평가 검증한다.



3.2 시스템의 설계

(1) 시스템의 특징

- ① 4대의 카메라를 부착시켜 동시에 영상 신호를 입력시킬 수 있다.
- ② 4대의 카메라는 시스템의 동기 신호 단자를 이용하여 동기시킨다. 이 때 동기 신호는 60Hz으로 각각의 카메라에 공급한다.
- ③ 출력 모니터를 통하여 120fps의 신호가 출력된다.
- ④ 출력용 모니터는 공급할 동기 신호는 수직이 120Hz, 수평이 63KHz의 TTL 분리형으로 출력된다.
- ⑤ LCD 셔터 신호를 제어하는 4개의 단자가 있고, 이는 각각이 120Hz의 구형파로 동작하며 그 크기는 4Vpp 이내이다.
- ⑥ 화면의 크기는 720*512 dot로 하고, 실제로는 블랭킹 기간이 있어 640*480 dot로 한다.

(2) 시스템 설계

비디오 신호를 YC로 분리하여 A/D 변환한 후 RGB 신호로 바꾸는 A/D 변환부, 동시에 입력되는 4개의 비디오 신호를 효율적으로 저장하고 출력하는 메모리부, 전체의 시스템을 관장하고 시스템의 동기를 제어하는 Clock 및 수평/수직 동기 발생부, 비월 주사의 형식으로 들어오는 신호를 순차적인 신호로 바꾸어서 출력시키는 메모리 제어부, 4개의 비디오 신호를 병렬(동시)로 출력시키는 D/A 변환부로 되어 있다. 여기에 각각의 동작의 기본 원리를 기술하고 회로를 설계한다.

3.3 각 부분에서의 동작 설명

(1) A/D 변환부

카메라로부터의 비디오 영상 신호를 Y/C로 변환하여 A/D변환한 후 Y/C의 디지털을 RGB신호로 변환하는 부

분을 말한다.

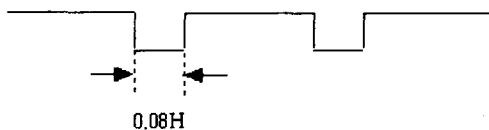
여기에서 IC는 비디오 입력 처리기인 SAA7111과 YC신호를 RGB 신호로 변환시켜 주는 74HCT574를 사용한다. IC SAA7111은 비디오 신호가 들어오는 입력 부분에서 사용하는 IC로서, 카메라의 비디오 신호를 받아들인 후 YC신호로 분리하여 IC 74HCT574로 내보낸다. IC SAA7111에서 직접적으로 NTSC 신호가 들어와도 자동적으로 YC신호의 분리 과정 없이 IC 74HCT574로 내보낸다. IC 74HCT574에 들어온 신호는 다시 각 RAM에 저장된다.

수평 분해도는 주사선에 대해 720*512 dot로 분해한다. 실제로는 수평 및 수직 분해할 때에 블랭킹 기간이 있어서 640*480 dot의 크기만 처리한다. 따라서 다음과 같은 A/D 컨버터가 필요하다. A/D 컨버터 RESOLUTION은 8Bit이다. IC SAA7111의 규격에 의해 A/D CONVERTER SAMPLINGRATE는 22.6368 MHz* 1/2=11.3184MHz이다.

(2) CLOCK 및 수직/수평 동기 신호 발생부

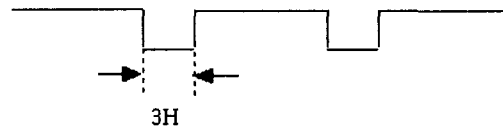
1) CLOCK 발생부

U349 OSC(generator)에서 135.8208MHz를 발생시킨다. 이 주파수는 3D-TV의 카메라 4대로부터의 동시 입력 신호를 4배의 속도로 가속하여 디스플레이하기 위한 것이다. 또 MEMORY의 RD/WR신호를 만들기 위해 135.8208 MHz가 필요하다.



AD 컨버터인 SAA7111에 22.6368MHz의 주파수를 공급하기 위해 U352 JK-FF IC를 통하여 2분주 한다 (45.726MHz/2=22.6368MHz). 또한 카메라 수평 동기 신호 및 메모리 관련 신호를 만들기 위하여 11.3184 MHz를 만들기 위해 U352에 의해 2분주 한다. 이 CLOCK 발생부는 매우 고속이므로 일반 TTL IC로는 구동이 불가능하므로 U350, U351, U352, U353, U354, U355, U356를 고속용 GAL 16V8-7ns의 PAL IC를 사용하여 제작한다.

2) 수직 및 수평 동기 신호 발생부



수평 동기 신호는 원칙적으로 15.750KHz가 필요하지만, 여기서는 실험용으로 15.720KHz로 설계한다. CRT 디스플레이 상태는 아무런 영향을 주지 않을 정도의 오차 범위이며, 본 회로에서는 15.720KHz를 사용하기로 한다. 수직 동기 신호는 NTSC에서 60Hz(V-SYNC)를 사용한다. 그러나, 본 시스템에서는 출력에서 순차 주사 방식을 사용하기 때문에 30fps를 정상화면으로 본다면 4배속인 경우는 120fps 즉, 120Hz(V-SYNC)를 출력하도록 한다. 4배속으로 출력할 시는 120Hz, 순차 주사 방식을 사용한다. 비월 주사로는 240Hz를 사용하기 위해 순차 주사 방식으로 출력하도록 한다. 수평 동기 출력은 15.720KHz의 4배인 62.88KHz(=15.720KHz*4:HSYNC)를 동기 신호로 설계한다. 상기 내용의 수직/수평 동기 신호를 자세하게 설명하기로 한다.

① 수평 동기 신호

수평 동기 신호는 아래와 같은 펄스가 필요하다. 이 신호를 카메라에 수평 동기 신호용으로 사용하고자 한다. 이에 대한 회로는 21/27의 회로도이며, 먼저 U271에 11.3184MHz의 CLOCK을 받고, 0.08H의 주기를 얻기 위해 회로가 구성되어 있다.

4배속 수평 동기 신호는 ①항과 같은 원리이며 주파수만 다르다. 그 회로는 18/27의 회로도를 U237 CLOCK 입력을 ①항보다 4배 큰 62.88KHz(= 15.720KHz*4)를 공급받는다. 역시 주변 회로는 0.08*1/15.720KHz의 주기를 얻기 위하여 구성된 회로들이다.

② 수직 동기 신호

수직 동기 신호는 아래와 같은 펄스가 필요하다. 이 신호는 카메라의 수직 동기 신호용으로 사용하고자 한다. 이에 대한 회로는 23/27회로도이며 U350에 15.720KHz의 수평 동기 신호를 받아서 3*1/ 15.720KHz의 주기를 만들기 위하여 논리 회로들이 구성된다.

4배속 수직 동기 신호를 3.3-2-1항과 같이 수평 4배속 동기 신호의 원리와 유사하다. 이 회로는 19/27의 회로도이며, 수평 동기 4배속인 62.88KHz(=15.720KHz* 4:H-SYNC)를 받아서 3*1/15. 720KHz의 주기를 얻

기 위하여 주변 논리회로가 구성되어 있다. U257, U258, U266~U269의 회로는 디스플레이의 셔터 신호를 만들기 위하여 회로 구성된다. U257, U258을 4진 카운터이며 U266~U269는 4진 디코더 회로이다.

방법이 연구되어야 할 것으로 본다. 그리고, 시스템의 하드웨어적인 구현으로 시스템으로 평가되어야 하며 실제로 입체감을 느끼는 정도와 피로감 등에 대하여도 연구가 병행되어야 할 것으로 본다.

3.4 회로도의 시뮬레이션

회로도의 시뮬레이션은 미국의 Micro Sim사의 PSpice

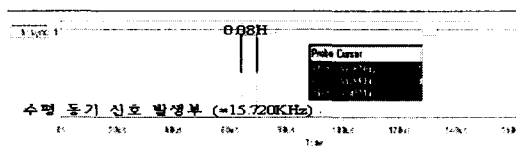


그림 3-1. 수평 동기 신호 발생부(0.08H)

V9.1를 이용하여 회로를 검증한다. 주 검증 부분은 수직 수직 동기 신호 발생부이다.

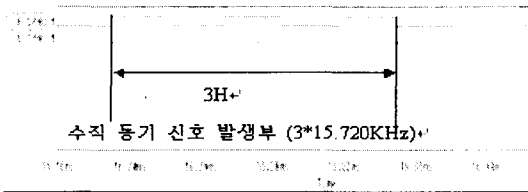


그림 3-2. 수직/수평 동기 신호와의 관계(=3H)

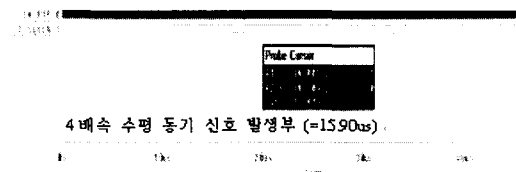


그림 3-3. 4배속 수평 동기 신호 발생부(=1/62.88KHz)

참고문헌

- [1] Haruo Isono, Minoru Yasud, etc. 50 inch Autostereoscopic Full-Color 3-D TV Display System, Proc. SPIE Vol. 1669, 12-13 Feb., 1992, San Jose, CA.
- [2] K. Akiyama, N. Tetsutani, M. Ishiahi, S. Ichinose, H. Yasuda, Consideration on Three - Dimensional Visual Communication Systems, IEEE Journal on Selected Areas in Communication, Vol. 9., No.4, pp. 555-560, May 1991.
- [3] Okoshi T. Three dimensional imaging technique, New York Academic Press, 1976.
- [4] 박대철, 김경태, 손정영, 삼차원 영상 처리와 디스플레이 기술, 한국통신학회지, 제 11권 8호, 1994.
- [5] International Workshop on 3D Imaging Media Technology, KIST, January 1995.
- [6] Belle L. Tseng, Kimitris Anastassiou, Compatible Video Coding of Stereoscopic Sequences Using MPEG-2s Scallibility and Interfaced Structure, International Workshop on HDTV94, Torino, Italy, 10, 1994.
- [7] T. Fujii, H. Harashima, Data Compression and Interpolation of Multi-View Image Set, IEICE Trans. Inf. & Syst. Vol. E77-D, No.9 September, 1994.

IV. 결론

3차원 화상의 디스플레이를 위하여 멀티 시스템의 구현 방안 검토, 4 채널 영상 입력신호의 고속 처리 장치를 위한 요구 사항, 시스템의 설계 및 시뮬레이션을 했다 행후의 계획은 데이터 압축에 따른 객관적인 품질 평가의

저자소개



이 영 훈
한남대학교 전자공학과 교수

임 승 수
에이스 테크놀로지 중앙연구소