

## 직렬 피드백 기법을 이용한 저잡음 증폭기의 구현에 관한 연구

김동일\* · 유치환\* · 전중성\*\* · 정세모\*\*\*

A Study on the Fabrication of the Low Noise Amplifier  
Using a Series Feedback Method

*Dong Il Kim\* · Chi-Hwan Ryu\* · Joong Sung Jeon\*\* · Se-Mo Chung\*\*\**

### 〈목 차〉

#### Abstract

I. 서론

II. 회로설계 이론

III. 설계 및 제작

IV. 측정 결과

V. 결 론

참고문헌

### 요 약

본 논문에서는 IMT-2000 수신주파수인 2.13~2.16 GHz 대역에서 초고주파용 수신장치로 사용되는 저잡음증폭기를 직렬 피드백 기법과 저항결합회로를 이용하여 구현하였다. GaAs FET(Field Effect Transistor)의 소스단에 부가한 직렬 피드백은 저잡음증폭기의 저잡음특성과 입력반사계수가 작아졌으며, 또 저잡음증폭기의 안정도도 개선되었다. 저항결합회로는 반사되는 전력이 정합 회로내의 저항에서 소모되므로 입력단 정합이 용이하였다. 저잡음증폭기의 저잡음증폭단은 GaAs FET인 ATF-10136, 고득증폭단은 내부정합된 MMIC인 VNA-25를 사용하였으며, 알루미늄 기구물 안에 유전율 3.5인 테프론 기판에 초고주파회로와 자기 바이어스 회로를 함께 장착시켰다. 이렇게 제작된 저잡음증폭기는 30 dB 이상의 이득, 0.7 dB 이하의 잡음지수, 17 dB의 P1dB, 1.5 이하의 입출력 정재파비를 얻었다.

### Abstract

This paper presents the fabrication of the LNA which is operating at 2.13~2.16 GHz for IMT-2000

\* 정희원, 한국해양대학교 전파공학과

\*\* 정희원, 한국해양대학교 해사산업연구소

\*\*\* 정희원, 한국해양대학교 해사수송과학부

front-end receiver using series feedback and resistive decoupling circuit. Series feedback added to the source lead of a GaAs FET keeps the low noise characteristics and drops the input reflection coefficient of a low noise amplifier simultaneously. Also, it increases the stability of the LNA. Resistive decoupling circuit is suitable for input stage matching because a signal at low frequency is dissipated by a resistor in the matching network. The amplifier consists of GaAs FET ATF-10136 for low noise stage and VNA-25 which is internally matched MMIC for high gain stage. The amplifier is fabricated with both the RF circuits and self bias circuit on the Teflon substrate with 3.5 permittivity. The measured results of the LNA which is fabricated using the above design technique are presented more than 30 dB in gain, P1dB 17 dB and less than 0.7 dB in noise figure, 1.5 in input · output SWR(Standing Wave Ratio).

### I. 서 론

최근 가입자 및 그 이용량이 폭발적으로 증가하고 있는 PCS(Personal Communication System), Cellular 등의 이동통신 서비스를 비롯해서 현대 문명의 핵심이라 할 수 있는 정보화 시대가 전개되고 있으며, 무선통신 기술은 이의 근간을 이루고 있다. 무선통신은 전파를 매개체로 한다는 특성 때문에 공간상 제약의 극복, 설비의 경제성과 이용 가능성의 증대 등으로 무선 서비스의 수요가 증가하고 있는 추세에 있고 이에 따라서 무선 설비의 수요도 증가하고 있다[1]~[2].

이동통신 서비스를 구성하는 무선 설비에는 기지국, 중계기 등을 비롯한 개인 휴대용 단말기가 있으며, 이들의 수신부에는 저잡음 증폭기가 포함된다. 또한, 차세대 이동통신으로 각광받고 있는 IMT-2000의 상용화로 특성이 우수한 LNA(Low noise amplifier), HPA(High power amplifier) 등의 RF(Radio Frequency) 소자 개발의 필요성이 요구되고 있다.

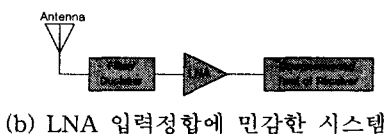
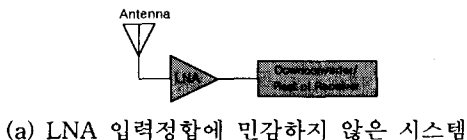


그림 1. 두 가지 LNA의 구현

저잡음 증폭기의 중요성은 그 응용분야에 따라 다른데 그림 1(a)의 위성 수신기와 같은 시스템에서 저잡음 증폭기는 안테나에 직접 연결되므로 증폭기의 입력정합은 상대적으로 큰 입력 부정합을 감수하면서 최소 잡음지수를 달성하기 위해 설계되며, 전체 시스템의 성능은 본질적으로 입력 부정합에 의한 영향을 받지 않는다. 그림 (b)와 같은 full duplexer 시스템에서는 송·수신부가 안테나를 공유한다. 예를 들어, CDMA(Code Division Multiple Access) 휴대용 단말기에서는 듀플렉서가 안테나에서 송수신 대역을 분리하며, 저잡음 증폭기의 부정합에 의해서 필터의 성능이 저하될 수 있고 시스템 성능이 나빠질 수 있다. 이런 상황에서는 최소잡음뿐만 아니라 낮은 VSWR(Voltage standing wave ratio)을 위해 입력 정합으로 설계하는 것이 바람직하다.

따라서, 본 연구에서는 잡음 특성과 입·출력 정재파비 특성을 동시에 만족시키기 위하여 저잡음 증폭단에 사용되는 소자의 소스 리드에 직렬로 인덕터를 추가하는 방법을 사용하였다.

또한, 제작에 사용된 GaAs FET는 사용주파수 대역에서 부분적인 불안정성을 가지는 문제점이 있으므로 입력 정재파비와 잡음 특성에 영향을 미치지 않는 범위에서 직렬 피드백의 값을 조정하여 사용주파수 대역 내에서 무조건적인 안정화를 이루도록 설계하였다. 일반적으로 저잡음 증폭기의 설계시 저주파 대역에서는 정합회로가 잡음 또는 FET 자체의 불안정한 저주파 특성으로 인하여 증폭기의 발전을 유발시키므로 이러한 문제점을 해결하기 위하여 저항 결합회로를 사용하여 입력단 정합회로를

설계하였으며, 이를 이용하여 IMT-2000 휴대용 단말기 수신 주파수인 2.13~2.16 GHz 대역에서 초고주파용 수신장치로 사용될 수 있는 저잡음 증폭기를 유전율 3.5, 두께 0.5 mm인 테프론 기판을 사용하여 설계·제작하였다. 측정 결과는 설계 사양과 잘 일치하는 것으로써 제작된 저잡음 증폭기는 IMT-2000, PCS용 기지국 및 중계기 등의 수신부에 널리 활용될 수 있을 것이다.

## II. 회로설계 이론

저잡음 증폭기는 안테나로부터 수신된 미약한 신호를 증폭시켜 수신감도를 향상시키는 증폭기로서 요구되는 성능에 따라 잡음 특성, 이득 및 역압점이 결정된다. 저잡음 증폭단의 설계에 있어 입력단의 설계는 저잡음 특성에 비중을 두게 되며 출력단은 이득에 비중을 두어 설계하게 된다. 회로의 설계를 위해서는 우선 사용하려는 저잡음 능동소자인 HP사의 GaAs FET인 ATF-10136의 특성을 기초로 하여 중심주파수 2.15 GHz에서 이득, 잡음지수, 그리고 30 MHz의 대역폭을 고려하여야 한다[3]~[6].

증폭기의 잡음지수는 그림 2에서 알 수 있는 바와 같이 소스 임피던스( $Z_{source}$ )의 함수이다. 일반적으로 트랜지스터 입력 임피던스( $Z_{in}$ )의 공액정합인 소스 임피던스는 증폭기가 최소 잡음지수를 갖는데 필요로 하는 임피던스와는 같지 않다. 그러므로 입력정합 회로망을 각각 낮은 입력 정재파비 또는 낮은 잡음지수를 얻도록 조정할 수 있지만, 두 가지 특성을 동시에 만족시키도록 설계할 수 없다는 문제점이 있다. 이러한 문제점을 해결하기 위한 방법으로는 부채환(Negative feedback)과 저항 안정화(Resistor stabilized) 기술이 사용된다[4].

그러므로, 본 연구의 저잡음 증폭단 설계는 소스 리드에 직렬로 인덕터를 부가함으로써 낮은 잡음지수와 낮은 입력 정재파비, 그리고 대역 내에서의 무조건 안정성을 동시에 만족할 수 있도록 하였다.

사용한 능동소자인 ATF-10136 자체의  $\Gamma_{opt}$ 와  $S_{11}^*$ 이 스미스 도표 상에서 멀리 떨어져 있기 때문에 설계시에 저잡음 중심의 설계를 하면 이득이

낮거나 입력 정재파비가 나빠지게 된다. 그러므로 소스 리드의 인덕터 값을 조정하여  $\Gamma_{opt}$ 와  $S_{11}^*$ 을 스미스 도표 상에서 가깝게 위치시킴으로써 이득정합과 잡음정합을 동시에 달성할 수 있다. 그림 3은 소스 인덕터 값의 변화에 따라서  $S_{11}^*$ 이  $\Gamma_{opt}$ 를 중심으로 하여 이동하는 경향을 나타내고 있다.  $S_{11}^*$ 이  $\Gamma_{opt}$ 에 가장 가깝게 위치할 때의 소스 인덕터의 값은 0.6 nH임을 알 수 있으며, 소스 인덕터의 추가적인 이점으로써 소자가 갖는 산란 파라미터로부터 계산되는 주파수대역 내의 잠재적인 불안정성( $K : 0.7$ )을 무조건 안정성( $K : 1.0$ )으로 향상시켰다.

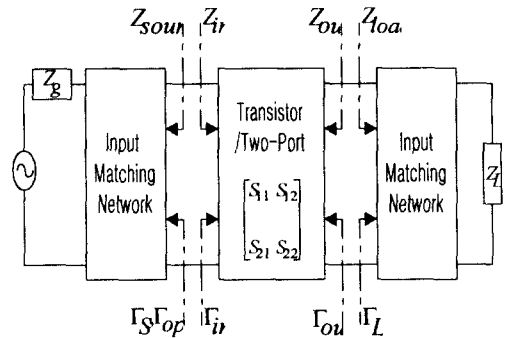


그림 2. 저잡음 증폭기의 분석적인 구조

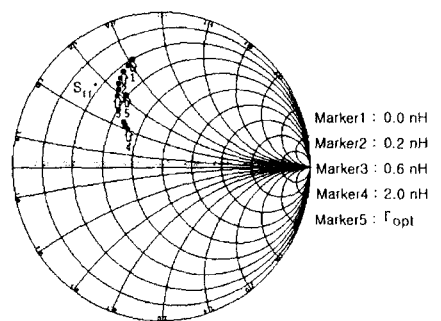


그림 3. 소스 인덕턴스의 변화에 따른  $S_{11}^*$ 의 이동

표 1은 중심주파수 2.15 GHz에서 소자 자체만의 잡음 파라미터와 소스 리드에 직렬로 인덕터를 부가했을 경우에 갖는 잡음 파라미터를 나타내었다. 소스 인덕턴스  $L_s = 0.6$  nH일 때의  $S_{11}^*$ 이  $\Gamma_{opt}$

에 근접함을 알 수 있고 안정도 K, 잡음저항 Rn, 최소 잡음지수 Fmin이 향상되었음을 알 수 있다.

표 1. 2.15 GHz에서 ATF-10136의 잡음 파라미터

| 파라미터           | LS = 0 nH            | LS = 0.6 nH          |
|----------------|----------------------|----------------------|
| $\Gamma_{opt}$ | 0.68 $\angle$ 51.37° | 0.64 $\angle$ 53.69° |
| S11*           | 0.77 $\angle$ 70.56° | 0.62 $\angle$ 54.20° |
| K              | 0.7                  | 1.0                  |
| Fmin           | 0.4 dB               | 0.39 dB              |
| Rn             | 0.44                 | 0.38                 |

앞에서 직렬 피드백으로 사용한 0.6 nH의 소스 리드 인덕턴스는 실제적인 제작에 있어서는 구현하기가 아주 어려운 작은 값이다. 또한, 이상적인 인덕턴스 성분만 가지는 소자도 없으므로 본 연구에서는 마이크로스트립 선로를 이용하여 0.6 nH의 인덕터와 동일한 유도성 직렬 피드백의 효과를 얻고자 하였다. 시뮬레이션으로 계산된 0.6 nH에 해당하는 마이크로스트립 선로는 길이 1.6 mm, 폭은 0.6 mm로서 0.509 mm의 소스 리드 폭에 따른 불연속 효과를 고려하였으며, 이 때의 잡음 파라미터와 산란 파라미터는 소스 인덕턴스를 부가했을 때와 동일함을 확인하였다.

### 2.1 설계 목표치 설정

길이 1.6 mm, 폭 0.6 mm인 마이크로스트립 선로를 소스 리드에 부가하여 저잡음 증폭단에 사용한 소자의 Vds = 2 V, Ids = 25 mA 조건에서의 산란 파라미터와 잡음 파라미터를 토대로 하여 중심 주파수 2.15 GHz에서 잡음, 이득, 그리고 입·출력 정재파비 사이의 절충(Trade-off)과정을 거쳐서 설계하였다. 저잡음 증폭기의 설계 및 제작에서 저잡음 증폭단은 GaAs FET인 ATF-10136을, 고이득 증폭단은 내부 정합된 MMIC인 VNA-25를 사용하였다. 제작하려는 저잡음 증폭기의 설계 목표치는 표 2과 같다.

표 2. 저잡음 증폭기의 설계 목표치

| Item Description | Specification   |
|------------------|-----------------|
| Frequency Band   | 2.13 ~ 2.16 GHz |
| Gain             | 30 dB           |
| Gain Flatness    | 1 dB max.       |
| Noise            | 0.8 dB          |
| Input VSWR       | 1.7 max.        |
| Output VSWR      | 1.7 max.        |
| P1dB             | 17 dB           |
| Impedance        | 50 ohms         |
| Voltage          | 5 V dc          |

### 2.2 저항결합 회로(Resistive decoupling circuit)

그림 4의 저항결합 회로는 저주파 영역의 신호를 저항을 통해 소모시킴으로써 정합특성을 향상시키고 FET 자체를 저주파 신호에 동작시키지 않게 하여 잡음특성을 개선하는 효과와 자체 바이어스 회로에서 게이트-소스 바이어스 전압을 인가하기 위해서 사용되었다. 저항결합 회로는 인덕터의 영향으로 사용 주파수 대역의 신호에 대해서는 개방회로의 역할을 하므로 입력신호는 영향을 받지 않고 전달되며, 반면에 저주파 대역의 신호는 100 Ω의 저항에서 소모되므로 설계시 입력단 정합에 용이하고 정재파비 특성을 개선할 수 있다[7]~[8].

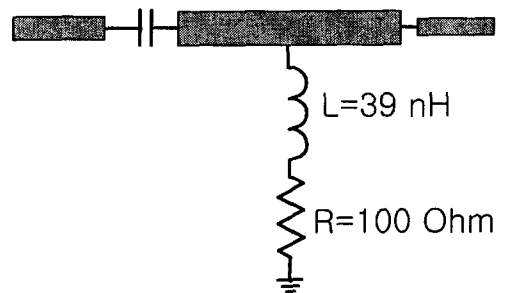


그림 4. 저항결합 회로

2.3 자체 바이어스 회로(Self-bias circuit)

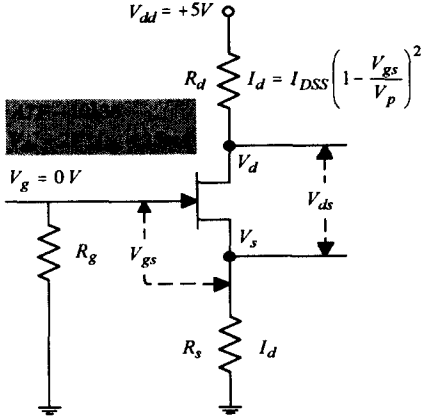


그림 5. 자체 바이어스 회로

본 연구에서 사용한 GaAs FET인 ATF-10136 은 바이어스 조건이  $V_{ds} = 2\text{ V}$ ,  $I_{ds} = 25\text{ mA}$ 일 때 최소의 잡음과 최대의 이득 특성을 가지므로 외부에서 인가하는 전압  $V_{dd} = 5\text{ V}$ 일 때 위의 바이어스 조건을 만족하도록 하기 위해 자체 바이어스 회로를 그림 5와 같이 구성하였다. 자체 바이어스 회로는 제 2의 전압 공급원이 필요하지 않으므로 바이어스 회로가 간단한 장점이 있으며, 게이트-소스 바이어스 전압을 제어하기 위해서 소스 저항  $R_s$ 를 사용한다.

그림 5의 바이어스 회로에서 역방향 바이어스된 게이트-소스를 통해서는 전류가 흐르지 않으므로 게이트 전류는 “0”이고, 따라서 게이트 전압은 다음과 같다[9].

$$V_g = I_g R_g \dots\dots\dots (1)$$

드레인 전류를  $I_d$ 로 설정하면 소스전압과 게이트-소스 전압은

$$V_s = I_d R_s \dots\dots\dots (2a)$$

$$V_{gs} = I_d R_s \dots\dots\dots (2b)$$

로 되며, 드레인 전류는 다음과 같다.

$$I_d = I_{dss} \left(1 - \frac{V_{gs}}{V_p}\right)^2 \dots\dots\dots (3)$$

여기서,  $V_p$ 는 차단전압(핀치오프 전압),  $I_{dss}$ 는 포화전류이다.

위의 수식으로부터 FET 전달특성과 자체 바이어스 선을 작도한 결과는 그림 6과 같으며, 최적의 바이어스 점은  $V_{gs} = -0.73\text{ V}$ 이고,  $I_{ds} = 25\text{ mA}$  이므로 소스 저항  $R_s = 30\ \Omega$ 이 된다

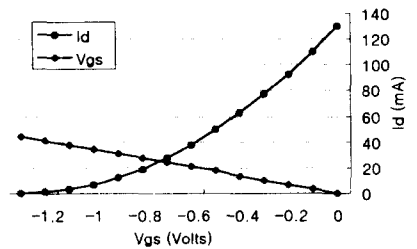


그림 6. 전달특성 및 자체 바이어스 선의 작도

Ⅲ. 설계 및 제작

저잡음 증폭기의 구성에서 저잡음 증폭단은 HP사의 GaAs FET인 ATF-10136을, 고이득 증폭단은 Mini-Circuits사의 내부적으로 정합된 MMIC인 VNA-25를 사용하였으며, 증폭기의 개략적인 구성도는 그림 7과 같다.

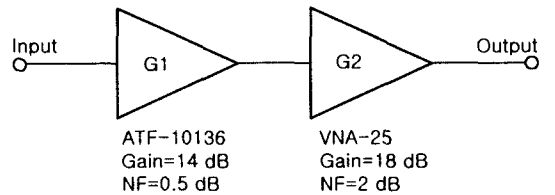


그림 7. 저잡음 증폭기의 구성도

저잡음 증폭단의 잡음지수는 0.5 dB, 이득을 14.5 dB로 설계하고 데이터 시트에 제시된 고이득 증폭단의 VNA-25의 잡음지수가 2 dB, 이득이 18 dB 일 때 전체 저잡음 증폭기의 잡음지수는 다음과 같다.

$$\begin{aligned}
 NF(\text{overall}) &= NF1 + \frac{NF-1}{G1} \\
 &= 10^{0.5 \text{ dB}/10} + \frac{10^{\frac{2 \text{ dB}/10}{14.5 \text{ dB}/10}} - 1}{10} \leq 0.7 \text{ dB}
 \end{aligned}$$

.....(4)

그림 8은 앞에서 언급한 회로 설계 이론을 이용하여 정합회로를 구성한 다음 설계한 저잡음 증폭단과 고이득 증폭단, 그리고 바이어스 회로 부분을 포함한 전체 저잡음 증폭기 회로를 나타낸다. 잡음지수가 사용 주파수 대역에서 0.7 dB 이하가 되도록 초고주파 응용 소프트웨어인 Serenade 8.0을 사용하여 최적화 한 저잡음 증폭기의 시뮬레이션 결과를 그림 9에 나타내었다.

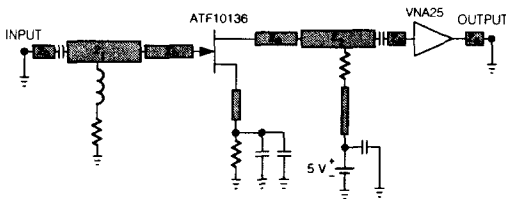
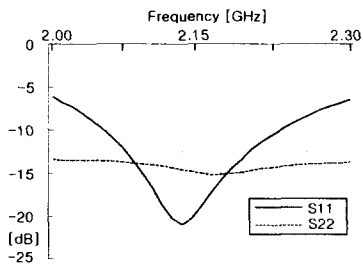
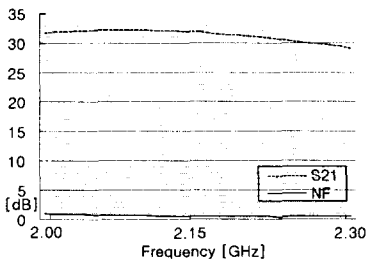


그림 8. 저잡음 증폭기의 회로도



(a) 반사손실 특성



(b) 이득 및 잡음지수 특성

그림 9. 저잡음 증폭기의 시뮬레이션 결과

#### IV. 측정결과

제작된 저잡음 증폭기를 HP 8753D 회로망 분석기를 이용하여 산란 파라미터를 측정하여 이득과 정합 특성을 분석하였고, 잡음지수는 MAURY MICRO-WAVE Corporation사의 Noise Gain Analyzer MT2075와 NGA Frequency Extender를 사용하여 측정하였다.

그림 10은 MT2075 계측기로 측정된 잡음지수 특성을 나타낸다. 측정된 잡음지수 특성은 사용주파수 대역(2.13 ~ 2.16 GHz)에서 0.7 dB 이하의 특성을 보였고, 그림 11의 이득 및 위상 특성에서는 사용 주파수 대역에서 30 dB(20 dB Attenuator 부가하여 측정) 이상의 이득과 0.3 dB 이내의 이득 평탄도를 보였다.

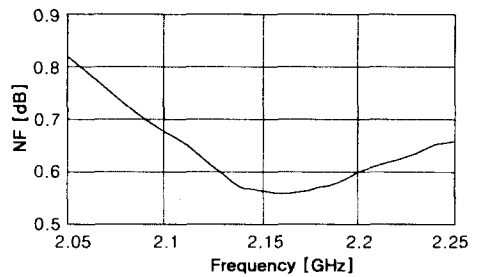


그림 10. 측정된 저잡음 증폭기의 잡음지수 특성

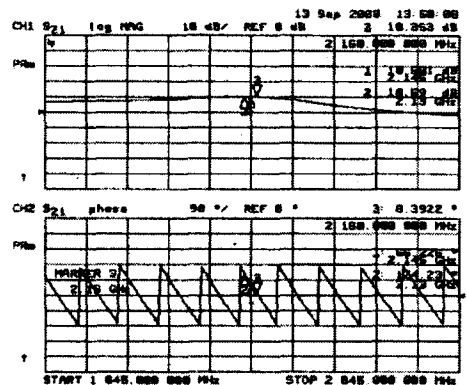


그림 11. 저잡음 증폭기의 이득 및 위상 특성

그림 12에서는 저잡음 증폭기의 입·출력 정제 파비가 대역 내에서 1.5 이하임을 나타내고 그림

13은 중심주파수 2.13 GHz에서 입력 신호전력 대 출력 신호전력의 관계를 나타낸다. 제작된 저잡음 증폭기의 P1dB 출력은 그림10에서 나타낸바와 같이 기준선과 실험치 사이가 1 dB 차이를 갖는 출력으로서 약 18 dBm을 나타내었다.

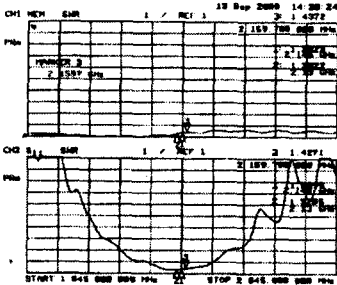


그림 12. 저잡음 증폭기의 입·출력 정재파비

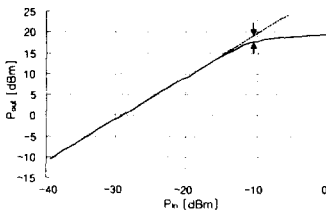


그림 13. 입·출력 전달 특성

그림 14는 제작된 저잡음 증폭기의 실물 사진을 보여준다. 제작된 저잡음 증폭기의 측정 결과를 설계 목표치와 비교해 볼 때 모든 특성을 만족시키며, 특히 우수한 잡음지수와 이득 특성을 보였다.

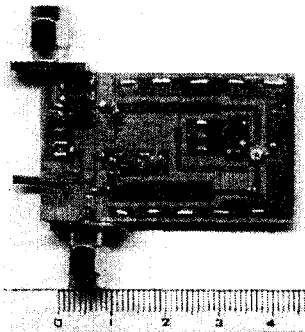


그림 14. 제작된 저잡음 증폭기의 사진

## V. 결 론

본 논문에서는 IMT-2000 휴대용 단말기 수신 주파수인 2.13 ~ 2.16 GHz 대역에서 초고주파용 수신 장치로 사용될 수 있는 저잡음 증폭기를 유전율 3.5, 두께 0.5 mm인 테프론 기판 상에 장착하였다.

증폭기의 설계 및 제작에 있어서, 저잡음 증폭단은 직렬 피드백과 저항결합 회로를 사용하였으며, 고이득 증폭단은 양단 정합된 단일 증폭기 형태로 구성하였다. 저잡음 증폭단에 직렬 피드백을 사용하면 저잡음 특성과 입·출력 정재파비를 동시에 만족시키고 저항결합 회로는 게이트-소스 바이어스를 인가함과 동시에 저주파 영역의 신호를 정합 회로내의 저항을 통해 소모시킴으로써 저잡음 증폭기의 설계시 입력단 정합에 용이하였다. 또한, 고이득 증폭단에 내부적으로 정합된 MMIC를 사용하였으므로 전단 증폭기의 임피던스를 고려하지 않아도 된다는 장점이 있다. 그러나, 사용한 GaAs FET 소자는 사용주파수 대역에서 부분적인 불안정성을 가지는 문제점이 있으므로, 이러한 문제점을 극복하는 일반적인 방법은 드레인측에 직렬로 저항을 추가하는 것이다. 그러나, 이 방법은 이득의 감소와 입·출력 동시 정합을 어렵게 만드는 단점이 있다. 따라서, 본 연구에서는 소스 리드 인덕터의 추가적인 이점으로 대역내의 무조건 안정성을 이루었다.

제작된 저잡음증폭기는 사용주파수 2.13 ~ 2.16 GHz 대역에서 30 dB 이상의 이득, 0.7 dB 이하의 잡음지수, 1.5 이하의 입·출력 정재파비, P1dB 17.6 dBm, 이득 평탄도 0.3 dB 이내의 결과를 나타냄으로써 설계시 목표로 했던 사양을 만족시켰다.

## 참고문헌

- 1) D. Roddy, *Satellite Communications*, Prentice Hall, pp. 63-107, 1989.
- 2) G. Gonzalez, *Microwave Transistor Amplifier Analysis and Design*, Prentice Hall, 1984
- 3) D. C. Youla, "A New Theory of Broadband

- Matching," IEEE Trans. Circuit Theory, vol. CT-11, pp. 30-50, 1964.
- 4) H. J. Carlin and J. J. Komomiak, "A New Method of Broadband Equalization Applied to Microwave Amplifier," IEEE Trans. Microwave Theory Tech., vol. MTT-27, pp. 92-99, 1979.
  - 5) H. J. Carlin and P. Amstutz, "On optimum broadband matching," IEEE Trans. Circuits and Systems, vol. CAS-28, pp. 401-405, 1981.
  - 6) 안동식, 장동필, "23 GHz 대 저잡음 증폭기의 제작기술에 관한연구," 전자공학회 논문지 제34권 D편, 제3호, pp. 9-15, 1997.
  - 7) 김선옥, 강원태, 강충구, 장익수, "3 dB Coupled Line을 이용한 안정한 RF 전력증폭기 설계방법," 전자공학회 논문지, 제34권 D편, 제10호, pp. 25-31, 1997.
  - 8) 전중성, 김동일, "저항 결합회로를 이용한 Cellular CDMA 용 저잡음증폭기의 구현," 해양정보통신학회 논문지, 제2권, 제4호, pp. 635-641, 1998.
  - 9) Peter C.L. Yip, High-Ferquency Circuit Design and Measurements, Chapman & Hill, pp. 85-86, 1991.