

Al-1%Si 박막배선에서 엘렉트로마이그레이션 현상에 미치는 절연보호막 효과

김경수 · 김진영

광운대학교 전자재료공학과
(2000년 6월 16일 접수)

Dielectric passivation effects on the electromigration phenomena in Al-1%Si thin film interconnections

K. S. Kim and J. Y. Kim

Department of Electronic Materials Engineering, Kwangwoon University

(Received June 16, 2000)

요 약 – 절연보호막 처리된 Al-1%Si 박막배선에서 DC와 PDC 조건하에서의 Electromigration 현상에 관하여 조사하였다. SiO₂와 PSG/SiO₂ 절연보호막 층을 갖는 박막배선은 표준 사진식각 공정으로 제작되었고, 테스트 라인 길이는 100, 400, 800, 1200, 1600 μm이다. Al-1%Si 박막배선에 고정된 전류밀도 1.19×10⁷A/cm²의 DC 와 duty factor가 0.5인 1 Hz의 주파수에 고정된 전류밀도 1.19×10⁷A/cm²의 PDC를 인가하였다. Electromigration 테스트에서 PSG/SiO₂ 절연보호막 시편의 Electromigration 저항성이 SiO₂ 절연보호막 시편 보다 우수함을 알 수 있었다. PDC에서 박막 배선의 수명이 DC 보다 2-4배 정도 길게 나타났으며, 박막 배선의 길이가 증가 할 수록 수명이 감소하다가 임계길이 이상에서 포화되는 경향을 보인다. Electromigration에 의한 결함 형태로는 전기적 개방을 야기시키는 보이드와 전기적 단락을 야기시키는 힐록이 지배적이다.

Abstract – Electromigration Phenomena in Al-1%Si thin film interconnections under DC and PDC conditions were investigated. Thin film interconnections with SiO₂ and PSG/SiO₂ dielectric passivation layer were formed by a standard photolithography process method and test line lengths were 100, 400, 800, 1200, and 1600 μm. The current density of 1.19×10⁷A/cm² was stressed in Al-1%Si thin film interconnections under DC condition. The current density of 1.19×10⁷A/cm² was also applied under PDC condition at the frequency of 1 Hz with the duty factor of 0.5. The electromigration resistance of PSG/SiO₂ dielectric passivation test line was stronger than SiO₂ dielectric passivation test line. The lifetime under PDC was 2-4 times longer than DC condition. As the thin film interconnection line increased, the lifetime decreased and saturated over the critical length. Failure patterns by an electromigration were dominated by void-induced electrical open and hillock-induced electrical short.

1. 서 론

최근 반도체 집적회로의 특성이 고성능, 고밀도화 되어짐에 따라 집적회로 내에서 증가되는 복잡성과 그에 대응하는 금속박막배선 선 폭의 축소(scaling down)가 요구된다. 선 폭의 축소에 따라 금속박막배선에서 소자 동작 시에 고정된 전류조건하에서 고전류밀도가 유도되며 [1], 이로 인해 금속박막배선의 전도체 도선내에 유발되는 electromigration 현상은 집적회로의 신뢰도를 좌우할 정도로 극미세 전자소자에서 중요한 결함 원인으로 보고되고 있다 [2].

Electromigration이란 높은 전류밀도를 인가하였을 때 금속박막배선에서 발생하는 물질의 이동현상으로 1960년대에 electromigration의 구동력의 개념을 H. B. Huntington에 의해 처음으로 공식화 되어지면서 본격적인 연구가 시작되었고 [3], 1969년에는 J. R. Black이 electromigration대한 의존성을 전류밀도, 온도, 활성화에너지등을 수식화 하여 electromigration에 대한 연구를 가속화 하였다 [4]. Electromigration에 대한 가속화 실험은 DC 상태에서 진행되었으나 1970년대 말 부터 PDC 조건에서 electromigration 현상에 대한 연구가 시작되었다.

PDC조건에서 electromigration 특성에 영향을 미치는 여러 가지 요소로는 전류가 인가되는 결합형성 기간과 전류가 인가되지 않는 구조적 열적 결합완화 기간으로 나누어지며 결합 완화기간에 의한 수명증가는 주파수와 듀티 백터에 의존하는 것으로 나타났다 [5, 6]. PDC 조건의 해석은 1990년 Shono, Kuroki, Yamada에 의하여 전류 인가, 차단시 박막 배선의 온도 변화에 대해 알아보기 위해 열 반응 모델을 기초로 한 박막 배선의 구조를 열 저항, 열 캐퍼시터라는 개념을 사용하였다 [7]. 박막 배선의 구조적 효과로 인하여 생성되는 결합의 원인은 결정립계수의 증가와 출열로 인한 국부적인 온도구배와 전류 크라우딩(Current Crowding)현상이 있다. PDC조건에서 수명증가의 원인은 전류 차단시 과잉 정공 농도의 변화와 박막 배선의 저항감소 등이 있으며 수명을 결정하는 가장 중요한 역할을 하는 요소로는 듀티 팩터, 전류밀도, 온도, 주파수의 함수라는 것이 확인되었다[8, 9].

Electromigration의 저항성에 영향을 미치는 변수에 관한 연구로는 전류밀도와 온도에 관한 연구, 절연보호막의 두께와 절연보호막 물질에 관한 연구, 내화성 금속(refractory metal)과 평균 결정립 크기, 결정립의 방향성에 관한 연구, 배선의 구조와 선폭의 변화에 따른 금속박막배선에 관한 연구, 습기에 의한 부식과 열처리 등에 의한 금속박막배선의 신뢰도 향상에 관한 연구 등이 진행되었다 [10-14].

Electromigration 저항성을 개선하기 위해 절연보호막이 사용되고 있으며 절연 보호막은 반도체에 다층금속 박막 배선의 금속층 사이의 절연층인 ILD(Interlevel dielectric), 도핑된 막으로부터 도판트(dopant)들의 손실을 방지하기 위한 덮개 등으로 확대되고 있으며 절연보호막의 목적은 전기적 절연, 다층 보호 금속 공정 이후의 기계적, 화학적 손상을 막아 주어 금속 박막 배선의 수명시간을 향상 시키는 역할을 하며 SiO₂, PSG, BPSG, Si₃N₄, TEOS등이 대표적으로 사용된다 [11]. 이중 SiO₂가 가장 좋은 특성을 가지고 있는 것으로 알려졌다. 이와 같은 이유로 SiO₂를 기본으로 SiO₂와 PSG/SiO₂ 절연보호막 시편을 형성하였다.

본 실험에서는 DC와 PDC 조건에서 SiO₂와 PSG/SiO₂ 절연보호막 처리된 Al-1%Si 박막배선에 고정된 전류밀도를 인가하여 electromigration 저항성을 고찰하여 차세대 절연보호막을 제시하고자 한다.

2. 실험 방법

DC와 PDC 조건에서 절연 보호막 처리된 Al-1%Si 박막배선의 electromigration 현상을 연구하기 위해 테스트 시편을 Boron⁶ 도핑된 p형의 Si(100) 웨이퍼 위에 열산화법으로 5000 Å의 두께로 성장시킨 금속박막배선이 제작되었다. 금속박막배선 전도체 재료로는 Al-1%Si을 사용하였고, 스퍼터링법(MRC 920 DC Magnetron Sputter)으로 7000 Å의 두께를 갖도록 증착하였다. 증착한 후에 APCVD(Atmosphere Pressure Chemical Vapor Deposition) 법으로 SiO₂(3000 Å)와 PSG(3000 Å)/SiO₂(3000 Å)의 절연보호막을 입혀 테스트 시편을 형성하였다. 그림 1는 SiO₂(3000 Å)/Al-1%Si(7000 Å)/SiO₂(5000 Å)/p-Si(100)와 PSG(3000 Å)/SiO₂(3000 Å)/Al-1%Si(7000 Å)/SiO₂(5000 Å)/p-Si(100) 완성된 실험 시편의 구조이다.

실험에 사용된 테스트 패턴은 표준 사진 식각 공정(standard photolithography process)을 사용하여 직선형의 테스트 라인을 형성하였다. 그림 2과 같이 테스트 라인은 3 μm의 선 폭을 갖는 100, 400, 800, 1200,

Passivation Layer (PSG, 3000 Å)
Passivation Layer (SiO ₂ , 3000 Å)
Metal (Al-1%Si, 7000 Å)
SiO ₂ (5000 Å)
p-type Si(100) wafer

그림 1. 실험 시편의 구조.

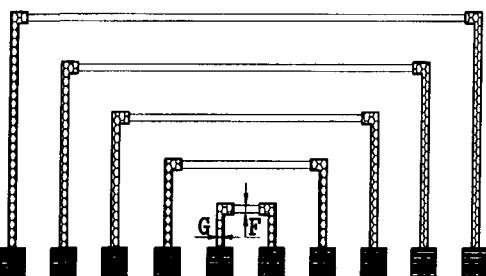


그림 2. 테스트 라인구조.

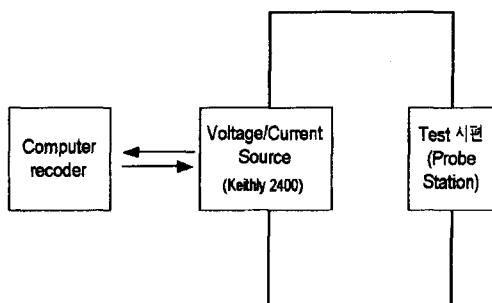


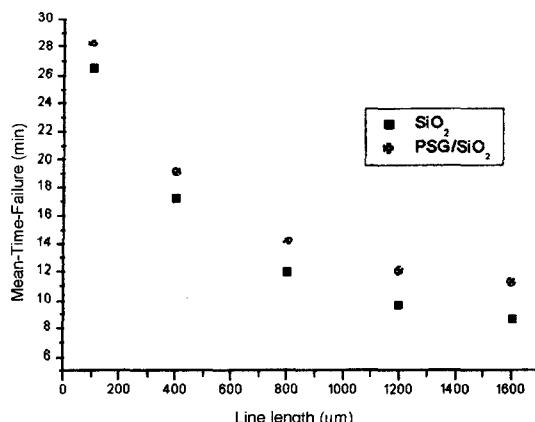
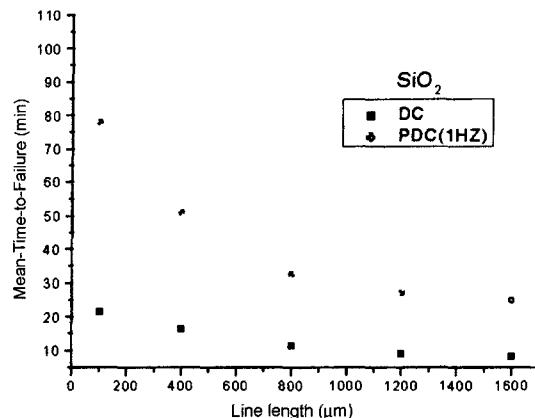
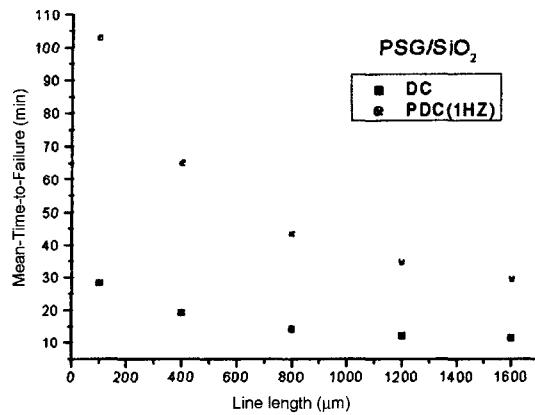
그림 3. Electromigration 테스트 회로도.

1600 μm 의 5가지 직선형으로 제작되었다.

그림 3의 electromigration 테스트 회로도는 DC와 PDC 조건에서 SiO_2 와 PSG/SiO_2 절연보호막 시편을 각각 실온 분위기 상태에서 각각 $1.19 \times 10^7 \text{ A/cm}^2$ 의 고정된 전류밀도를 인가하여 시간의 변화에 따른 저항 변화를 정확히 측정하기 위해서 정전류 공급기(Voltage/Current Source Keithely 2400)를 사용해서 연속적이고 고정된 전류밀도를 갖는 정전류를 인가하여 시간의 변화에 따른 저항 변화를 측정하였다. PDC 상태에서는 주파수를 1 Hz를 사용하고 드티 백터는 0.5를 유지하여 실험을 하였다.

3. 결과 및 고찰

그림 4는 SiO_2 와 PSG/SiO_2 절연보호막 시편에 DC의 고정된 전류밀도를 인가시 길이변화에 따른 평균결합발생시간을 비교하였다. SiO_2 의 평균결합발생시간은 실온에서 26.6, 17.3, 12, 9.8, 8.7 min, 그리고 PSG/SiO_2

그림 4. SiO_2 와 PSG/SiO_2 절연보호막 시편의 평균 결합발생 시간.그림 5. DC와 PDC조건에서 SiO_2 절연보호막 시편의 평균 결합발생시간.그림 6. DC와 PDC조건에서 PSG/SiO_2 절연보호막 시편의 평균결합발생시간.

SiO_2 절연보호막 시편의 경우에는 실온에서 28.3, 19.2, 14.2, 12.1, 11.3 min을 나타났다. DC조건에서 SiO_2 와 PSG/SiO_2 절연보호막 시편 모두 길이가 증가 할수록 수명시간이 감소하였고, 임계길이 이하에서는 포화되는 경향을 보였다 [15]. 두 시편 모두 800 μm 이상에서는 평균결합발생시간의 값이 포화되는 현상을 나타났다.

그림 5과 그림 6은 실온에서 DC와 PDC조건에서 SiO_2 와 PSG/SiO_2 절연보호막 시편에 고정된 전류 밀도를 인가시 평균결합발생시간을 비교하였다.

주파수가 1 Hz일 때 SiO_2 평균결합발생시간은 실온에서 86.7, 49.8, 32.5, 26, 23.8 min, 그리고 PSG/SiO_2 절연보호막 시편의 경우에는 실온에서 102.9, 65, 43.3, 34.7, 29.3 min을 나타났다.

실온에서 PDC조건에서 수명은 DC조건의 수명보다

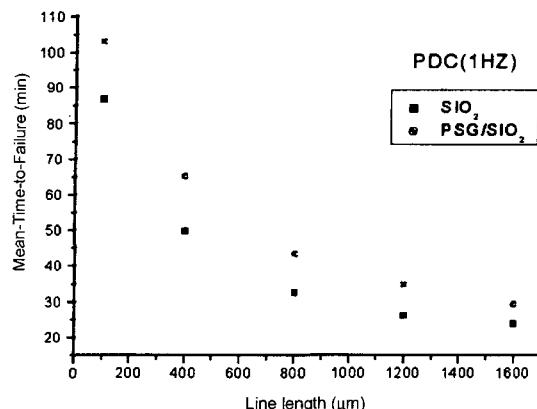


그림 7. PDC조건에서 SiO_2 와 PSG/SiO_2 절연보호막 시편의 평균결합발생시간.

2~4배 정도의 수명 증가를 보였다. 이와 같이 PDC인 경우에 도체수명이 더 긴 것은 wave on-off를 갖는 PDC에서 pulse off time시에 발생하는 이완현상으로 사료된다. 이러한 이완현상(relaxation phenomenon)은 pulse on time에 형성된 과잉 공공들이 pulse off time 시에 물질이동이 다시 음극지역으로 일어나면서 형성되는 과잉 공공 퇴화의 형성 과정으로 설명 할 수 있다.

그림 7은 PDC조건에서 SiO_2 와 PSG/SiO_2 절연보호막 시편의 평균결합발생시간을 비교하였다. PSG/SiO_2 절연보호막 시편의 수명시간이 SiO_2 보다 크게 측정되었다. PSG/SiO_2 절연보호막 시편의 수명시간이 더 긴 이유는 PSG 의 P 가 SiO_2 로 확산하여 계면 조성의 급격한 변화를 유발하지 않아 SiO_2 에 의한 응력을 감소시켜주기 때문인 것으로 사고된다.

5. 결 론

1) PSG/SiO_2 절연보호막 시편의 Electromigration 저항성이 SiO_2 보다 크게 측정되었다. 그 이유는 PSG 가 알칼리 이온과 수분의 침투를 방지하고 SiO_2 에 의한 응력을 감소시켜 박막배선의 온도와 응력과 같은 구동력 구배를 감소시켜 주기 때문이다.

2) PDC조건에서 수명은 DC조건의 수명보다 2~4배 정도의 수명 증가를 보였다.

3) SiO_2 , PSG/SiO_2 절연보호막 시편 모두 PDC, DC조건에서 길이가 증가 할수록 수명시간이 감소하였고 800 μm 이상에서는 포화되는 경향을 보였다. 즉 박막 배선의 길이에 의한 수명 의존성을 나타났다.

이와 같은 결과로부터 PDC조건에서 수명은 DC조건의 수명보다 2~4배 정도의 수명 증가를 보였고 절연보호막층으로 SiO_2 보다 PSG/SiO_2 절연보호막층이 우수함을 알 수 있었다.

감사의글

이 논문은 2000년도 광운대학교 교내 학술 연구비 지원에 의하여 연구되었으며 이에 감사드립니다.

참고문헌

- [1] Kenji Hinode, Seiichi Kondo, and Osamu Deguchi, J. Vac. Sci. Technol., B **14**(2), Mar/Apr, pp. 687-690 (1996).
- [2] S. Vaidya, T. T. Sheng, and A. K. Sinha, Appl. Phys. Lett. **36**(6), 15 March pp. 464-466 (1980).
- [3] H. B. Huntington and A. R. Grone, J. Phys. Chem. Solids, pp. 76 (1961)
- [4] J. R. Black, IEEE Trans. Electron. Devices, **ED-16**, pp. 338 (1969).
- [5] Janet. M. Towner and Evert P. van de Ven, Aluminum Electromigration under P.D.C. Conditions 21st IRPS. pp. 36 (1981).
- [6] T. Noguchi, K. Hatanaka and K. Maeguchi, A Threshold Pulsewidth for Electromigration under Pulsed Stress Conditions Proc. vmic.p. pp. 182-189 (1989).
- [7] Ken Shono, Toshikazu Kuroki, Kirokatsu Sekiya and Nagao Yamada, Mechanism of ac electromigration june 12-13 VMIC pp. 99-105 (1990).
- [8] Numerical calculation of electromigration under pulse current with Joule heating, IEEE Transactions on Electron Devices V. **46**, N. 1 pp. 70-77 (1999).
- [9] Influence of thermal heating effect on pulsedDC electromigration result analysis, Microelectronics & Reliability ,V. **38** N. 10, pp. 1531-1537 (1998).
- [10] Seiichi Kondo, Koutaro Ogasawara and Kenji Hinode, J. Appl. Phys. **79**(2), 15 January pp. 736-741 (1996).
- [11] Badih El-Kareh, Fundamentals of Semiconductor Processing Technologies, Kluwer Academic Publishers, pp. 527-580 (1995).
- [12] Hiroshi Onoda, Makiko Kageyama, and Keiichi Hashimoto, J. Appl. Phys. **77**(2), 15 Jan pp. 885-892 (1995).
- [13] F. Jeuland, Ph. Normandon, G. Lormand, A. Poncet and A. Boudou, VMIC conference, pp. 399-401 June (1991).
- [14] Tomoyuki Yoshida, Shoji Hashimoto, Hideki Hosokawa, Takeshi Ohwaki, Yasuichi Mitsushima, and Yasunori Taga, J. Appl. Phys. **81**(10), 15 May pp. 226-232 (1997).
- [15] Devendra Gupta and Paul S. Ho, Diffusion phenomena in Thin Films and Microelectronic Materials, pp. 403 (1988).