

論文2001-38SD-1-2

PAA(Pad Area Array)을 이용한 ITS RF 모듈의 3차원적 패키지 구현 (Three Dimensional Implementation of Intelligent Transportation System Radio Frequency Module Packages with Pad Area Array)

池 龍*, 朴 星 柱*, 金 東 映*

(Yong Jee, Sung Joo Park, and Dong Yong Kim)

요 약

본 논문에서는 RF 회로의 3차원 적층 구조를 설계하고 RF 회로의 특성개선 효과를 살펴보았다. 3차원적 RF 회로를 구현하기 위하여 분할 설계 기준을 제안하였으며 이에 따라 RF 회로를 기능별, 동작 주파수별로 분할하여 구현하였다. 분할된 하위 모듈을 3차원으로 적층 연결할 수 있도록 PAA 입출력 단자구조를 이용하여 3차원 형태의 ITS RF 시스템을 제작하였다. 이에 따라 아날로그 신호와 디지털 신호, DC 전원이 혼재되어 있는 ITS(지능형 교통관제 시스템) 224MHz RF 모듈을 구성되는 회로를 특성 임피던스 정합과 시스템의 동작 안정도를 고려하여, 기능별로는 송신부, 수신부, PLL(Phase Locked Loop)부, 전원부로 분할하였고 주파수별로는 224MHz, 21.4MHz 및 450kHz~DC의 주파수 대역으로 분할하여 설계하였다. RF 회로 모듈을 구현하는 과정에서 224MHz 대역에서 동작하는 송신부와 수신부 증폭회로는 설계치와 일치하는 18.9dB, 23.9dB의 이득, PLL부와 전원부는 위상 고정, 정전원 입력의 동작특성을 최대화시킬 수 있었다. 3차원 구조의 RF 모듈은 2차원의 평면구조의 단일 기판 구성방법과 비교하여 부피 및 배선길이에서 각각 76.9%, 28.4%를 감소시킨 48cm³, 1.8cm를 나타내었고, 열적 성분인 최고 동작 온도특성은 37% 감소한 41.8℃를 나타냈다. PAA형 3차원 적층 구조는 고속 고밀도 저전력의 특성을 가지며, 저비용으로 구현할 수 있으며 RF 주파수 영역에서 각 모듈을 기능별, 주파수별로 모듈화해 제품의 기능을 가변적으로 변화시켜줄 수 있음을 알 수 있었고, PAA 형태의 입출력 단자로 연결함으로써 단일 양면 기판으로 구현되던 2차원적 RF 회로 모듈의 부피와 전기적 동작 특성과 열적 특성을 개선시킬 수 있었다.

Abstract

This paper presents three dimensional structure of RF packages and the improvement effect of its electrical characteristics when implementing RF transceivers. We divided RF modules into several subunits following each subunit function based on the partitioning algorithm which suggests a method of three dimension stacking interconnection, PAA(pad area array) interconnection and stacking of three dimensional RF package structures. 224MHz ITS(Intelligent Transportation System) RF module subdivided into subunits of functional blocks of a receiver(RX), a transmitter(TX), a phase locked loop(PLL) and power(PWR) unit, simultaneously meeting the requirements of impedance characteristic and system stability. Each sub-functional unit has its own frequency region of 224MHz, 21.4MHz, and 450kHz~DC. The signal gain of receiver and transmitter unit showed 18.9dB, 23.9dB. PLL and PWR modules also provided stable phase locking, constant voltages which agree with design specifications and maximize their characteristics. The RF module of three dimension stacking structure showed 48cm³, 76.9% reduction in volume and 4.8cm, 28.4% in net length, 41.8℃, 37% in maximum operating temperature, respectively. We have found that three dimensional PAA package structure is able to produce high speed, high density, low power characteristics and to improve its functional characteristics by subdividing RF modules according to the subunit function and the operating frequency, and the features of physical volume, electrical characteristics, and thermal conditions compared to two dimensional RF circuit modules.

* 正會員, 西江大學校 電子工學科
(Department of Electronic Engineering, College of Engineering, Sogang University)

※ 본 논문은 정보통신부 산학연·공동기술개발사업(접수번호: A2-98-1096)에 의해서 일부 지원되었음
接受日字:2000年5月10日, 수정완료일:2000年12月11日

I. 서 론

RF(radio frequency) 회로 모듈을 구현하기 위해서는 전기적 성능과 기능을 고려하여 기생파라메타 성분들을 제거시킬 수 있는 짧은 전기적 배선 경로를 제공할 수 있는 효율적인 분할 방법과 적층 구조가 필요하다^[1]. ITS(intelligence traffic system) RF 시스템에 사용되는 RF 모듈을 구현할 때는 RF, 디지털, DC 신호가 혼재되어 있기 때문에 발생할 수 있는 잡음 발생 문제와 임피던스 정합 문제를 해결하여야 한다. 이러한 잡음 발생과 임피던스 정합문제를 해결하며 구현할 수 있는 패키지 구조는 기존의 단일기판으로의 설계 방법^[2]과는 달리 MCM(다중칩 모듈)형태로 분할하고, 적층하는 패키지 방법을 들 수 있다. 즉 RF 회로를 구현하는 형태로서 신호 배선의 길이와 신호선 간의 간섭을 최소화하도록 시스템을 효율적으로 분할하며, 분할된 모듈을 효율적으로 연결할 수 있는 연결방법을 제시하여야 한다. 그 결과 구현된 RF 모듈이 낮은 인덕턴스와 낮은 캐패시턴스를 제공하고 신호지연을 방지하며 RF 회로 모듈의 전기적 특성을 향상시키고, 저비용과 경박 단소화로 구현되어 저렴한 제작 비용과 고성능을 얻게 한다.

RF 회로의 시스템 분할 방법은 시스템 회로의 수가 증가하고 부피가 커지며 고성능, 다기능화 되면서 여러 가지 방법과 구조가 고찰되고 있다^[2]. 그 분할 방법은 분할된 단위 모듈에서 신호 지연 시간이 동작 신호에 영향을 주지 않도록 분할되어야 하고, 분할된 모듈 면적이 정해진 규격을 넘지 않으며 발열량도 적정 동작 온도 미만이어야 하며 입출력단자수가 임계치 미만이어야 한다는 제한 조건과 모듈과 모듈 사이, 단위 모듈 내부에서의 부품실장에서 특성 임피던스 정합이 이루어져야 한다는 조건을 만족시켜 주는 범위에서 이루어지는 물리적인 방법으로 분할하는 것이다^[2]. 또한 RF 모듈의 기능에 따라 시스템 설계과정이 체계적으로 기능성에 기초를 두어서 RF 시스템이 구현될 수 있어야 한다. 이에 따라 시스템 분할에 적용되는 신호 지연 모델^[2]이나 물리적 제한 모델^[2]은 MCM(multichip module) 형태의 분할 방법과 분할 원리를 제시하여 단위 모듈 설계 기준을 설정한다. MCM 분할 원리는 각 회로를 하부단위의 회로로 나누어주고 각 하부단위 회로는 성능과 기능 및 신호지연시간에 중점을 두어 구

조 설계를 한다^[2].

RF 회로 모듈 구현에서 MCM 분할 설계는 기능에 중점을 둔 접근 방법이기 때문에 분할된 다음 각 RF 단위 모듈은 신호지연시간, 크로스토크, 표면효과 등의 신호 간섭잡음, 발열량, 생산성, 크기 등 제한 조건을 만족시켜야 한다. 따라서 RF 회로 시스템의 기능을 보장하기 위한 MCM 분할 설계는 이러한 여러 가지 요소들을 극복하여야 한다. 즉 시스템 설계에서 각 시스템을 하위 RF 회로 모듈로 분할한 다음 각 단위 하위 모듈은 위의 조건에 맞게 효율적으로 설계되어야 한다는 것이다.

RF 회로 MCM 분할 설계에는 디지털 시스템의 설계에서 사용되는 것과 같이 chip array 설계 방법과 full custom 설계 방법을 들 수 있다^[2]. 모듈의 수직적 적층 방법으로서의 MCM-V 기술은 3D 패키지 기술과 열적 문제 해결 방법으로서 연구된 바 있으며, 별도의 수직적 연결을 위한 퓨즈가 필요하다^[3]. 이러한 방법들은 디지털 시스템 분야에서 많이 사용되었지만 RF회로 시스템 구현에서는 아직 그 예를 찾지 못하고 있다. 본 실험에서는 RF ITS 시스템 구현 방법으로 아날로그 고주파영역에서 동작하는 RF 회로를 각 기능별 하위 단위 모듈로 분할하여 단위 모듈화 함으로써 효율적으로 회로 모듈의 성능을 개선시키는 시스템 분할 구조를 살펴보았다. 또한 PAA(Pad Area Array) 설계 방식을 이용하여, 다른 3차원 적층 구조가 부품 실장 후 3차원 적층 뒤에 단자 연결을 하는 방법과는 달리 필요한 패드만을 배열하여 실장 기판을 적층함과 동시에 입출력 단자 연결을 할 수 있도록 구현하였다.

분할된 하위 단위 RF 모듈은 조립되는 적층된 형태의 패키지로 구현되게 하고, 하위 단위 모듈 패키지 구조는 RF 시스템에서 요구하는 성능을 나타낼 수 있도록 반드시 주파수 특성과 전기적 잡음 및 특성 임피던스, 열적 특성을 만족시키는 구조가 되게 하였다. RF 회로의 손실을 최소화하기 위하여 특성 임피던스를 고려하여야 하며, 각 하위 모듈의 특성 임피던스는 배선 폭과 기판의 두께 및 모듈 기판 적층방법에 의해 결정된다. 이러한 패키지 구조에서는 설계와 제조 공정 과정에서 실장 면적, 모듈 무게와 부피를 개선시키고 전기적 특성, 열적 특성 문제를 해소하기 위한 방법이 요구되어야 하며, 각 하위 단위모듈 구조에 사용되는 부분의 개별적 특성도 고주파영역에서 잡음, 손실, 이득 특성에 부합하는지 검사하여야 한다. 또한 휴대용 전자

시스템이 복잡해지면서 3차원적 패키지 구조가 그 해결 방법으로 나타나는데, 3차원적 패키지 기술은 크기, 부피, 부품 실장 효율, 시간 지연, 전력 소비, 속도, 대역폭의 성능개선을 가능하게 한다⁴⁾.

본 논문에서는 3차원적 RF 회로 패키지 구현 방법으로서 PAA(pad area array) 설계 형태를 이용한 분할 방법과 적층, 조립 방법을 제시하였으며 그 예로써 224MHz 대역의 주파수에서 동작하는 RF ITS 모듈이 구현 되도록 RF 회로를 기능별로 송신부, 수신부, PLL부, 전원부로 분할하였고, 분할된 하위 단위 RF 모듈이 PAA 방법으로 3차원적으로 적층되는 ITS RF 모듈로 설계, 제작하였다. 구성되는 ITS RF 모듈 패키지를 네트워크 분석기와 스펙트럼 분석기로 전기적 특성과 주파수 특성을 비교, 분석하며 RF 회로 분할 구현 방법이 높은 동작 주파수의 RF모듈에 대해서도 적용될 수 있도록 모듈 부피, 무게, 호환성, 동작 특성 및 테스트 가능성 등의 요소들을 살펴보고, 모듈이 휴대용으로 구현되고, 소형화될 수 있는 설계 구현 방법이 될 수 있도록 물리적인 패키지 밀도, 전기적인 신호 특성, 열적 문제 등을 고려하였다.

2장에서는 3차원적 RF 회로의 구현을 위한 설계 기준과 ITS RF 설계 과정을 살펴보고, 3장에서는 이 설계 기준과 설계 과정을 통하여 ITS RF 회로를 제작하였다. 4장에서는 제작된 모듈의 RF 특성을 측정하여 설계 과정에서의 예측과 비교하였고, 5장에는 실험 결과와 검토하고 비교하였으며, 6장에서 결론을 맺었다.

II. 3차원적 RF 패키지 설계

1. RF 시스템 분할

RF 송수신 시스템의 설계는 회로의 구성과 성능에 크게 좌우된다. RF 시스템을 분할하기 위해서 다음의 분할 설계 기준을 설정하였다.

- 1) 시스템 회로의 세부적 기능에 따라 분할한다.
- 2) 시스템 회로를 동작 주파수 대역에 따라 분할한다. 단, 분할된 영역의 기능이 다르면 동작 주파수 대역이 같더라도 분할한다.
- 3) 분할 영역의 물리적 모듈 기판 크기를 동일하게 한다.
- 4) 각 분할된 하위 단위 모듈의 입출력 단자 수를 동일하게 한다.
- 5) 각 하위 단위 모듈의 RF 특성 임피던스를 일치

시킨다.

6) 3차원 적층이 되도록 각 하위단위모듈의 입출력 단자를 PAA 형태로 한다.

7) 3차원 적층이 되도록 실장 부품의 높이를 고려하여 부품을 배치한다.

ITS RF 시스템을 구현하기 위한 송수신 모듈 회로는 그림 1과 같다. ITS RF 모듈은 기지국과 이동차량 간의 데이터 통신에 사용되며, 동작 주파수는 224MHz~224.25MHz 대역이고, 25kHz 간격으로 10개의 채널을 분할하여 사용한다. 통신 방식은 simplex이며, analog FM 변조 방식으로 구성하였다. 그림 1은 ITS RF 모듈 구성을 위한 디지털 주파수 변조 시스템의 송수신기 회로 블록도이다⁵⁾. ITS RF 모듈 수신부는 224MHz의 수신 주파수를 갖으며 제 1 중간 주파수로 21.4MHz를, 제 2 중간 주파수로 450kHz를 사용하고 있다. ITS RF 모듈 송신부는 224MHz의 송신 주파수를 갖으며 제 1 중간 주파수로 21.4MHz를 사용하고 있다.

RF 증폭회로는 수신 RF 반송파로부터 디지털 신호를 추출하는 회로인 저주파 신호 추출과정과 반대로 저주파의 디지털 신호에서 고주파에 실어 송신하는 회로인 고주파 추출과정으로 기능상 분리할 수 있다. RF 송수신기의 구조에서 224MHz 반송파의 주파수 신호를 취급하는 부분은 안테나에 근접한 반면에 디지털 신호 처리나, 디코더단으로 연결되는 신호는 낮은 주파수를 갖는다. 뿐만 아니라 송수신부를 구동하는 전원은 직류로 구성되지만 동작신호에 비해 높은 전류 전압 크기를 갖고, 전원의 스위칭 동작에 의해 RF 신호 또한 영향을 갖는다. 이에 따라 수신부와 송신부 두 부분은 주파수를 하향, 또는 상향시키고 신호 크기를 증폭하는 과정으로 구분된다. 주파수를 줄이고 신호 크기를 증폭함으로써 각 단계를 거치는 신호는 이전단과 다른 특성을 갖게 되며 이로 인하여 서로 간섭을 유발하게 되므로 신호 간섭을 극소화시키는 과정으로 송수신부를 분할한다. RF 모듈 분할방법은 그림 1과 같이 설계 기준 (1)에 따라 먼저 RF 시스템을 기능별로 분할하고 설계 기준 (2)에 따라 동작주파수 대역별로 나누어서 송수신 영역의 RF 영역과 전원부의 DC 영역으로 각각의 기능을 수행하는 부분을 하위 단위 모듈로 독립적으로 분할한다. 각 RF 회로의 기능을 하나의 독립된 단위 모듈로 구성한 다음 BGA 패키지와 PGA 패키지 구조와 유사한 PAA 방법으로 조립하여 3차원적 적층

구조를 갖게 한다. 즉, 그림 2와 같이 설계 기준 (2)에 따라 동작 주파수를 중심으로 분할하여 중간 주파수를 기준으로 수신부와 송신부, 그리고 PLL(Phase Locked Loop)부로 분할하고, 직류 전원부로서 전원부를 따로 분할한다. 따라서 수신부, 송신부, PLL부, 그리고 전원부로 4개의 하위 단위 모듈 분할 구성한다.

본 논문에서는 ITS RF 모듈을 동작 주파수를 기준으로 하여 그림 3과 같이 분할하였다. 분할된 ITS RF 모듈은 송신, 수신, PLL, 전원공급의 기능을 갖는 개별 모듈로 구분되며, 각 영역은 독립적인 동작특성을 가질 뿐 아니라 주파수 영역에서 서로 독립된 동작을 하므로써 신호간섭을 최소화할 수 있는 장점을 가진다. 따라서 RF 시스템의 모든 부품간의 독립성을 유지할 수 있다. 제작된 각 모듈의 동작 특성은 분할 설계에 따라 개별 모듈의 동작 특성을 갖으며, 개별 모듈의 특성에 따라 전체 모듈의 동작 특성을 파악할 수 있다. 각 하위 모듈간의 입출력 단자인 연결단자에 의한 손실 부

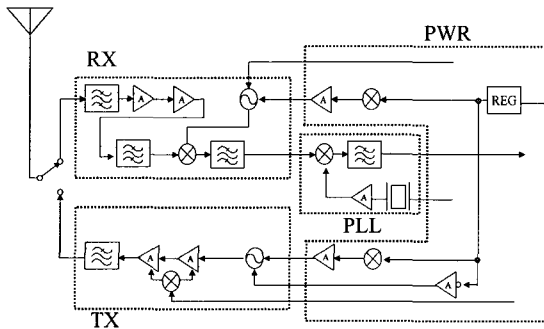
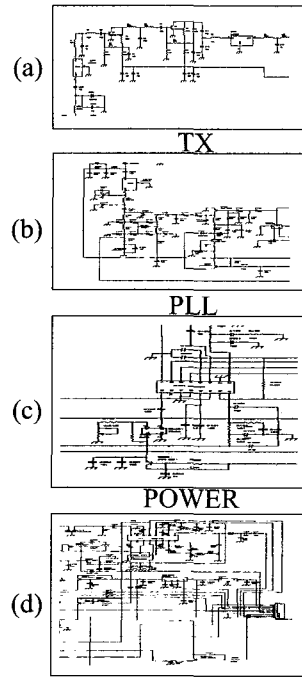
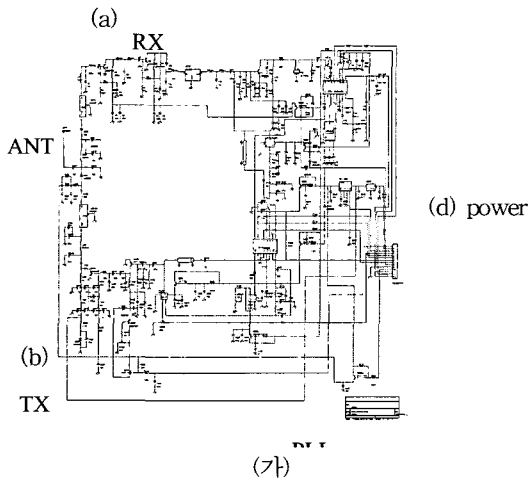


그림 1. ITS RF 모듈 각 부분 블록도
Fig. 1. Each diagram of ITS RF module.



(나)

그림 2. ITS RF 회로 모듈
Fig. 2. ITS RF circuit module.

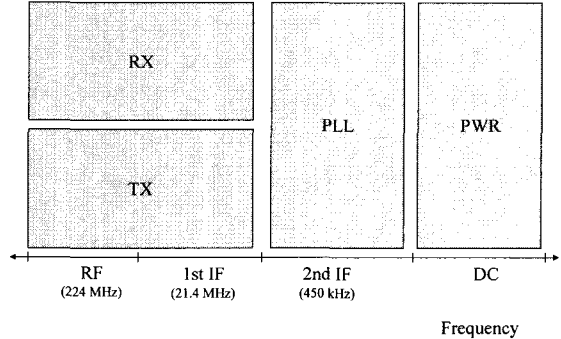


그림 3. 분할된 각 영역의 주파수 분포
Fig. 3. Frequency distributions of divided each region.

분은 연결단자 사이의 특성 임피던스를 정합시키고, 각 주파수에 부합하는 PAA 단자 구조를 사용함으로써 최소화한다.

2. 하위 단위 모듈 설계

위의 분할 방법에 의하여 분할된 각 하위 단위 모듈은 그 동작 특성에 따라서 송수신 증폭회로의 이득을 극대화시킬 수 있다. 송신부 설계 이득은 식 1) ~ 4)에 의해서 계산되며 RF 트랜지스터의 산란파라메타는

표 1처럼 주어진다. 회로의 동작점을 고려하여 얻어지는 입력, 출력 임피던스로부터 계산된 송신부 이득은 19.5dB로 주어진다. 또한 마찬가지로 수신부 이득은 27.7dB로 나타난다. 그 결과를 표 2에 나타냈다.

$$G_{Tmax} = \frac{1}{1-|\Gamma_s|^2} |S_{21}|^2 \frac{1-|\Gamma_L|^2}{|1-S_{22}\Gamma_L|^2} \quad (1)$$

$$\Gamma_s = B_1 \pm \frac{\sqrt{B_1^2 - 4|C_2|^2}}{2C_1} \quad (2)$$

$$\Gamma_L = B_2 \pm \frac{\sqrt{B_2^2 - 4|C_2|^2}}{2C_2} \quad (3)$$

$$B_1 = 1 + |S_{11}|^2 - |S_{22}|^2 - |\Delta|^2$$

$$B_2 = 1 + |S_{22}|^2 - |S_{11}|^2 - |\Delta|^2 \quad (4)$$

$$C_1 = S_{11} - \Delta S^*_{22}$$

$$C_2 = S_{22} - \Delta S^*_{11}$$

표 1. RF 트랜지스터의 S 파라미터

Table 1. S-parameters of RF transistors.

	S11	S21	S12	S22
2SC5185	0.86∠-52.6	3.18∠135.4	0.12∠50.5	0.98∠-29.6
MRF4427	0.81∠-170.8	2.05∠80.68	0.07∠19.8	0.42∠-47.4
2SC3356	0.62∠-74.65	3.18∠135.4	0.12∠50.5	0.91∠-29.6

표 2. 증폭회로 설계

Table 2. Design of transceiver amplifiers.

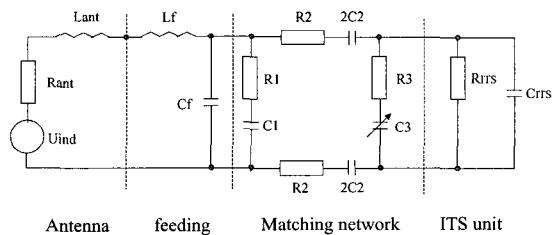
	트랜지스터	이득[dB]
송신부	2SC5185(1st.)	8.4
	2SC5185(2nd.)	11.1
수신부	MRF4427	8.1
	2SC3356	19.6

설계 기준(3)에 따라서 분할된 하위모듈에서 결정되어야 하는 설계 변수는 기판의 구조이다. 모듈 기판 상의 특성 임피던스는 배선폭, 유전체 두께 등에 의해 결정되며, 모듈의 전기적인 특성을 결정짓는 중요한 변수가 된다. 특히 전력을 전원에서 부하로 최대한 전달하기 위해서 ITS RF 단위 모듈에서는 특성 임피던스가 50Ω이어야 한다. 3차원적 패키지 구조인 적층 구조로 설계된 하위 단위 모듈은 독립적인 동작특성을 가질 뿐 아니라 서로 다른 주파수 영역에서 동작하므로 하위 단위 모듈 간의 신호간섭을 최소화할 수 있는 장점을 지닌다. 또한 RF 신호와 DC 전원부 스위칭 신호가

패키지 내부에서 혼합되는 것을 방지한다^[6]. 분할된 각 하위 단위 모듈은 독립된 기판으로 구현되며 각 하위 단위 모듈 간의 연결은 설계 기준 (6)에 따라 PAA 연결 방법을 사용하였다. PAA 입출력단자 연결 기술은 모듈간의 높이를 조절하여 패키지의 높이를 조절하였다^[7,8].

하위 단위 RF 모듈에 대한 설계는 배치와 배선 설계 과정에서 최소의 배선 길이를 지닐 수 있도록 이루어져야 한다. 기판의 층수, 유전체 두께, 전도체 두께 등의 기판구조와 부품의 상호 간섭을 최소화하는 배치, 그리고 배선평과 배선 간격과 같은 모듈의 전기적 변수를 고려하여 모듈을 설계하였다. RF 모듈은 독립적인 조합을 요구하는데, 이러한 조합은 디지털 회로의 부분화와 유사하며, 다른 전기적 및 주파수 특성을 각 하위 단위 모듈을 고려하여 설계되어야 하며, 모듈내의 부품 배치는 설계 기준 (7)에 따라서 적용되는 각 하위 단위 모듈이 쉽게 적층 연결될 수 있도록 설계하였다^[6].

3차원 적층 구조는 시스템의 성능을 최대한 나타낼 수 있다. 적용하기 위한 단위 모듈은 전체 모듈 수준에서 분할된다. 분할된 각 개별 모듈 특성을 유지하면서 분할 효율성을 증가시키기 위한 중요한 요인들은 부품의 실장 밀도, 배선 단자 및 배선길이, 열 전달 효율성을 개선시키거나 변경시키거나, 기능을 확장시키는 것이 쉬워진다. 그림 5는 3차원 구조로 적층시킬 수 있는 모듈 입출력 단자의 연결 방법을 제시하고 있다



Crrs, Rrrs : ITS RF unit의 입력 임피던스

그림 4. 피드백을 고려한 ITS 모듈과 안테나 정합 등가회로

Fig. 4. Equivalent circuit of ITS system including feedback.

그림 4는 안테나와 RF ITS 모듈의 임피던스 정합을 위한 모식도이다. 안테나를 통해 들어온 RF 신호는 안테나를 통해 시스템에 들어오게 되는데 이 때 안테나와 RF ITS 모듈의 임피던스 정합이 이루어져야 반사

없이 RF신호를 원활히 RF ITS 모듈에 전송할 수 있다. 이러한 ITS RF 시스템의 성능을 최적화하기 위해 안테나와 ITS 시스템간에 정합 네트워크를 삽입하였다^[9]. 실제 시스템에서 정합 가능한 캐패시터 C3와 고정 캐패시터 C2를 사용하였다. 그림 5는 PAA 모듈의 단면도 접지선과 전원선의 핀번호를 나타낸 것과 BGA 공납으로 연결단자를 대체한 BGA 타입의 PAA RF 모듈의 개략도를 보여준다.

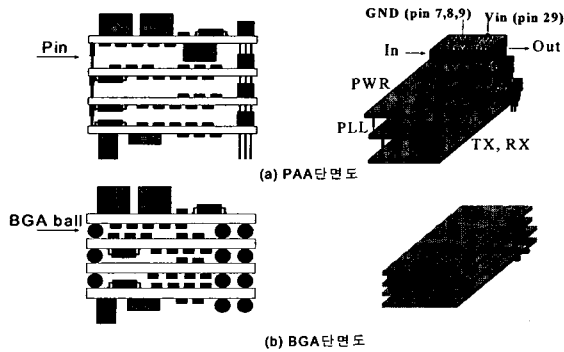


그림 5. PAA를 이용한 적층 패키지 구조
Fig. 5. Mounted package structure using Pad Area Array.

II. ITS RF 모듈 제작 실험

그림 5와 같이 3차원적 적층 구조를 지닌 ITS시스템을 구성하기 위하여 송신부, 수신부, PLL, 전원부 4개의 하위 단위 모듈을 분할하여 설계 제작하였다. 각 단위 하위 모듈에 사용되는 기판 재료는 공정이 쉽도록 FR-4 ($\epsilon_r=4.1$) 재질을 사용하였으며 50Ω의 특성 임피던스를 갖도록 하기 위하여 기판의 두께를 400 μm 로 표 3과 같이 선택하였다.

표 3. ITS RF 모듈 배선 규칙
Table 3. A routing specifications of ITS RF module.

설계 규칙	단일기판구조	다중기판구조
유전체 두께		400 μm
배선평/피치		200 μm (Signal), 400 μm (Power), 600 μm (RF) / 200 μm
비아크기/드릴크기		550 μm / 350 μm
배선 층수		2층

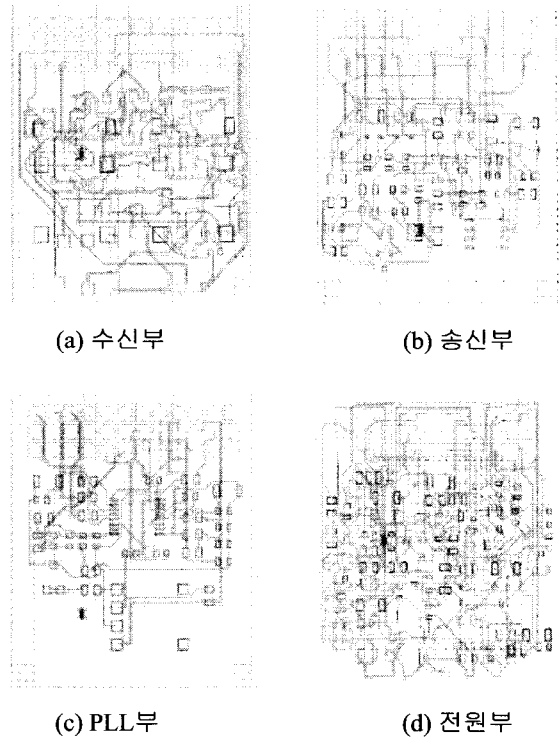


그림 6. PAA형 모듈 배선 결과
Fig. 6. Routing results of PAA module.

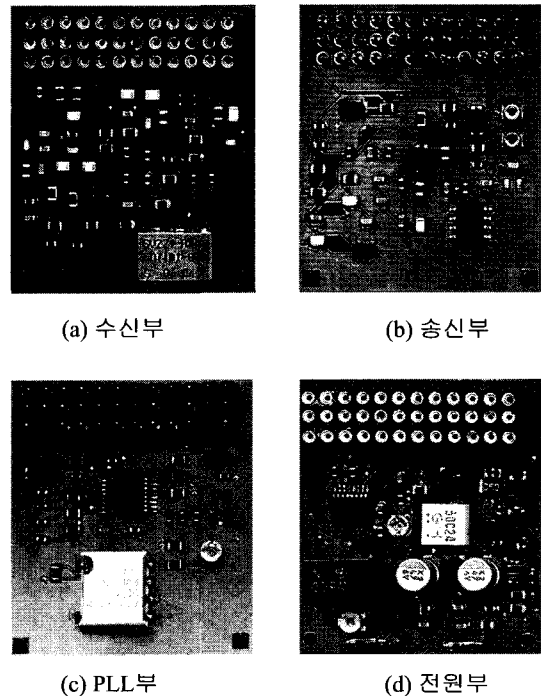


그림 7. 제작된 PAA형 Pin 모듈 부품
Fig. 7. Fabricated PAA Pin module.

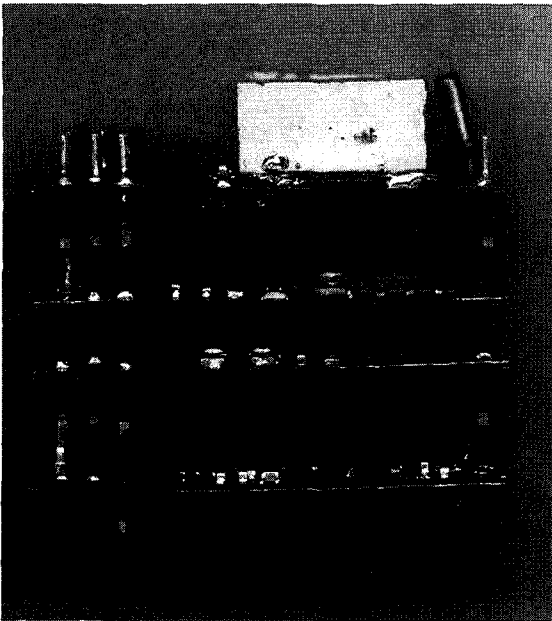


그림 8. 3차원 적층 모듈 사진
Fig. 8. 3D stacked module picture.

분할 배선 설계 기준에 따라 분할된 각 하위 단위 모듈의 회로는 그림 2의 회로 분할에 따라서 그림 6과 같이 분할되었다. 각 하위 모듈의 레이아웃과 배선 작업은 그림 6의 Mentor Graphics 사의 MCM-station을 이용하여 수행하였다. 설계 기준 (3)에 따라서 3차원적 적층이 이루어지도록 각 하위 단위 모듈 기판의 크기는 가로 35mm, 세로 40mm를 갖는 양면 기판으로 사용하였고, 각 모듈의 입출력 단자는 그림 7과 같이 PAA 입출력단자 형태를 갖도록 구성하였다. 수신부 단위 모듈은 SMD 타입 부품인 MRF4427, 2SC3356 트랜지스터, 필터(CFWM450D), 칩 저항, 칩 인덕터, 칩 캐패시터 등을 사용하여 구성되었으며, 송신부는 SMD 타입 부품인 2SC5185 트랜지스터필터(CFWM450D)를 사용하여 구성하였다, PLL 단위모듈은 IC(M64082AGP), 전압 레귤레이터 IC(TK11350), 다이오드(MI301, KDS160), 크리스탈 오실레이터(21MI5B5), 칩 저항, 칩 인덕터, 칩 캐패시터 등을 사용하였다. MCM-station을 이용하여 설계된 결과는 표 3과 같다. 그림 8은 적층된 3차원적 패키지 모듈의 전체 연결 그림이다.

IV. 실험 결과

3차원적 적층구조를 구현하기 위하여 분할된 후 설

계 제작된 각 하위 단위 모듈은 각 기능에 따라서 분할 제작되었기 때문에 각 하위 단위 모듈의 기능을 독립적으로 HP4396B 네트워크/스펙트럼 분석기를 이용하여 측정할 수 있었다. 그림 9와 그림 10은 2단 증폭 회로를 거쳐서 증폭된 송수신 회로의 동작 특성을 나타내고 있다. 수신부의 경우 224MHz의 중심 주파수를 중심으로 19dB 수신 이득을 보여 주고 있다. 수신부 단위 모듈에서 표준 부품을 사용하여 제작된 모듈의 입력 출력특성 임피던스가 S11이 50.3Ω, S22는 48.7Ω으로 비교적 정합이 잘 이루어졌음을 보여주고 있다. 송신부의 경우에도 224MHz의 중심 주파수를 중심으로 24dB 송신이득이 측정되었으며 표준부품을 사용하여 얻어진 입력, 출력 특성임피던스는 각각 S11이 48.6Ω, S22가 54.5Ω으로 나타나서 다소 차이를 보여주었다. 적층된 패키지의 모듈은 전체 동작 특성을 측정하는 것 이외에도 분할 설계의 장점으로 각 단위 모듈의 개별적인 특성이 전체 모듈 구현과정에서 전체 모듈 특성에 그대로 반영되어 설계값과 같은 우수한 특성으로 최적화 할 수 있음을 알 수 있었다. 그림 9와 그림 10은 송신부, 수신부, PLL부의 동작 특성을 알아보기 위하여 4개의 단위 모듈을 연결하여 HP4396B 네트워크/스펙트럼 분석기로 측정한 결과이다.

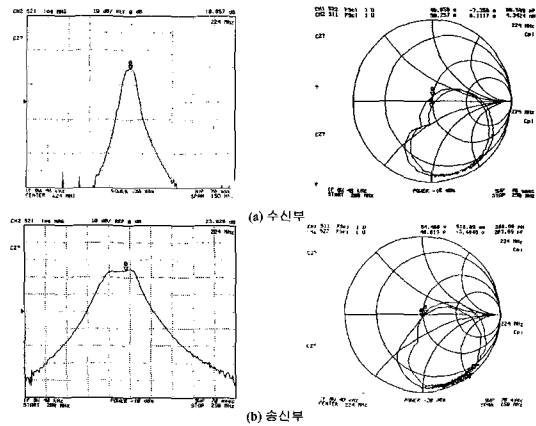


그림 9. 송수신부 이득 및 정합 측정
Fig. 9. Gain and matching measurements of transceiver.

그림 9에서 수신부 증폭기 이득은 18.9dB로써 설계치 이득 19dB보다 0.1dB 감소하였다. 또한 그림 9(a)의 smith chart에서 정합측정 결과는 224MHz에서 S11이 50.3Ω, S22는 48.7Ω으로 나타났다. 그림 9(b)의 송신부

증폭기 이득은 23.9dB로 설계치보다 3.1dB 적은 이득이 측정되었으나 설계 영역 내에 존재하였다. 또한 송신부의 정합특성은 S11이 48.6Ω, S22가 54.5Ω으로 나타났다.

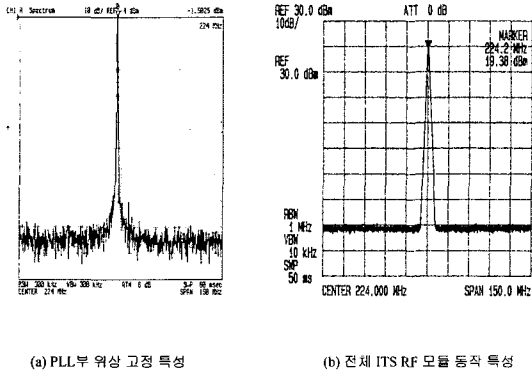


그림 10. 스펙트럼 분석기를 이용한 PLL부와 전체 동작 특성

Fig. 10. Measurements of PLL and entire operation using spectrum analyzer.

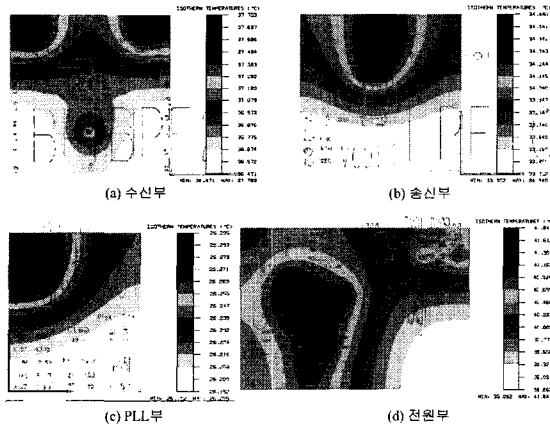


그림 11. 단위 기판의 온도 분포

Fig. 11. Temperature distributions of unit substrate.

그림 10(a)는 PLL부의 위상 고정 특성을 나타낸 것이며, 그림 10(b)는 개별 구성된 모듈을 하나의 모듈로 결합하였을 때 전체 동작 특성을 나타낸 그림이다. 최종 출력신호는 19.4dBm이며, 224MHz에서 동작함을 나타내 준다. 그림 11은 Mentor Graphics사의 열분석 도구인 AutoTherm을 사용하여, 각 단위 기판모듈의 온도 분포도를 나타낸다. 열적 특성은 25°C, 자연 대류 조건에서 다중 기판 모듈에 대한 모의실험 결과 전원부에서 최고 41.8°C, PLL부에서 최저 26.2°C을 나타냈다.

IV. 결과 및 검토

3차원적 적층 구조를 구현하기 위하여 설계된 ITS RF 하위 단위 모듈과 이를 하나의 단일기판으로 구성된 모듈의 특성인 모듈 크기 및 부피, 배선 길이, 열적 특성을 표 4와 같이 비교하였다. 표 4에서와 같이 설계 기준(1)과 (2)에 따라 분할된 각 하위 단위 모듈은 단일 기판 모듈에 비해, 기판 면적은 각각 58.3% 감소하였고 모듈의 부피도 76.9% 감소하였다. 또한 분할 설계 기준에 따른 분할된 하위 모듈은 평균 배선 길이는 28.4%, 열 특성은 37% 감소하였다. 즉 분할된 각 하위 단위 모듈의 배선 길이는 송신부, 수신부에서 단일 기판에 비해 크게 감소하여 신호 지연시간을 단축하였고, 부피를 축소시키면서 열방출을 위한 유효 기판 면적을

표 4. 단일 기판 모듈과 PAA 다중 기판 모듈의 특성 비교

Table 4. Characteristics comparison between unit substrate and PAA multiple module.

	단일 기판	적층 기판				증감 (%)	
		RX	TX	PLL	PWR		
기판 면적(mm ²)	2880	1200	1200	1200	1200	-58.3	
모듈 부피(mm ³)	51840	12000	12000	12000	12000	-76.9	
특성 임피던스(Ω)	50	51				2.0	
배선 길이(mm)	25.7	21.4	21.6	14.7	21.9	-28.4	
열 특성 (°C)	최고	44.8	37.8	34.6	26.3	41.8	-6.70
	최저	41.6	36.4	33.3	26.2	38.9	-37.0

표 5. 수신부, 송신부 증폭기 이득 및 정합 특성

Table 5. Gain and matching characteristics of transceiver amplifier.

	수신부	송신부
이득 설계치(dB)	19.0	27.0
이득 측정치(dB)	18.9	23.9
정합 설계치(Ω)	50.0	50.0
정합 측정치(Ω)	S11	50.3
	S22	48.7
최종 출력 신호(dBm)	19.4	
단일 기판(dB)	9~17	20

넓힘으로서 열 방출에 용이하게 하여 열적 특성을 개선시켰다. 또한 전원부를 다른 하위 단위 모듈로 분리시켜서 구성하였기 때문에 열 발생이 높은 전원공급용 소자를 모듈 표면에 배치하여 낮은 열적 저항의 경로를 제공할 수 있었다^[10]. 분할 구조에 따라 제작된 기판은 각 기능별로 이득특성을 검사할 수 있기 때문에 제작된 각 하위 단위 모듈당 측정 신호 이득이 설계치에 매우 가깝게 측정됨을 볼 수 있었다.

다만 표 5에서 구현된 3차원 모듈 구조의 송신부가 설계 이득에 미치지 못하는 것은 사용된 대역 통과 필터 부품의 S11, S22값이 각각 수신단 50.3Ω, 48.7Ω이며 송신단은 48.6Ω, 54.5Ω 이기 때문에 대역 통과 필터를 거치면서 생기는 부품 삽입 손실에 의하여 나타난 결과로 측정되었다. 즉 송신부의 증폭이득의 감소가 송신부에 사용된 필터의 S12, S21이 224MHz에서 -3.4dB, -3.6dB의 값을 가지기 때문으로 판단되었다. 표 4와 표 5를 통해 PAA RF ITS 모듈의 정상적인 동작 특성을 관찰할 수 있었으며, 특히 낮은 열적 특성과 평균 배선 길이의 감소는 3차원 적층 패키지 모듈의 특징이라고 할 수 있다.

V. 결 론

본 논문에서는 3차원적 구조로 적층하는 RF 모듈 구현 방법을 제시하였고, 제작된 RF 모듈의 특성을 측정, 분석하였다. ITS에 RF 모듈을 3차원 적층 구조로 구현하기 위해 시스템 회로를 제안된 설계 기준에 따라 기능별로, 주파수별로 분리하여 설계 제작하였다. RF 모듈의 3차원 적층 구조는 분할 설계 기준에 따라 기능별, 주파수별로 하위 단위 모듈을 분할시키고 PAA(Pad Area Array) 입출력 단자를 이용하여 신호 이득특성과 주파수 특성과 열적 특성을 개선시키고 224MHz 대역의 주파수에 동작하는 각 하위 단위 모듈의 동작 특성을 분리 측정할 수 있었다.

ITS RF 모듈은 그 결과 송신부, 수신부, PLL부, 전원부로 분리되어 각각 하위 단위 모듈로 구성되었고 PAA 연결구조를 갖는 적층 패키지 구조를 사용함으로써 단일 기판으로 구성된 모듈에 비해서 평균 배선 길이를 28.4% 감소시켜 고주파 신호 전달시간과 신호 감쇠를 줄일 수 있었다. 또한 기판 분할은 전기적 특성의 향상과 함께 효과적인 열전도 경로를 제공하여 3차원

구조 자체가 방열판과 같이 작용하도록 하고, 기판의 면적을 늘려줌으로써 열 방출을 쉽게 하고 최대 41.8°C 로써 기존 단일 기판 구조에 비해 37% 감소시켜 열적 밀도를 낮추는 것을 확인하였다. 분할된 모듈은 ITS RF 모듈의 수신단, 송신단의 특성 임피던스는 50Ω으로 조절할 수 있어 설계값과 일치하는 신호이득 특성을 얻을 수 있었으며, PLL단의 위상 고정 특성 측정과 전체 모듈 구성 특성도 조절할 수 있어, 이러한 PAA형 3차원 적층 패키지는 고속 고밀도 저전력의 특성을 가지며, 저비용의 제작 방법임을 알 수 있었다. 또한 RF 시스템을 제안된 분할 설계 기준에 따라 기능별, 주파수별로 분할함으로써 기능의 추가적인 확대를 고려할 수 있게 되었다. 이에 따라 3차원적 RF 회로 구현방법은 소형화, 경량화, 생산 단가의 감소로 이어져 단일 기판을 이용하여 구성되던 기존의 2차원적 구성방법과는 다르게 전기적 특성과 RF 이득 특성, 열적 특성을 개선시킬 수 있음을 알 수 있었다^[11]. 또한 3차원 PAA 적층 설계 방법은 1GHz~100GHz의 높은 주파수 대역에서 적용 가능하며, 이에 대한 구현 여부를 실험할 필요가 있다.

참 고 문 헌

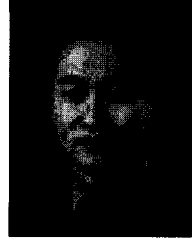
- [1] R. Sturdivant, C. Ly, J. Benson, and M. Hauhe, "Design and Performance of A High Density 3D Microwave Module," *IEEE MTT-S Digest*, 1997.
- [2] N. Sherwani, Q. Yu, and S. Badida, "Introduction to Multichip Modules," *John Wiley & Sons, INC.*, pp.194-202, 1995.
- [3] C. Cahill, A. Compagno, J. O'Donovan, and O. Slattery, "Thermal Characterization of Vertical Multichip Modules MCM-V," *IEEE Trans.*, Vol. 18, No. 4, Dec. 1995.
- [4] S.F. Al-sarawi, D. Abbott, and P.D. Franzon, "A Review of 3-D Packaging Technology," *IEEE Trans.*, Vol. 21, No. 1, Feb. 1998.
- [5] B. Razavi, "Recent Advances in RF Integrated Circuits," *IEEE Comm Magazine*, Dec. 1997.
- [6] S.G. Konsowski, and A.R. Helland, "Electronic Packaging of High Speed Circuitry," *McGraw-*

- Hill, pp.85-95, 1997.
- [7] L. Bergstedt and K. Boustedt, "A New Concept For Microwave MCMs," *IEMT/IMC Proceedings*, 1998.
- [8] T. W. Goodman, "High Speed Electrical Characterization and Simulation of a Pin Grid Array Package," *IEEE Trans.*, Vol. 18, No. 1, Feb. 1995.
- [9] S. G. Pan, T. Becks, and D. Heberling, "Design of Loop Antennas and Matching Networks for Low Noise RF Receivers: Analytic Formula Approach," *IEEE proceeding*, Vol. 144, No. 4, Aug. 1997.
- [10] S. P. Larcombe, J.M. Stern, P.A. Ivey, and L. Seed, "Utilizing A Low Cost 3D Packaging Technology For Consumer Applications," *IEEE Trans.*, Vol. 41, No. 4, Nov. 1995.
- [11] C. M. Val, "The Future of 3D Packaging," *IEMT/IMC Proceedings*, 1998.

저 자 소 개



池 龍(正會員) 第31卷 A編 第3
號 參照



朴 星 柱(正會員)
1974생. 1998년 서강대학교 전자공
학과 졸업. 2000년 동대학원 전자
공학과 졸업. 현재 삼성전자 반도체
DRAM2실 근무. 연구분야: 고
속 메모리 시스템 설계



金 東 映(學生會員) 第 37卷 SD編
第 1號 參照