

IMT-2000 기지국용 저잡음 증폭기의 설계 및 제작[†]

(Design and Implementation of a Low Noise Amplifier for the Base-station of IMT-2000)

박 영 태*
(Young-Tae Park)

요약 IMT-2000 기지국용 3단 저잡음 증폭기를 설계하고 제작한다. 첫째 단계에서의 증폭소자는 잡음특성이 좋은 GaAs HJ-FET를 사용하고, 둘째 및 셋째 단계에는 이득과 출력전압이 높은 값을 갖도록 하기 위해 모노리딕(monolithic) 마이크로웨이브 집적회로를 사용한다. 또한 입력 정재파비를 낮추기 위해서 평형증폭기를 사용하는데, 이 평형증폭기의 위상차로 인한 잡음지수를 최소화하기 위해서 첫째 단계만 제한적으로 사용한다. 제작된 증폭기는 동작 주파수에서 이득 $39.74 \pm 0.4\text{dB}$, 최대잡음지수 0.97dB , 입·출력 정재파비 1.2 이하 및 OIP_3 특성은 38.17dBm 을 나타낸다.

Abstract A three-stage low noise amplifier(LNA) for the Base-station of the IMT-2000 is designed and implemented. In the first stage, a GaAs HJ-FET which has good noise characteristics is made use of. Monolithic microwave integrated circuits(MMICs) are used in the second and the third stage to achieve both the high gain and high output power. Although the balanced amplifier is used to reduce the input VSWR, it is done only in the first stage because we have to minimize the noise figure attributed to the phase difference of the balanced amplifier. It is shown that the implemented LNA has the gain over 39.74dB , the gain flatness less than $\pm 0.4\text{dB}$, the noise figure below 0.97dB , input and output VSWRs less than 1.2, and OIP_3 (output third order intercept point) of 38.17dBm in the operating frequency range.

1. 서 론

지역 또는 국가별로 상이한 주파수와 기술방식의 차이로 인한 기존의 개인 이동통신 서비스의 한계를 극복하고, 전자파라는 전송매체를 사용하여 멀티미디어 서비스와 같은 이용자의 다양한 욕구를 만족시키기 위해 등장한 것이 차세대 이동통신 서비스인 IMT-2000(International Mobile Telecommunication 2000)이다. 이에 따라 최근에는 이동통신 시스템의 급속한 성장과 더불어 이동통신 단말기와 기지국 장비 등에 장착되는 고성능 회로에 대한 수요가

증가하고 있다[1]. 이동통신 기지국의 경우 크게 송신부, 수신부 및 제어부로 구성되는데 그 중 수신부의 성능은 기지국 안테나의 특성과 첫 단계 들어가는 저잡음 증폭기의 잡음특성에 절대적인 영향을 받는다[2]. 저잡음 증폭기는 높은 선형 이득, 낮은 소모 전력과 함께 낮은 잡음지수의 특성을 가져야 한다. 하지만 잡음지수를 낮추려면 이득의 일부 손실과 입력 반사계수의 특성 저하를 감수해야만 한다.

저잡음 증폭기 설계시 잡음지수를 낮추기 위해서는 잡음 특성이 우수한 트랜지스터를 선택하는 것이 매우 중요하다[3]. 현재 낮은 가격으로 고집적회로가 가능한 CMOS 기술이 점차 발전하고 있으나 아직은 잡음지수와 소모전력이 커서 GaAs MESFET나 HEMT의 성능에 미치지 못하

[†] 이 논문은 2001년 대전대학교 학술연구비 지원에 의한 것임.
* 대전대학교 통신공학과

고 있다. 따라서 저잡음 증폭소자로는 일반적으로 GaAs MESFET나 HEMT가 많이 사용된다[4],[5].

이 논문에서는 증폭기의 첫째 단계 잡음특성이 우수한 NEC사의 GaAs HJ-FET인 NE34018을 사용하여 입력 정합회로를 최소 잡음지수에 맞추어 정합시킨다. 하지만 이럴 경우 증폭기의 잡음특성은 좋으나 입력 정재파비 특성은 별로 좋지 못하므로 이를 보상하기 위해 증폭기를 평형 구조로 설계한다. 둘째 단 및 셋째 단은 이득과 높은 OIP₃를 얻기 위해 Watkins & Johnson사의 MMIC를 사용한다. 둘째 단에는 14dB의 이득을 가지는 AMI를 사용하고, 셋째 단은 1.950GHz에서 13.5dB의 이득과 21dBm의 1dB 압축점 및 41dBm의 OIP₃ 특성을 가지는 AHI 소자를 사용한다. 둘째 단 및 셋째 단 증폭기의 정합회로는 높은 이득을 얻도록 복소공역 정합을 시킨다. 입출력 정합회로 및 각 단간 정합회로에는 마이크로스트립 선로를 사용한다. Agilent Technologies사의 CAD 소프트웨어인 ADS(Advanced Design System)를 이용하여 저잡음 증폭기를 설계하며, 설계된 데이터를 토대로 실제 증폭기를 제작하고 그 특성을 측정한다. 측정된 결과와 설계시의 사양과 비교하여 설계된 증폭기의 성능을 검증한다.

2. 저잡음 증폭기 설계

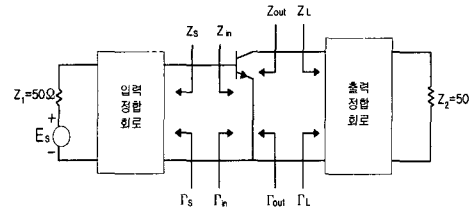
고주파 증폭기 설계시 가장 중요한 사항은 안정도, 전력 이득, 대역폭, 잡음지수 및 직류 소비 전력이다. 주어진 사양에 따라 증폭소자를 결정하고, 바이어스에 따른 산란계수로부터 사양에 맞도록 증폭소자의 입출력 정합회로 및 단간 정합회로를 구성하여야 한다. 사용할 주파수 대역에서 입출력 정합회로 및 단간 정합회로는 분포정수 회로를 사용할 수 있으나 이렇게 하면 회로의 크기가 커지는 단점이 있어 집중정수 소자를 사용하기도 한다.

<표 1> 설계할 저잡음 증폭기의 사양

항 목	사 양
사용 주파수 대역	1.920~1.980GHz
이득	40dB
이득 평탄도	±0.5dB
잡음지수(최대)	1dB
입출력 정재파비(최대)	1.3
OIP ₃ (최소)	35dBm

이 연구에서 설계할 저잡음 증폭기의 사양은 표 1과 같다. 저잡음 증폭기의 설계시 우선 적으로 해야 할 일은 잡음특성이 우수한 트랜지스터를 선택하는 일이다. 첫째 단에는 NEC 사의 GaAs HJ-FET 소자인 NE34018을 사용

한다. 증폭기를 설계할 때 안정도 역시 매우 중요한 사항인데 이는 능동소자의 산란계수와 정합회로망 및 종단조건에 의해 결정된다[6].



<그림 1> 마이크로파 증폭기의 블럭도

그림 1은 마이크로파 증폭기의 일반적인 블럭도이다. 그림 1과 같은 4단자 회로망에서는 입력단이나 출력단에 부정저항(negative resistance)이 나타나면 발진이 일어나며 회로가 불안정해진다. 부정저항은 $|\Gamma_{in}| > 1$ 이거나 $|\Gamma_{out}| > 1$ 일 때 나타나는 데, 각 단자에서의 반사계수 Γ_{in} 과 Γ_{out} 은 다음과 같다[7].

$$\Gamma_{IN} = S_{11} + \frac{S_{12} S_{21} \Gamma_L}{1 - S_{22} \Gamma_L} \quad (1)$$

$$\Gamma_{OUT} = S_{22} + \frac{S_{12} S_{21} \Gamma_S}{1 - S_{11} \Gamma_S} \quad (2)$$

위 두 식에서 결국 증폭기의 안정도는 산란계수와 부하의 정합회로에 의존함을 알 수 있다. 2V, 10mA의 바이어스에서 NE34018은 중심 주파수 1.950GHz에서의 잡음특성과 이득특성은 매우 좋으나 잠재적으로 불안정(potentially unstable)하다. 즉 이를 스미스 도표 상에 나타내면 안정도 원이 스미스 도표 안으로 들어와 불안정한 영역이 발생한다. 이때 최소 잡음지수를 가지는 Γ_{opt} 는 불안정한 영역과 가까운 곳에 위치하고 있다. 따라서 입력측을 Γ_{opt} 에 정합시키면 온도와 같은 외부환경의 변화에 의해 증폭기가 발진할 가능성이 있다. 그러므로 소자의 출력단에 100Ω의 저항을 병렬로 연결하여 소자가 무조건적 안정화(unconditionally stable) 영역에 들어가게 한다[7]. 표 2는 소자를 안정화시킨 후의 주요 파라미터 값을 나타낸다.

회로를 안정화시킨 후 등잡음지수원(constant noise figure circle)과 등가용전력이득원(constant available power gain circle)을 이용하여 입력 정합회로를 설계한다. 최대이득과 최소잡음은 동시에 이루어질 수 없으므로 증폭기의 첫째 단은 저잡음 위주로 설계한다. 전원측의 반사계

<표 2> 무조건적 안정화 후의 산란계수

항목	GaAs HJ-FET
S_{11}	$0.773 \angle -58.156$
S_{12}	$0.044 \angle 63.729$
S_{21}	$4.087 \angle 121.246$
S_{22} </tr	

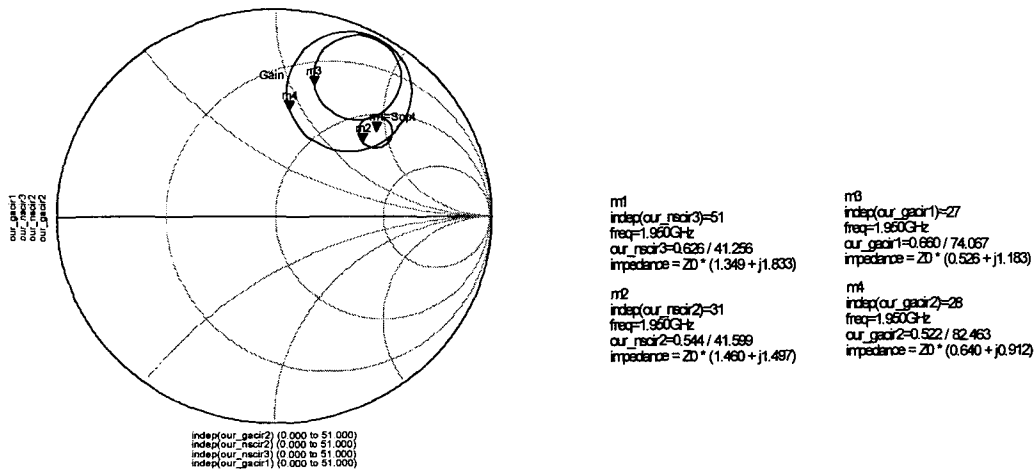
수(Γ_S) 평면에 등잡음지수원과 등가용전력이득원을 도시한 후 최소의 잡음지수를 얻을 수 있는 입력 정합회로의 형태를 결정한다. 또한 시뮬레이션 툴(ADS)을 이용하여 설계치를 최적화한다. 그림 2는 회로를 안정화 한 후 등잡음지수원, 등가용전력이득원 및 입력안정도원(input stability circle)을 전원 반사계수(Γ_S) 평면에서 스미스 도표를 이용하여 나타낸 그림이다.

입력 정합회로가 결정되면 출력 정합회로는 최대 전력 전달이 이루어질 수 있도록 설계한다. 최대의 전력전달은

작할 수 있어 신뢰도가 높아진다[8].

이 연구에서는 평형구조시 위상차로 인한 잡음지수의 증가를 최소화하기 위해 평형구조형 증폭기를 첫째 단에서만 사용하고 대칭으로 된 두 개의 증폭회로의 입·출력단에 3dB 90° 방향성 결합기를 사용하여 증폭기의 입출력 정재파비 특성을 개선하도록 설계한다. 그림 3은 평형증폭기를 이용한 저잡음 증폭기 첫째 단의 구조를 나타내고 있다.

둘째 단과 셋째 단은 전체이득과 출력에서의 높은 OIP₃를 얻기 위해 Watkins & Johnson사의 MMIC를 사용한다. 둘째 단에는 14dB의 이득을 가지는 AM1을 사용하고, 셋째 단은 1.950GHz에서 13.5dB의 이득과 21dBm의 1dB 압축점 및 41dBm OIP₃ 특성을 가지는 AH1 소자를 사용한다. 둘째 단 및 셋째 단 증폭기의 정합회로는 높은 이득을 얻도록 소자에서 바라 본 입력 정합회로의 반사계수(Γ_S)와 입력 정합회로에서 바라 본 소자의 반사계수(Γ_{in})를 복소공액 정합시키고, 출력 정합회로에서 바라 본 소자의 반사계수(Γ_{out})와 소자에서 바라 본 출력



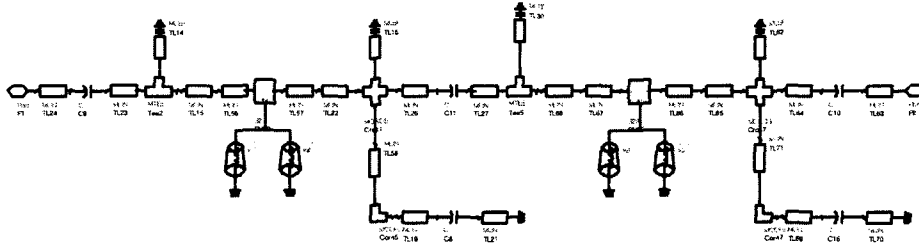
<그림 2> 등잡음지수원과 등가용전력이득원

부반사계수와 출력 반사계수가 복소공액정합이 되었을 때 이루어지나 입력 정합회로는 최소잡음지수에 맞추어 정합시키므로 전체적인 저잡음 증폭기의 입력 정재파비 특성은 그리 좋지 못하다. 이를 보상하기 위해 증폭기를 평형구조형으로 설계한다. 평형구조형으로 설계된 증폭기는 낮은 입출력 정재파비와 평탄한 이득, 높은 출력전력을 얻을 수 있다. 또한 증폭회로의 한쪽 경로가 동작하지 않을 경우에도, 이득은 6dB 정도 감소하나 전체 시스템은 계속 동

정합회로의 반사계수(Γ_L)를 복소공액 정합시킨다. 그림 4는 둘째 단 및 셋째 단의 정합회로이다

3. 시뮬레이션

설계된 증폭기를 Agilent Technologies사의 CAD software인 ADS(Advanced Design System)를 이용하여



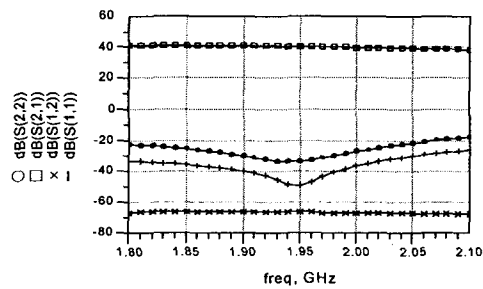
<그림 4> 둘째 단 및 셋째 단 정합회로

중심주파수에서 이득은 약 40.436dB, 잡음지수는 0.896,

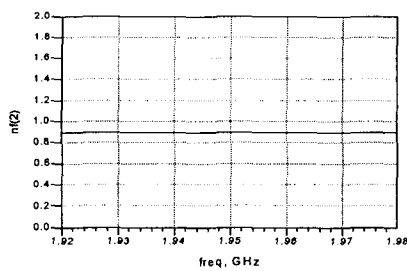
S_{11} 은 -48.835dB, S_{22} 는 -33.080dB이다. 시뮬레이션 결과 사용 주파수 대역에서 표 1의 설계사양을 잘 만족함을 알 수 있다.

4. 제작 및 측정

설계된 증폭기를 제작하기 위하여 비유전율이 4.2, 두께가 0.76mm인 FR4 기판을 이용하여 PCB를 만들고 그 위에 능동 및 수동소자를 실장한다. 입출력 정합회로로는 마이크로스트립을 사용하는데, 특히 병렬정합 부분은 제작이 쉽고 튜닝이 용이하도록 개방 스텝(open stub)을 이용한다. DC 바이어스 선로는 RF 신호에 대하여는 개방, DC 바이어스에는 단락 되도록 설계 주파수에서 높은 임피던스를 갖는 $\lambda/4$ 마이크로스트립 선로를 사용한다. DC 블럭은 각 증폭단이 다른 증폭단으로부터 영향을 받지 않도록 하기 위하여 DC에는 개방, RF 신호에 대해선 단락이 되는 칩 커패시터를 사용한다. 그림 6은 제작된 PCB 도면이며 그 크기는 8cm×4.5cm이다. 그림 7은 제작된 저잡음 증폭기의 실물 사진이다.

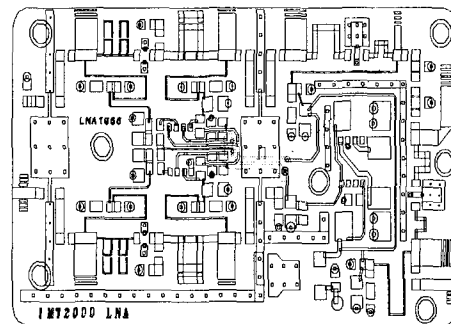


(a)

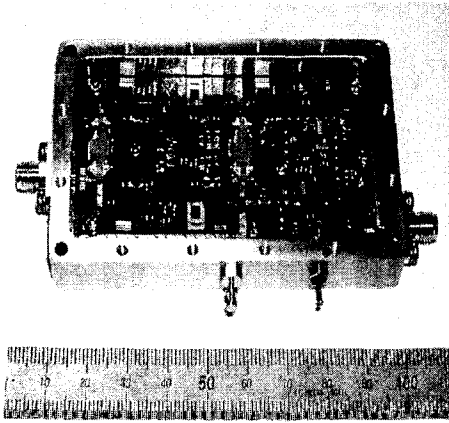


(b)

<그림 5> 증폭기 시뮬레이션 결과
(a) 산란계수, (b) 잡음지수

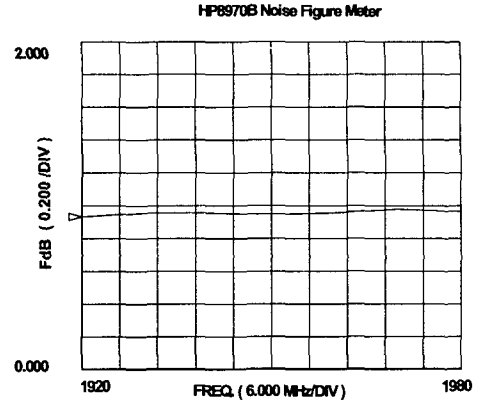


<그림 6> PCB 도면



<그림 7> 제작된 증폭기의 실물사진

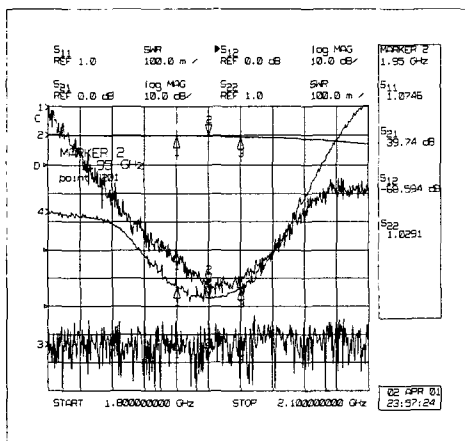
이렇게 제작된 증폭기의 특성을 HP8510 네트워크 분석기와 HP8970B 잡음지수미터, 그리고 스펙트럼 분석기를 이용하여 측정하였는데 그림 8은 그 측정 결과(S 파라미터와 잡음지수)를 나타낸다. 측정결과를 살펴보면 제작된 증폭기는 동작주파수인 1.920GHz~1.980GHz의 대역에서 39.74±0.4dB의 이득, 0.97dB의 최대 잡음지수, 1.2 이하의 입출력 정재파비 특성을 나타냄을 알 수 있다. 그림 9는 증폭기의 1dB 압축점을 나타낸 것으로 중심주파수인 1.950GHz에서 약 21dBm이다. 그림 10은 증폭기의 출력전



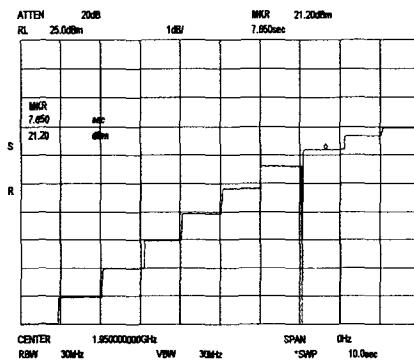
(b)

<그림 8> 증폭기의 측정 결과
(a) 산란계수, (b) 잡음지수

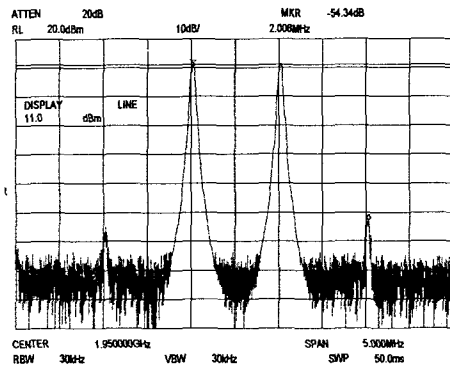
력의 선형특성을 나타내는 OIP₃를 구하기 위해 투톤 시험(two tone test)한 결과이다. 증폭기는 -29dBm의 입력의 선형특성을 나타내는 OIP₃를 구하기 위해 투톤 시험(two tone test)한 결과이다. 증폭기는 -29dBm의 입력으로부터 11dBm의 출력을 나타내고, 이때의 IMD(Intermodulation Distortion)는 -54.34dBc이다. 또한 OIP₃를 계산하면 38.17dBm을 얻을 수 있다.



(a)



<그림9> 증폭기의 1dB 압축점



<그림 10> 증폭기의 two tone test

5. 결론

IMT-2000 기지국 수신부에 사용될 수 있는 저잡음 증폭기를 설계·제작하고 그 특성을 측정하였다.

증폭기는 3단으로 구성하였는데 첫째 단에는 잡음특성이 우수한 NEC사의 GaAs FET인 NE34018 소자를 사용하였다. 증폭기의 안정도를 높이기 위해 증폭소자의 출력단에 100Ω의 병렬저항을 연결하고 입출력 반사손실 특성을 높이기 위해 첫째 단을 평형증폭기로 설계하였다. 두번째 및 세 번째 단 증폭소자로는 Watkins & Johnson사의 MMIC인 AM1과 AH1 소자를 사용하였다. 입출력 정합회로는 최대의 전력전달이 이루어지도록 설계하였고, 출력 반사손실 특성을 개선하고 이득을 조정하기 위해 2dB 패드를 사용하였다. 입출력 정합은 마이크로스트립으로 정합회로를 구성하고 Agilent Technologies사의 CAD 소프트웨어인 ADS를 이용하여 설계된 증폭기의 성능을 검증하였다.

제작된 증폭기는 1.920GHz~1.980GHz의 주파수 대역에서 39.74 ± 0.4 dB의 이득, 0.97dB 이하의 잡음지수, 1.2 이하의 입출력 정재파비, 그리고 38.17dBm의 OIP₃ 특성을 나타내어 설계치를 잘 만족함을 확인하였다.

참고 문헌

[1] S. Yoo, M. R. Murti, D. Heo, and J. Laskar, "A C-band low power high dynamic range GaAs MESFET low noise amplifier," *Microwave Journal*, vol. 43, no. 2, pp. 90-106, Feb. 2000.

[2] S. Yang, "The application of low noise amplifiers in CDMA cellular and PCS systems for

coverage and capacity enhancements," *Radio and Wireless Conference, RAWCON 98*. pp. 181-184, 1998.

[3] G. Watanabe, H. Lau, R. Holbrook, and K. Leung, "Low noise amplifier design for CDMA receivers," *Radio and Wireless Conference, RAWCON 2001*. pp. 85-88, 2001.

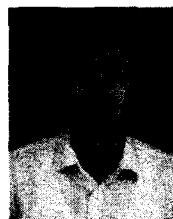
[4] M. S. Gua, O. Pitzalis, S. E. Rosenbaum, and P. T. Greiling, "Microwave noise Characterization of GaAs MESFET's : Evaluation by on-wafer low-frequency output noise current measurement," *IEEE Trans. Microwave Theory Tech.*, vol. MTT-35, pp. 1208-1217, 1987.

[5] Samuel Y. Liao, *Microwave circuit analysis and Amplifier design*, Prentice Hall, 1987.

[6] David M. Pozar, *Microwave Engineering*, pp. 183-190, Addison-Wesley, 1987.

[7] Guillermo Gonzalez, *Microwave Transistor Amplifiers Analysis and Design*, Prentice Hall, pp. 212-228, 1997.

[8] H. J. Carlin and P. Amstutz, "On optimum broadband matching," *IEEE Trans. Circuits and System*, vol. CAS-28, pp. 401-405, 1981.



박 영 태 (Young-Tae Park)

1983년 2월 한양대학교 전자통신

공학과 졸업(공학사)

1986년 2월 한양대학교 대학원 전자

통신공학과 졸업(공학석사)

1991년 8월 한양대학교 대학원 전자

통신공학과 졸업(공학박사)

1991년 9월 ~ 1998년 2월 동의대학교 전자공학과 부교수

1998년 3월 ~ 현재 대전대학교 통신공학과 조교수

관심분야 : EMI/EMC, 이동통신 안테나시스템, 마이크로파 능동회로