

## LTCC 기술을 이용한 VCO(Voltage Controlled Oscillator) 개발

유찬세 · 이영신 · 이우성 · 곽승범 · 강남기 · 박종철  
전자 부품 연구원

### Charateristics of VCO(Voltage Controlled Oscillator) using LTCC Technology

C. S. Yoo, Y. S. Lee, W. S. Lee, S. B. Kwak, N. K. Kang, and J. C. Park

Korea Electronics Technoloty Institute (KETI)

**초 록 :** VCO(Voltage Controlled Oscillator)는 통신용 단말기의 크기, 성능 및 전력 소비를 결정하는 중요한 부품중의 하나이다. 통신용 기기의 크기가 점점 작아지고 있는 추세이기 때문에 VCO도 특성의 저하없이 점점 소형화 되고 있다. VCO 모듈을 개발하기에 앞서 회로에 사용되는 수동소자(L,C,R)들에 대한 연구가 진행되었다. 이 과정에서 작은 면적을 차지하면서도 동일한 특성을 나타낼 수 있는 패턴을 고안하였고 이를 적용하였다. 자체 개발된 수동소자 library를 가지고 2차원 simulation을 시행하였고 이를 바탕으로 3차원 회로를 구성하였다. 3차원 회로 구성시 VCO 전체 특성에 크게 영향을 주는 소자들은 trimming이 가능하도록 surface 쪽으로 배치하였다. 공진기 부분에서는 저손실의 stripline 구조를 적용하여 높은 Q 값을 얻을 수 있었다. 이러한 과정을 통해 2.3~2.36 GHz에서 동작하는 적층형 VCO를 개발하였다.

**Abstract :** VCO(Voltage Contolled Oscillator) is one of the main components governing the size, performance and power consumption of telecommunication devices. As the devices become much smaller, VCO need to have much smaller size with better characteristics. Buried type passive components of L, C, R were developed previously and the structure of these components are good for minimizing the size of VCO. Our own library of passive components is used in simulation and measurement circuit designed by ourselve. In structure of multi-layered VCO, some components governing the characteristics of VCO are selected and placed on the top of oscilltor for the good tuning process. In resonator part, the stripline structure and low loss glass/ceramic material are used to get higher Q value. In our research, a VCO oscillates in the 2.3~2.36 GHz band is developed.

#### 1. 서 론

최근 무선 통신 시스템은 광대역화, 고주파수 대역화 되어가고 있다. 전지로 전력을 공급하는 휴대용 기기에 있어서는 크기와 무게를 줄이기 위한 고집적화 뿐만 아니라 전력소비를 최소화하는 문제도 중요하게 대두되고 있다<sup>1)</sup>. 이러한 의미에서 VCO도 소비 전력과 크기가 최소화되어야 한다. VCO 제작에 있어서 저손실의 유전체를 사용하면 phase noise를 줄일 수 있고 유전체 sheet의 두께를 20~수백  $\mu\text{m}$  까지 자유롭게 조절할 수 있기 때문에 module의 크기도 줄일 수 있다. 공정비용도 타 공정에 비해 낮은 것으로 알려져 있다. 본 연구에서는 저손실

의 세라믹 유전체를 이용하여 2.3 GHz IMT-2000용 VCO를 제작하였다.

#### 2. 실험 방법

수동소자 및 VCO의 3차원 simulation은 Agilent의 HFSS(High Frequency Structure Simulator) 6.3 version을 사용하여 시행하였고, 2차원 회로 simulation에는 ADS(Advanced Design System)를 사용하였다. 각각의 수동소자들을 적층 공정을 통해 제작하고 6 GHz 까지 측정하여 library화 하였다. 수동소자 측정은 Network analyzer(HP 8753D)를 사용하였고 고주파에서 정확한 특

성을 추출할 수 있는 지그를 고안하여 시행하였다. 유전체는 유전율이 7.8인 Dupont 사의 9599 powder를 사용하였고 내부 도체로는 Ag paste를 사용하였다. VCO의 출력 특성은 Spectrum analyzer(HP 8561E)로 측정하였다.

### 3. 결과 및 고찰

#### 1) 내장형 capacitor

Capacitor의 특성에 있어서 중요한 항목은 ESR(Equivalent Series Resistance)과 Lp(parastic inductance)이다. ESR이 크면 회로에서 loss가 커지게 되고 Lp가 커지면 capacitor의 SRF(Self Resonant Frequency)가 낮아지게 된다. 새로운 구조를 고안함에 있어서 이러한 항목들을 최소화할 수 있도록 하였다. 또 모듈 전체의 크기를 최소화하기 위해서는 수동소자들의 크기도 최소화되어야 하기 때문에 주어진 면적에서 더 큰 용량을 낼 수 있는 구조, 즉 면적 효율이 좋은 구조를 고안하여 적용하였다. 아래 그림에는 그 예가 제시되어있다.

#### 2) 내장형 Resistor

내장형 resistor는 10~10,000 Ω□의 비저항을 갖는 저항체 paste를 사용하여 제작하였다. 저항체를 먼저 인쇄한 후 양쪽에 pad를 인쇄하여 측정하였다.

#### 3) Varactor diode

Varactor diode는 bias 조건에 따라 그 특성이 변화하기 때문에 bias를 가할 수 있는 지그를 제작하였다. 여기서 bias 공급 회로의 소자값이 주파수에 따라 달라지기 때문에 각 주파수에 대하여 적절한 소자값을 찾아서 측정하

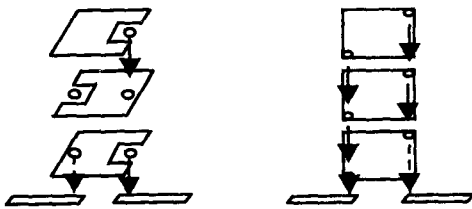


Fig. 1. The new design of buried capacitor.

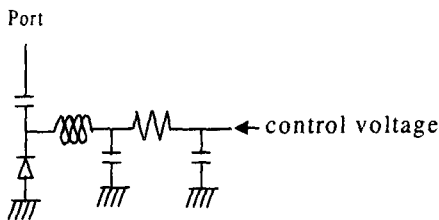


Fig. 2. The measurement circuit of varactor diode.

였다. 측정 등가회로가 아래 그림에 나타나있다.

Fig. 3에는 1.5 V에서 측정된 diode의 등가회로가 나타나있다. 잘 알려진 대로 특정 전압에서 diode는 capacitor와 같이 동작한다(2). Bias는 VCO의 동작 조건과 같이 0.5~2.5 V로 하였고 주파수는 2.33 GHz에서 측정하였다.

#### 4) 공진기

VCO는 크게 공진부와 발진부로 나누어 진다. Fig. 4에는 공진기로 사용된 stripline과 주변회로가 주어져 있다. 이 부분은 저손실의 유전체와 Ag paste로 이루어져 있다.

공진단을 구성함에 있어서 본 연구에서 고안한 내장형 수동소자들을 사용하였고 칩 부품을 사용하는 경우와 그 특성을 비교하였다.

앞에서 언급한대로 내장형 capacitor의 ESR과 Lp값이 칩 부품에 비해 반이상 작기 때문에 공진기의 Q 값도 향상됨을 알 수 있다. 이 결과가 Fig. 5에 나타나있다.

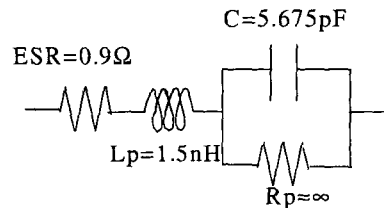


Fig. 3. The equivalent circuit of varactor diode at 1.5 V.

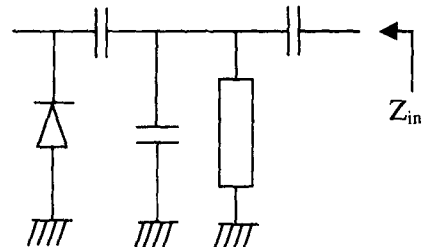


Fig. 4. The circuit of resonator part.

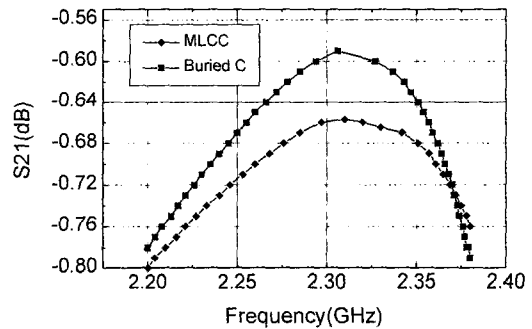


Fig. 5. The comparison of resonator between buried C and MLCC(Multilayer Ceramic Capacitor).

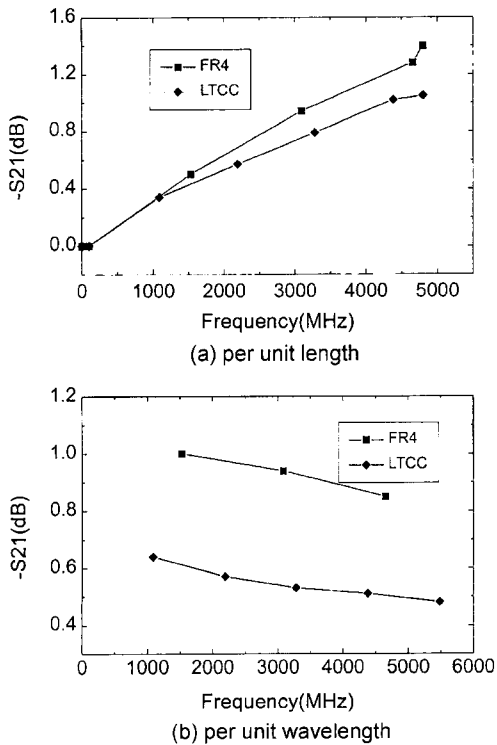


Fig. 6. Attenuation in stripline structure of LTCC and FR-4. (a) per unit length (b) per unit wavelength.

재료의 손실 특성을 비교하기 위해 stripline 구조를 제작하여 각 주파수에서 손실 값을 비교하였다. 기존에 많이 쓰이는 FR-4(glass fiber reinforced epoxy)와 유전체를 비교하였다. Stripline의 특성 임피던스를 동일하게 하고 도체 및 유전체에 의해 발생하는 손실값만을 비교하였다. Fig. 6에 나타난 결과에서 알 수 있듯이 유전체의 경우 손실이 더 작게 나타났다. 알려진대로 고주파수 대역으로 갈수록 손실값이 증가하였다. 다만 stripline의 실제적인 적용에서 더 중요한 의미를 갖는 단위 파장당의 손실 값은 고주파수일수록 파장이 작아지기 때문에 감소하는 경향을 나타내었다.

5) Bias circuit

발진부에는 트랜지스터의 구동을 위해 bias회로를 구성해 주어야 하는데 그 회로는 아래 그림과 같다.

트랜지스터의 작동전압은 3 V이고, 총 전류가 9 mA가 되고 트랜지스터의 base current가 80  $\mu$ A가 되도록 저항값들을 설계하였다. 두 개의 트랜지스터를 사용하였고 발진 트랜지스터는 collector-common으로 증폭 트랜지스터는 emitter common 시스템으로 구성하였다.

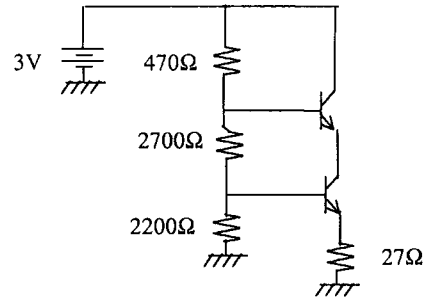


Fig. 7. The bias circuit of oscillator.

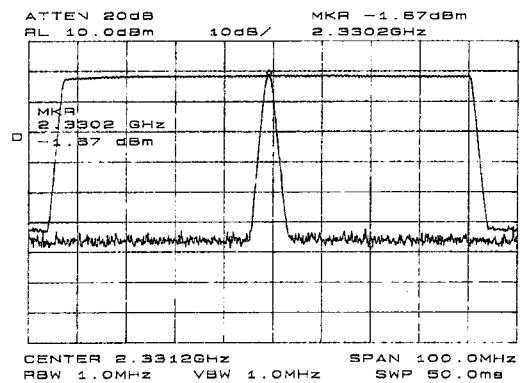


Fig. 8. Characteristics of output signal.

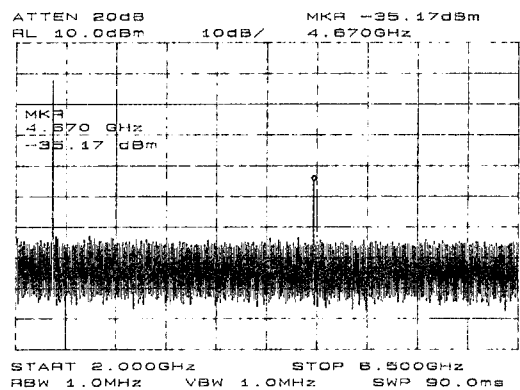


Fig. 9. Characteristics of harmonics

6) 3차원 회로 설계

LTCC(Low Temperature Cofired Ceramic) 기술을 이용하여 모듈을 제작할 경우 수동소자들이 내장되어 있기 때문에 이 소자들에 대한 tuning이 불가능하다. 회로를 배열함에 있어서 VCO 전체의 특성에 가장 지배적으로 영향을 주는 소자들, 즉 공진단의 stripline, 저항등은 top layer에 근접하도록 배치하였다. Top layer에 위치한 capacitor 패턴은 scratch를 통해 그 용량값을 tuning 하였다.

**Table 1.** The characteristics of MCM-C VCO

Item.	Value
Power supply	3.0±0.1 V
Control voltage range	0.5~2.5 V
Output power level	0 ± 2 dBm
Tuning sensitivity	40 MHz/V
Current consumption	9.3 mA (TYP. 8 mA)
Pulling figure	±0.2 MHz: VSWR=2.0, for all phase
Pushing figure	±0.45 MHz @±0.15 V
Harmonics	≥-28 dBc
Phase noise	-92 dBc/Hz @ 10 KHz offset
	-102 dBc/Hz @ 25 KHz offset
	-122 dBc/Hz @ 100 KHz offset
Size	0.05 cc

#### 7) 측정 결과

적층 공정을 통해 제작된 VCO의 특성을 측정하였다. Fig. 8에는 output power level과 voltage sweep range가 주어졌다.

목표 주파수인 2.33 GHz에서 output power가 -1.67 dBm 정도 되었고 bias 0.5~2.5 V에 대한 sweep range는

80 MHz정도 되었다. Fig. 9에는 VCO의 harmonic 특성이 나타나 있는데 harmonics간 차이가 30 dB 이상으로 우수한 특성을 나타내었다.

그 밖의 VCO 특성들이 Table 1에 제시되어있다.

## 4. 결 론

3차원 simulator를 통해 수동소자들의 특성을 예측하고 직접 제작하여 library를 구축하였다. 유전체의 특성을 측정하였고 FR-4에 비해 단위 파장당 약 0.4 dB 더 작은 손실값을 나타내었다. 이를 이용하여 구현한 VCO의 공진단이 FR-4에서 보다 더 높은 Q값을 나타내었다. 적층공정을 이용하여 제작한 LTCC VCO는 재료의 낮은 손실과 내장형 소자의 우수한 특성들로 인해 phase noise 특성이 100 kHz offset에서 -122 dBc/Hz 로 PCB 상에 구현된 경우보다 좋은 특성을 나타내었다.

## 참고문헌

1. Kristof Vasen, Chip-Package Co-Design of a 4.7 GHz VCO, The international Journal of Microelectronics and Electric Package, Vol. 23, Number 3, Third Quarter 2000.
2. Varactor SPICE Models for RF VCO Application. APN1004, Alpha Industries, 1998.