

반응성 화학기상증착법에 의해 다결정실리콘 위에 직접성장된 CoSi₂ 층의 열적안정성의 개선

이희승 · 이화성 · 안병태

한국과학기술원 재료공학과

Improvement of Thermal Stability of In-situ Grown CoSi₂ Layer on Poly-Si Using Reactive Chemical Vapor Deposition

Heui Seung Lee, Hwa Sung Rhee and Byung Tae Ahn

Department of Materials Science and Engineering, Korea Advanced Institute of Science and Technology,

373-1 Koosung-dong, Yuseong-gu, Taejeon 305-701

(2000년 7월 1일 받음, 2001년 1월 1일 최종수정본 받음)

초 록 650°C에서 Co(η^5 -C₅H₅)(CO)₂의 반응성 화학기상증착법에 의해 도핑되지 않은 다결정실리콘 위에 CoSi₂ 층이 직접(in-situ) 성장되었고 이 CoSi₂ 층들의 열적안정성을 800~1000°C의 온도구간에서 조사하였다. 직접 성장 방법에 의해 성장된 CoSi₂ 층은 표면에 평행한 (111) 면의 면적이 큰 결정립들을 가지는 반면에, CoSi가 먼저 형성되고 CoSi₂로 상변태되는 기존의 두 단계 성장 방법에 의해 성장된 CoSi₂ 층은 표면에 평행한 (111) 면을 가지는 결정립들이 거의 없었다. 직접 성장 방법에 의해 성장된 CoSi₂ 층의 열적 안정성은 기존의 두 단계 성장 방법에 의해 성장된 CoSi₂ 층의 열적 안정성보다 개선되어 열화 온도가 100°C 정도 더 높았다. 큰 결정립의 다결정실리콘 기판 위에서 직접 성장된 CoSi₂ 층은 950°C에서 열처리한 후에도 안정했다. 직접 성장에 의한 열적 안정성의 개선 효과는 다결정실리콘 기판의 결정립의 크기가 작을 때 두드러졌다. 직접 성장된 CoSi₂ 층의 열적 안정성 개선의 주된 원인은 다결정실리콘의 각 결정립들 위에 유사에피 성장을 하면서 자라난 CoSi₂ 결정립들이 균일한 CoSi₂ 층을 형성하여 이것이 계의 계면에너지를 낮추기 때문이라고 사료된다.

Abstract The CoSi₂ layers have been *in-situ* grown on undoped poly-Si by the reactive chemical vapor deposition of Co(η^5 -C₅H₅)(CO)₂ at 650°C and their thermal stabilities have been investigated in the temperature range of 800 to 1000 °C. The CoSi₂ layer grown by the *in-situ* method had grains with large area of (111) plane, while grains with little area of (111) plane appeared on the CoSi₂ layer grown by the conventional two-step method where CoSi formed first and transformed to CoSi₂. The thermal stability of the CoSi₂ layer grown by the *in-situ* process was improved by more than 100°C higher than that of the CoSi₂ layer grown by the conventional two-step process. The CoSi₂ layer grown *in situ* on a large-grained poly-Si was stable up to 950°C. The effect of stability improvement by the *in situ* growth was more pronounced when the grain sizes of the poly-Si substrate were small. The improved thermal stability of the *in-situ* grown CoSi₂ layer could be mainly due to the formation of a uniform CoSi₂ layer with the CoSi₂ grains, which are in the form of epitaxial-like growth on the each poly-Si grains, causing a reduction of the interfacial energy of the system.

Key words : cobalt silicide, reactive CVD, poly-si, thermal stability

1. 서 론

다결정실리콘 위에서 실리사이드는 낮은 저항의 게이트 전극과 국부적인 배선 재료로 널리 이용된다. Salicide (self-aligned silicide) 공정에서 다결정실리콘 게이트 위의 실리사이드는 후속 열처리 공정에서 열화되지 않고 견뎌야 한다. 여러 가지 실리사이드 재료 중에서 CoSi₂는 선풍에 무관한 전기 비저항, 게이트와 소오스/드레인 영역 사이의 단락이 없는 점, 그리고 더 좋은 화학적 안정성과 같은 우수한 성질 때문에 많은 주목을 받아왔다.¹⁾ 그러나 집적회로에서 CoSi₂의 한 가지 단점은 높은 온도에서의 열처리 동안에 CoSi₂ 결정립의 grooving과 응집(agglomeration)에 의한

열적인 열화 현상으로 나타나는 CoSi₂ 층이 끊어지는 현상과 박막의 면저항 증가이다.²⁾ 이 경우에 응집 현상에 대한 구동력은 계의 표면에너지와 계면에너지의 감소이다. 또한 층의 반전이 과도하게 높은 열처리에 의해 일어날 수 있고 이것은 높은 면저항, 문턱전압의 이동, 그리고 게이트 산화막의 누설전류 등의 결과를 초래한다.³⁾

기존의 방법에서 CoSi₂ 층은 두 단계의 열처리 공정에 의해 형성된다. 먼저 550°C 아래의 낮은 온도에서 Co 금속과 Si 기판의 반응으로 CoSi 상이 형성되고, 750°C 정도의 더 높은 온도에서 열처리를 진행함으로써 CoSi와 Si 사이의 반응에 의해 다결정 CoSi₂가 형성된다.⁴⁾ 다결정 실리콘 위에서 기존의 방법을 사용하여 형성한 CoSi₂의 열적 안정성

이 다결정실리콘의 결정 성장, 실리콘층의 preamorphization, 실리사이드층 위에 다른 재료의 capping, 그리고 실리사이드 속으로 도펀트의 주입 등의 방법에 의해 개선되었다는 것을 보고하였다.¹⁾ 또한, 산화 분위기에서 열처리하여 SiO₂층으로 CoSi₂층을 둘러싸는 것에 의해 응집 현상을 억제할 수 있었다.⁵⁾ 그 외에 다결정실리콘 위에서 CoSi₂의 열적인 열화는 다결정실리콘 게이트나 높은 열처리 전에 낮은 온도에서의 첫 번째 열처리 공정 동안에 형성된 CoSi 속으로 질소 주입에 의해 억제될 수 있다.^{6,7)}

최근에 우리는 간단한 화학기상증착 반응기에서 금속유기 화합물 코발트 소오스를 이용하여 반응성 화학기상증착법 (reactive chemical vapor deposition)에 의해 CoSi₂ 층을 (100) Si 기판 위에 에피층으로 직접 성장 (in-situ growth)시키는 방법을 보고했다.⁸⁾ 이 반응성 화학기상증착법은 Co로부터 CoSi₂로의 상변태를 위한 추가적인 열처리 공정을 거치지 않고 반응기내에서 증착하면서 CoSi₂를 직접 성장시킬 수 있다. 반응성 화학기상증착법에 의해 에피 CoSi₂층이 실리콘 기판 위에 직접 성장될 수 있으므로 다결정실리콘 기판 위에서 CoSi₂의 직접 성장은 CoSi₂/Si 계면을 기존의 방법에 의한 것보다 더 에피 성장에 가깝도록 형성하는 것이 가능하다. 그 결과로 반응성 화학기상증착법이 CoSi₂/Si 계면의 에너지를 더 낮출 수 있어 높은 온도에서의 열적 안정성 특성을 개선시킬 수 있을 것으로 기대된다. 본 연구에서는 결정립 크기가 작은 다결정실리콘 기판과 큰 다결정실리콘 기판 위에 반응성 화학기상증착법을 이용하여 CoSi₂를 직접 형성하였고, 이들의 열적 안정성을 기존의 두 단계 열처리 방법에 의해 준비된 CoSi₂의 열적 안정성과 비교하여 조사하였다.

2. 실험 방법

Si (100) 웨이퍼에 열산화방법으로 5nm 두께의 산화막을 성장시킨 후에 200nm 두께의 다결정실리콘이 증착된 기판을 사용하였다. 작은 결정립의 다결정실리콘 층은 SiH₄와 H₂를 이용하여 670°C, 40torr에서 저압화학기상증착법에 의해 증착되었다. 큰 결정립의 다결정실리콘 층은 SiH₄와 H₂를 이용하여 590°C, 150torr에서 저압화학기상증착법에 의해 증착하고 나서 다결정실리콘의 결정립 크기를 증가시키기 위하여 850°C에서 30분간 N₂ 분위기에서 열처리하였다. 작은 결정립과 큰 결정립의 다결정실리콘 층의 결정립의 평균 크기는 각각 약 50nm와 200nm였다. 기판은 H₂SO₄/H₂O₂ 용액으로 세정한 후 DI water로 세정하였다. 장비에 장입하기 바로 전에 50:1 HF 용액에서 자연산화막을 제거하고 DI water로 세정한 후 N₂ 가스로 blowing한 다음 유기금속 화학기상증착 반응기내로 장입하였다. Cobalt 전구체로 cobalt carbonyl (Co₂(CO)₈)과 cyclopentadienyl dicarbonyl cobalt (Co(η⁵-C₅H₅)(CO)₂)를 사용하였다. Co₂(CO)₈과 Co(η⁵-C₅H₅)(CO)₂ 소오스는 각각 450°C 이하와 600°C 이상의 온도에서 소오스들의 반응 특성을 고려하여 선택하였다. 두 단계에 의해 성장시키는 공정 (two-step growth process)에서는 CoSi 층이 먼저 형

성되고 CoSi 층이 CoSi₂ 층으로 상변태된다. 본 실험에서 CoSi 층은 400°C에서 Co₂(CO)₈로부터 증착된 Co 금속과 다결정실리콘 기판의 반응에 의해 형성되었다. Co₂(CO)₈이 들어 있는 bubbler 온도는 35°C였으며 400°C에서 산화막 위에 Co₂(CO)₈로부터 순수한 Co 금속이 증착되었다. 400°C에서 산화막 위의 Co 금속의 증착 속도는 carrier gas를 사용하지 않고 150mTorr에서 약 4nm/min이었다. CoSi 층 위의 반응하지 않은 Co를 H₂SO₄/H₂O₂ 용액에서 식각했으며 CoSi 층은 급속 열처리 (rapid thermal annealing) 장비를 사용하여 N₂ 분위기 하에서 550°C에서 5분간 열처리에 의해 CoSi₂로 상변태되었다.

직접 성장 공정 (in-situ growth process)에서 CoSi₂ 층은 650°C에서 Co(η⁵-C₅H₅)(CO)₂로부터 증착된 Co와 다결정실리콘 기판 사이의 반응에 의해 직접 성장되었다. 이때 증기압을 낮추기 위해 bubbler 온도는 0°C로 유지하였고, 기판 온도는 650°C로 유지하였다. 이러한 방법을 통해 Co source의 공급을 낮추고 공급된 Co의 반응을 촉진하여 증착 동안에 CoSi 상의 형성 없이 CoSi₂ 상을 형성하였다. 650°C에서 산화막 위의 Co의 증착 속도는 10sccm의 H₂ carrier gas를 흘려서 110mTorr로 유지했을 때 약 10nm/min이었다. 위에서 언급한 두 가지 방법에 의해 제조된 CoSi₂ 층의 열적 안정성을 조사하기 위하여 N₂ 분위기에서 800~1000°C의 온도 구간에서 30초간 급속 열처리를 수행하였다.

다결정실리콘 기판 위에서 성장된 실리사이드의 결정구조는 X선 회절을 사용하여 관찰하였으며 막의 면저항과 미시구조는 각각 4-point probe 방법과 TEM (투과전자현미경)을 사용하여 관찰하였다.

3. 결과 및 고찰

다결정실리콘 기판들 위에서 Co₂(CO)₈로부터 성장된 실리사이드 상들을 관찰하기 위하여 X선 회절 방법을 사용하였고 회절패턴을 Fig. 1에 나타내었다. 400°C에서 증착한 시편의 경우에 작은 결정립과 큰 결정립을 가진 다결정실리콘 기판 모두에서 CoSi (210) peak과 다결정실리콘 기판의 peak들이 나타난다. 550°C에서 5분동안 N₂ 분위기로 열처리한 후 작은 결정립과 큰 결정립의 다결정실리콘 기판 모두에서 CoSi (210) peak은 사라지고 CoSi₂ (200)과 (220) peak이 나타난다. 즉, CoSi 상이 550°C에서 열처리한 후에 CoSi₂ 상으로 상변태되었다. 큰 결정립의 다결정실리콘 기판에서 Si (220) peak의 X선 회절 강도는 작은 결정립의 다결정실리콘 기판에서의 Si (220) peak의 강도보다 더 강하지만, 550°C에서 열처리한 시편에서 작은 결정립과 큰 결정립의 다결정실리콘 기판 위에서 CoSi₂ (220) peak의 X선 회절 강도는 비슷한 것으로 나타난다. 특히, 큰 결정립의 다결정실리콘 기판으로부터 강한 Si (111) peak이 관찰되지만 CoSi₂ (111) peak이 관찰되지 않는다. 그러므로, 두 단계 성장 공정에서 CoSi₂ 결정립의 방향은 다결정실리콘의 결정립 방향에 무관하다. 이것으로부터 상부의 CoSi₂ 층과 하부의 다결정실리콘 기판 사이에

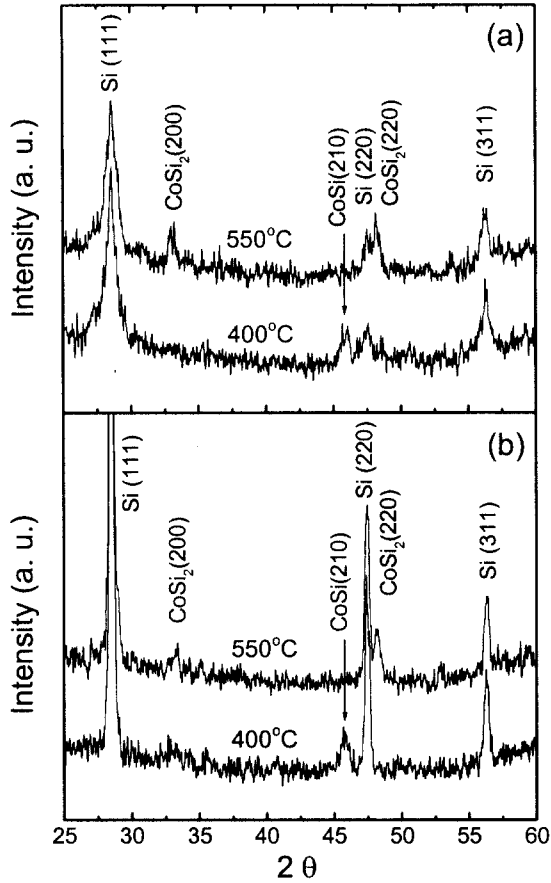


Fig. 1. XRD patterns of the cobalt silicides grown on (a) small-grained and (b) large-grained poly-Si using $\text{Co}_2(\text{CO})_8$ precursor.

결정립 방향의 상호관계가 없다는 것을 알 수 있다.

Fig. 2는 $\text{Co}(\eta^5\text{-C}_5\text{H}_5)(\text{CO})_2$ 를 이용하여 작은 결정립과 큰 결정립을 가진 다결정실리콘 기판 위에 550, 600, 650 °C의 기판 온도에서 10분동안 증착한 시편들의 X선 회절 패턴을 나타내었다. 550 °C의 기판 온도에서 실리사이드 peak이 나타나지 않았다. 600 °C 이상의 기판 온도에서 (111), (220), (311) 면의 CoSi_2 peak들과 (111), (220), (311) 면의 Si peak들이 관찰된다. 이 결과로부터 높은 기판 온도에서 $\text{Co}(\eta^5\text{-C}_5\text{H}_5)(\text{CO})_2$ 를 이용한 반응성 화학기상증착법에 의해 Co_2Si 나 CoSi 와 같은 Co-rich phase로부터의 상변태를 거치지 않고 CoSi_2 를 직접 형성시킬 수 있다는 것을 알 수 있다. 작은 결정립의 다결정실리콘 기판 위에서 CoSi_2 peak의 강도는 실리콘 기판 peak의 강도에 비해 강했다. 직접 성장 공정을 적용한 시편에서 CoSi_2 (111) peak의 강도가 CoSi_2 peak 중에 가장 강하다는 것을 알 수 있다. CoSi_2 (111) peak의 강도는 작은 결정립의 다결정실리콘 기판에 의한 Si (111) peak의 강도보다 훨씬 더 강하다.

작은 결정립의 다결정실리콘 기판 위에 두 단계 성장과 직접 성장 공정에 의해 성장된 CoSi_2 층의 열적 안정성을 관찰하기 위하여 표준화(normalization)한 면저항 값을 열처리 온도의 함수로 Fig. 3에 나타내었다. 400 °C에서 Co_2

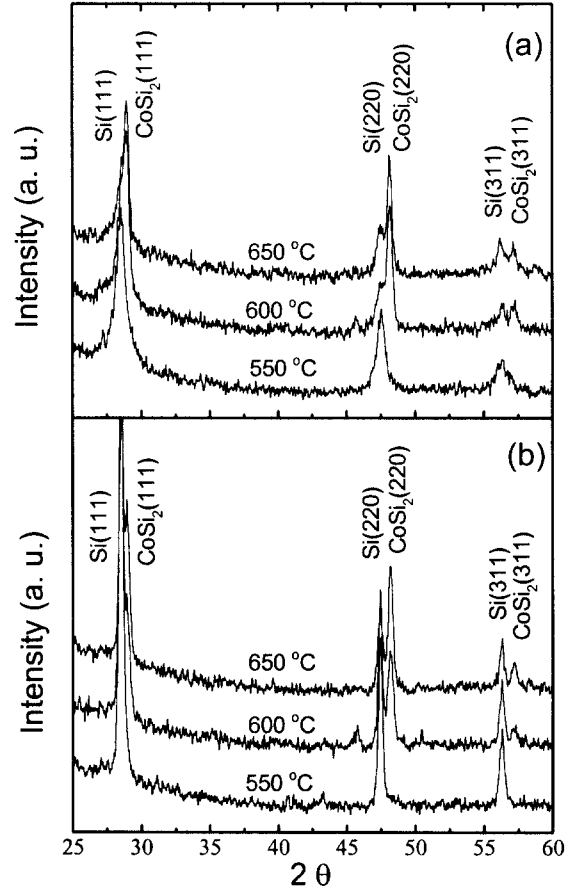


Fig. 2. XRD patterns of the CoSi_2 layer grown on (a) small-grained and (b) large-grained poly-Si using $\text{Co}(\eta^5\text{-C}_5\text{H}_5)(\text{CO})_2$ precursor.

$(\text{CO})_2$ 로부터 성장한 CoSi 층의 면저항은 $126.6\Omega/\square$ 였다. 550 °C에서 두 단계 성장 공정에 의해 성장된 CoSi_2 층과 650 °C에서 직접 성장 공정에 의해 성장된 CoSi_2 층의 면저항은 각각 7.8과 $6.8\Omega/\square$ 였다. Fig. 3에 나타낸 값들은 이 값들로 표준화하였다. 두 단계 성장 공정에 의해 제조된 시편의 경우 800 °C의 추가 열처리 후에 CoSi_2 층의 면저항이 증가하므로 실리사이드의 용집 현상이 시작된다는 것을 알 수 있다. 반면에 직접 성장 공정에 의해 제조된 시편의 경우 CoSi_2 층의 면저항은 900 °C의 열처리 후에 변화하지 않으며 950 °C 이상의 열처리에 의해 증가한다. 작은 결정립의 다결정실리콘 위에 Co 금속을 스퍼터링하고 후속의 두 단계 급속 열처리에 의해 형성된 CoSi_2 층의 면저항은 800 °C 이상의 열처리 후에 증가했다는 보고가 있다.⁷⁾ 작은 결정립의 다결정실리콘 위에서 직접 성장 공정에 의해 형성된 CoSi_2 층의 면저항이 900 °C의 열처리에서도 안정하다는 것을 알 수 있다. 다시 말해서 직접 성장 공정에 의해 CoSi_2 층의 열적 안정성이 크게 개선되었다.

큰 결정립의 다결정실리콘 기판 위에 두 단계 성장과 직접 성장 공정에 의해 형성된 CoSi_2 층의 열적 안정성을 관찰하기 위하여 표준화한 면저항 값을 열처리 온도의 함수로 Fig. 4에 나타내었다. 큰 결정립의 다결정실리콘 기판 위에 두 단계 성장 공정에 의해 성장된 CoSi_2 층과 직접 성장 공

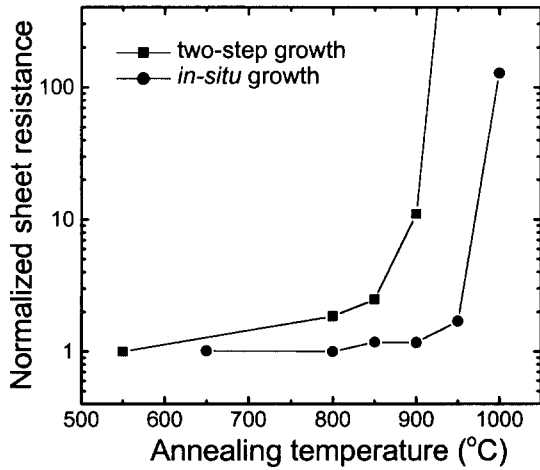


Fig. 3. Normalized sheet resistance of CoSi₂ layers grown on the small-grained poly-Si as a function of annealing temperature.

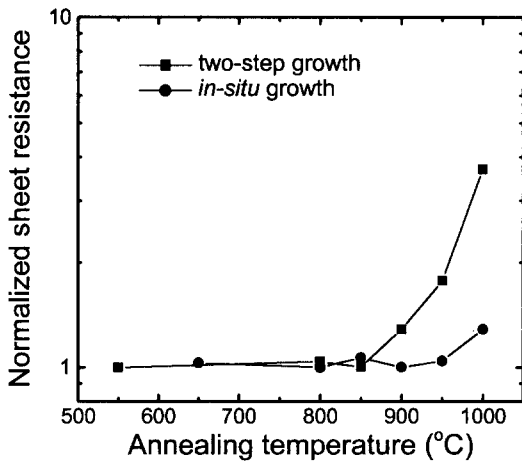


Fig. 4. Normalized sheet resistance of CoSi₂ layers grown on the large-grained poly-Si as a function of annealing temperature.

정에 의해 성장된 CoSi₂ 층의 면저항은 각각 6.8과 5.5Ω/□이다. 두 단계 성장 공정에 의해 성장된 CoSi₂ 층의 면저항은 850°C에서 열처리한 후에 안정하고 900°C 이상의 온도에서 열처리한 후에 증가한다. 반면에 직접 성장 공정에 의해 성장된 CoSi₂ 층의 면저항은 950°C에서 열처리한 후에 안정하며 더 높은 온도에서 열처리한 후에 증가한다. 앞의 결과로부터 작은 결정립의 다결정실리콘 위에서도 직접 성장 공정에 의해 CoSi₂ 층이 열적으로 안정한 온도 한계를 약 100°C 정도 더 개선시킬 수 있다.

Fig. 5는 작은 결정립의 다결정실리콘 위에 직접 성장 공정에 의해 650°C에서 CoSi₂ 층을 형성시킨 경우에 성장한 후의 시편과 900°C, 1000°C에서 30초간 후속 열처리를 거친 시편의 단편 TEM 사진을 나타낸다. 50~60nm 두께의 다결정 CoSi₂ 층이 연속적으로 형성되며 CoSi₂/poly-Si 계면은 다소 울퉁불퉁하다는 것을 Fig. 5(a)에서 볼 수 있다. CoSi₂ 결정립은 콘트라스트의 차이에 의해 비교적 잘 구분되지만 Si 결정립은 거의 구분되지 않는다. Fig. 5(b)로부터 900°C에서의 열처리 후에 CoSi₂/Si 계면은 더 울퉁불퉁하고 CoSi₂ 결정립의 크기는 증가한다는 것을 알 수 있

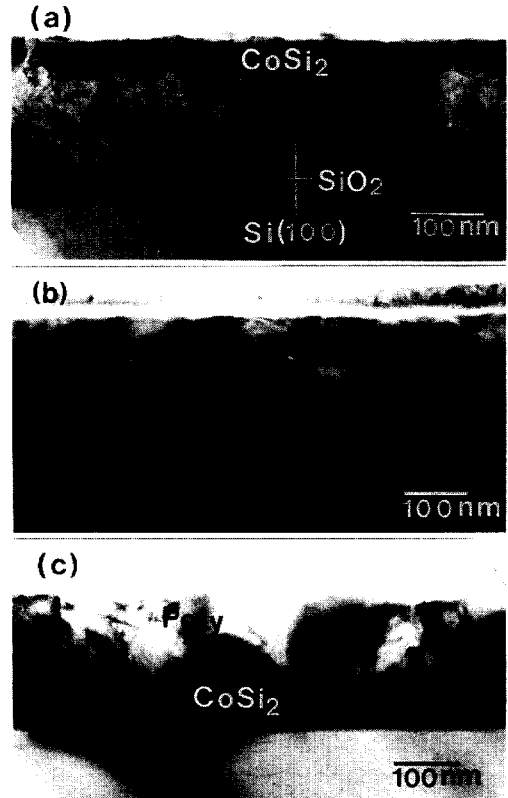


Fig. 5. Cross-sectional TEM micrographs of the samples (a) as-grown at 650°C from Co(η⁵-C₅H₅)(CO)₂ on small-grained poly-Si, and after annealing at (b) 900°C and (c) 1000°C for 30sec in N₂

다. 1000°C에서의 열처리 후에 CoSi₂ 층은 불연속적으로 되어 면저항의 증가를 가져온다. 1000°C에서의 열처리 후에 일부 영역에서는 표면 쪽에 다결정실리콘 결정립이 존재하고 아래 쪽에 CoSi₂ 결정립이 존재하는 층의 반전 현상을 관찰할 수 있다.

Fig. 6은 큰 결정립의 다결정실리콘 위에 직접 성장 공정에 의해 650°C에서 CoSi₂ 층을 형성시킨 경우에 성장한 후의 시편과 900°C, 1000°C에서 30초간 후속 열처리를 거친 시편의 단편 TEM 사진을 나타낸다. Fig. 6(a)에서 볼 수 있는 바와 같이, 연속적인 CoSi₂ 층이 형성되며 CoSi₂/poly-Si 계면은 상당히 평평하다는 것을 알 수 있다. 900°C에서의 열처리 후에 계면의 울퉁불퉁해짐과 CoSi₂ 결정립의 성장은 관찰되지 않았다. 1000°C에서의 열처리 후에 CoSi₂ 층은 아직 연속적으로 남아 있으나 CoSi₂ 결정립이 다결정실리콘의 결정립 경계를 따라서 확장하여 부분적으로 CoSi₂와 다결정실리콘의 intermixing을 일으킨다.

Fig. 7은 다결정실리콘 기판 위에 직접 성장 공정에 의해 성장된 다결정 CoSi₂의 평균 결정립 크기를 열처리 온도의 함수로 나타낸다. 결정립 크기, d는 다음과 같은 관계식을 이용하여 얻어졌다.

$$d = \frac{(\pi ab)^{1/2}}{2} \quad (1)$$

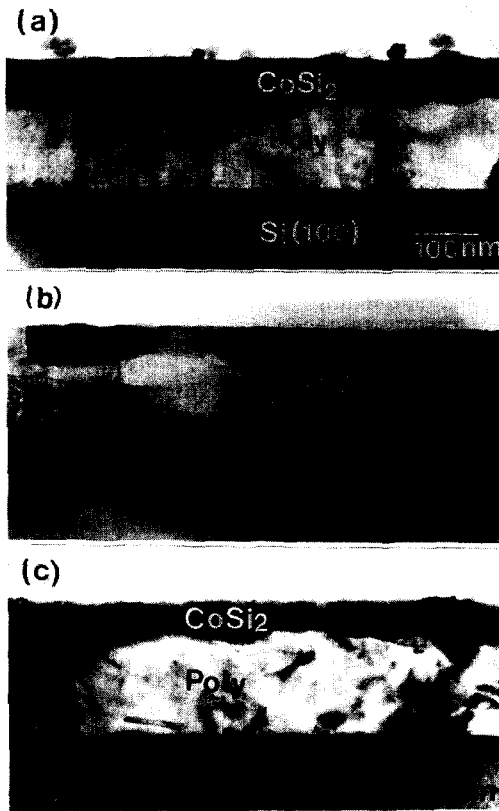


Fig. 6. Cross-sectional TEM micrographs of the samples (a) as-grown at 650°C from Co(η^5 -C₅H₅)(CO)₂ on large-grained poly-Si, and after annealing at (b) 900°C and (c) 1000°C for 30sec in N₂

여기서, a와 b는 각각 결정립의 크기가 가장 큰 방향과 가장 작은 방향의 길이를 나타낸다.

작은 결정립과 큰 결정립의 다결정실리콘 위에서 성장한 CoSi₂의 평균 결정립 크기는 각각 66nm와 72nm이다. 작은 결정립과 큰 결정립의 다결정실리콘의 평균 결정립 크기는 각각 50nm와 200nm이다. 다결정 실리콘의 결정립 크기에 큰 차이가 있지만 CoSi₂의 결정립 크기는 큰 차이가 없다는 것을 알 수 있다. 작은 결정립과 큰 결정립의 다결정실리콘에서 CoSi₂의 결정립 크기는 900°C 열처리 후에 각각 73nm와 77nm로 증가하고 CoSi₂ 층이 안정하다는 것을 간접적으로 나타낸다. 1000°C 열처리 후에 CoSi₂의 결정립 크기는 큰 결정립의 다결정실리콘 위에서 82nm로 증가하는 반면에 작은 결정립의 다결정실리콘 위에서는 122nm로 증가한다. Fig. 5의 TEM 사진에서 살펴본 바와 같이 작은 결정립의 다결정실리콘 위에서는 1000°C 열처리 후에 CoSi₂ 층이 더 이상 연속적으로 존재하지 않는다. 이 결과는 CoSi₂ 층의 열적 안정성이 다결정 실리콘의 결정립 크기가 작을 때 취약하다는 것을 나타내며 다른 문헌에서 보고된 내용과 잘 일치한다.^{3,10)}

기본적으로, 다결정실리콘 기판의 결정립 크기는 Co-polycide 막의 열적 안정성에 큰 영향을 미치는 것으로 알려져 있다. Co-polycide의 열화 기구는 CoSi₂의 분해와 다

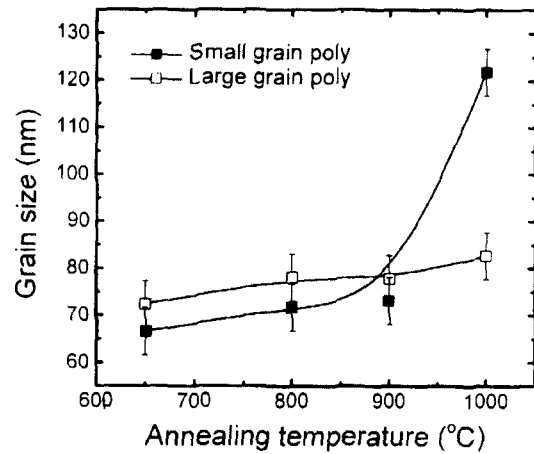


Fig. 7. Average grain size of polycrystalline CoSi₂ grown on poly-Si using Co(η^5 -C₅H₅)(CO)₂ as a function of annealing temperature.

결정실리콘 기판 쪽으로 Co의 확산에 의한 것이다.^{10,11)} CoSi₂가 분해되어 생겨나는 Co 원소들은 실리콘의 결정립 경계를 따라서 확산한다. 큰 결정립의 다결정실리콘에서는 확산에 기여할 수 있는 결정립 경계의 수가 작아서 Co 원소의 확산이 어려워지기 때문에 CoSi₂의 열화가 더 적게 진행된 것으로 판단된다. Fig. 3과 Fig. 4를 비교함에 의해서 큰 결정립의 다결정실리콘 위에서 CoSi₂ 층은 작은 결정립의 다결정실리콘 위에서보다 훨씬 더 안정하다는 것을 알 수 있으며 이 결과는 잘 알려져 있다.

본 연구에서 CoSi₂ 층의 형성 방법이 Co-polycide 막의 열적 안정성에 크게 영향을 미치는 것으로 나타났다. Co(η^5 -C₅H₅)(CO)₂ 전구체로부터 CoSi₂ 층의 직접 형성은 CoSi 상이 먼저 형성되고 더 높은 온도에서 CoSi₂ 상으로 변화하는 두 단계 성장 공정과 비교하여 열적 안정성이 확실히 개선되었다. 직접 성장 공정에 의해 열적 안정성이 개선된 원인에 대해 생각해 보았다.

직접 성장 공정에 의한 열적 안정성 개선은 CoSi₂ 층의 미시구조의 변화에 주로 기인하는 것으로 사료된다. 직접 성장 공정에 의해 성장된 CoSi₂ 층은 두 단계 성장 공정에 의해 성장된 CoSi₂ 층³⁾에 비해 더 균일하다. Fig. 1과 Fig. 2를 비교해 보면 CoSi₂ (111) peak의 강도에서 큰 차이가 있다는 것을 알 수 있다. 강한 CoSi₂ (111) peak이 직접 성장 방법에 의해 성장된 CoSi₂ 층에서 관찰된다. 반면에, 두 단계 성장 공정에 의해 성장된 CoSi₂ 층에서는 CoSi₂ (111) peak이 거의 관찰되지 않는다. Fig. 1과 Fig. 2의 X선 회절 패턴은 θ -2 θ 주사법에 의해 얻어졌으므로 시편 표면에 평행하게 배열된 결정면들 중 회절 조건을 만족하는 결정면들이 회절 피크를 나타내게 된다. 그러므로 직접 성장 방법에 의해 성장된 CoSi₂ 층은 표면에 평행한 (111) 면의 면적이 큰 결정립들을 가지는 반면에, CoSi가 먼저 형성되고 CoSi₂로 상변태되는 기존의 두 단계 성장 방법에 의해 성장된 CoSi₂ 층은 표면에 평행한 (111) 면을 가지는 결정립들이 거의 없다는 것을 알 수 있다. 또한 직접 성장

공정에 의해 형성된 시편의 X선 회절 패턴에서 각 면의 CoSi_2 peak의 강도가 Si peak의 강도에 비례함을 관찰할 수 있으나 두 단계 성장 공정에 의해 형성된 시편의 X선 회절 패턴에서는 각 면의 CoSi_2 peak의 강도가 Si peak의 강도에 무관함을 관찰할 수 있다. 이 결과로부터 직접 성장 공정의 경우에는 다결정실리콘 기판의 결정립들의 방향에 의존하여 CoSi_2 가 성장한 것으로 해석할 수 있다. Si (100) 웨이퍼 위에서 직접 성장 공정에 의해 CoSi_2 층이 에피로 성장한 것과 같이⁸⁾, 다결정실리콘 위에서 직접 성장 공정을 적용했을 때 CoSi_2 는 다결정실리콘의 각 결정립에 유사에피 성장(epitaxial-like growth)을 했을 것으로 판단된다. 이 유사에피 성장에 의해 CoSi_2/Si 계면의 에너지가 낮아져서 아주 안정된 CoSi_2/Si 계면을 형성하게 된다. 이렇게 직접 성장 공정에 의해 안정하게 형성된 CoSi_2/Si 계면이 CoSi_2 층의 열적 안정성 향상에 크게 기여했을 것으로 사료된다.

직접 성장 공정에 의한 열적 안정성 개선의 다른 간접적인 원인은 CoSi_2 성장과정에서 CoSi 상의 형성을 거치지 않는 점이라고 생각된다. 두 단계 성장 공정에서는 550°C에서 열처리 할 때 초기에는 $\text{CoSi} + \text{Si} \rightarrow \text{CoSi}_2$ (75% 부피 확장)의 반응에 의해 CoSi 가 CoSi_2 로 상변태한다. 그러나 부피 확장에 의한 큰 압축 응력 때문에 $2\text{CoSi} \rightarrow \text{CoSi}_2 + \text{Co}$ (12.2% 부피 축소)의 다른 반응이 일어나고 이 반응이 CoSi 에서 CoSi_2 로의 상변태에 있어 주된 반응 경로가 된다. 이 후자의 반응에 의해 생겨나는 Co 원소는 CoSi 에서 CoSi_2 로의 상변태 동안에 다결정실리콘의 결정립 경계를 따라서 확산하여 CoSi_2/Si 계면에서 CoSi_2 를 형성하면서 작은 돌출 부분이 생성된다.¹²⁾ 두 단계 성장 공정과 다르게 직접 성장 공정에서는 CoSi 에서 CoSi_2 로의 상변태가 없기 때문에 과도한 Co 원소가 존재하지 않게 되고 CoSi_2 의 돌출부 생성이 기대되지 않는다.

4. 결 론

두 가지의 다른 방법에 의해 CoSi_2 층을 형성하였고 이들 사이의 열적 안정성을 비교하였다. 650°C에서 $\text{Co}(\eta^5\text{-C}_5\text{H}_5)_2(\text{CO})_2$ 의 반응성 화학기상증착법을 이용하여 다결정실리콘 기판 위에 직접 성장된 CoSi_2 층이 열적으로 안정한 온도는 CoSi 상이 먼저 형성되고 CoSi_2 로 상변태되는 두 단계 성장 공정에 의해 성장된 CoSi_2 층의 경우보다 100°C 정도 더 높았다. 큰 결정립의 다결정실리콘 위에서 직접 성장 공정에 의해 성장된 CoSi_2 층은 950°C의 열처리 후에도 안정

했다. CoSi_2 층의 열적 안정성은 큰 다결정실리콘보다 작은 다결정실리콘 위에서 더 두드러지게 개선되는 결과를 보였다. 직접 성장된 CoSi_2 층의 열적 안정성이 개선된 주된 원인은 다결정실리콘의 각 결정립들 위에 유사에피 성장으로 형성되는 CoSi_2 결정립들이 균일한 CoSi_2 층을 형성하기 때문이다. 유사에피 성장에 의해 형성되는 CoSi_2/Si 계면은 계면에너지가 작기 때문에 안정한 것으로 생각된다. 반응성 화학기상증착법에 의한 직접 성장 공정은 Co-polycide의 열적 안정성을 개선하는 새로운 공정을 제공한다.

감사의 글

본 연구는 한국과학재단의 특정기초연구(과제번호 : 1999-1-30100-002-5)에 의해 지원되었으며 이에 감사드립니다.

참고 문헌

1. E. G. Colgan, J. P. Gambino, and Q. Z. Hong, *Mater. Sci. Eng.*, **R. 16**, 43 (1996).
2. J. Lin, W. M. Chen, S. K. Banerjee, and J. C. Lee, *J. Electron. Mater.* **22**, 667 (1993).
3. J. P. Gambino, E. G. Colgan, A. G. Domenicucci, and B. Cunningham, *J. Electrochem. Soc.* **145**, 1384 (1998).
4. K. Maex, *Mater. Sci. Eng.*, **R. 11**, 53 (1993).
5. S. Vaidya, S. P. Murarka, and T. T. Sheng, *J. Appl. Phys.* **58**, 971 (1985).
6. W. T. Sun, M. C. Liaw, and K. C. Hsieh, *IEEE Trans. Electron Devices* **45**, 1912 (1998).
7. J. U. Bae, D. K. Sohn, J. S. Park, B. H. Lee, C. H. Han, and J. J. Kim, *Tech. Digest of Symp. on VLSI Technology*, 1999 (Kyoto), p.53.
8. H. S. Rhee and B. T. Ahn, *Appl. Phys. Lett.* **74**, 3176 (1999).
9. H. S. Rhee and B. T. Ahn, *J. Electrochem. Soc.* **146**, 2720 (1999).
10. W. M. Chen, S. K. Banerjee, and J. C. Lee, *Appl. Phys. Lett.* **64**, 1505 (1994).
11. S. Nygren and S. Johansson, *J. Vac. Sci. Technol. A* **8**, 3011 (1990).
12. S. Pramanick, Y. N. Erokhin, B. K. Patanaik, and G. A. Rozgonyi, *Appl. Phys. Lett.* **63**, 1933 (1993).