

## 열처리 온도에 따른 니켈실리사이드 실리콘 기판쌍의 직접접합

송오성 · 안영숙 · 이영민 · 양철웅\*

서울시립대학교 재료공학과

\*성균관대학교 재료공학과

### Direct Bonding of Si(100)/NiSi/Si(100) Wafer Pairs Using Nickel Silicides with Silicidation Temperature

Ohsung Song, Young Suk Ahn, Young Min Lee and Cheol Woong Yang\*

Department of Materials Science and Engineering, The University of Seoul, Seoul, 130-743

\*School of Metallurgical and Materials Engineering, Sungkyunkwan University, Suwon, 440-746

(2001년 2월 9일 받음, 2001년 6월 8일 최종수정본 받음)

**초 록** 실리사이드 반응을 이용하여 니켈모노실리사이드의 양측계면에 단결정실리콘을 적층시켜 전도성이 우수하며 식각특성이 달라 MEMS용 기판으로 채용이 가능한 SOS (Silicon-on-Silicide) 기판을 제작하였다. 실리콘 기판 전면에 Ni를 열증착법으로 1000Å 두께로 성막하고, 실리콘 기판 경면과 맞붙여 후 300~900°C 온도범위에서 15시간동안 실리사이드 처리하여 니켈모노실리사이드가 접합매체로 되는 기판쌍들을 완성하였다. 완성된 기판쌍들은 IR (infrared) 카메라를 이용하여 비파괴적으로 접합상태를 확인하고, 주사전자현미경 (scanning electron microscope) 과 투과전자현미경 (transmission electron microscope) 을 이용하여 수직단면 미세구조를 확인하였다. Ni 실리사이드의 상변화가 일어나는 온도를 제외하고는 Si NiSi || Si 기판쌍은 기판전면에 52% 이상 완전접합이 진행되었음을 확인하였고 생성 실리사이드의 두께에 따라 나타나는 명암부에 비추어 기판쌍 중앙부에 두꺼운 니켈모노실리사이드가 형성되었다고 판단되었다. 완성된 Si NiSi || Si 기판쌍을 SEM 수직단면에 의해 확인한 결과 접합이 완성된 기판중 심부의 접합계면은 1000Å 두께의 NiSi가 균일하게 형성되었으며 배율 30,000배의 해상도에서 계면간 분리부분없이 완전한 접합이 진행되었음을 확인하였다. 반면 기판쌍 에지 (edge) 부분에는 실리사이드가 형성되지 않은 비접합상태가 발견되었다. 수직단면투과전자현미경 결과물에 근거하여 접합된 중심부에서는 피접합되는 실리콘의 경면과 니켈이 성막된 실리콘 경면 상부계면에 10-20Å의 비정질막이 발견되었으며, 산화막으로 추정되는 이 막이 접합물을 원저히 저하시키는 것을 확인하였다. 접합이 진행되지 않은 에지부는 이러한 산화막이 열처리 진행중 급격히 성장하여 피접합 실리콘층의 분리가 발생하였다. 따라서 Si NiSi || Si 기판쌍의 접합률을 향상시키기 위해서는 피접합 실리콘 계면과 Ni 상부층간의 비정질부를 적극적으로 제거하여야 함을 알 수 있었다.

**Abstract** We prepared a new a SOS (silicon-on-silicide) wafer pair which is consisted of Si(100)/1000Å-NiSi/Si(100) layers. SOS can be employed in MEMS (micro-electronic-mechanical system) application due to low resistance of the NiSi layer. A thermally evaporated 1000Å-thick Ni/Si wafer and a clean Si wafer were pre-mated in the class 100 clean room, then annealed at 300~900°C for 15hrs to induce silicidation reaction. SOS wafer pairs were investigated by a IR camera to measure bonded area and probed by a SEM (scanning electron microscope) and TEM (transmission electron microscope) to observe cross-sectional view of Si/NiSi. IR camera observation showed that the annealed SOS wafer pairs have over 52% bonded area in all temperature region except silicidation phase transition temperature. By probing cross-sectional view with SEM of magnification of 30,000, we found that 1000Å-thick uniform NiSi layer was formed at the center area of bonded wafers without void defects. However we observed debonded area at the edge area of wafers. Through TEM observation, we found that 10-20Å thick amorphous layer formed between Si surface and NiSix near the counter part of SOS. This layer may be an oxide layer and lead to degradation of bonding. At the edge area of wafers, that amorphous layer was formed even to thickness of 1500Å during annealing. Therefore, to increase bonding area of Si NiSi || Si wafer pairs, we may lessen the amorphous layers.

**Key words:** Silicon-on-silicide, wafer pairs, nickel silicides, silicidation, direct bonding

### 1. 서 론

Si기판-Si기판 접합기판은 MEMS (Micro-Electro-Mechanical-System) 분야에서 기존 반도체 공정을 이용한 기본 소재로 자리잡고 있다.<sup>1,2)</sup> 실리콘 절연막 실리콘 기판의 적층으로 되어있는 SOI (Silicon-on-Insulator) 기판은

이미 MOSFET (metal oxide silicon field effect transistor) 의 기판누설전류를 제거하여 실용화된 기판소재이고, 이를 응용하여 SiO<sub>2</sub> 절연막 외에 Si<sub>3</sub>N<sub>4</sub> 절연막이나 glass 층 등 다양한 적층구조가 요구되고 있다.<sup>3)</sup>

MEMS 분야에서는 목적하는 기능에 맞게 전기적 기능을 요구하는 EFM (electrostatic force microscopy) 용 탐침

과 같이 도전성이 요구되는 탐침 등의 제작에 있어 식각비를 갖는 절연성 박막의 사이에 전도성을 갖는 박막이 위치하는 샌드위치 적층구조가 요구되므로, 이를 위해 도전성 실리사이드가 접합역할과 도전기능을 수행하는 기판 접합 기술이 요구되고 있다.

실리사이드 물질을 제조하는 방법은 매우 간단하여 기판 전면에 임의의 전이금속을 증착하고 산화를 방지하면서 특정 온도에서 열처리하는 것이다. 확산에 의해 물질이동이 일어나면서 특정 실리사이드 물질이 형성된다.<sup>2)</sup> 본 연구와 같은 경우에는 임의 기판 전면에 니켈 금속을 증착하고 이 위에 청정상태에서 물리적으로 실리콘 경면을 접합시킨 후 가열하면 기판 사이의 니켈이 양쪽으로 확산되면서 니켈모노실리사이드가 되고 최종적으로 실리콘/니켈모노실리사이드/실리콘의 샌드위치 구조의 기판쌍이 완성된다.

실리사이드 물질은 이미 반도체 공정에서 MOSFET 구조의 소자를 제조하는 공정에 있어서 소오스, 드레인과 게이트 상부를 선택적으로 추가 사진공정 없이 도체화하는 살리사이드(self-aligned silicide) 공정을 위해  $WSi_x$ <sup>4)</sup>,  $TiSi_2$ <sup>5)</sup>,  $CoSi_2$ <sup>6)</sup>,  $NiSi$ <sup>7~9)</sup> 등이 연구되어 기판 접합에 적용하기 용이한 점이 있다. 이러한 실리사이드 물질은 니켈모노실리사이드(NiSi)만을 제외하고는 모두 임의의 천이원소와 실리콘 원자가 1:2로 반응한 disilicide로서, 실리사이드 반응을 일으킬 때 매우 큰 부피팽창을 일으키는 단점이 있다.<sup>4)</sup> 이러한 3배 정도의 부피팽창은 접합시 계면에서 국부응력을 유발할 가능성이 커서 접합강도를 저해할 우려가 있다. 또한 disilicide는 대부분 700~900°C 이상에서 안정한 고온상이므로 필연적으로 고온에서 열처리가 되어야 하기 때문에 고온 열처리에 따른 기판쌍의 휨(warp) 현상에 의한 접합강도 등의 문제에서 불리한 단점이 있다.

반면에 NiSi는 Ni과 Si이 1:1로 반응하므로 실리사이드로 변형시 부피팽창이 적고 도전성을 갖는 monosilicide를 형성하기 위해서는 400~700°C 정도의 비교적 저온에서 열처리하므로 열팽창에 의한 휨현상을 최소화할 수 있는 장점이 있다.

이러한 배경에서 이미 Zhi-Xiong Xiao 등에 의하면 니켈 실리사이드를 중간층 물질로 채용하여 직경 5cm 실리콘 기판쌍 접합을 보고한 바 있다.<sup>10)</sup> 그러나 직경 10cm 이상의 대구경 실리콘 기판쌍의 접합은 실험적으로 발표된 바가 없다.

본 연구에서는 니켈모노실리사이드를 중간층 물질로 채용하여 직경 10cm 실리콘 기판 전면에 Ni를 열증착법으로 500 Å 두께로 상부를 실리콘 기판으로 가접한 후 300~900°C 온도범위에서 15시간동안 살리사이드 처리하여 각 온도에서 니켈실리사이드가 접합매체가 되어 전도성물질이 실리콘사이에 적층되는 새로운 개념의 SOS (silicon-on-silicide) 기판을 완성하고자 하였다.

## 2. 실험 방법

### 2. 1. Si NiSi || Si 기판쌍의 준비

그림 1에 나타난 바와 같이 실리콘 기판전면에 Ni를 증착하고 Ni Si 기판과 Si의 거울면을 가접시킨 후 열처리하

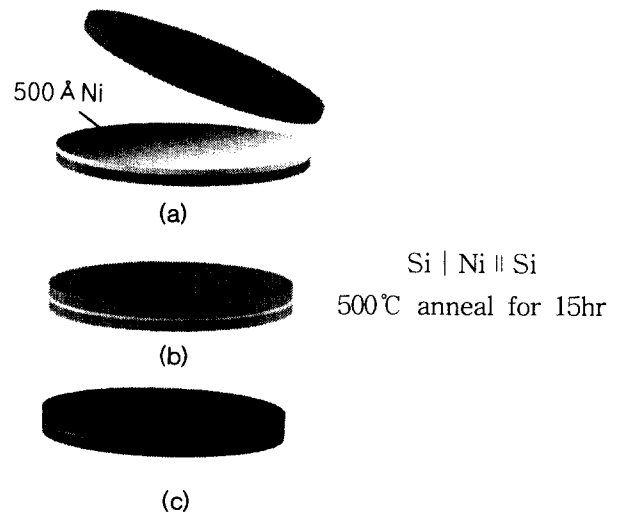


Fig. 1. Experimental procedure. (a) preparation of Ni || Si and Si wafers, (b) pre-mated Si | Ni || Si, and (c) bonded Si/NiSi/Si pairs.

여 실리사이드반응을 일으키게 하고 기판쌍을 관찰하였다. 두께 1000 Å의 Ni를 열증착기(thermal evaporator)를 이용하여 직경 10cm의 p-type(100) 실리콘 기판 전면에 증착하였다. 실리콘 기판은 증착 직전 자연산화막을 10% HF용액에서 세척하여 제거하였다. 증착된 박막의 두께는 Ellipsometer를 이용하여 확인하였다.

준비된 Ni/Si(100) 기판을 초순수에 세척후 원심진조기에 건조시켰다. 준비된 Ni/Si와 접합될 지름 10cm 직경의 p-type(100) 실리콘 기판을 SPM (Sulfuric Peroxide Mixture,  $H_2SO_4 : H_2O_2 = 3:1$  혼합액)과 초순수로 세척하고, 10% HF로 자연산화막을 제거하고 스프린드라이어기로 건조시켰다. 준비된 Ni/Si기판의 Ni상부면과 상기 실리콘 기판의 경면을 마주보도록 하여 class 100의 청정실에서 실온 가접시켰다.

단결정 실리콘 사이의 Ni이 양측면의 실리콘과 반응하여 NiSi를 형성시키기 위하여 니켈실리사이드의 반응가능온도인 300~900°C 온도범위에서 15시간동안 전기로를 사용하여 열처리시켰다. 열팽창에 따른 강도저하를 방지하기 위해 승온속도는 2°C/min으로 하고 각 실리사이드 반응온도에서 15시간동안 유지후 5°C/min의 냉각속도로 실온까지 냉각시켜 기판쌍사이의 Ni이 충분히 실리콘 외부로 확산하여 실리사이드화 하도록 하였다.

### 2. 2. Si || NiSi || Si 기판쌍의 분석

완성된 Si || NiSi || Si 기판쌍들을 IR 카메라로 분석하고 접합면을 분석하였다. IR 카메라는 980nm의 단파장을 가져서 투과율에 따라 접합부위를 효과적으로 알 수 있었고 이를 디지털 카메라로 찍어 접합율을 확인하였다. 디지털 카메라 출력물을 Image pro™ 소프트웨어를 이용하여 명암별로 접합영역의 면적비를 확인하였다.

IR 분석이 끝난 기판쌍을 수직 절단하고 수직단면 SEM으로 분석하였다. 기판쌍의 수직단면 시편은 직경 10cm Si || NiSi || Si 기판쌍의 양면에 다이아몬드 펜을 이용하여 1/4조각으로 절단할 수 있게 스크래치를 내고 절단하고, 절

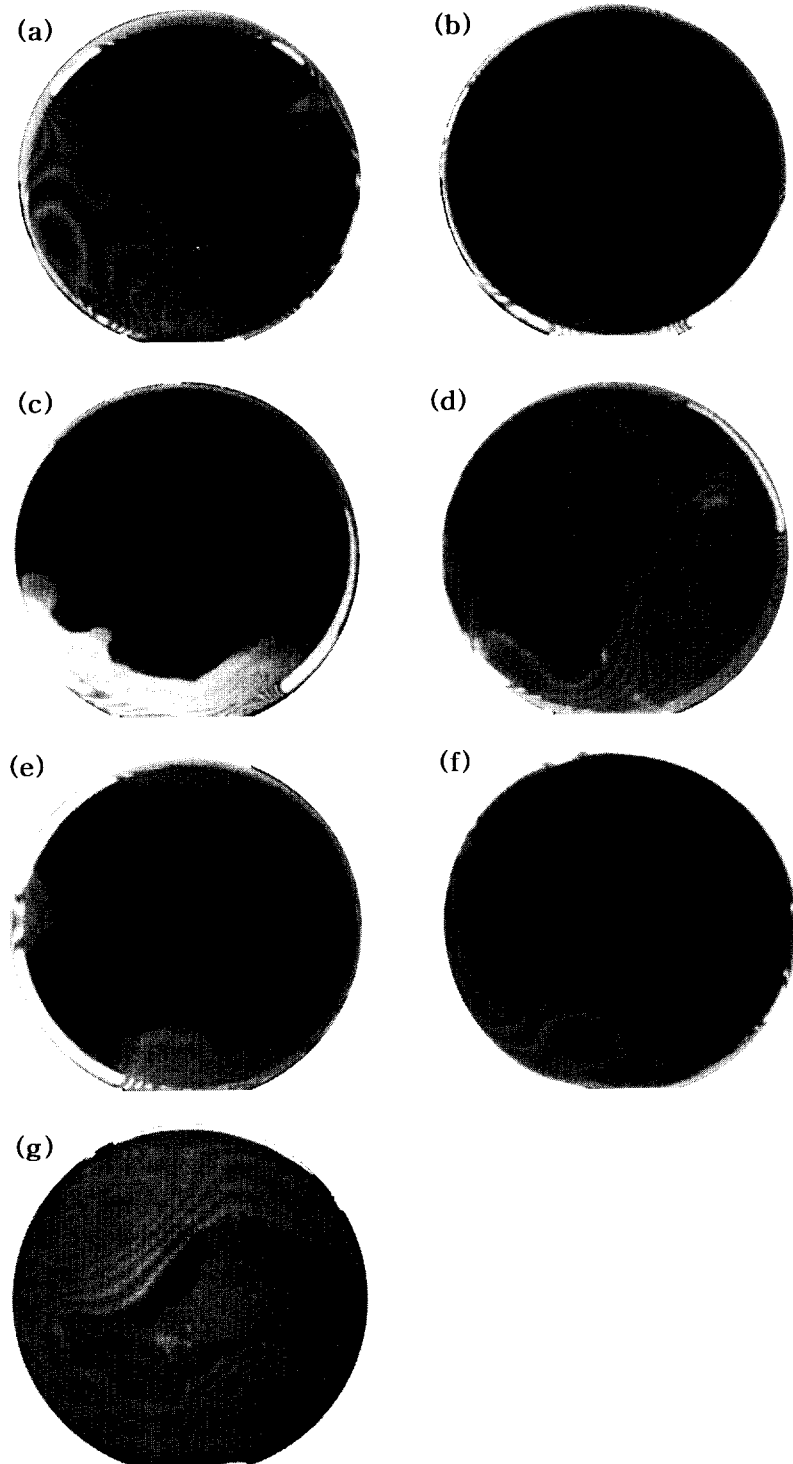


Fig. 2. IR images of various Si NiSi, Si wafer pairs 15hr silicidized at the temperatures of (a) 300°C, (b) 400°C, (c) 500°C, (d) 600°C, (e) 700°C, (f) 800°C, and (g) 900°C.

단된 조각을 초벌세라믹 기판에 크리스탈 왁스로 접착하여 다이아몬드 컷터를 사용하여 절단하여 수직단면 관찰을 준비하였다. 절단 속도는 0.05mm/min이었다. 기판상의 여러부위의 시편을 준비하고 각 시편을 수직단면이 보이도록 호마이카로 마운팅하고 0.25 $\mu$ m 다이아몬드 페이스트를 이용하여 미세연마하고 수직단면 SEM (JEOL SEM) 분석하였다. SEM의 관찰시 시료의 도전성을 위해 130Å의 gold

를 수직단면표면에 코팅한 후 수직단면을 촬영하였다.

수직단면 TEM 분석을 위해서는 Mo tube에 관찰하고자 하는 기판쌍 조각들을 삽입하고 에폭시 수지로 고정 후 절단하였다. 통상의 TEM 시료를 준비하는 방법과 마찬가지로 dimpler로 시편을 얇게 가공한 후 PIPS (precision ion polishing system)를 사용하여 관찰부위가 1000Å 이내가 되도록 가공하여 투과전자현미경 (JEOL 200KV)로 수직

단면부를 관찰하였다.

3. 실험결과 및 토의

그림 2에 300℃에서 900℃의 범위에서 각 온도별로 Si | NiSi | Si 기판쌍들의 접합률을 980nm의 적외선 광원을 이용하여 관찰한 결과를 나타내었다. 그림 2에 나타난 바와 같이 열처리 온도에 따라 2개의 명암차이를 가진 진회색, 회색의 2가지 영역과 동심원을 가진 비접합부를 보였다. 비접합부는 이진우등<sup>11)</sup>에 의하면 실리콘-니켈 표면부의 활성화된 OH<sup>-</sup> bond들이 결합이 진행되면서 H<sub>2</sub>O 등의 기체를 형성하고 이들이 계면부에서 외부로 방출되지 못하고 포집되어 나타나는 것으로 이러한 비접합부는 동심원의 패턴을 보이며 나타나는 것이 특징으로 알려져 있다.

진회색부는 NiSi가 두껍게 형성된 부분이라고 판단된다. IR카메라의 특성상 실리콘에 의한 투과정도가 일정하다면 NiSi의 두께에 따른 투과율에 가장 민감하게 명암차가 나타나고 어둡게 나타나는 영역은 투과정도가 가장 낮은 곳이므로, NiSi의 형성이 두꺼울수록 어둡게 나타났다고 판단된다.

따라서 열처리 온도가 올라가면서 NiSi의 형성이 점점 커지고 있음을 알 수 있으나 예외적으로 그림 2(b)와 같이 400℃에서 열처리한 경우는 전혀 접합이 일어나지 않았고 (g)900℃에서도 접합면적이 감소함을 IR 카메라 관찰 결과 확인할 수 있었다.

그림 3에는 각 실리시데이션 온도별로 그림 2의 접합율을 Image Pro의 면적확인 프로그램을 사용하여 정량적으로 계산한 결과를 나타내었다. 300℃에는 접합율이 10% 정도로 매우 낮는데 이는 비전도성 Ni<sub>2</sub>Si 실리사이드가 안정한 구간으로 Ni이 주요확산원으로서 실리콘-니켈/실리콘 접합부를 이동할 수 있는 확산거리가 매우 낮기 때문이라고 판단되었다. 400℃에서는 완전한 분리가 생성되었는데 이는 NiSi→NiSi<sub>2</sub>의 상변태에 따른 두 상간 부피팽창의 차이 때문에 기판쌍의 분리가 일어난 것으로 생각되었다. 500~800℃ 온도범위에서는 50~60% 정도의 접합율을 보이는데 이는 이 온도범위가 안정한 도전성 NiSi의 생성 온도이기 때문에 비교적 접합에 유리했다고 생각되며 특히 600℃ 부근의 접합율 저하는 실리콘기판과 니켈모노실리사이드의 열팽창 계수차이에 따른 변형때문이라고 추정되었다. 900℃ 부근의 접합율의 저하는 NiSi→NiSi<sub>2</sub> 상변태에 따

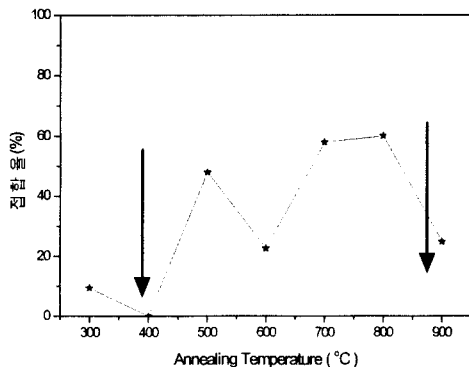


Fig. 3 Bonding area with silicidation temperatures.

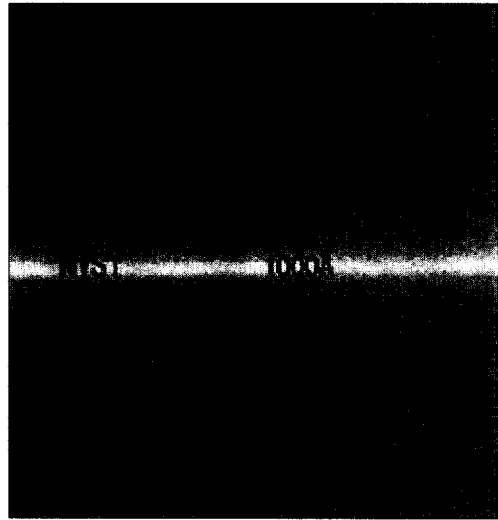


Fig. 4. SEM image of bonded region in a Si | NiSi | Si wafer heat treated at 500°C for 15 hrs. Conductive 1000A -thick line is bright NiSi layer due to electron charging effect.

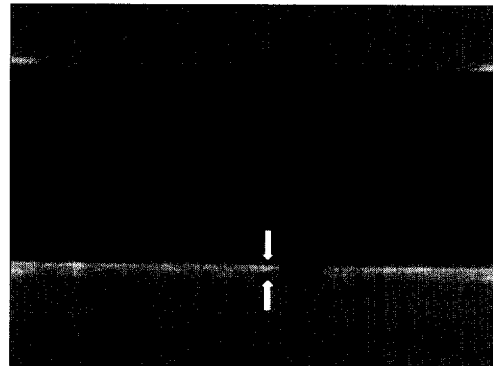


Fig. 5. SEM image of debonded region in a Si NiSi Si wafer heat treated at 500°C for 15 hrs. Upper Si shows no NiSi formed and lower Si indicated 1500A -thick NiSi // Si.

른 각상의 부피차 때문에 생기는 응력에 의해 많은 접합부가 파괴된 후 표면이 산화되어 발생했다고 추정되었다.

그림 4에는 그림 2의 (c) 조건의 시료를 절단하여 중심부의 수직단면 (NiSi가 형성되었을 진회색부)을 주사전자현미경으로 배율을 30,000배로 하여 활성화한 SOS기판의 수직단면을 나타내었다. 회색의 실리콘 기판상에 1500 Å 정도의 흰색선이 NiSi라고 판단되었다. NiSi는 전기전도도가 4.5Ω/sq. 정도로 우수하기 때문에 주사현미경에 의한 전자차징 (charging) 효과에 의해 밝게 나타나게 되므로 도전성이 좋은 NiSi가 균일하게 성립되었다고 판단되었으나 전자현미경 분해능의 한계 때문에 각 기판쌍에 대한 계면조도의 확인은 할 수 없었다. 한편 NiSi상하 계면에서 비접합부라고 생각될 만한 void나 결합은 발견할 수 없었다. 따라서 SOS기판쌍에서 접합부의 NiSi는 균일한 두께로 생성되었음을 확인하였다. S. Wolf 등<sup>7)</sup>에 의하면 500℃ 열처리조건에서 확산성장에 의해 500 Å의 니켈인 경우는 실리콘과 반응하여 1000 Å 정도의 니켈모노실리사이드를 형성한다고

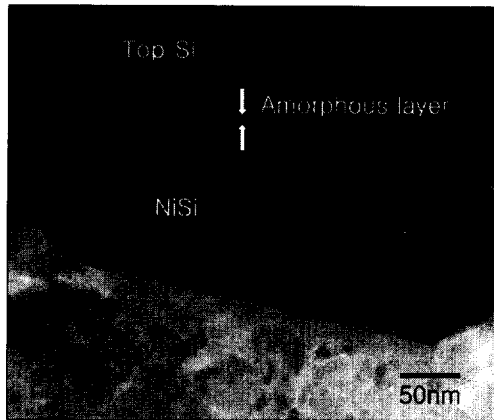


Fig. 6. TEM image of bonded region in a Si | NiSi | Si wafer heat treated at 500°C for 15 hrs. 10Å amorphous layer between Si and NiSi observed.

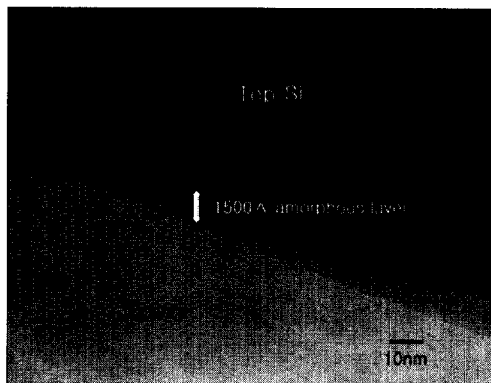


Fig. 7. TEM image of debonded region in a Si | NiSi | Si wafer heat treated at 500°C for 15 hrs.

예상된다. 따라서 가접상태가 완벽하다고 가정하면 계면에서 약 1000 Å의 NiSi층이 형성된 것과 잘 일치하고 있다.

그림 5에는 그림 2(c)의 에지부의 (NiSi가 덜 형성된 회색부) 수직단면 관찰 결과를 나타내었다. 시료는 절단시 분리되었으며 이를 epoxy로 고정하고 관찰한 결과, 처음 Ni가 성막된 Ni/Si부의 기판에 약 1500 Å의 두꺼운 새로운 막이 형성되었음을 알 수 있었고, 피접합되는 실리콘 상부에는 NiSi가 형성되지 않았음을 확인할 수 있었다.

그림 6에는 그림 4의 시편의 수직단면을 TEM으로 고배율 관찰한 결과를 나타내었다. 원래 Ni가 성막된 실리콘 경면하부로 약 1000 Å ± 20 Å 두께의 NiSi가 형성되었음을 확인할 수 있었다. 또한 약 20 Å 두께의 비정질막이 NiSi 기판상 상부와 피접합 Si 계면에 존재함을 확인할 수 있었다. 이는 공정중에 형성된 SiO<sub>2</sub>산화막으로 판단되었다. 반면 피접합 Si 기판은 2ML 정도의 매우 얇은 부분만이 실리콘이 진행되어 이러한 산화막의 존재로 대부분의 실리콘이 반응은 원래 Ni가 성막된 실리콘 기판쪽으로만 주로 반응되었음을 알 수 있었다.

그림 7에는 그림 5 시편의 수직단면을 TEM으로 관찰한 결과를 나타내었다. 피접합되는 실리콘의 경면부를 관찰하였다. 그림 6과는 달리 약 130 Å의 두꺼운 비정질막이 Ni || Si 기판과의 계면에 존재함을 확인할 수 있었다. 이는 열처리 공정중에 생성된 SiO<sub>2</sub>산화막으로 여겨진다. 이 두꺼운 산화막 때문에 Ni가 Si와 반응하지 못하여 접합이 일어나지 않았다고 판단되었다. 에지부에서는 열처리도중 산화막이 매우 두껍게 성장하였으며 따라서 열처리시에 생성되는 산화막을 제거한다면 본 실험에 나타난 접합율을 획기적으로 향상시킬 수 있다고 예상되었다.

#### 4. 결 론

두 실리콘 기판사이에 Ni를 증착삼입하고 15시간 동안 300~900°C 온도범위에서 각 온도별로 실리콘산화 열처리하여 10cm 직경의 대구경 Si(100)/1000 Å-NiSi || Si(100) 기판쌍을 제조하였다. 각 기판쌍을 IR카메라와 SEM으로 접합정도를 확인한 결과 비교적 접합률이 50% 이상으로 우수한 도전성 NiSi를 얻을 수 있는 500~800°C 범위의 열처리가 유리하였다. 접합이 진행된 기판쌍의 중심부에서는 부분적 접합이 없는 Si | NiSi || Si 계면을 관찰하였다. 그러나 에지부분에서는 열처리 공정중에 형성되어지는 비교적 두꺼운 산화막 때문에 Ni가 Si와 반응하지 못하여 접합이 일어나지 못하는 것을 확인하였다. 보다 높은 접합율을 얻기 위해서는 열처리 공정시 분위기의 제어가 필요하다고 판단되었다.

#### 감사의 글

이 연구는 2000년도 서울시립대학교 학술연구용 첨단장비 지원에 의하여 이루어진 것입니다. 이에 감사드립니다.

#### 참 고 문 헌

1. G.S. Chung, S. Kawahito, M. Ashiki, M. Ishida, and T.N. Kamura, Novel high-Performance Pressure Sensors Using Double SOI Structures., The 6th Int'l Conf. Solid-State Sensors & Actuators, pp.676-681, (1991).
2. K. Mitani and U.M. Gosele, Formation of Interface Bubbles in Bonded Silicon Wafer: A Thermodynamic Model., Appl. Phys. Lett., **A54**, pp. 543-544, (1992).
3. U. G ösele, M. Alexe, P. Kopperschmidt and Q.-Y. Tong, IEEE, **23**, (1997).
4. S.P. Muraka, Silicides for VLSI Applications, Academic Press Inc., New York, U.S.A., (1993).
5. R.W. Mann, L.A. Clevenger, P.D. Agnello, and F.R. White, IBM J. Res. Develop., **39**(4), 403, (1995).
6. T.Iijima, A. Nishiyama, Y. Ushiku, T. Ohguro, I. Kunishima, K. Suguro, and H. Iwai, IEEE Trans. Electron Devices, **371**, (1993).
7. S. Wolf, Silicon Processing for the VLSI era, Lat-

- tice Press, (1995).
8. J.B. Laskey, J.S. Nakos, O.J. Chan and P.J. Geiss, IEEE Trans. Electron Dev., **38**, 262 (1991).
  9. T. Morimoto, T. Ohguro, S. Momose, T. Iinuma, I. Kunishima, K. Suguro, I. Katakabe, H. Nakajima, M. Tsuchiaki, M. Ono, Y. Katsumata, H. Iwai, IEEE Trans. Electron Dev., **42**, 915 (1995).
  10. Zhi-Xiong Xiao, Guo-Ying Wu, Guo-Bing Zhang, Zhi-Hong Li, Yi-Long Hao, Wen-Ru Chen, **145 (4)**, 1360 (1998).
  11. 이진우, 강춘식, 대한금속·재료학회지, **38 (2)**, 366 (2000).