

# 새로운 능동형 커먼 모드 전압 감쇄기를 이용한 PWM 인버터의 고주파 누설전류 억제

具 晶 會\*, 李 相 勳, 朴 晟 濬, 金 喆 禹

## A new active common mode voltage Damper to suppress high frequency leakage current of PWM Inverter

Jeong-Hoi Gu, Sang-Hun Lee, Sung-Jun Park, and Cheul-U Kim

### 요 약

최근의 유도전동기 구동 시스템은 고속의 ON, OFF 동작 특성을 가진 전력 반도체 소자를 가진 인버터와 이를 제어 하기 위한 SVPWM(Space Vector PWM) 제어이론에 의하여 주로 구성되어 있다. 이러한 PWM 인버터는 정현파 형태의 전압과 전류를 얻기 위해 높은 스위칭 주파수로 동작을 하게 되고, 매 스위칭이 일어나는 순간마다 di/dt 및 dv/dt가 매우 크기 때문에 무시할 수 없는 양의 고주파 누설전류가 고정자 권선과 프레임 사이에 존재하는 기생 커패시터를 통해 접지로 흐르게 된다. 이로 인해 누전보호 계전기의 오동작 및 모터 권선의 절연파괴에 의한 모터의 수명단축 등과 같은 문제점을 야기하게 된다. 본 논문에서는 이러한 문제점을 일으키는 고주파 누설 전류와 커먼 모드 전압을 감쇄하기 위하여 4 레벨 반파 브릿지 인버터에 의해 커먼 모드 전압과 크기가 같고 극성이 반대인 전압을 생성하고, 이 전압을 커먼 모드 트랜스포머에 인가하여 누설 전류의 원인이 되는 커먼 모드 전압을 상쇄시킬 수 있는 새로운 형태의 능동형 커먼 모드 전압 감쇄기를 제안하였다. 제안된 감쇄기의 동작 성능을 P-SPICE를 이용한 시뮬레이션 및 실험을 통하여 검증하였다.

### ABSTRACT

This paper proposes a new active common-mode voltage damper circuit that is capable of suppressing a common-mode voltage produced in the PWM VSI-fed induction motor drives. The new active common mode voltage damper is consists of a four-level half-bridge inverter and a common mode transformer with a blocking capacitor. In order to reduce the common mode voltage and high frequency leakage current the active common mode damper applies to the PWM inverter system the compensated voltage of which the amplitude is the same as the common mode voltage and of which the polarity is opposite to the common mode voltage. Simulated using P-SPICE and experimental results show that common-mode voltage damper makes contributions to reducing a high frequency leakage current and common-mode voltage.

**Key Words :** PWM inverter, Common-mode voltage damper, High frequency leakage current

### 1. 서 론

\*부산대학교 대학원 전기공학과 석사과정

E-mail : 9334931@hanmail.net

접수일자 : 2001. 7.26

1차심사요청일 : 2001. 7.27, 2차심사요청일 : 2001. 8.30

심사완료일 : 2001. 9.10

PWM 인버터에 의하여 구동되는 유도전동기는 정현파의 전압과 전류를 얻기 위해서 높은 스위칭 주파수를 필요로 하며, 이 스위칭 동작이 일어나는 순간마다 전압과 전류는 급격한 변화를 일으키게 된다. 즉

매 스위칭 시마다  $di/dt$  및  $dv/dt$  가 매우 크기 때문에 무시할 수 없는 양의 고주파 누설전류(high frequency leakage current)<sup>[1]</sup>가 발생하게 된다. 이 고주파 누설전류는 DC-Link단 전원의 중성점과 3상 Y결선된 유도전동기 교류전압 중성점 간의 전압차로 정의되는 커먼 모드 전압(Common mode voltage)이 DC-Link단 전압의 1/3크기를 가지고 스텝 형태로 변화하기 때문에 생성되는 전류로써 유도전동기의 외함(frame)과 고정자 권선 사이에 필연적으로 존재하는 기생 커패시터(stray capacitor)를 통해 유도 전동기의 접지 도체로 흐르게 된다. 이런 고주파 누설전류는 유도전동기의 절연과괴, 누전 차단기의 오동작, 전도 및 방사 등의 악영향을 주게 된다.

이런 고주파 누설전류를 저감하기 위한 기존의 연구 방법들은 크게 3가지 방법으로 나누어 볼 수 있다.

- ① 유도전동기와 인버터 출력단 사이에 커먼 모드 필터 혹은 커먼 모드 초크를 삽입하는 방법<sup>[1]</sup>
- ② PWM 인버터의 스위칭 패턴의 변형에 의한 방법<sup>[2]</sup>
- ③ 유도전동기와 인버터 출력단 사이에 능동형 소자 및 감쇄기를 삽입하는 방법<sup>[3]</sup>

그림 1과 같은 커먼 모드 필터에 의한 방법은 고주파누설전류에 대한 최대치는 감소시킬 수 있지만 실효치 및 평균치를 감소시키지 못한다는 단점이 있다. 그리고, PWM 인버터의 스위칭 변형에 의한 방식은 부가적인 하드웨어의 삽입 없이 소프트웨어만 변경하여 고주파 누설전류를 저감시킬 수 있지만 그 저감효과가 영전압 벡터 구간에만 제한된다는 한계점이 있다.

능동형 소자 및 감쇄기에 의한 방식은 그림 2와 그림 3의 형태 등이 있다. 그림 2와 같은 Push-Push 회로에 의한 방식은 트랜지스터에 의한 회로구성으로 인해 고전압에 적용하기가 힘들며, 그림 3과 같은 커먼 모드 전압감쇄기에 의한 방식은 앞의 두 방식에 비해 고주파 누설전류를 모든 구간에 대해서 최대값 및 실효값을 효과적으로 저감할 수 있는 장점은 있지만, 부가적인 하드웨어의 부피가 커지고 전압 평형을 유지하기 힘들다는 단점을 갖고 있다.

본 논문에서는 고주파 누설전류의 저감 효과를 최대화하기 위해 능동형 커먼 모드 전압 감쇄기의 방법을 도입하면서 그 하드웨어의 부피를 보다 간략화 하였으며, 브로킹 커패시터에 의한 커먼 모드 트랜스포머의

안정성 확보 및 보상전압의 레벨을 쉽게 유지할 수 있는 새로운 형태의 능동형 커먼 모드 전압 감쇄기를 제시하였다. 능동형 커먼 모드 전압 감쇄기는 4 레벨 반파 브릿지 인버터에 의해 커먼 모드 전압과 크기가 같고 극성이 반대인 보상전압을 커먼 모드 트랜스포머에 인가함으로써 누설전류의 원인이 되는 커먼 모드 전압을 상쇄시키게 된다.

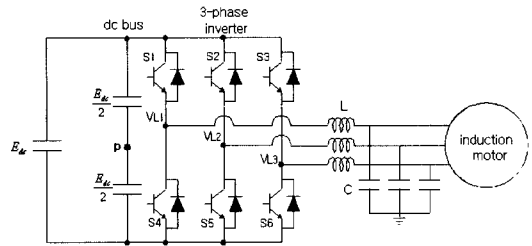


그림 1 커먼 모드 L-C필터  
Fig. 1 Common mode L-C filter

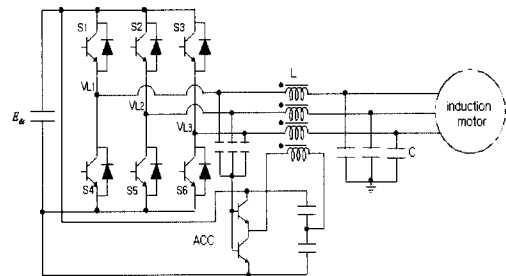


그림 2 커먼 모드 전압 상쇄기  
Fig. 2 Common mode voltage canceler

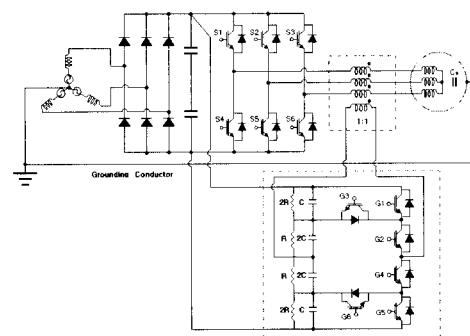


그림 3 능동형 커먼 모드 전압 감쇄기  
Fig. 3 Active common mode voltage damper

## 2. 커먼 모드 전압 및 고주파 누설전류

### 2.1 PWM 인버터와 커먼 모드 전압

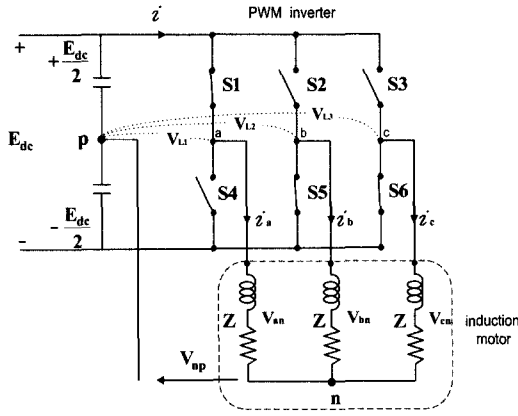


그림 4 전압형 PWM 인버터와 유도전동기  
Fig. 4 PWM voltage source inverter and induction motor

그림 4는 전압형 PWM 인버터와 유도전동기의 결선을 나타낸 것이다. 여기서 DC-link단 전원의 중성점 p에 대한 PWM 인버터 출력단 전압을 각각  $V_{L1}, V_{L2}, V_{L3}$  라 하고, Y 결선된 3상 유도전동기의 중성점 n에 대한 각 상전압을  $V_{an}, V_{bn}, V_{cn}$  이라 할 때, 커먼 모드 전압은 DC-link단 전원의 중성점 p와 3상 유도전동기의 중성점 n사이의 전위차  $V_{np}$ 로 정의된다.

따라서, 커먼모드 전압  $V_{np}$ 를 구하기 위해서 PWM 인버터의 6개 스위치 S1~S6 중에서 그림 1과 같이 S1, S5 및 S6이 ON된 상태에서 살펴본다.

유도전동기의 각 상 임피던스를  $Z$  라 하고 DC-link에서 바라 본 총 부하 임피던스를  $Z_t$  라 하면  $Z_t$ 는 식 (1)과 같이 나타낼 수 있다.

$$Z_t = Z + \frac{Z}{2} = \frac{3}{2} Z \quad (1)$$

DC-link단으로부터 부하에 흐르는 전류  $i$ 와 부하 상전압  $V_{an}, V_{bn}, V_{cn}$ 는 각각 식 (2), 식 (3)~(5)와 같다.

$$i = \frac{E_{dc}}{Z_t} = \frac{2}{3} \frac{E_{dc}}{Z} \quad (2)$$

$$V_{an} = Zi = \frac{2}{3} E_{dc} \quad (3)$$

$$V_{bn} = -\frac{1}{2} Zi = -\frac{1}{3} E_{dc} \quad (4)$$

$$V_{cn} = -\frac{1}{2} Zi = -\frac{1}{3} E_{dc} \quad (5)$$

또한 인버터 출력 상전압  $V_{L1}, V_{L2}, V_{L3}$ 는 식 (6)과 같이 나타낼 수 있다.

$$\begin{aligned} V_{L1} &= +\frac{E_{dc}}{2} \\ V_{L2} &= -\frac{E_{dc}}{2} \\ V_{L3} &= -\frac{E_{dc}}{2} \end{aligned} \quad (6)$$

부하 중성점 n을 기준으로 3상 전류의 합은 0 이므로 커먼 모드 전압  $V_{np}$ 는 식 (9)와 같이 구해진다.

$$i_a + i_b + i_c = 0 \quad (7)$$

$$\begin{aligned} \frac{V_{L1} - V_{np}}{Z} + \frac{V_{L2} - V_{np}}{Z} \\ + \frac{V_{L3} - V_{np}}{Z} = 0 \end{aligned} \quad (8)$$

$$\therefore V_{np} = \frac{1}{3} (V_{L1} + V_{L2} + V_{L3}) \quad (9)$$

식 (9)는 단지 PWM 인버터의 스위칭 상태가 부하 임피던스와 상관없이 커먼 모드 전압을 결정함을 보여준다.

위에서 유도된 식 (9)에 따른 SVPWM의 각각의 스위칭 상태 즉, 2개의 영전압 벡터구간과 6개의 유효벡터구간에 있어서 나타나는 커먼 모드 전압의 크기를 정리하면 표 1과 같이 된다.

표 1에서와 같이 PWM 인버터의 스위칭 상태에 따라서 생성된 커먼 모드 전압  $V_{np}$ 는 4개의 전압 레벨을  $(\pm 1/2 E_{dc}, \pm 1/6 E_{dc})$  가지며, 매번 스위칭이 일어날 때마다  $|\frac{E_{dc}}{3}|$ 의 크기를 가지고 스텝 형태로 변화함을 알 수 있다.

표 1 PWM 인버터 스위칭 상태에 따른 커먼 모드 전압  
Table 1 Common mode voltage according to switching pattern of VSI

VSI 스위칭 상태			인버터 출력상전압			커먼 모드 전압
S1	S2	S3	$V_{L1}$	$V_{L2}$	$V_{L3}$	
0	0	0	$-\frac{E_{dc}}{2}$	$-\frac{E_{dc}}{2}$	$-\frac{E_{dc}}{2}$	$-\frac{E_{dc}}{2}$
0	0	1	$-\frac{E_{dc}}{2}$	$-\frac{E_{dc}}{2}$	$\frac{E_{dc}}{2}$	$-\frac{E_{dc}}{6}$
0	1	1	$-\frac{E_{dc}}{2}$	$\frac{E_{dc}}{2}$	$\frac{E_{dc}}{2}$	$\frac{E_{dc}}{6}$
0	1	0	$-\frac{E_{dc}}{2}$	$\frac{E_{dc}}{2}$	$-\frac{E_{dc}}{2}$	$-\frac{E_{dc}}{6}$
1	1	0	$\frac{E_{dc}}{2}$	$\frac{E_{dc}}{2}$	$-\frac{E_{dc}}{2}$	$\frac{E_{dc}}{6}$
1	0	0	$\frac{E_{dc}}{2}$	$-\frac{E_{dc}}{2}$	$-\frac{E_{dc}}{2}$	$-\frac{E_{dc}}{6}$
1	0	1	$\frac{E_{dc}}{2}$	$-\frac{E_{dc}}{2}$	$\frac{E_{dc}}{2}$	$\frac{E_{dc}}{6}$
1	1	1	$\frac{E_{dc}}{2}$	$\frac{E_{dc}}{2}$	$\frac{E_{dc}}{2}$	$\frac{E_{dc}}{2}$

2.2 고주파 누설 전류의 경로

고주파 누설전류는 크게 차동 모드에 의한 누설전류와 커먼 모드에 의한 누설전류로 나누어 진다. 차동 모드 전류는 전동기 시스템의 선간 전압의 dv/dt에 의해 발생된 고주파 전류는 DC버스 커패시터를 통해 대부분 공급되며 DC버스 커패시터가 공급하지 못하는 고주파의 전류가 그림 5와 같은 경로를 통해 흐르게 되며, 커먼 모드 전류는 PWM 인버터에서 매 스위칭 순간마다 커먼 모드 전압이 DC-link 전압의 1/3 크기로 스텝적으로 변화하면서 고정자 권선과 프레임 사이에 존재하는 부유용량( $C_s$ )을 충전 전 시키면서 펄스성의 고주파 누설전류가 접지를 통해 흐르게 된다<sup>[4]</sup>.

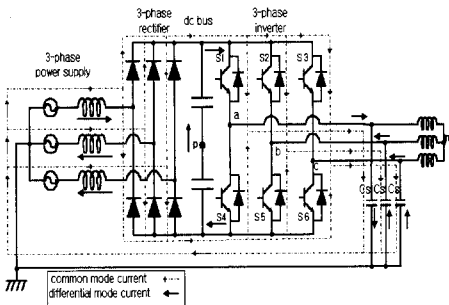


그림 5 고주파 누설전류의 경로  
Fig. 5 High frequency leakage currents path

3. 능동형 커먼 모드 전압 감쇄기

3.1 동작 원리

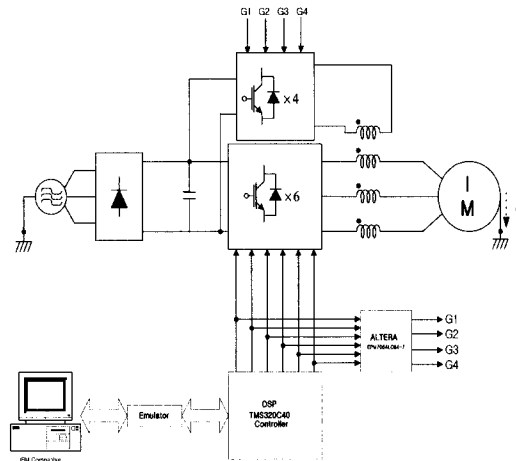


그림 6 능동형 커먼 모드 전압감쇄기를 포함한 시스템의 다이어그램  
Fig. 6 Overall system diagram including active common mode voltage damper

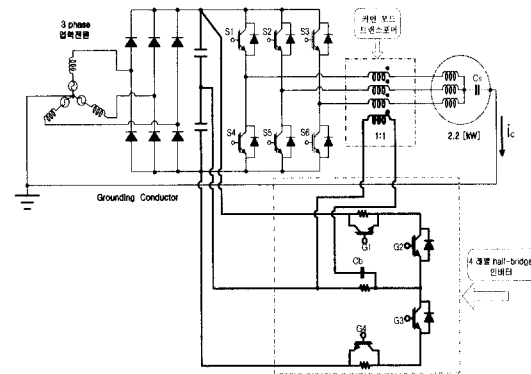


그림 7 제안한 능동형 전압감쇄기가 부착된 전체 시스템  
Fig. 7 Overall system circuit with proposed active common mode voltage damper

그림 6은 새롭게 제안한 능동형 커먼 모드 전압 감쇄기를 포함하는 전체 시스템의 다이어그램이다. 그림 6에 나타난 바와 같이 DSP TMS320C40를 통해 SVPWM방식에 의해 유도전동기를 운전하면서 동시에 새롭게 제안한 능동형 커먼 모드 전압 감쇄기의 4 레플 반파 브릿지 인버터의 스위칭 신호를 생성하기 위해서 ALTERA사의 EPM7064LC84-7의 입력으로 사용

하게 된다. 이렇게 만들어진 보상전압을 커먼 모드 트랜스포머의 1차측 권선에 인가함으로써 고주파 누설전류의 원인이 되는 커먼 모드 전압을 상쇄하게 된다.

그림 7은 새롭게 제안한 능동형 커먼 모드 전압 감쇄기를 포함하는 실제 시스템의 회로도이다.

이 그림에서 나타난 바와 같이 커먼 모드 전압과 동일한 4 레벨의 전압레벨을 만들기 위한 별도의 정전압을 위한 dc-link단이 필요로 하는 것이 아니라 인버터의 정전압원과 병렬로 사용함과 동시에 4 레벨 반파 브릿지 인버터를 보다 간략한 회로로 구성하였다. 또한, 커먼 모드 트랜스포머의 편여자 현상으로 인한 자기포화를 방지하기 위하여 커먼 모드 트랜스포머의 1차측에 브로킹 커패시터(Cb)를 삽입함으로써 회로의 전체적인 안정성을 확보하였다.

제안한 능동형 커먼 모드 전압감쇄기의 구성 요소는 크게 4 레벨 반파 브릿지 인버터와 커먼 모드 트랜스포머로 구성되며, 그림 7과 같이 PWM 인버터와 유도전동기 사이에 연결되어 있다.

**3.2 4레벨 반파 브릿지 인버터**

그림 8은 커먼 모드 전압과 동일한 전압을 생성하기 위해서 새롭게 제안한 4 레벨 반파 브릿지 인버터 회로이며, 이것은 3상 PWM 인버터의 전동기 구동 스위칭 신호를 조합하여 커먼 모드 전압과 같은 크기의 전압 레벨을 똑같은 시점에서 생성하게 된다.

앞에서 언급한 바와 같이 실제 실험에서는 3상 PWM 인버터와 동기화를 위한 스위칭 신호는 ALTERA사의 EPM7064LC84-7을 이용하여 EPLD (Erasable Programmable Logic Device)로 구현하였다.

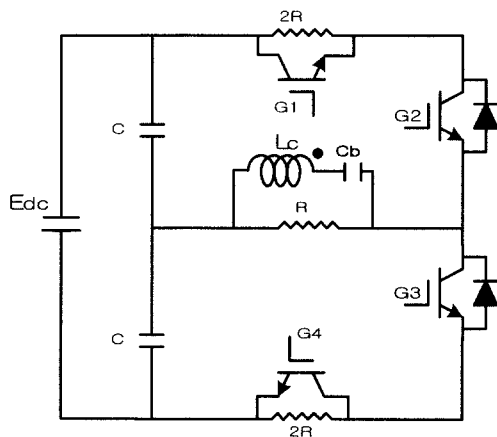


그림 8 제안한 4 레벨 반파 브릿지 인버터 회로  
Fig. 8 Proposed circuit of the four level half-bridge inverter

표 2 pwm 인버터 스위칭 상태에 따른 4레벨 half-bridge의 인가 스위칭신호  
Table 2 Input switching signals of the four level half-bridge inverter according to common-mode voltage

VSI 의스위칭패턴			커먼모드 전압	인가스위칭신호			
S1	S2	S3		G1	G2	G3	G4
0	0	0	$\frac{E_{dc}}{2}$	0	0	1	1
0	0	1	$-\frac{E_{dc}}{6}$	0	0	1	0
0	1	1	$\frac{E_{dc}}{6}$	0	1	0	0
0	1	0	$-\frac{E_{dc}}{6}$	0	0	1	0
1	1	0	$\frac{E_{dc}}{6}$	0	1	0	0
1	0	0	$-\frac{E_{dc}}{6}$	0	0	1	0
1	0	1	$\frac{E_{dc}}{6}$	0	1	0	0
1	1	1	$\frac{E_{dc}}{2}$	1	1	0	0

표 2는 3상PWM 인버터의 스위칭 상태에 따라 생성되는 커먼 모드 전압의 크기와 커먼 모드 전압과 동일한 크기의 보상전압을 만들기 위해 4레벨 반파 브릿지 인버터에 인가해야 할 스위칭의 신호를 표로 나타낸 것이다. 이를 그림으로 나타내면 그림 9와 같이 된다.

그림 9에 나타난 바와 같이 실제실험 시에는 스위치 G2, G3사이에는 암단락을 방지하기 위해서 데트타임 (dead-time)이 존재하게 된다. 데트타임 구간 동안에는 스위치 G2, G3에 있는 스너버회로를 통해 커먼 모드 전압을 보상하게 된다.

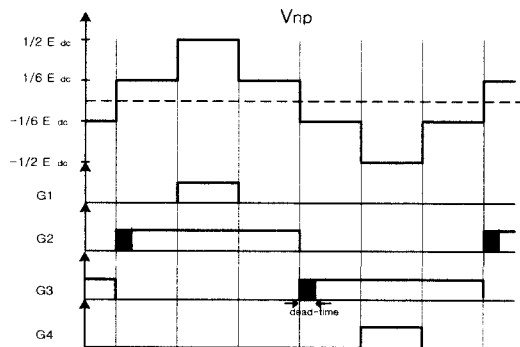


그림 9 4 레벨 half-bridge 인버터의 스위칭신호  
Fig. 9 Input switching signals of the four level half-bridge inverter

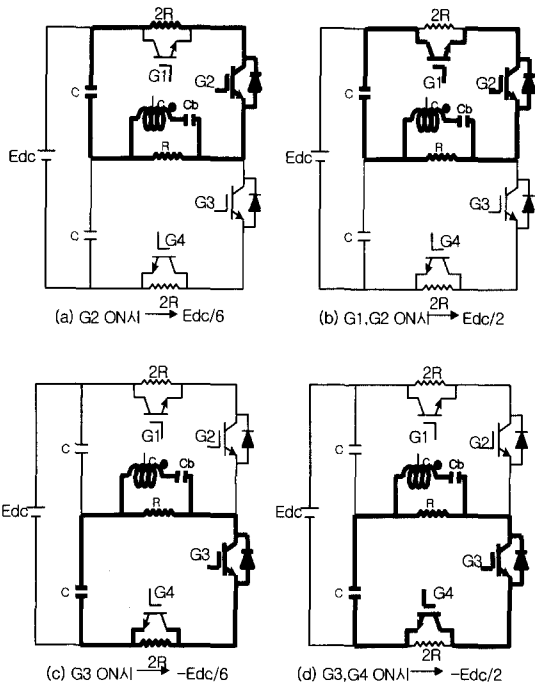


그림 10 스위칭 상태에 따른 등가회로 및 보상전압의 크기  
 Fig. 10 Equivalent circuit and amplitude of compensation voltage according to switching signals

그림 10은 위의 스위칭 신호에 따른 4 레벨 하프 브릿지 인버터의 등가회로를 나타내며, 스위칭 신호에 따라 4개의 등가회로가 만들어지게 된다. 즉, 스위치 G1과 G2(혹은 G3과G4)가 동시에 ON될 때  $\frac{1}{2} E_{dc}$  (혹은  $-\frac{1}{2} E_{dc}$ )의 레벨이 형성되며, 스위치 G2(혹은 G3)만 ON이 될 때는  $\frac{1}{6} E_{dc}$  (혹은  $-\frac{1}{6} E_{dc}$ )의 레벨이 형성되어 커먼 모드 전압과 같은 4개의 레벨을 형성하여 커먼 모드 트랜스포머의 1차측에 인가하여 커먼 모드 전압을 상쇄하게 된다. 실제 시험에서 사용된 저항값은 2:1 비율의 1[K $\Omega$ ]과 500[ $\Omega$ ]을 사용하였다.

**3.3 커먼 모드 트랜스포머**

커먼 모드 트랜스포머의 제작은 기존의 설계방법<sup>[3]</sup>과 동일한 방법으로 하여, 그 값을 80[mH]로 제작하였다.

기존의 커먼 모드 트랜스포머와의 차이점으로는 그림 11과 같이 커먼 모드 트랜스포머의 편여자 현상에

의한 변압기의 자기포화 현상을 방지하기 위하여 브로킹 커패시터(Cb)를 1차측에 삽입하였으며 그 값은 400[nF]으로 하였다. 1차측과 2차측의 권수비를 1:1의 비율로 하여 커먼 모드 트랜스포머의 1차측 권선은 앞 절에서 제안한 4레벨 반파 브릿지 인버터에 연결되어 커먼 모드 전압의 크기와 같은 형태의 전압이 인가되며, 트랜스포머의 2차측 3개의 권선은 1차측과 동일한 방향으로 감겨 있으며, 이 3개의 2차측 권선은 인버터의 출력단과 유도 전동기 사이에 부착되어 진다.

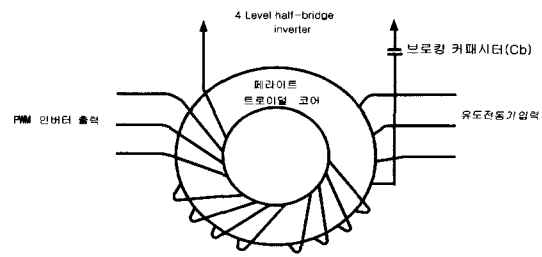


그림 11 커먼 모드 트랜스포머  
 Fig. 11 Common mode Transformer

**4. 시뮬레이션 및 실험 결과**

그림 12는 새롭게 제안한 커먼 모드 전압감쇄기의 커먼 모드 전압과 고주파 누설전류에 대한 저감 효과를 검증하기 위해 P-spice를 이용한 시뮬레이션 회로도를 나타내고 있다. 회로도에는 크게 3상 PWM 인버터 및 스위칭신호 발생부, 유도전동기, 능동형 커먼 모드 전압감쇄기, 4 레벨 반파 브릿지 인버터 스위칭신호 발생부로 되어 있으며 실험에서 EPLD로 구현한 4 레벨 반파 브릿지 인버터의 스위칭 신호는 3×8 디코더로 구성하였다.

시뮬레이션 결과는 그림 13에 나타난 바와 같이 고주파 누설전류의 원인이 되는 커먼 모드 전압이 상쇄됨으로서 고주파 누설전류의 실효값 및 최대값이 감소됨을 확인할 수 있다.

그림 14는 능동형 커먼 모드 전압감쇄기의 효과를 알아보기 위해 능동형 커먼 모드 전압 감쇄기가 부착된 경우와 부착되지 않은 경우를 비교한 실험 파형이다. 그림 14와 같이 고주파 누설전류를 발생시키는 커먼 모드 전압을 상쇄시킴으로서 고주파 누설전류의 최대치 및 실효치를 효과적으로 감소시킬 수 있음을 알 수 있다.

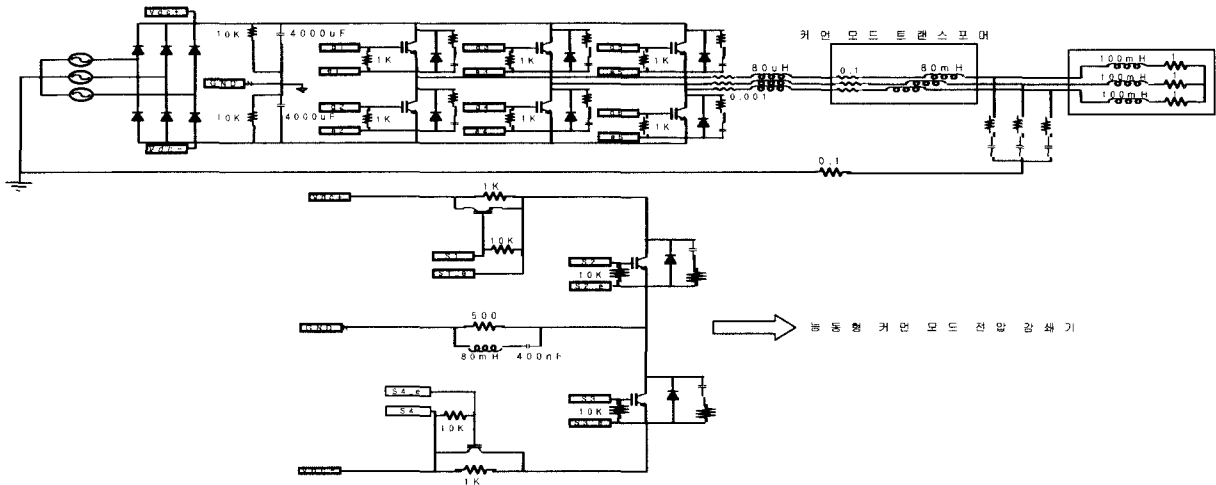
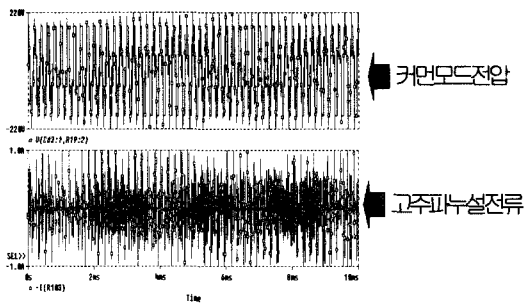
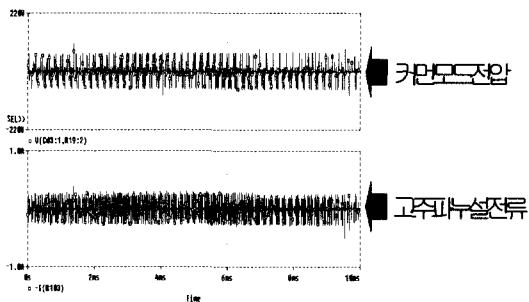


그림 12 커먼 모드 전압감쇄기를 고려한 시뮬레이션 회로도  
 Fig. 12 Simulation circuit considering the active common-mode damper



(a) 능동형 커먼 모드 전압감쇄기 부가 전  
 커먼 모드전압과 누설전류  
 (a) Simulated waveform without  
 active common mode voltage damper



(b) 능동형 커먼 모드 전압감쇄기를 부가한  
 커먼 모드전압과 누설전류  
 (b) Simulated waveform with active common mode  
 voltage damper

그림 13 시뮬레이션 결과  
 Fig. 13 Simulation results

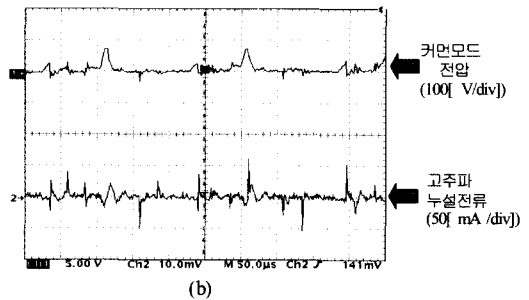
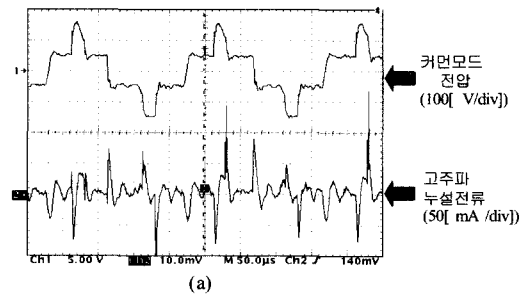


그림 14 실험 파형  
 (a) 감쇄기 부가 전 (b) 감쇄기 부가 후  
 Fig. 14 High frequency leakage current and common mode  
 voltage waveforms without active common mode  
 voltage damper (a) and with it (b)

그림 15는 커먼 모드 전압 감쇄기를 부가하기 전과 부가한 후의 인버터단의 출력파형을 나타내며, 그림에서와 같이 제안한 능동형 커먼 모드 전압감쇄기가 인버터의 출력에는 영향을 미치지 않고 단지 동상 모드의 누설 전류만 감소시킴을 알 수 있다.

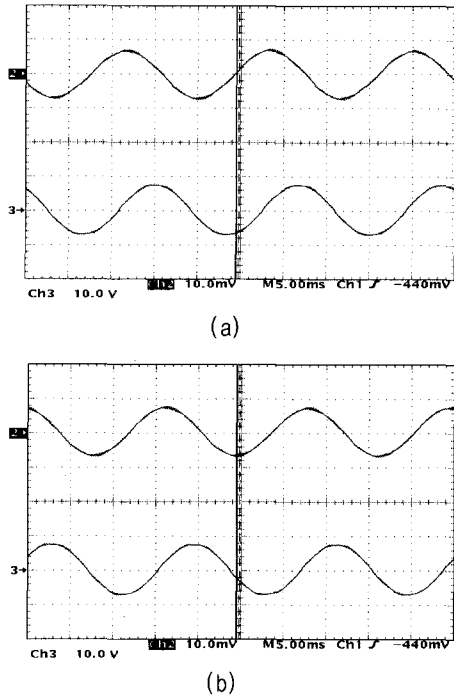


그림 15 인버터 출력파형  
 (a) 감쇄기 부가 전 (b) 감쇄기 부가 후  
 Fig. 15 Output waveforms of inverter

그림 16은 고주파 누설전류에 대한 FFT파형으로 전압감쇄기를 부착하기 전에 비해서 전고조파왜율(THD)이 50%정도 개선되었다.

실제 실험에 사용된 시스템의 파라미터는 표 3과 같다.

표 3 측정 시스템 사양

Table 3 Measuring system specification

3상 PWM 인버터	PWM 방식	SVPWM	
	전력용 반도체	IGBT(Fuji, 2MBI50L-060)	600 50
스위칭 주파수		5	[kHz]
DC-link단 전압		300	[V]
주 제어기	DSP TMS320C40		
3상 유도 전동기	정격 전압	220/380	[V]
	정격 전류	8.8/5.1	[A]
	정격 출력	2.2	[kW]
	회전 수	1735	[rpm]
	극 수	4	

### 5. 결 론

본 논문에서는 PWM 인버터에 의해 구동되는 유도 전동기 시스템에서 발생하는 고주파 누설전류의 발생 원인이 되는 커먼 모드 전압을 상쇄시킬 수 있는 새로운 형태의 4레벨 반파 브릿지 인버터를 이용한 능동형 커먼모드 전압 감쇄기(A new active common-mode voltage damper)를 제시하였다. 전체적인 하드웨어의 부피를 최소화 할 수 있는 간략화된 4 레벨 반파 브릿지 인버터회로 및 브로킹 커패시터에 의한 커먼 모드 트랜스포머의 자기포화 방지를 통해 회로의 안정성을 확보하였으며, 시뮬레이션 및 실험을 통해서 제안한 능동형 커먼 모드 전압 감쇄기에 의한 커먼 모드 전압 및 고주파 누설전류가 효과적으로 저감됨을 확인하였으며, 저감된 누설전류에 대한 전고조파왜율(THD)이 50%정도 개선되었다.

### 참 고 문 헌

[1] Y. Murai, T. Kubota, and Y. Kawase, "Leakage Current Reduction for a High-Frequency Carrier Inverter Feeding an Induction Motor", *IEEE Trans. on*

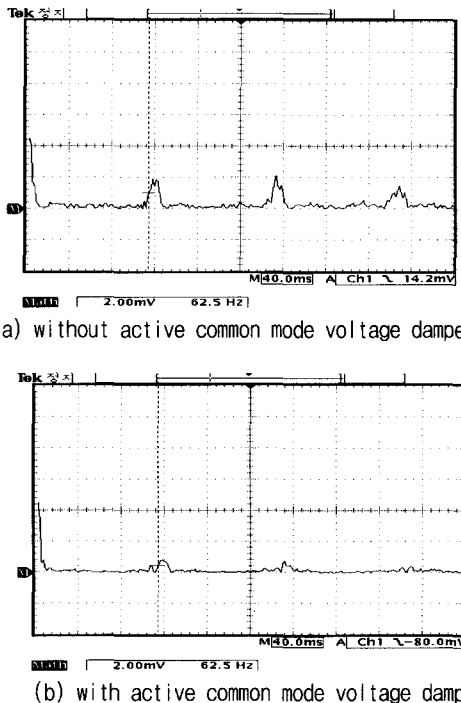


그림 16 고주파 누설전류의 FFT 파형  
 Fig. 16 FFT waveforms of high frequency leakage current



*Industry Applications*, Vol. 28, No. 4, pp. 858~863, 1992.

- [2] Oriti, G., Julian, A. L., Lipo, T. A. "A new space vector modulation strategy for common mode voltage reduction" *Power Electronics Specialists Conference, 1997. PESC '97 Record, 28th Annual IEEE*, Vol. 2, pp. 1541~1546, 1997.
- [3] Byong-Mo Sung, Do-Hyung Lyu, Sung-Jun Park, Cheul-U Kim, "A Study on the Reduction of high frequency leakage current in PWM inverter fed induction Motor" *Transactions of KIPE* vol. 5, no. 5, pp. 443~450, Oct. 2000.
- [4] Haoran Zhang, Annette von Jouanne, "Suppressing Common-Mode Conducted EMI Generated by PWM Drive Systems Using a Dual-Bridge Inverter" *APEC '98. Conference Proceedings*, vol. 2, pp. 1017~1020, 1998.
- [5] Y. Xang, "A Novel Active Common-mode voltage Compensator(ACCom) For Bearing Current Reduction of PWM VSI-Fed Induction Motors", *APEC '98 Conf. Pro.*, Vol. 2, pp. 1003~1009, 1998.
- [6] 정용채, "저전력 스위칭 전원회로에서의 EMI 분석 및 대책", *Transactions of KIPE*, vol. 6, no. 2, pp. 141~148, April 2001.
- [7] Jin-Whi Jun, Jae-Ho Lee, Sang-Hun Lee, Chul-U Kim, "A Study on the Simulation method for the common mode voltage and current in the voltage fed PWM inverter system", *Transactions of KIPE*, vol. 5, no. 3, pp. 246~253, June 2000.
- [8] Abraham I. Pressman, *Switching Power Supply Design*, McGraw-Hill, Inc. 93~104.



**이상훈(李相勳)**

1972년 2월 17일생. 1997년 경성대 전기공학과 졸업. 1999년 부산대 전기공학과 졸업(석사). 현재 동 대학원 전기공학과 박사과정.



**박성준(朴晙濬)**

1965년 3월 20일생. 1991년 부산대 전기공학과 졸업. 1993년 동 대학원 전기공학과 졸업(석사). 1996년 동 대학원 전기공학과 졸업(박사). 현재 부산대 지능기계공학과 박사과정. 동명대학 조교수.



**김철우(金喆禹)**

1942년 12월 5일생. 1969년 부산대 전기공학과 졸업. 1974년 일본 전기통신대 전자공학과 졸업(석사). 1986년 중앙대 전기공학과 졸업(박사). 현재 부산대 전자전기정보컴퓨터공학부 교수. 당 학회 자문 위원.

**저 자 소 개**



**구정희(具鼎會)**

1974년 6월 19일생. 2000년 동아대 전기공학과 졸업. 현재 부산대 대학원 전기공학과 석사과정.