

밀리미터파 응용을 위한 MMIC 저잡음 증폭기 설계

MMIC Low Noise Amplifier Design for Millimeter-wave Application

장 병 준 · 염 인 복 · 이 성 팔

Byung-Jun Jang · In-Bok Yom · Seong-Pal Lee

요 약

본 연구에서는 밀리미터파용 MMIC 저잡음 증폭기를 0.15 μm pHEMT TRW 파운드리를 이용하여 설계, 제작하였다. 증폭기 설계시 능동소자모델링과 EM 시뮬레이션을 중심으로 설계가 이루어졌다. 기존의 모델의 단점을 기술하고 스케일링 문제를 해결하기 위하여 분산소자 모델을 사용하여 소신호 파라미터와 잡음 파라미터를 정확히 예측하였다. 이러한 모델을 사용하며 2-단 단일 종지형 저잡음 증폭기 2종이 각각 Q-band(40~44 GHz)와 V-band(58~65 GHz) 주파수 대역에서 설계되었다. Q-band 저잡음 증폭기의 경우 2.2 dB의 평균잡음지수와 18.3 dB의 평균이득이 측정되었으며 V-band 저잡음 증폭기의 경우는 65 GHz에서 14.7 dB의 평균이득과 2.9 dB의 평균잡음지수가 측정되었다. 이러한 결과는 시뮬레이션 결과와 일치하며 따라서 본 논문에서 사용한 설계기법이 밀리미터파 대역에서도 정확함을 의미한다. 또한 기존의 문헌과 비교하여볼 때 잡음지수와 이득면에서 state-of-the-art 성능을 나타냄을 확인하였다.

Abstract

MMIC low noise amplifiers for millimeter-wave application using 0.15 μm pHEMT have been presented in this paper. The design emphasis is on active device model and EM simulation. The deficiency of conventional device models is identified. A distributed device model has been adapted to circumvent the scaling problems and, thus, to predict small signal and noise parameters accurately. Two single-ended low noise amplifier are designed using distributed active device model for Q-band(40~44 GHz) and V-band(58~65 GHz) application. The Q-band amplifier achieved a average noise figure of 2.2 dB with 18.3 dB average gain. The V-band amplifier achieved a average noise figure of 2.9 dB with 14.7 dB average gain. The design technique and model employed provides good agreement between measured and predicted results. Compared with the published data, this work also represents state-of-the-art performance in terms of gain and noise figure.

I. 서 론

현재 국내외적으로 정보의 광대역화, 초고속화 및 무선화에 대한 요구가 폭발적으로 증가되고 있으며 이러한 요구를 만족할 수 있는 밀리미터파 대역(30 GHz~300 GHz)의 주파수에 대한 연구가 활발히

진행되고 있다. 밀리미터파 대역과 마이크로파 대역의 경계인 20~30 GHz 대역은 과거 위성통신 등에서 성숙된 기술을 바탕으로 현재 고정 및 이동용으로 확장되고 있는 단계로 미국의 LMDS, 국내의 B-WLL 등이 이러한 응용 예이다. 그 다음으로 서서히 관심이 높아지고 있는 주파수 대역이 40 GHz 대역

한국전자통신연구원 통신위성개발센터 (Communications Satellite Development Center, ETRI)

· 논문 번호 : 20010927-137

· 수정완료일자 : 2001년 10월 31일

과 60 GHz 대역이다^[1].

밀리미터파 대역이 상용화되기 위해서는 이 주파수 대역에서 동작하는 MMIC 회로가 높은 신뢰도와 생산성 측면에서 경쟁성을 갖추어야만 한다. 밀리미터파 대역과 같은 높은 주파수 대역의 회로 설계에 있어 마이크로파 주파수 대역에서 일반적으로 사용되는 하이브리드 MIC 공정으로는 제작과정의 오차 및 기생 성분, 하우징 공진 등의 영향으로 신뢰성 있는 회로를 만들기가 어렵기 때문에 MMIC를 사용하여 회로를 설계하는 것이 필수적이다. 하지만 MMIC 공정은 그 응용분야가 MIC와 경쟁하면서 발전되어 왔기 때문에 현재까지도 주로 30 GHz 이하에서 연구가 집중되고 있다^[2].

현재 밀리미터파 MMIC의 설계 동향을 보면 InP HEMT를 이용하여 설계하는 경우 현재 0.1 μm 의 InP HEMT를 사용하여 V-대역에서 2.2 dB정도까지의 잡음지수가 가능한 것으로 보고되고 있다. 하지만 InP HEMT의 경우 GaAs HEMT에 비해 wafer의 크기가 2-inch 정도로 작을 뿐만 아니라 생산가격 측면에서도 5배 정도 비싸므로 아직 상용화에는 많은 시간이 소요될 예정이다^{[3][4]}.

따라서 본 논문에서는 생산성 및 수율을 고려하여 현재 상용화가 이루어져 있는 4 mil 두께와 0.15 μm 의 gate 길이를 갖는 GaAs pHEMT 상용 foundry를 사용하여 Q-대역(40~44 GHz)과 V-대역(58~65 GHz)에서의 저잡음 증폭기를 설계한다. 기본적으로 이 공정은 주로 30 GHz 대역 이하의 낮은 주파수 대역의 고출력 증폭기 응용을 위해 주로 사용되어져 왔으므로 밀리미터파 대역에서 신뢰성 있는 저잡음 증폭기를 설계하기 위해서는 설계 측면에서 많은 노력을 기울여야 한다. 먼저 능동소자 모델링을 단순히 extrapolation을 이용하여 V-대역까지 확장하기에는 많은 오차가 발생하므로 능동소자 모델에 있어 정확성을 높일 수 있는 방법을 사용하여야 한다^{[5][6]}. 또한 주파수가 높을수록 회로간의 결합(coupling)이 증가하므로 정확한 EM simulation이 필수적이다. 또한 회로의 layout에 있어서도 많은 주의가 필요하다. 예를 들어 V-대역의 경우 임피던스 정합과 관련되는 대부분의 수동소자를 분산(distributed) 구조로 설계하여야 하므로 소자의 배치 및 소자간의 결합을 설계시부터 반영하여야 한다.

본 논문에서는 이러한 문제를 해결하기 위하여 최근 TRW에서 개발중인 분산소자 모델과 EM simulation을 이용하여 V-대역과 Q-대역에서 동작하는 LNA를 설계, 제작하였다^{[7][8]}. 설계된 MMIC는 2단 단일종지형(single-ended) 구조를 이용하였고 설계결과 Q-대역의 경우 44 GHz에서 2.2 dB의 평균 잡음지수와 18.3 dB의 평균 이득이 측정되었으며, V-대역의 경우 65 GHz에서 2.9 dB의 평균 잡음지수와 14.7 dB의 평균 이득이 측정되었다. 이러한 결과는 0.15 μm 의 GaAs pHEMT의 잡음지수가 V-대역의 경우 3 dB에서 7.5 dB까지의 결과를 나타낸다는 기존의 참고문헌과 비교하여볼 때 잡음지수와 이득 모두에 있어서 우수한 성능을 나타냄을 알 수 있으며 InP계열의 저잡음 증폭기와도 비교될 수 있는 결과이다.

II. HEMT 모델링

밀리미터파 대역의 저잡음 증폭기 회로에 사용될 능동소자는 동작주파수 대역에서의 잡음 지수 및 임피던스 정합의 용이성을 고려하여 선정하였다. 본 설계에서는 Q-대역용으로 60 μm 의 게이트폭을 갖는 소자를 사용하였으며 V-대역용으로는 40 μm 의 게이트폭을 갖는 소자를 사용하였다. 두 소자 모두 4-finger 구조를 갖는다. 바이어스는 저잡음 동작뿐만 아니라 적절한 이득을 나타낼 수 있도록 50% Gmpeak에 해당하는 2V, 125 $\mu\text{A}/\text{mm}$ 를 기준으로 선정하였다. Foundry회사인 TRW에서는 이러한 게이트폭을 갖는 소자에 대한 등가 모델을 제공하지 않으므로 모델을 얻기 위해서는 모델을 제공하는 80 μm 의 gate width를 갖는 소자로부터 scaling을 사용하여 모델을 얻거나 특별히 이 소자에 대하여 모델을 요청하여야 한다.

Scaling을 사용하여 산란계수와 잡음계수를 얻는 것이 가장 간단하지만 설계 주파수 대역이 밀리미터파 대역까지 올라가야할 뿐만 아니라 40 μm 의 경우 50%까지 scaling하여야 하므로 scaling에 정확도가 떨어진다. 보통 Foundry업체에서는 75%에서 125%정도의 scaling만을 보장하며 이것도 Ka-대역 이하의 낮은 주파수에서만 그 정확도가 보장될 뿐이다^[9].

Foundry업체에 모델링을 요구할 경우 이러한 방법을 'sample approach'라고 하는데 이 경우 측정되는 시료 자체가 적을 뿐만 아니라 측정오차 등의 영향 때문에 정확한 모델링이 되지 않을 수 있다. 보통 정확한 모델을 얻기 위해서는 여러 wafer로부터 얻은 모델의 통계를 바탕으로 정확한 모델을 추출하여야만 한다^[6].

이러한 scaling기법과 sample approach의 단점 때문에 본 논문에서는 분산능동소자 모델(distributed active device model)을 사용하였다. 이 모델은 종래의 모델과는 다른 접근법을 사용하는데 그림 1과 같이 HEMT소자를 능동부분과 수동부분으로 나누고 능동소자 부분은 각각의 one-fingered elementary cell이 병렬로 연결된 형태의 모델을 이용하고 나머지 수동소자 부분은 LIBRA의 회로 모델링을 이용하여 사용하는 방법이다. 수동소자부분은 Gate쪽 5단자 회로와 Drain쪽 5단자 회로 그리고 source air-bridge의 2단자 회로 등으로 나뉘어진다. Source airbridge의 경우 LIBRA 모델링이 어려우므로 다음 식 (2-1)과 같은 실험식을 사용하여 Inductor로 모델링하였다.

$$L = (0.021 * SAB_{length} + 0.0061) * (1/SAB_{wide}) ** (0.0082 * SAB_{length} - 0.0032) \quad (2-1)$$

여기서, SAB_{length} = Source Air Bridge의 길이,
 SAB_{wide} = Source Air Bridge의 폭,

이러한 분산소자모델은 scaling에 따라 정확도가 떨어지지 않게 되는데 그 이유는 scaling에 의해 생기는 오차는 주로 전자소자의 수동소자 부분에 의해 결정되며 능동소자부분은 scaling이 정확히 이루어지기 때문이다. 이렇게 LIBRA모델과 4개의 one-fingered elementary cell을 이용하여 V-대역까지 정

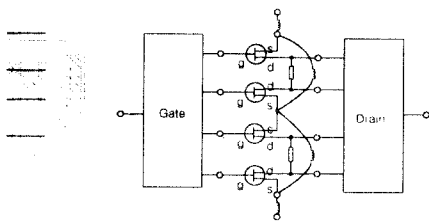


그림 1. HEMT 소자의 Layout 및 분산 모델
 Fig. 1. HEMT device layout and distributed model.

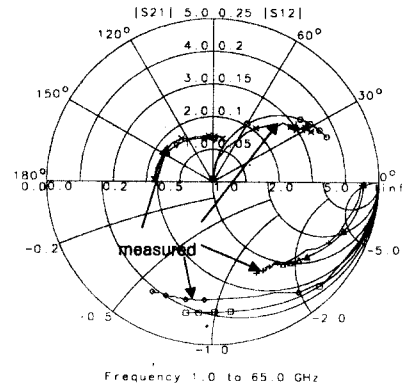


그림 2. 분산모델과 측정된 S-파라미터 비교 (1~65 GHz)
 Fig. 2. Model vs. measured S-parameters from 1 to 65 GHz.

확한 모델을 만들 수 있다^[8]. 그림 2는 측정된 S-파라미터와 본 논문에서 사용한 분산모델과의 비교를 나타낸다. 그림에서 알 수 있듯이 S_{11} 과 S_{22} 의 위상에서의 오차를 제외하고는 전체 주파수 범위에서 측정 데이터와 동일함을 알 수 있다.

III. 저잡음 증폭기 설계

분산능동소자모델을 이용하여 2단 저잡음 증폭기가 LIBRA 시뮬레이터를 이용하여 설계되었고 TRW foundry를 이용하여 제작 측정되었다.

V-대역 저잡음 증폭기의 Layout이 다음 그림 3에 나타나 있다. 먼저 사용할 능동소자의 크기와 동작점 (Operating Point)이 결정되었다. 증폭기의 구조는 낮은 잡음지수를 가지면서도 적당한 이득을 갖도록 하기 위하여 단일 중지형 구조가 선정되었으며 입력반사손실과 잡음지수간의 어느 정도의 trade-off를 위하여 source단에 inductive feedback을 사용하는 직렬제한(Series Feedback) 방식을 채택하였다^[10]. 또한 MMIC의 크기를 줄이기 위하여 interstage 정합을 사용하였다. 바이어스회로를 위해서는 C-R-회로를 사용하여 동작주파수 대역에서 잡음지수에 영향을 주지 않으면서 전주파수 대역에서 안정하도록 하였다. V-대역의 경우 bypass capacitor로

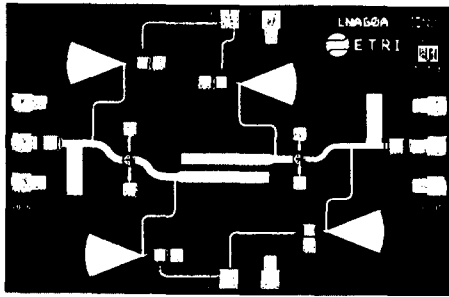


그림 3. V-대역 MMIC 증폭기 사진(칩 크기 2.2 mm×1.5 mm)

Fig. 3. Photograph of the V-band MMIC amplifier chip. Chip size is 2.2 mm×1.5 mm.

radial stub를 사용하였다. 또한 interstage정합과 DC block역할을 동시에 수행할 수 있도록 coupler구조를 이용하여 interstage 정합을 구현하였다. Coupler 구조를 사용함으로써 interstage정합시 발생하는 증폭기의 협대역 특성을 개선할 수 있다.

정합회로의 설계는 입력, interstage, 출력의 순서로 설계되었다. 입력회로는 잡음지수를 결정하게 되므로 가장 중요하다. 입력정합회로의 설계는 먼저 적절한 source feedback 길이를 결정하는 것으로부터 시작한다. Source feedback의 길이를 길어질수록 S_{11} 과 잡음지수의 정합을 동시에 하는 것이 가능하지만 Source feedback의 길이에 비례하여 증폭기의 이득이 감소하므로 적절한 trade-off가 이루어져야 한다.

Interstage-matching의 경우 트랜지스터의 출력 임피던스를 둘째단 트랜지스터의 입력 임피던스에 맞추어야 한다. 둘째단 트랜지스터의 입력 임피던스 역시 source feedback을 사용하여 어느 정도 잡음지수와 Gain간의 trade-off를 이룬 상태에서 임피던스 정합이 이루어진다. Interstage 정합이 전체 증폭기의 대역특성을 결정할 수 있기 때문에 동작주파수 대역에서 정합이 이루어질 수 있도록 조정하여야 한다. V-대역의 경우 coupler 구조를 사용하여 DC 블록과 동시에 동작주파수 대역에서 광대역 정합을 이룰 수 있다.

출력정합은 설계된 입력과 Interstage 정합을 포함한 회로의 출력임피던스가 50 Ohm에 정합되도록 정합회로를 구성하였다.

입출력단의 bias인가회로의 경우 임피던스 정합 회로에의 영향을 줄이기 위하여 그 길이를 $\lambda/4$ 로 하였고 정합회로에 연결되는 위치 역시 정합회로의 케적이 smith 도표상의 실수축에 있는 위치에서 연결되도록 하였다.

이러한 방식으로 증폭기를 설계한 후 EM 시뮬레이션을 수행하였다. 모든 수동소자는 EM 해석 tool (SONNET)을 이용하여 해석이 되었다. 먼저 마이크로스트립 회로를 MLIN과 같이 LIBRA에서 정확한 특성을 제공하는 부분과 EM 해석이 필요한 Sub-블록으로 나눈 후 각각의 Sub-블록을 EM시뮬레이션 하였다. 이러한 블록 레벨의 EM시뮬레이션 과정을 거쳐 증폭기 Layout이 수정되었으며 이 수정된 Layout을 MIM capacitor와 via hole을 포함하여 최종적으로 다시 Layout을 조정하였다. 이렇게 제작된 V-대역 증폭기는 2.5 mm × 1.5 mm의 크기를 갖는다. 소자의 크기를 더 줄이는 것도 가능하지만 wafer상의 다른 소자와의 배치 문제로 MMIC의 소자크기를 더 이상 줄이지 않았다.

EM 시뮬레이션과 최종 Layout이 끝난 후 설계된 증폭기의 수율(yield)가 계산되었다. yield를 정확히 계산하기 위하여 90개의 wafer로부터 얻어진 one-fingered elementary device의 데이터베이스를 사용하였다. 이 값들을 LIBRA 시뮬레이터의 DSRC(discrete-value data file)에 삽입하여 yield를 계산하였다. 다음 그림 4는 이렇게 계산된 V-대역 저잡음 증폭기의 시뮬레이션 결과이다.

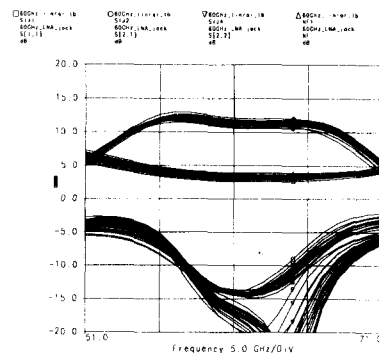


그림 4. V-대역 MMIC LNA의 시뮬레이션 결과
Fig. 4. Simulation results of the V-band MMIC LNA.

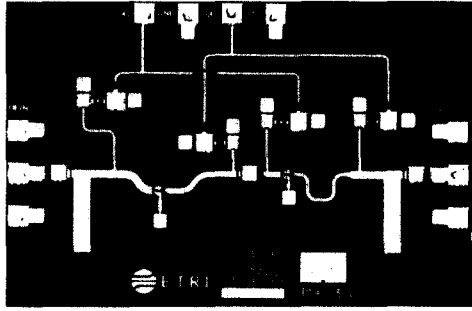


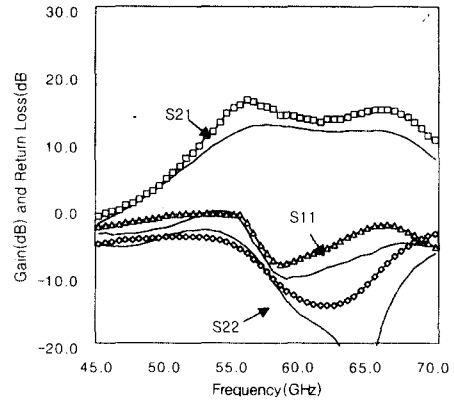
그림 5. Q-대역 MMIC 증폭기 사진(칩 크기 2.2 mm × 1.5 mm)

Fig. 5. Photograph of the Q-band MMIC amplifier chip. Chip size is 2.2 mm × 1.5 mm.

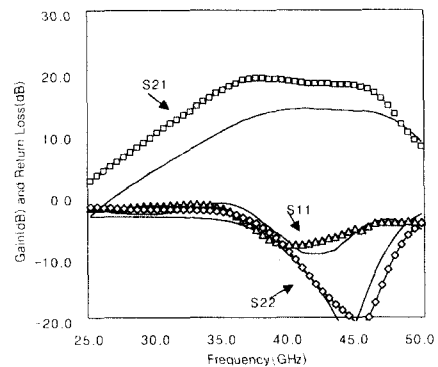
Q-대역 MMIC 저잡음 증폭기는 위의 V-대역 증폭기와 동일한 설계방법으로 설계되었다. Q-대역 저잡음 증폭기의 사진이 다음 그림 5에 나타나 있다. V-대역과는 달리 coupler나 radial stub는 회로의 크기를 줄이기 위하여 사용하지 않았으며 개방형 스텐브(open stub)와 단락형 스텐브(shorted stub)를 사용하여 정합회로를 구성하였다.

IV. 측정결과

MMIC 저잡음 증폭기가 TRW pHEMT process를 이용하여 4개의 wafer를 이용하여 제작되었고 증폭기의 소신호 특성과 잡음특성은 on-wafer test로 측정되었다. 저잡음 증폭기의 주파수에 따른 이득 및 반사손실은 그림 6에 나타내었다. 그림에서 측정된 이득 및 잡음지수는 V-대역 저잡음 증폭기의 경우 동작주파수 대역인 58 ~ 65 GHz에서 대부분의 소자가 일정한 특성을 나타낸다. 그림 7은 설계된 증폭기의 주파수에 따른 잡음지수의 변화와 이득의 변화를 나타내었다. 수율 기준을 동작주파수 전체에서 최대 잡음지수 3.5 dB, 최소 이득 13 dB로 할 경우 80%의 수율을 얻을 수 있었다. 그림 8에서는 동작주파수 대역의 끝점인 65 GHz에서 이득 및 잡음의 수율 변화를 나타내었다. 그림 8에서 알 수 있듯이 제작된 소자들은 2.9 dB의 평균 잡음지수와 14.7 dB의 평균 이득을 갖는 분포를 갖는다. 이 주파수 대역에서 0.15 μm 의 Gate 길이를 갖는 GaAs기반의



(a)



(b)

그림 6. (a) V-대역 및 (b) Q-대역 증폭기의 S-파라미터 시뮬레이션 결과와 측정 결과 (실선(-): 시뮬레이션).

Fig. 6. Simulated and measured characteristics of: (a) V- and (b) Q-band amplifiers. Solid lines are for simulated characteristics.

MMIC가 이 정도의 특성 및 수율을 갖는 것은 지금까지 보고된 최상의 성능이다. 본 결과를 현재까지 발표된 다른 문헌들과 비교한 결과를 표 1에 나타내었다. 0.15 μm 의 Gate 길이를 갖는 GaAs 기반의 MMIC는 V-대역에서 3 dB 이상의 결과를 나타내며 0.1 μm 의 Gate 길이를 갖는 InP 기반의 MMIC는 V-대역에서 최소 2.2 dB까지 보고되고 있다. 표 1에서 볼 수 있듯이 본 결과는 GaAs기반의 경우 state-of-art의 성능을 가지며, 그 결과는 InP-계열의 소자와도 비교될 만하다. 또한 수율 및 광대역 특성 등

표 1. V-대역 MMIC 저잡음 증폭기의 성능 비교 : 주파수(Freq.), 프로세스, Gate길이(Gate), 증폭기 단수, 이득 및 잡음지수 등이 비교되어 있다

Table 1. Comparison of V-band MMIC LNA Performance: Frequency of Operation(Freq.), Process, Gate Length(Gate), Number of Stages, Gain and Noise Figure(NF) are compared for various V-band MMIC amplifiers(including this paper)

REF	[4]	[11]	[12]	[13]	This work
Freq.(GHz)	59	61.5	62	61	65
Process	GaAs	GaAs	InP	InP	GaAs
Gate Length(μm)	0.15	0.15	0.1	0.10	0.15
Stage	2	2	3	2	2
Gain(dB)	9.3	10.0	24	13	14.7(average)
NF(dB)	3.0	3.0	2.7	2.2	2.9(average)

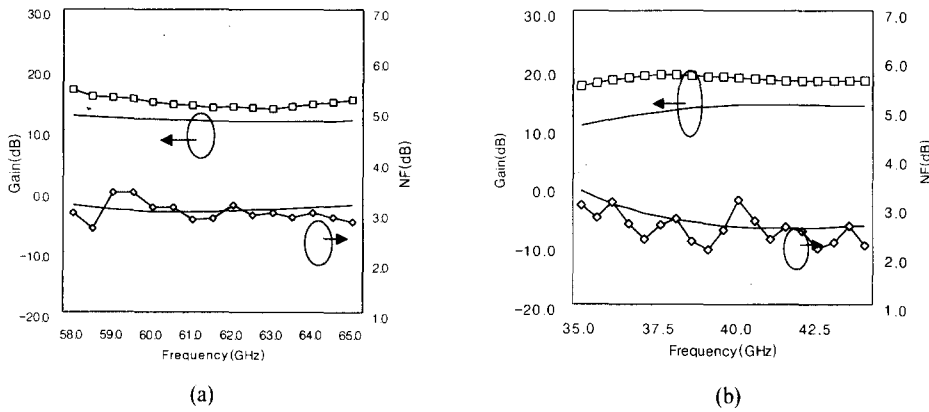


그림 7. (a) V-대역 및 (b) Q-대역 증폭기의 이득 및 잡음지수 시뮬레이션 결과와 측정 결과 (실선(-) : 시뮬레이션).

Fig. 7. Simulated and measured gain and noise characteristics of: (a) V- and (b) Q-band amplifiers. Solid lines are for simulated characteristics.

을 고려하면 본 결과는 상업적인 측면에서 큰 장점을 가지고 있다.

그림 4의 시뮬레이션 결과와 비교하면 분산소자 모델을 이용하면 V-대역의 저잡음 증폭기를 정확히 설계할 수 있다는 것을 알 수 있다. 이득의 절대값은 설계치보다 높지만 이득의 기울기 및 잡음 지수의 형태는 정확히 예측할 수 있었다.

Q-대역 설계의 경우 그림 6과 그림 7에서 알 수 있듯이 이득은 40~44 GHz 대역에 18 dB 이상이다. 잡음지수의 경우는 2.5 dB 이하로 측정되었다. 동작 주파수 대역의 끝점인 44 GHz의 경우 제작된 소자들은 2.2 dB의 평균 잡음지수와 18.3 dB의 평균이득을 갖는다.

V. 결론

본 논문에서는 Q-대역과 V-대역의 MMIC 저잡음 증폭기를 분산능동소자 모델 및 정확한 EM 시뮬레이션 등의 기법을 이용하여 설계되었다. 사용된 모델은 종래의 모델로부터는 얻을 수 없는 밀리미터파 주파수 대역에서의 능동소자의 특성을 정확하게 예측하는 것이 가능하였다. 설계된 MMIC 증폭기는 V-대역의 경우 65 GHz에서 2.9 dB의 평균잡음지수와 14.7 dB의 평균이득을 나타내며, Q-대역의 경우 44 GHz에서 2.2 dB의 평균잡음지수와 18.3 dB의 평균이득을 나타내었다. 이러한 결과는 분산소자

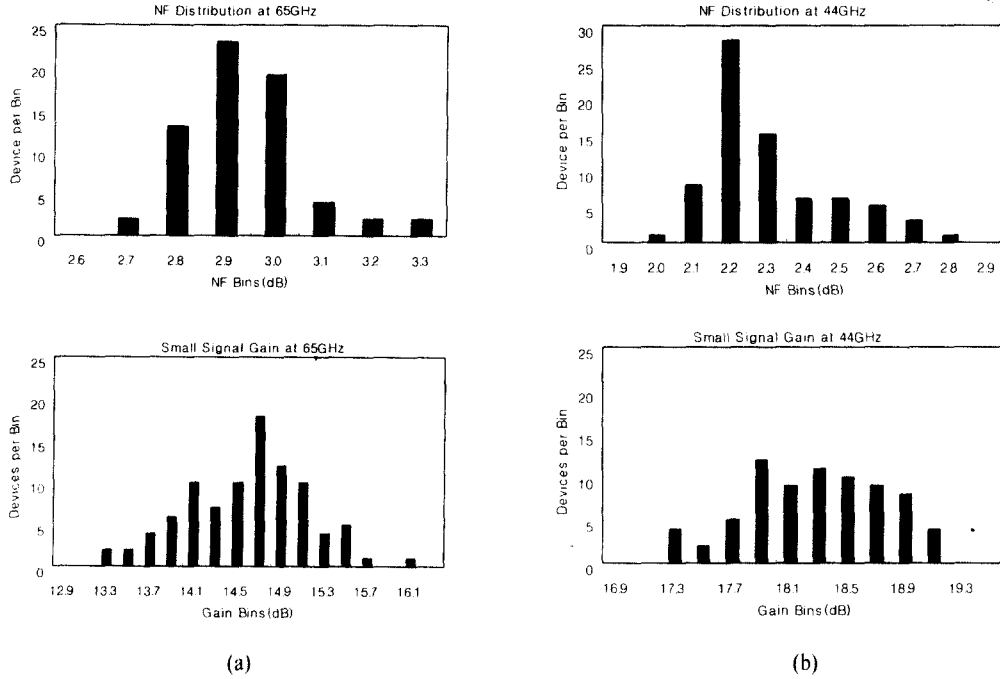


그림 8. (a) V-대역 및 (b) Q-대역 증폭기의 이득 및 잡음지수 분포 결과
 Fig. 8. Small signal gain and noise figure distribution of: (a) V-band amplifier at 65 GHz and (b) Q-band amplifier at 44 GHz.

모델이 V-대역의 저잡음 증폭기를 설계하는데 이용될 수 있다는 것을 보여준다.

V-대역 저잡음 증폭기의 결과를 기존 참고문헌의 결과와 비교한 결과를 표 1에 나타내었다. 표 1에서 알 수 있듯이 상용 Foundry인 GaAs공정을 이용하여 설계된 소자 중에서 본 논문의 저잡음 증폭기가 가장 우수한 성능을 보여줄 뿐만 아니라 InP 계열의 공정과도 비교될 수 있는 결과를 얻을 수 있었다. 이는 정확한 소자 모델과 정밀한 회로 설계가 뒷받침되는 경우 0.15 μm GaAs공정도 밀리미터파 대역에서 사용될 수 있음을 나타낸다.

참 고 문 헌

[1] 장병준, "60GHz 주파수 대역의 무선통신 연구 동향", ETRI 주간기술동향 1004호, pp.1-11.
 [2] K. F. Lau, L. Liu and S. Dow, "Recent MMW Technology development and its military and commercial applications", 1998 IEEE Radio Fre

-quency Integrated Symposium, pp. 87-90, 1998.
 [3] D. L. Deung, et al, "High reliability non-hermetic 0.15 μm GaAs pseudomorphic HEMT MMIC Amplifiers", 1999 IEEE Radio Frequency Integrated Symposium, pp.153-156, 1999.
 [4] A. Bessemoulin, et al, "Comparison of coplanar 60-GHz low-noise amplifiers based on a GaAs PM-HEMT technology", IEEE Microwave and Guided Wave Letters, vol. 8, pp. 396-398, Nov. 1998.
 [5] M. D. Dufault and A. K. Sharma, "Millimeter-wave HEMT noise models verified thru V-band", 1996 IEEE MTT Symposium Digest, pp.1321-1324, 1996.
 [6] M. King et al, "A Product engineering exercise in 6-sigma manufacturability: Redesign of a pHEMT wide-band LNA", 1999 GaAs MANTECH Technical Digest, pp.1-4, 1999.

[7] R. Tsai, M. Nishimoto, and R. Lai, "Forecasting methods for MMIC RF yield", *2000 GaAs MANTECH Technical Digest*, pp.113-116, 2000.

[8] A. Cidronali, et al, "A new approach to FET model scaling and MMIC design based on electromagnetic analysis", *IEEE Trans. On MTT*, vol. 47, pp.900-907, June 1999.

[9] T. Kuwabara, et al, "Accurate analysis of millimeter-wave MMIC power amplifier using distributed FET model", *1999 IEEE MTT-S Digest*, pp 161-164, 1999.

[10] C. Pobanz, et al, "A high gain, low power MMIC LNA for Ka-band using InP HEMTs", *1999 IEEE Radio Frequency Integrated Symposium*, pp 149-152, 1999.

[11] K. Maruhashi, et al, "A 60GHz-band low noise HJFET amplifier module for wireless LAN applications", *1996 IEEE MTT-S Digest*, pp.13-16.

[12] R. Lai, et al, "A high performance and low DC power V-band MMIC LNA using 0.1 μm InGaAs/InAlAs/InP HEMT Technology", *IEEE Microwave and Guided Wave Letters*, vol. 3, no. 12, Dec. 1993.

[13] L. Tran et al, "High performance, high yield millimeter-wave MMIC LNAs using InP HEMTs", *1996 IEEE MTT-S Digest*, pp.9-12

장 병 준



1986. 3~1990. 2: 연세대학교 전자공학과 (공학사)
 1990. 3~1992. 2: 연세대학교 전자공학과 (공학석사)
 1992. 3~1997. 2: 연세대학교 전자공학과 (공학박사)
 1995. 3~1999. 1: LG전자(주) 선임

연구원
 1999. 1~현재: 한국전자통신연구원 통신위성개발센터 선임연구원
 [주 관심분야] 마이크로파/밀리미터파 회로(MMIC, Hybrid) 설계, 무선통신시스템

염 인 복

1990년: 한양대학교 전자공학과 (공학사)
 1990년 2월~현재: 한국전자통신연구원 위성RF부품연구팀장, 선임연구원
 1992년 9월~1995년 5월 : 무궁화 위성 현장교육 참여 (영국 Matra Marconi사)
 [주 관심분야] 위성통신중계기, MMIC회로, 필터설계

이 성 팔

1978년: 서울대학교 전기공학과 (공학사)
 1980년~현재: 한국전자통신연구원 통신위성개발센터 책임연구원
 1986년: Polytechnic Institute of New York 전기전자공학과 (공학석사)
 1990년: Polytechnic Institute of New York 전기전자공학과 (공학박사)
 [주 관심분야] 위성통신시스템