

# 다중 DSP 구조의 Morocco-2 보드를 이용한 확장성을 갖는 펄스 도플러 레이다 신호처리기 구현

## Realization of the Pulse Doppler Radar Signal Processor with an Expandable Feature using the Multi-DSP Based Morocco-2 Board

조 명 제 · 임 중 수

Myeong-Je Cho · Joong-Soo Lim

### 요 약

본 논문에서는 레이다 수신신호의 거리 및 방위 방향 데이터의 위상 연속성을 유지하면서 프로세서간의 데이터 전송량을 최소화하는 레이다 신호처리기 구조를 제안하였다. 이는 레이다 기능 알고리즘의 추가나 운용 시나리오 변경 등에 의한 하드웨어 재구성이나 확장이 용이한 다중 DSP 구조의 프로그램 가능한 레이다 신호처리기이다. 기능 알고리즘 수행 및 신호처리 결과 데이터 전송 소요시간을 측정하여 병렬 분산처리 가능한 TASK 구조로 신호처리기를 설계함으로써, 레이다의 기능 알고리즘 수행시 프로세서간 데이터 교환을 필요없게 하였다. 레이다 신호처리기를 구현하기 위하여 아날로그 디바이스사의 ADSP-21060 프로세서가 탑재된 스펙트럼사의 Morocco-2 보드와 병렬처리 소프트웨어 개발 도구인 APEX-3.2를 이용하였다.

### Abstract

In this paper, a new design architecture of radar signal processor in real time is proposed. It has been designed and implemented under the consideration to minimize the inter-processor communication overhead and to maintain the coherence in Doppler pulse domain and in range domain. Its structure can be easily reconfigured and reprogrammed in accordance with an addition of function algorithm or a modification of operational scenario. As we designed a task configuration for parallel processing from measures of computation time for function algorithms and transmission time for results by signal processing, data exchange between processors for performing of function algorithms could be fully removed. Morocco-2 board equipped ADSP-21060 processor of Analog Devices inc. and APEX-3.2 developed for SHARC DSP were used to construct the radar signal processor.

Key words : ADSP-21060, A/D conversion, pulse doppler radar, Morocco-2, Multi-DSP.

### I. 서 론

레이다의 수신신호에는 표적신호 외에도 클러터나 방해전파 등과 같이 원하지 않는 신호들이 포함되어 있다. 이들 복합신호로부터 표적 존재 여부를 판단하고, 탐지된 표적의 위치 및 속도 정보를 이용하여 표적 추적을 수행한다. 이러한 신호처리 과정

에서 보다 정확한 표적 정보를 추출하기 위해서, 터나 간섭신호를 제거하여 SNR을 최대화할 필요가 있다. 즉, 레이다 신호처리의 목적은 원하지 않는 클러터나 간섭신호를 제거하여 표적신호를 검출하고, 이것으로부터 원하는 표적 정보를 얻는데 있다<sup>[1]</sup>.

최근에는 신호처리 전용의 고속·대용량 집적회로의 개발 등으로 레이다 신호처리는 프로그램 가

국방과학연구소(Agency for Defense Development)

· 논문 번호 : 20010914-121

· 수정완료일자 : 2001년 10월 23일

능한 전용의 고속 DSP 소자를 이용하는 방향으로 발전하는 추세이다. 이러한 DSP를 이용한 신호처리기는 필요에 따라 하드웨어의 구조 변경 없이 소프트웨어의 변경만으로 기능을 확장하거나 변경할 수 있게 되었다. 이러한 방법은 하드웨어의 복잡성을 줄이고 신뢰도를 향상시키며, 목표 시스템에 필요한 연산 능력을 확보하기 위해 여러 개의 프로세서를 사용하는 다중 DSP 구조의 시스템을 쉽게 구현할 수 있는 장점이 있다<sup>[1][2]</sup>.

레이다 시스템의 표적 갱신율이나 탐지 거리의 등의 운용 개념의 변경으로 처리할 데이터의 양이 방대해질 경우, 신호처리기의 연산능력을 증대시킬 필요가 있다. 또한, 하드웨어적인 연산능력은 충족되더라도 기상 클러터 제거기능이나 대전자전 기법 적용 등의 레이다 운용 기법을 변경할 필요성이 있을 경우, 기능 소프트웨어들의 일부를 쉽게 대체 적용할 수 있어야 한다. 이와같이, 레이다 운용 요구 조건에 따라 하드웨어적인 큰 변경없이 효율적으로 시스템을 재구성할 수 있는 레이다 신호처리기가 필요하다.

본 논문에서는 레이다 수신신호의 거리 및 방위 방향의 위상 연속성을 유지하면서, 프로세서간의 데이터 전송량을 최소화하는 신호처리기의 타스크 구조를 제시하였다. 그리고, 레이다 기능 알고리즘의 추가나 운용 시나리오 변경 등에 의한 하드웨어 재구성이 용이하고 재 프로그램 가능한 레이다 신호처리기를 구현하고 그 성능을 평가하였다. 레이다 신호처리기를 구현하기 위하여 아날로그 디바이스사의 ADSP-21060 프로세서가 8개 탑재된 스펙트럼사의 Morocco-2 보드와 병렬처리 소프트웨어 개발 도구인 APEX-3.2를 이용하였다.

## II. 레이다 신호처리

일반적인 펄스 도플러 레이다 신호처리기는 그림 1에서와 같은 신호처리 과정을 거쳐 표적을 탐지한다<sup>[3]</sup>. 레이다 수신기로 수신된 I/Q는 A/D 변환후 디지털 단에서 펄스 압축(pulse compression, PC)되고, 클러터 신호를 제거하고 표적의 속도 성분을 추적하기 위해 이동 표적 지시기(moving target indicator, MTI)를 통과시킨다. 도플러 처리기에서는 DFT나

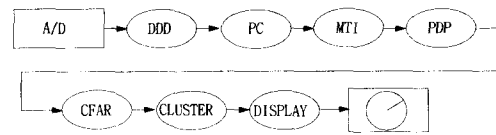


그림 1. 일반적인 펄스 도플러 레이다의 신호처리 알고리즘 흐름도

Fig. 1. Flow chart of typical signal processing for pulse Doppler radar.

FIR 필터로 구성된 필터뱅크로 위상정합 적분(coherent integration)을 수행하여 획득한 도플러 정보로부터 표적의 방사방향 속도 성분을 얻는다. 도플러 처리기의 각 필터뱅크별 출력 I/Q 신호는 제곱 검파기 등을 거쳐 일정오경보율(constant false alarm rate, CFAR) 검출기에서 표적 존재 여부가 판별된다. 표적이 존재할 경우 표적의 거리, 방위 및 속도 정보를 추출하여, 전시기에 표시한다.

### 2-1 펄스 압축

송신 펄스 코드에 적합한 정합 필터를 이용하여 수신 신호를 압축함으로써 송신기의 제한된 침투 출력으로도 표적 탐지거리를 증대시키고, 거리 분해능을 높일 수 있는 기법이다. 이러한 펄스 압축을 디지털 단에서 구현할 경우, 운용 모드에 따라 다양한 송신 파형을 사용하는 레이다일지라도 정합필터의 계수 값을 바꾸어 프로그램할 수 있는 장점이 있다. 시간 영역에서의 펄스 압축은 수신신호와 송신 신호 신호와의 상관관계로 주어지며, 디지털 신호로 표현할 경우

$$y(k) = \sum_{i=0}^{N_p} x(i+k)h(i) \quad (1)$$

과 같다. 여기서  $y(\cdot)$ 는 펄스 압축 결과,  $x(\cdot)$ 는 수신신호,  $h(\cdot)$ 는 정합 필터, 그리고  $N_{pc}$ 는 펄스 압축 탭 수이다.

### 2-2 MTI

지연소자와 가중치 곱셈기로 구현되는 MTI는 도플러 성분이 없는 지면 클러터나 풍속의 영향을 받는 기상 클러터를 제거하기 위해

$$y(k) = w_1 x_1(k) + w_2 x_2(k+T) + \dots + w_n x_n(k+(n-1)T) \quad (2)$$

와 같이 처리된다. 여기서  $y(\cdot)$ 는 MTI 결과,  $x(\cdot)$ 는 수신신호,  $w$ 는 필터 계수, 그리고  $T$ 는  $1/f_{DPR}$ 이다.

### 2-3 펄스 도플러 처리(pulse Doppler process, PDP)

수신신호를 도플러 주파수 대역별로 필터링함으로써 표적의 속도를 추출하기 위하여 필터 뱅크를 구성한다. 응답 특성을 쉽게 변환 가능한 IIR 필터를 도플러 필터로 쓸 수도 있지만, 비선형 위상 특성과 과도 응답이 비교적 길기 때문에 ECCM(electronic counter counter measure)을 목적으로 주파수 기만을 사용하는 시스템에서는 사용하지 않는다. 따라서 선형 위상 특성을 가지고 있는 FIR 필터를 이용하여 표적의 도플러 성분을 추출한다.

### 2-4 일정오경보를 검출기

열 잡음보다 강하고 선업정보가 부족한 클러스터 상황 하에서 표적을 탐지하는 CFAR 검출기는 주어진 탐지확률하에서 오경보율을 일정하게 유지하기 위해, 변화하는 잡음전력을 이용하여 문턱치를 설정하는 적응 표적 검출 방식을 사용한다. CFAR 검출기로는 그림 2에서와 같이 CA(cell average), GO(greatest of) 및 SO(smallest of) CFAR 검출기가 대표적이며, 이들은 표적의 존재 여부를 판정하기 위한 기준인 문턱치를 시험셀 주위 수신신호들로부터 추정하는 방법을 사용한다. CA-CFAR는 양쪽 창내

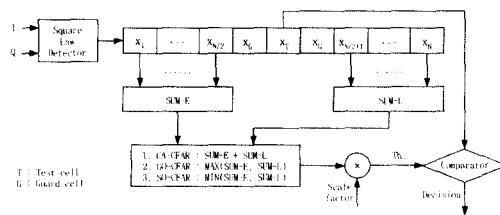


그림 2. CFAR 검출기  
Fig. 2. CFAR detector.

의 모든 거리셀의 전력을 평균하여 문턱치로 사용함으로써, 클러스터 경계부분이나 채프와 같은 불연속 환경에서 오경보율이 증가하는 단점이 있다. 이러한 단점을 보완하기 위하여 양쪽 거리셀의 평균 중에서 큰 값을 문턱치 추정에 사용하는 GO-CFAR과 작은 값을 사용하는 SO-CFAR이 이용된다. GO-CFAR는 불연속적인 채프 환경에서, SO-CFAR은 인접한 거리셀에 다수의 표적이 존재할 경우에 우수한 특성을 나타낸다<sup>4)</sup>.

### 2-5 표적군 형성

거리 및 도플러 영역에 비교적 넓게 분포되는 잠재적인 표적군으로부터 표적 정보를 추출하기 위해서 표적군의 중심을 찾는 기능이다. 표적의 중심을 찾기 위한 기준치의 크기는 거리 및 도플러 해상도에 따라 설정된다.

$$\text{방위 중심} = \frac{\sum(amp_i \times angle_i)}{\sum amp_i} \quad (3)$$

$$\text{거리 중심} = \frac{\sum(amp_i \times range_i)}{\sum amp_i} \quad (4)$$

## III. 다중 DSP 구조의 레이더 신호처리기 설계

### 3-1 하드웨어 설계 및 시험장치 구성

신호처리기를 개발하기 위하여 그림 3에서와 같이 Windows NT를 기본으로 하는 VME PC(SBS사의 VP7)를 host machine으로 하며, 19 인치 VME 백플레인에 장착된 스펙트럼사의 Morocco-2를 target

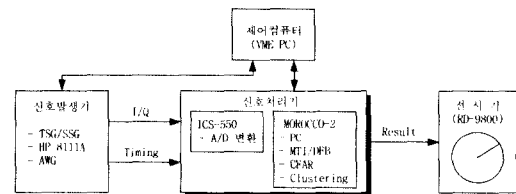


그림 3. 레이더 신호처리기 시험장비 구성도  
Fig. 3. Block diagram of test equipments for radar signal processor.

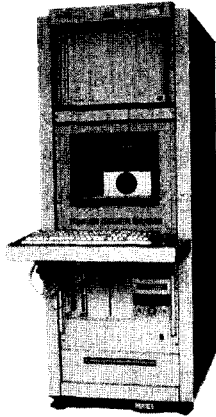


그림 4. 구현한 레이더 신호처리기  
Fig. 4. The implemented radar signal processor.

machine으로 개발환경을 구축하였다. DSP 보드에는 ICS사의 ICS-550 A/D 변환 모듈이 탑재되어 2채널의 비디오 신호를 5~65 MHz 샘플링 주파수(12비트)로 A/D 변환 가능하다<sup>[5],[6]</sup>. A/D 변환된 데이터는 최대 132 Mbytes/s의 전송속도로 Morocco-2 보드로 전송된다. Morocco-2 보드는 120 MFLOPs의 신호처리 능력을 갖는 ADSP-21060 DSP 전용칩<sup>[7]</sup>이 8개 탑재되어 있다. 탑재된 8개의 프로세서는 2개씩 한 개의 클러스터를 구성하며, 각 클러스터는 플래쉬 메모리와 공유 메모리를 가지고 있다. 신호처리 기능 알고리즘 개발은 호스트에서 실시간 커널인 APEX 3.2-PRO를 이용하여 개발한 후, 각 DSP에 다운 로딩한다. 설계한 레이더 신호처리기의 외관은 그림 4에서와 같다.

Morocco-2 보드는 내·외부 클럭과 트리거에 동기시켜 운용할 수 있으나, 실제 레이더 시스템과 같이 시험하기 위해 타이밍 보드를 별도로 제작하였다. 타이밍 신호로는 ARP(azimuth reference pulse), ACP(azimuth change pulse), PRF(pulse repetition frequency), 그리고 SCLK(sampling clock) 등이 발생된다. 또한, 타이밍 보드에는 전송한 타이밍 신호 외에 내부 RAM에 저장된 레이더 표적 신호를 D/A 변환하여, 기저대역의 레이더 반사파를 발생할 수 있도록 설계하였다<sup>[1],[8]</sup>.

3-2 기능 알고리즘 수행 결과

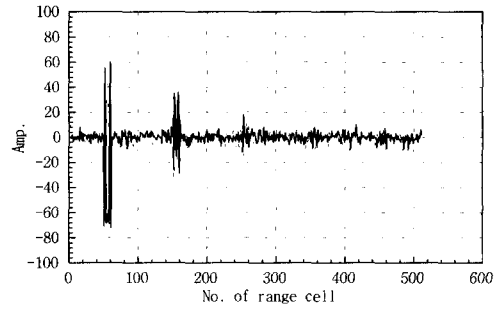


그림 5. 확장된 레이더 수신 신호(펄스 #1)  
Fig. 5. Extended I/Q signals in radar receiver (pulse #1).

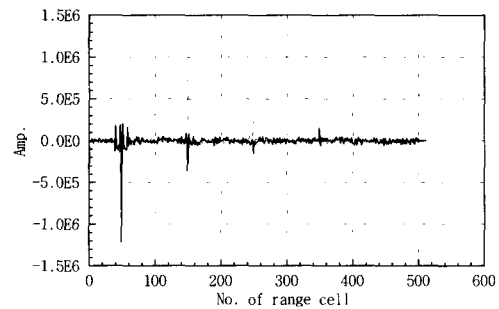


그림 6. 펄스 압축후 신호(펄스 #1)  
Fig. 6. Result of pulse compression(pulse #1).

거리의 4승에 반비례하는 전력으로 수신되는 표적 반사 신호는 기저대역에서 A/D변환되어 신호처리 된다. 본 실험에서는 11펄스 512개의 거리셀을 갖는 레이더를 기준으로 실험하였으며, CPI(coherent pulse interval)내에 11개의 펄스중 첫 번째 펄스를 A/D변환한 I/Q신호(실선/점선, 이하 동일)를 그

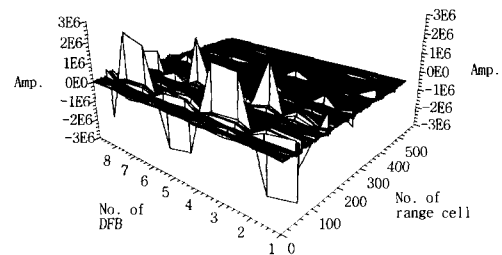


그림 7. MTI 알고리즘 처리후의 동위상 성분  
Fig. 7. 1 signal of result of MTI.

림 5에 도시하였다. 이 A/D 변환된 신호를 펄스 압축할 경우, 그림 6에서와 같은 압축 결과를 얻을 수 있다. 압축된 신호중 지면 클러터와 같이 고정된 표적에 반사 수신된 신호를 제거한 결과(MTI 알고리즘 처리후)인 9개의 펄스의 신호를 그림 7(동위상 성분)에 나타냈고, 표적의 속도성분을 추출한 결과를 그림 8에 나타냈다. 이들 도플러 필터뱅크별 거

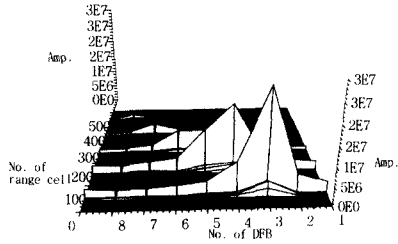


그림 8. 표적신호의 도플러 성분  
Fig. 8. Result of pulse doppler process.

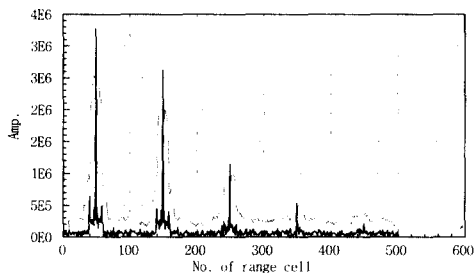


그림 9. 일정오경보율 검출기의 입력(실선) 및 문턱치(점선)(도플러 필터 #1)  
Fig. 9. Input(solid line) and threshold(dot line) for CFAR detector(Doppler filter #1).

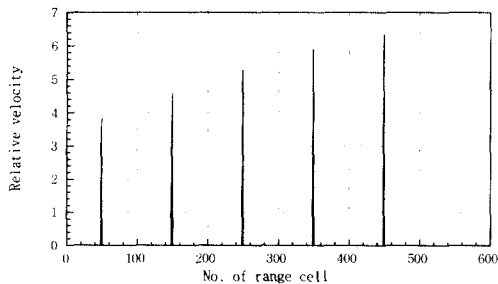


그림 10. 표적의 상대속도 성분  
Fig. 10. Relative velocities of targets.

리방향 표적 검출 결과를 그림 9에 나타냈다. 여기서 점선은 문턱치이고, 실선은 수신신호 전력이다. 수신신호의 전력이 문턱치를 초과할 때, 표적이 존재하는 것으로 판단된다. 표적으로 판단된 신호의 상대 속도 성분을 그림 10에 나타냈다. 거리가 멀수록 표적의 속도 성분이 증가하는 모의표적이 존재함을 알 수 있다.

### 3-3 단일 프로세서에 의한 기능 알고리즘별 소요 시간

레이다 신호처리를 위한 응용 소프트웨어는 실시간 커널인 APEX-3.2와 표준 C 언어로 그림 11에서와 같은 TASK 구조와 레이다 신호처리 사양으로 작성하였다. 프로세서 #5에 탑재된 sample(TASK)는 A/D 변환된 디지털 데이터를 최대 160 MBytes/s의 전송 능력을 갖는 전송 포트를 통해 펄스 압축을 하기 위한 프로세서 #7의 pulseCom(TASK)로 전송한다. 압축된 디지털 데이터는 mti(TASK)에서 영속도 성분이 제거되고, pdp(TASK)에서 표적의 도플러 성분이 추출된다. 프로세서 #3에 할당된 cfar(TASK)에서는 도플러 필터뱅크 각각에 표적의 존재 여부가 판단된다. 프로세서 #1의 cluster(TASK)에서는 잡재 표적군으로부터 표적의 정확한 거리와 속도 정보를 추출해 낸다. 추출된 표적은 프로세서 #0에 할당된 display(TASK)에 의해 레이다 전시기상에 표적 정보를 도시하는 기능을 한다.

실험결과를 명쾌히 비교분석하기 위해, CPI내에 11개의 펄스와 최대 선명거리 내에 512개의 거리셀을 갖는 탐지 레이다를 목표 시스템으로 가정하였

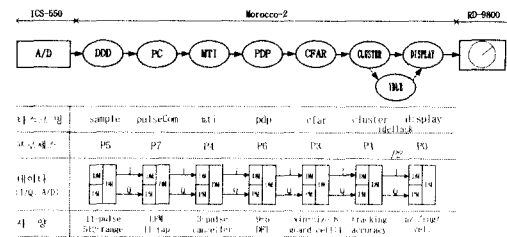


그림 11. 신호처리 TASK 정의 및 할당  
Fig. 11. Definition and allocation of signal processing tasks.

표 1. 단일 프로세서에 의한 알고리즘별 소요시간 측정(11 펄스, 512 거리셀).

Table 1. Benchmark data for the function algorithms on the single processor(11 pulses, 512 range cells).

기능	A/D & Dist.	펄스 압축	MTI	도플러 처리	일정 오경보율 탐지	표적군 형성	전시	
타스크명	sample	pulseCom	mti	pdp	cfar	cluster	display	
소요시간	기능	-	17.23	1.66	17.41	3.03	0.79	-
(ms)	전송	3.06	3.13	3.52	1.09	2.77	0.09	-

다. 타스크별 파이프 라인식 신호처리를 수행할 경우, 각 DT(dwel time)내에 타스크 수행이 완료되면, 실시간 신호처리가 가능하게 된다. 이 경우 파이프 라인의 깊이 만큼 출력이 지연되나, 몇 배의 DT 정도의 지연(수십 ms 이하)은 탐지레이다 시스템 운용에 전혀 문제가 되지 않는다. 그리고, 각 타스크 단계별로 전단계보다 알고리즘 수행시간이 점진적으로 적어지도록 프로세서의 수를 조절하여, 전단의 출력이 입력 대기되는 상황이 되지 않도록 각 타스크별로 프로세서의 수를 적절히 할당해야 한다.

레이다 신호처리시에 수행되는 각 기능 알고리즘(11 펄스, 512 거리 셀의 수신신호)을 한 개의 프로세서에서 수행할 경우 필요한 시간과 처리 결과 전송에 필요한 시간을 표 1에 나타냈다. 이 시간들은 알고리즘별 고유 기율기와 처리할 신호들의 양에 비례하는 함수로 증가함을 그림 12~그림 20까지에서 알 수 있다. 이들 그래프로부터 실시간 신호처리를 하는 신호처리기를 설계하기 위해 필요한 프로세서의 수를 예측할 수 있다. 그리고, 각 타스크별 신호처리 결과 전송에 필요한 시간은 기능 알고리즘 수행시간에 비해 적으므로, 임의 시점의 CPI 데이터 처리시간에 직전 CPI 신호처리 결과를 다른 타스크로 전송한다. 각 타스크별 신호처리 결과 전송에 DMA를 이용할 경우, 전송시간은 가음 CPI 신호처리 기간 중에 I/O 프로세서에 의해 이루어지므로 거의 무시 가능하다.

그림 12에서는 sample(타스크)에서 입력 디지털 신호를 chan\_in( )/out( ) 명령을 이용하여 링크포트를 통해 분배하는 데 소요되는 시간을 나타낸다. 그래프내의 숫자는 펄스 수를 나타낸다.

펄스 압축은 도플러 성분 추출과 함께 레이다 신호처리시 비교적 많은 처리시간이 요구되는 부분이다. 이는 그림 13에서와 같이 거리셀 수와 펄스 수에 따라 일정한 기율기로 증가하는 양상으로 나타

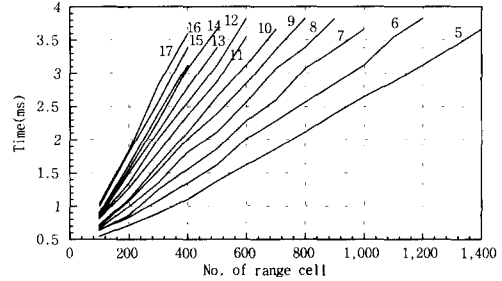


그림 12. A/D변환된 I/Q 신호의 전송 소요시간  
Fig. 12. Transmission time for digital I/Q signals after A/D transformation.

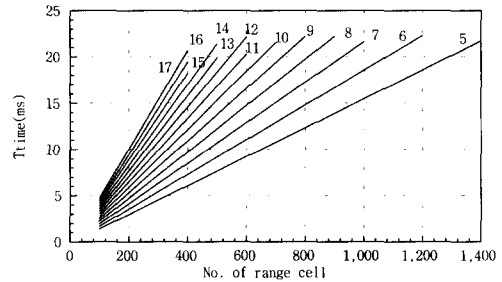


그림 13. 펄스 압축 소요시간  
Fig. 13. Computation time for pulse compression.

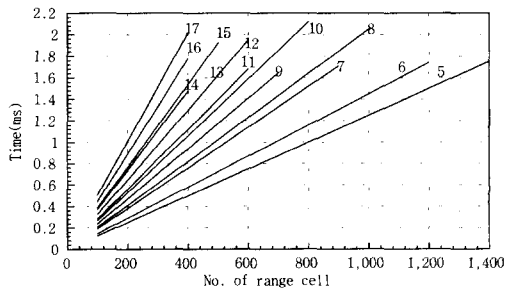


그림 14. MTI 소요시간  
Fig. 14. Computation time for MTI.

나므로, 특정 펄스 수와 거리셀을 갖는 펄스 압축이

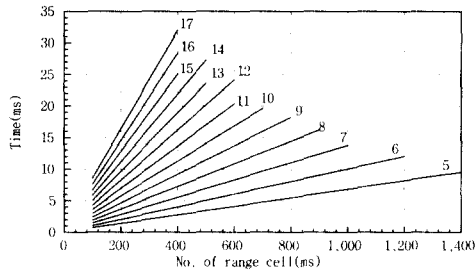


그림 15. 펄스 도플러 처리 요소시간  
Fig. 15. Computation time for pulse doppler process.

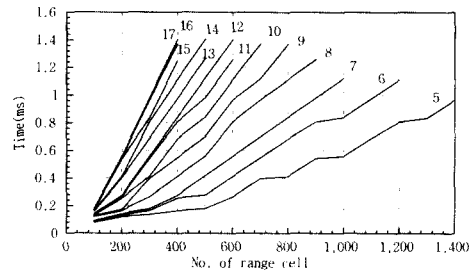


그림 19. PDP 결과 전송 소요시간  
Fig. 19. Transmission time for results of PDP.

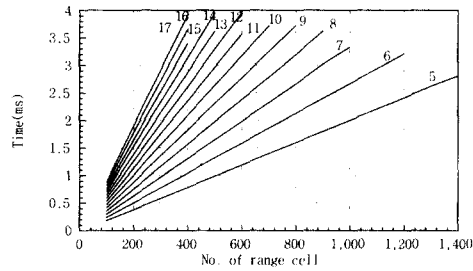


그림 16. CFAR 처리 소요시간  
Fig. 16. Computation time for CFAR detector.

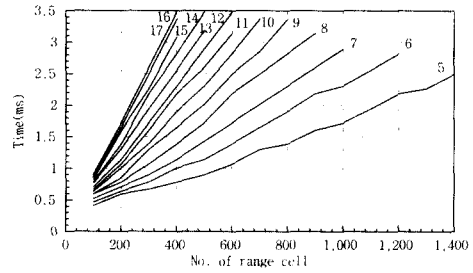


그림 20. CFAR 결과 전송 소요시간  
Fig. 20. Transmission time for results of CFAR detector.

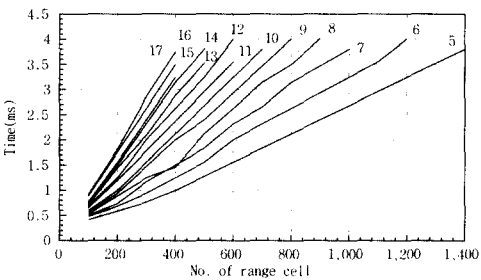


그림 17. 펄스 압축 결과 전송 소요시간  
Fig. 17. Transmission time for results of pulse compression.

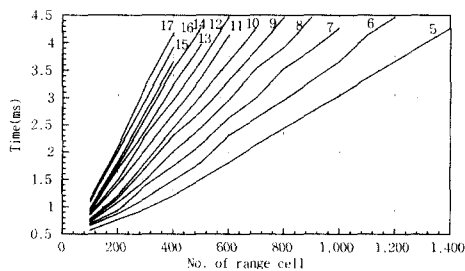


그림 18. MTI 결과 전송 소요시간  
Fig. 18. Transmission time for results of MTI.

나 도플러 성분 추출에 소요되는 시간을 알 수 있다. 동일한 방법으로 소요 시간을 예측하기 위하여 mti(3-pulse canceller), pdp(df), cfar(창 크기: 8, 보호 셀: 1), clustering, 그리고 display(타스크)에서 소요되는 시간을 그림 14~그림 20까지에 나타냈다.

#### IV. 하드웨어 및 기능 알고리즘의 확장성을 고려한 신호처리기 구현

##### 4-1 프로세스간 링크 포트 구성

Morocco-2 보드내에는 8개의 ADSP-21060 DSP 전용칩이 각 6개씩의 링크 포트를 통해 서로 연결되어 있다<sup>9)</sup>. 링크 포트를 통한 인접 프로세서와의 연결관계를 표 2에 나타냈는데, 이들중 프로세서 3과 4, 그리고 2와 7은 외부 링크 포트를 통해서 서로 연결하였다.

##### 4-2 확장성을 고려한 타스크 구성

임의의 용도와 성능을 갖도록 재구성이 용이한

표 2. 프로세스간 링크 포트 구성.

Table 2. Configuration of link ports among 8 processes.

프로세스	L0	L1	L2	L3	L4	L5
0	7.5	-	3.2	6.3	-	1.4
1	-	4.1	2.4	7.3	0.5	6.4
2	△ 7.0	-	5.5	4.3	1.2	3.4
3	○ 4.0	6.1	0.2	5.3	2.5	4.4
4	○ 3.0	1.1	7.2	2.3	3.5	5.4
5	-	-	6.2	3.3	4.5	2.2
6	-	3.1	5.2	0.3	1.5	7.4
7	△ 2.0	-	4.2	1.3	6.5	0.0

\* 동일 기호끼리 외부 링크 포트 연결

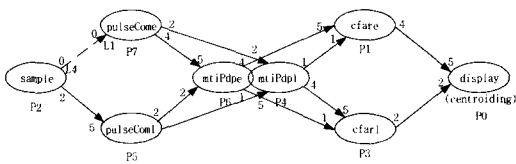


그림 21. 확장성을 고려한 타스크 및 통신 링크 구성도

Fig. 21. Configuration of the proposed tasks and communication links under consideration of expandability.

레이다 시스템을 구성하기 위해, 그림 21에서와 같은 타스크 구조로 레이다 신호처리를 설계하였다. 이러한 구조로 설계한 이유는 다양한 용도와 기능이 요구되는 다기능 레이다의 신호처리를 설계하기 위해 불가피한 하드웨어 확장성을 고려한 점이다. 레이다 신호처리 시스템에서 수행될 특정 기능 알고리즘의 수행 시간이 과도하여, 실시간 신호처리가 불가능할 수도 있다. 이러한 문제점을 해결하기 위하여, 복수개의 프로세스에 동일 기능의 알고리즘을 할당하여 신호처리 함으로써 단일 프로세서에 의한 신호처리보다 소요시간을 줄일 수 있다. 이와 같은 방법으로 실시간 신호처리하기 위하여 데이터를 확장성을 고려하여 배치된 프로세서들로 신호 처리할 데이터를 코히어런스를 유지할 수 있게 효율적으로 분배함으로써, 프로세서간의 데이터 전송에 의한 프로세서의 효율성 저하 요인을 제거하였다.

펄스 도플러 레이다의 위상정합 신호처리에서 펄스 압축은 거리방향으로 수행되고, 도플러 성분 추

출은 방위방향으로 여러 펄스의 위상정합 누적으로 수행된다. 그리고, 일정 오경보를 탐지기도 역시 거리 방향으로 수행된다. 이러한 레이다 수신신호의 위상정합 특성을 고려하여 타스크 구조를 설계함으로써 타스크간 데이터 교환을 제거하였다. 각 타스크는 확장성을 고려하는 개념에서 복수 개의 프로세서에서 수행되도록 하였다. 펄스 압축은 거리 방향으로 위상의 연속성이 있으므로 CPI 내의 입력신호를 방위각 방향으로 (펄스 수/프로세서 수)로 나누어 pulseCome와 pulseComi(타스크)에서 수행하고, 결과를 DMA를 통해 도플러 처리 프로세서로 데이터를 전송한다. 도플러 처리는 방위각 방향 신호간의 위상연속성이 있으므로, 거리방향으로 CPI 내의 신호를 양분하여 두 개의 프로세서에서 mtiPdpe와 mtiPdpl(타스크)로 처리된다. 일정 오경보를 탐지기는 거리방향 신호간의 위상연속성이 있으므로, 방위방향으로 CPI 내의 신호를 양분하여 두 개의 프로세서에서 cfare와 cfarl(타스크)로 처리된다. 이와 같은 타스크 구조로 신호처리를 구현함으로써, 확장성을 고려한 레이다 신호처리를 설계할 수 있었다.

### 4.3 소프트웨어 구성

신호처리 기능 알고리즘들은 실시간 커널인 APEX 3.2-PRO를 이용하여 개발되어 각 프로세서로 다운로드하였다. 그리고 아래 코드들은 DMA를 이용한 프로세서간의 고속 통신 방법을 나타낸다. 프로세서당 가용한 링크 수는 최대 6개인데, rawlink\_init()으로 DMA로 이용할 링크 포트를 초기화한 후 데이터를 입출력하며, rawlink\_done()을 이용하여 DMA가 완료되었는지를 확인할 수도 있다. 또한, DMA를 이용하여 데이터를 입출력하기 위해서 링크 포트를 코어 프로세서가 사용하지 못하도록 hardware.h 파일에서 Proc[].link[].reserve()을 선언하며, config.cpp에서 Mytask.HostIO=0를 선언하여 프린트문과 같이 root 프로세서를 통해 출력되는 기능들을 일괄 중지시킨다<sup>[10]</sup>.

#### 4.3-1 응용 소프트웨어

```
#include <rawlink.h>
```



```
RAWLINK links[LINKS];

int main(int argc, char *argv[ ])
{
    rawlink_init(RAWLINK *r, int link, int flags);
    rawlink_dma_in(RAWLINK *r, void *data, int size);
    while(!rawlink_done(RAWLINK *r));
        ...
    (function algorithm)
}
```

4-3-2 hardware.h

```
Proc[ ].link[ ].reserve( );
```

4-3-3 config.cpp

```
Mytask.HostIO=0;
```

4-4 시험 결과

코어 프로세서내 기능 알고리즘들의 수행 결과를 I/O 프로세서가 다음 프로세서로 전송하게 함으로서, 코어 프로세서가 Non-blocking으로 기능 알고리즘을 연속적으로 수행 가능하다. 또한, chan\_in( )/ out( )을 이용할 때보다 데이터 전송시간이 표 3에서와 같이 현저히 줄어들었다. 특히, I/O 프로세서를 통해 결과 데이터 전송 소요시간이 코어 프로세서가 수행하는 알고리즘 수행시간 보다 짧을 경우인 본 구현 시스템에서 실질적인 데이터 전송에 소요되는 시간은 무시 가능하다.

실시간 신호처리 가능한 특정 용도의 레이다 신호처리기를 설계하기 위해서는 표 3의 기능 알고리

즘의 소요시간을 설계 목표 시스템의 CPI보다 적도록 프로세서 수를 증가시켜야 한다. 예를 들어 CPI가 8.33 ms인 레이다 시스템을 설계하기 위해서는 펄스 압축시 11개의 펄스를 여러 개의 프로세서로 나누어 신호처리 하여 최대 시간소요 프로세서의 소요시간이 8.33 ms 이내로 되도록 하면 된다. 여기서 기능 알고리즘들의 수행 소요시간이 10.67/8.89 ms로 서로 다른 것은 11개의 수신 펄스를 6/5개로 나누어 신호처리 하기 때문이다. 나머지의 기능 알고리즘들도 동일하게 처리하는데, 파이프 라인식 신호처리의 특성으로 파이프 라인의 깊이 만큼 지연된 신호처리 결과를 얻게 된다.

V. 결 론

레이다 시스템의 표적 갱신율이나 탐지 거리 등의 운용 개념의 변경으로 처리할 데이터의 양이 방대해질 경우, 신호처리기의 연산능력을 증대시킬 필요가 있다. 또한, 하드웨어적인 연산능력은 충족되더라도 기상 클러터 제거기능이나 대전자전 기법 적용 등의 레이다 운용 기법을 조정할 필요성이 있을 경우, 기능 소프트웨어들의 일부를 쉽게 대체 적용할 수 있어야 한다. 이와같이, 레이다 운용 요구 조건에 따라 하드웨어적인 큰 변경 없이 효율적으로 시스템을 재구성할 수 있는 레이다 신호처리기가 필요하다.

본 연구에서는 다중 DSP 구조의 신호처리 보드를 이용하여, 병렬 분산처리가 가능한 펄스 도플러 레이다 신호처리기를 구현하였다. 설계 목표 레이다 신호처리기에 적용할 기능 알고리즘들의 수행 소요시간을 예측함으로써, 목표 레이다의 신호처리기 설계에 필요한 DSP의 성능과 요소량을 예측 가능하

표 3. 제안한 타스크 구조에서 알고리즘별 소요시간 측정(11 펄스, 512 거리셀)

Table 3. Benchmark data for the function algorithm on the proposed configuration of tasks(11 pulse, 512 range cell).

기능	A/D & Dist.	펄스 압축	MTI/PDP	일정오경보율 탐지	전시기
타스크 명	sample	pulseCome/pulseComl	mtiPdpe/mtiPdpl	cfare/cfarl	root(display)
소요 시간	기능	10.67/8.89	11.10/11.10	1.56/1.25	0.79
(ms)	전송	1.25	1.75	1.38	-
단일 프로세서시	-	17.23	19.07	3.03	-
프로세서 수	1	2	2	2	1

게 하였다. 또한, 확장성을 고려하여 설계된 프로세서들로 신호처리할 데이터의 위상정합 특성을 유지할 수 있게 데이터를 효율적으로 분배하여, 기능 알고리즘 수행을 위한 프로세서간의 데이터 교환으로 프로세서의 연산 효율이 저하되는 요인을 제거하였다.

구현한 신호처리는 레이다의 운용 개념이 변경되거나 기능이 증대되더라도 하드웨어의 수정없이 DSP 보드의 간단한 재구성과 소프트웨어를 재 프로그래밍으로써 재구현 가능한 장점이 있다.

### 참 고 문 헌

[1] 다중모드 3차원 위상배열 레이다 신호처리기 설계 연구, 국방과학연구소 연구보고서, ATRC-517-940465, 조명제 외 4인, '94.5.  
 [2] Y. K. Kwag, et al, "Multi-DSP based multi mode radar signal processor with a complex signal architecture for 3-D phased array radar", *ISNCR-94*, Nov. 15-17, 1994.  
 [3] M. Skolnik, *Radar Handbook*, McGraw-Hill, 1990.

[4] 조명제, 문성훈, 한동석, 정진원, 김수중, "변형된 CFAR 알고리즘을 이용한 새로운 주파수영역 GSC", 대한전자공학회 논문지, 제36권 5편, 제2호, pp.96-107, '99.2.  
 [5] ICS-550 SDK User's Manual, Interactive Circuits and Systems Ltd., 1999.  
 [6] 조명제, 김수중, "I/Q 보정기능을 갖는 3차원 레이다 신호처리용 고속 A/D 변환 기법 연구", 대한전자공학회 논문지, 제34권 5편, 제6호, pp.67-76, '97.6.  
 [7] ADSP-2106x SHARC User's Manual, Analog Device Inc. Second Edition.  
 [8] 임중수 외 7명, "코히어런트 레이다 ECM 효과 분석용 타이밍 신호보드 설계", 한국군사과학기술학회 종합학술대회 논문집, Vol. 1, pp. 5~8, 2000.  
 [9] Morocco-2 V8 Carrier Board Technical Reference, Spectrum, Revision 2.01, Aug. 1999.  
 [10] APEX-Comms Software Development Environment User Guide; Document Number 500-00402, Revision 1.10, Spectrum, Mar. 1999.

### 조 명 제



1963년 7월 16일생  
 1986년 2월: 경북대학교 전자공학과 (공학사)  
 1988년 8월: 경북대학교 전자공학과 (공학석사)  
 1999년 8월: 경북대학교 전자공학과 (공학박사)

1991년 2월~현재: 국방과학연구소 선임연구원  
 [주 관심분야] 3차원 영상 재구성, 레이다 신호처리, 적응 신호처리 등

### 임 중 수



1955년 5월 10일생  
 1978년 2월: 경북대학교 전자공학과 (공학사)  
 1987년 8월: 충남대학교 전자공학과 (공학석사)  
 1994년 3월: Auburn University Electrical Eng. (공학박사)

1980년 8월~현재: 국방과학연구소, 초고주파기술 팀장  
 1998년 3월~현재: 충남대학교 전자공학과 겸임 부교수  
 [주 관심분야] 레이다 및 전자전 장비 설계, 안테나 및 초고주파장치 설계 및 수치해석