

Static FMM을 이용한 FC-PGA 패키지 핀에서의 기생 임피던스 추출

Parasitic Impedance Extraction of FC-PGA Package Pin using the Static Fast Multipole Method

천정남* · 이정태** · 어수지* · 김형동*

Jeong-nam Cheon* · Jeongtae Lee** · Sooji Uh* · Hyeong-dong Kim*

요 약

본 논문에서는 균일한 유전체 내의 복잡한 3차원 구조체에 대한 효율적인 기생(Parasitic) 임피던스 성분 추출을 위하여 반복법의 일종인 GMRES(Generalized Minimal RESidual Method)와 결합된 고속 멀티폴(FMM : Fast Multipole Method) 알고리즘을 구현하였다. 이 알고리즘은 준정적 기반 고속 멀티폴 방법으로 다중 도체들 간의 임피던스를 계산하는데 있어 기존의 모멘트법(MoM: Method of Moment)이 가지고 있는 계산량과 시간의 문제를 극복하기 위한 고속화 기술이다. 본 논문에서는 기존 MoM과의 비교를 통해 FMM의 정확성과 효율성을 입증하였다. 또한 멀티폴 알고리즘을 이용하여 기존 MoM으로는 해석이 불가능한 FC-PGA (Flip Chip Pin Grid Array) 패키지 핀에서의 기생 임피던스 성분들을 추출함으로써 신호간의 간섭에 의한 EMI/EMC 문제의 발생 가능성을 확인하였다.

Abstract

In this paper, the FMM(Fast Multipole Method) combined with GMRES(Generalized Minimal RESidual Method) matrix solver is used to extract the parasitic impedance for complicated 3-D structures in uniform dielectric materials which limit the use of MoM(Method of Moment) due to its large computation time and memory requirement. This algorithm is a fast multipole-accelerated method based on quasistatic analysis and is very efficient for computing impedance between conductors. This paper proved the accuracy and efficiency of the FMM by comparing with MoM in simple examples. Finally the parasitic impedance of FC-PGA(Flip Chip Pin Grid Array) Package pins has been extracted by this algorithm and we have considered the possibility of the EMI/EMC problem caused by the signal interference.

I. 서 론

최근 들어 전자 제품 및 부품의 고속화, 소형화, 고집적화로 인해 PCB(Printed Circuit Board) 내의 접지면(Ground plane)과 전원 공급면(Power plane), 전

송선(Transmission line), 패키지 리드(Package lead), 비아(Via) 등에서 발생하는 불요전자파와 신호간의 간섭(Interference) 및 결합(Coupling) 등으로 인하여 정상적인 신호의 전달이 갈수록 어려워지고 있다. 또한 신호의 왜곡으로 인한 시스템의 오동작 가능성이

「본 연구는 2000년도 한양대학교 교내연구비에 의해 수행되었음.」

* 한양대학교 전자전기 공학부 (Div. of Electrical and Computer Eng., Hanyang University)

** 현대자동차 전자시험팀 (Hyundai Motor Company)

· 논문 번호 : 20010726-101

· 수정완료일자 : 2001년 11월 14일

갈수록 증대되고 있어 전자제품에 있어서 EMI/EMC (ElectroMagnetic Interference/ElectroMagnetic Compatibility) 문제에 대한 체계적이고 정량적인 연구가 절실하게 요구되는 상황이다^[1]. 이러한 EMI/EMC 문제에 대해 신호간의 간섭 및 결합의 주된 원인이 되는 PCB 상의 기생 임피던스 성분, 즉 기생 커패시턴스, 인덕턴스, 저항 성분들을 빠른 시간 내에 정확하게 추출하고자 하는 연구는 매우 중요하다.

전기적으로 규모가 크고 매우 복잡한 구조를 해석하는데 있어서 기존의 MoM은 비교적 정확한 값을 추출할 수 있다는 장점이 있지만 상당한 컴퓨터 메모리와 $O(n^3)$ 의 계산량을 필요로 하게 된다. 이에 대한 대안으로 반복법의 일종인 GMRES법^[2]이 존재하지만 이 방법 역시 계산량이 최소 $O(n^2)$ 에 비례하여 증가하므로 큰 구조체의 해석에는 부적합하다. 본 논문에서는 이러한 문제의 대안으로써 GMRES와 결합된 멀티폴 알고리즘을 도입하였다. 멀티폴 알고리즘에서는 계산량이 근사적으로 $O(n)$ 에 비례하므로 규모가 크고 복잡한 3차원 구조체에 대한 임피던스 추출을 효율적으로 수행할 수 있다^{[3],[4]}.

본 논문에서는 임의의 3차원 구조체 상에 존재하는 기생 임피던스 성분들을 추출하기 위한 멀티폴 알고리즘 기반 프로그램을 구현하였다. 또한 이 프로그램을 이용하여 간단한 3차원 구조체에 대해 해석하였고, 이를 토대로 기존의 MoM과 비교함으로써 멀티폴 알고리즘의 정확성과 효율성을 검증하였다. 그리고 최근 PC 수요의 증가와 함께 저변화되어 있는 인텔사의 펜티엄 III 프로세서에 적용된 FC-PGA 패키지의 각 핀들 사이에 존재하는 기생 임피던스 성분들을 추출하고 전기적 특성을 관찰함으로써 신호간의 간섭에 의한 EMI/EMC 문제의 가능성을 확인하였다.

II. 본 론

2-1 커패시턴스 성분 추출

3차원 PCB의 다중 도체 간에 존재하는 커패시턴스 성분을 추출하는 멀티폴 알고리즘은 해당 구조체가 균일한 매질의 유전체로 둘러 쌓여있다고 가정하는것으로부터 시작된다. 먼저 그림 1과 같이 무

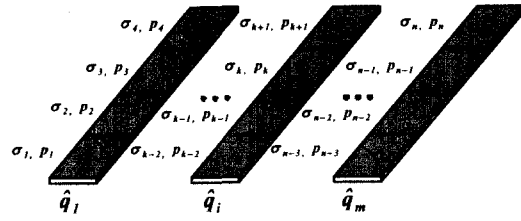


그림 1. n개의 패널로 나누어진 도체

Fig. 1. Conductors divided into panels of n.

손실의 유전체로 둘러싸인 m 개의 도체가 있다고 가정하자.

이 때 m 개의 도체상에 각각 존재하는 전위벡터 $\hat{p} \in R^m$ 와 총 전하량 벡터 $\hat{q} \in R^m$ 사이에는 $\hat{q} = C\hat{p}$ 의 관계가 성립한다. 즉, 도체간의 자기(Self-) 및 상호(Mutual-) 커패시턴스 성분을 추출하기 위해서는 각 도체상에 분포하고 있는 총 전하량을 계산하여야 한다^[3].

각 도체상에 존재하는 총 전하량을 구하기 위해서는 구조체에 대한 적분방정식을 계산해야 하는데, 도체의 표면을 n 개의 패널로 이산화한 후 모멘트법에 의한 전개(Expansion)와 테스트잉(Testing) 과정을 거쳐 다음과 같은 선형 행렬관계식을 유도할 수 있다^[5].

$$Pq = p \tag{1}$$

여기서 $q, p \in R^n$ 이고, $P \in R^{n \times n}$ 는 식 (2)에 의해 표현되는 행렬이다.

$$P_{kl} = \frac{1}{a_l} \int_{panel\ l} \frac{1}{\|x^l - x_k\|} da' \tag{2}$$

행렬 P 는 매우 조밀한 형태로서 식 (1)의 행렬관계식은 가우스 소거법(Gaussian Elimination Method) 또는 반복법(Iteration Method)에 의해 구할 수 있으나, 각 방법에 대해 근사적으로 $O(n^3)$ 과 $O(n^2)$ 의 계산량을 요구하므로 규모가 크고 복잡한 구조체를 해석하는 경우에는 매우 비효율적이다. 본 논문에서는 이에 대한 대안으로 반복법의 일종인 GMRES를 기반으로 하는 멀티폴 알고리즘을 도입하였다. 멀티폴 알고리즘을 적용하게 되면 조밀한 행렬 P 를 만들 필요가 없고 그룹화 개념을 도입함으로써 $O(n)$ 의 계산량만 요구하므로 크고 복잡한 구조체 해석

에 있어서 대단히 효율적이게 된다^[3].

2-2 인덕턴스 및 저항의 추출

인덕턴스 및 저항의 추출이란 준정적 자계 (Magneto-Quasistatic) 하에서 식 (3)과 같은 주파수에 의존적인 임피던스 행렬을 구하는 과정을 말한다.

$$Z_r(\omega) = \frac{\tilde{V}_s(\omega)}{\tilde{I}_s(\omega)} = R + j\omega L \quad (3)$$

임의의 m 개의 도체가 존재할 때, 임피던스 추출은 다음과 같은 관계식을 풀이함으로써 가능하다.

$$Y_r(\omega) \cdot \tilde{V}_s(\omega) = \tilde{I}_s(\omega) \quad (4)$$

이때 $Z_r(\omega) = Y_r^{-1}(\omega)$ 이다. 결국 도체 간에 존재하는 인덕턴스 및 저항 성분을 추출하기 위해서는 각 도체에 대한 입력전류 성분을 계산해야 한다^[4].

각 도체의 인가 전류를 구하기 위한 기본 방정식은 준정적 자계의 가정 하에서 변위 전류를 무시함으로써 유도된다. 즉,

$$\frac{\nabla \cdot \mathbf{J}(\mathbf{r})}{\sigma} + \frac{j\omega\mu}{4\pi} \int_{V'} \frac{\nabla \cdot \mathbf{J}(\mathbf{r}')}{|\mathbf{r} - \mathbf{r}'|} dv' = -\nabla \cdot \Phi(\mathbf{r}) \quad (5)$$

이다. 주어진 구조체는 표피 효과(Skin effect)와 근접 효과(Proximity effect)를 고려할 수 있도록 직육면체의 작은 크기를 갖는 여러 개의 필라멘트(Filament)로 이산화한 후, 커패시턴스 추출의 경우와 동일하게 모멘트법에 의한 전개와 테스트링 과정을 거치게 되면 다음과 같은 행렬 관계식을 얻을 수 있다^[4].

$$(R + j\omega L)I_b = \tilde{\Phi}_A - \tilde{\Phi}_B \quad (6)$$

$$R_{ii} = \frac{l_i}{\sigma a_i} \quad (7)$$

$$L_{ij} = \frac{\mu}{4\pi a_i a_j} \int_{V_i} \int_{V_j} \frac{\bar{l}_i \cdot \bar{l}_j}{|\mathbf{r} - \mathbf{r}'|} dV' dV \quad (8)$$

$$ZI_b = V_b \quad (9)$$

그림 2와 같은 구조체에 소스가 인가되었을 때 메쉬 행렬 M 은 키르히호프 전압 법칙에 의해 각 메쉬 브랜치(Branch) 전압의 합으로 다음과 같이 나타낼 수 있다. (단, 하나의 메쉬는 서로 다른 메쉬를 포함하지 않는다.)

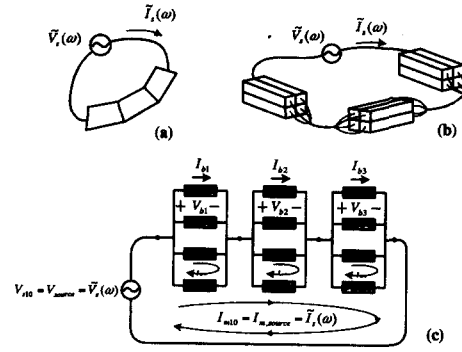


그림 2. 한 개의 도체. (a) 여러 개의 도체로 표현, (b) 도체의 이산화, (c) 등가 회로 모델링
Fig. 2. One conductor. (a) piecewise-straight sections, (b) discretized into filaments, (c) modeled as a circuit.

$$MV_b = V_{source} \quad (10)$$

메쉬 행렬 M 은 $\{-1, 0, +1\}$ 로 구성된 성긴(Sparse) 행렬이다. 여기서 부호는 방향성을 나타낸다.

또한 각 메쉬 루프에서의 전류와 브랜치 전류는 다음과 같은 관계식을 만족한다.

$$M^t I_m = I_b \quad (11)$$

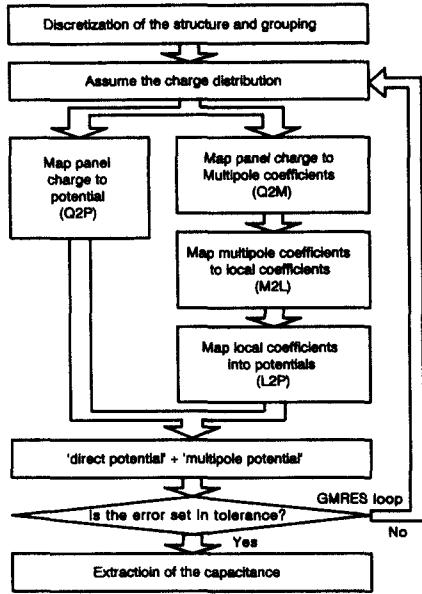
결론적으로 각 메쉬 루프의 미지의 전류벡터 I_m 은 식 (9), (10), (11)을 연립함으로써 다음과 같은 행렬식에 의해 구할 수 있다.

$$MZM^t I_m = V_s \quad (12)$$

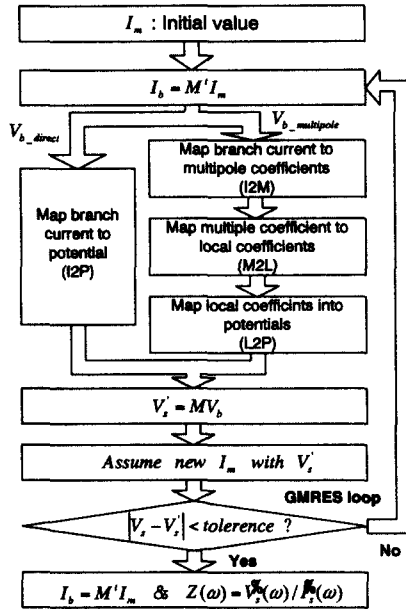
2-3 고속 멀티폴 알고리즘 (FMM)

2-3-1 FMM을 이용한 커패시턴스 추출

전위를 계산하는데 있어서는 이미 언급했듯이 그림 3(a)와 같은 GMRES를 기반으로 한 멀티폴 알고리즘을 적용함으로써 전체 계산량을 현저하게 감소시킬 수 있다. 즉, 가까운 영역에 대해서는 기존의 MoM으로 직접 계산하고, 먼 영역에 대해서는 그룹화 개념을 이용한 멀티폴 알고리즘을 적용함으로써, 크고 복잡한 구조체 해석에 있어서 보다 빠른 연산을 수행토록 한다^[3]. 직접 계산영역에서 전위를 계산



(a)



(b)

그림 3. 멀티폴 순서도.

(a) 커패시턴스 추출,

(b) 인덕턴스 및 저항 추출

Fig. 3. Flowchart of FMM.

(a) Capacitance extraction,

(b) Inductance and Resistance extraction.

하는데 있어 고려해야 할 문제가 특이성(Singularity)이다. 그린함수의 특성상 자기 소스에 의한 전위를 계산하는데 있어 특이성 문제가 발생하는데, 이 문제를 해결하기 위한 가장 효율적이면서 정확성을 보장받을 수 있는 방법이 근사화이다⁶⁾. 본 논문에서는 직사각형 패널을 원형 패널로 근사화 함으로써 해결하였다. 이 때 원형 패널의 반경(a)은 다음 관계식에 의해 구할 수 있다.

$$\pi a^2 = \Delta x \cdot \Delta y \quad (13)$$

결과적으로 자기 소스에 대한 그린함수의 적분 결과식은 다음과 같이 간단한 형태로 유도된다.

$$\int_{-\frac{\Delta x}{2}}^{\frac{\Delta x}{2}} \int_{-\frac{\Delta y}{2}}^{\frac{\Delta y}{2}} \frac{1}{\|x' - x_k\|} dy dx = \int_0^{2\pi} \int_0^a \frac{1}{\rho} \cdot \rho d \rho d\phi = 2\pi a \quad (14)$$

2-3-2 FMM을 이용한 인덕턴스 및 저항 추출

인덕턴스 및 저항 성분의 추출은 그림 3(b)에 제시된 알고리즘을 이용하여 추출한다. 그림 3(b)를 통해 알 수 있듯이, 가정된 각 필라멘트의 전류로부터 전위를 계산하는데 있어 이 경우에도 마찬가지로 가까운 영역은 기존의 MoM으로 직접 계산하고 먼 영역에 대해서는 멀티폴 알고리즘을 이용하여 계산한다⁴⁾. 이 때 저항은 대각 행렬이므로 상당히 성기지만 인덕턴스는 매우 조밀한 행렬이기 때문에 많은 계산량을 필요로 한다. 특히 MoM으로 계산해야 하는 직접 계산영역의 경우 자기 소스에 의한 인덕턴스 행렬성분을 계산하는데 있어 그린 함수의 특성상 발생하게 되는 특이성(Singularity) 문제를 잘 고려해야 한다. 이러한 문제를 해결하기 위해 커패시턴스 추출의 경우와 동일하게 근사화 방법⁶⁾을 도입하였다. 이 때 필라멘트의 구조에 알맞은 근사 모델을 설정해야 하는데, 본 논문에서는 직육면체의 필라멘트를 원통형으로 근사화하였다.

그림 4에서와 같이 왼쪽의 평판에 가까운 직육면체를 오른쪽의 원통형 필라멘트로 근사할 수 있으며 원통형 필라멘트의 반경은 식 (15)에 의해 구할 수 있다. 이 때 계산되는 i 번째 필라멘트에서의 자기 소스에 의한 인덕턴스 행렬 성분은 식 (16)과 같다.

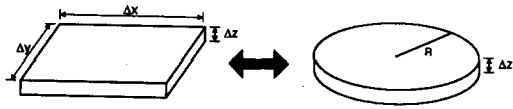


그림 4. 원통 근사화

Fig. 4. Cylindrical approximation.

$$\Delta x \Delta y \Delta z = \pi R^2 \Delta z \quad (15)$$

$$L_{ii} = \frac{\mu\pi}{2a_i a_i} \left[\frac{z^2}{2} R^2 \sqrt{(z/2)^2 + R^2} + zR^4 \ln \left(z/2 + \frac{\sqrt{(z/2)^2 + R^2}}{R} \right) - \frac{z^3}{4} R^2 \right] \quad (16)$$

, where $z = \text{thickness}$, $a = \text{area}$,

$$R = \sqrt{\frac{\text{length} \cdot \text{width}}{\pi}}$$

각 필라멘트의 전류가 가정되었을 때, 멀티폴 영역에서의 전위는 식 (17)과 같다. 이론적으로 저항에 의한 전위는 자기 성분만 존재하므로 멀티폴 영역에서는 계산되지 않는다.

$$V_{b_multipole} = ZI_b = j\omega LI_b \quad (17)$$

인덕턴스에 의한 전위 LI_b 는 다음의 식 (18)에 의해 계산된다.

$$(LI_b)_i = \sum_{j=1}^b \left(\frac{\mu}{4\pi a_i a_j} \int_{V_i} \int_{V_j} \frac{\bar{l}_i \cdot \bar{l}_j}{|r-r'|} dV' dV \right) I_j \quad (18)$$

위의 관계식은 각 필라멘트의 벡터 전류 소스를 x, y, z 방향에 해당하는 세 개의 스칼라 전류성분으로 나누었을 때, 각 방향의 전류 소스에 의한 전위는 스칼라 전위가 되고 서로 90°씩 틀어져 있으므로 다른 방향 성분에 대해서 각각 독립적이다. 식 (19)는 이러한 관계를 나타내고 있다^[4].

$$\phi_p(r) = \frac{\mu}{4\pi} \sum_{j=1}^b \left(\int_{V_j} \frac{(I_j)_p}{|r-r'|} dV' \right) \frac{I_j}{a_j} \quad (19)$$

$(p \in \{x, y, z\})$

따라서 벡터 전류에 의한 벡터전위 계산문제는 스칼라 소스에 의한 스칼라전위 계산문제로 변환되며 결국 커패시턴스 추출 문제에서 적용되었던 멀

티폴 알고리즘을 그대로 대입할 수 있게 된다.

III. 수치해석 및 결과

3-1 FMM과 MoM의 성능 비교

먼저 정규화된 크기의 정육면체 모양의 3차원 단일 구조체에 대한 기생 커패시턴스 성분추출문제에 대하여 기존의 MoM과 비교함으로써 고속 멀티폴 알고리즘에 대한 정확성과 효율성을 검증하였다. 그림 5의 구조체에 대해 FMM을 이용하여 기생 커패시턴스를 구해보면, 표 1에서 볼 수 있듯이 MoM에 의한 결과와 비교했을 때 매우 작은 오차를 나타내고 있다. 그림 6에서는 그림 5의 구조체 해석에 소요된 계산 시간을 FMM과 MoM에 대해서 비교하였다. 해석에 사용된 컴퓨터는 메모리 용량이 128메가 바이트인 펜티엄 III 800 MHz PC이다. 그림을 통해 알 수 있듯이 이산화된 패널의 개수가 적을 때는 멀티폴 알고리즘의 복잡성 때문에 기존의 MoM이 다소 빠르게 계산되지만 문제 영역이 증가할수록 FMM이 매우 효율적으로 계산된다. 또한 문제 영역이 증가함에 따라 계산 시간이 MoM은 $O(n^3)$ 으로 증가하지만, FMM의 경우 $O(n)$ 으로 증가함을 볼 수 있다. 즉 기존의 MoM으로는 해석이 불가능한 규모가 매우 큰 문제에 대하여 FMM을 적용함으로써 정량적인 해석이 가능해짐을 확인할 수 있다.

인덕턴스 및 저항 추출 문제에 대한 FMM의 정확성을 검증하기 위하여 그림 7과 같은 PCB의 접지면을 해석하였다^[7]. 접지면에 1 [V]를 인가하고 인덕턴스 및 저항을 추출하였을 때 수렴곡선은 그림 8과 같다.

FMM에서는 일반적으로 해석의 고속화를 위해

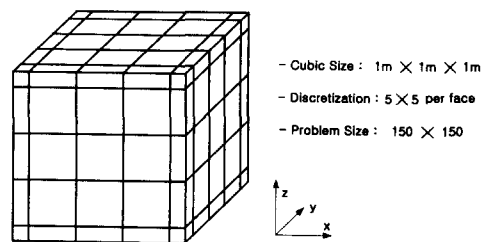


그림 5. 3차원 큐빅 구조체

Fig. 5. A 3-Dimensional cubic structure.

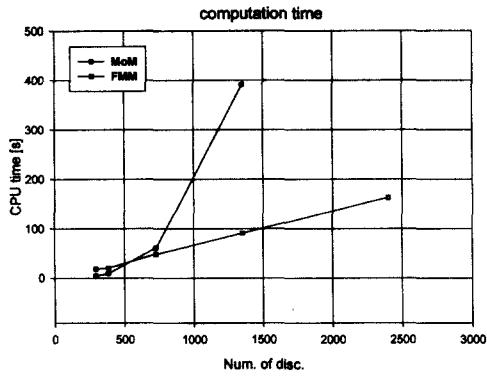


그림 6. CPU 계산 시간 비교
Fig. 6. Comparison of the CPU time.

표 1. 3차원 큐빅 구조체에 대한 Self 커패시턴스
Table 1. Self Capacitance of 3-D cubic structure.

Method	Level	Order	커패시턴스 [pF]
MoM			72.1918
FMM	2	2	72.1626
	3	2	72.1399

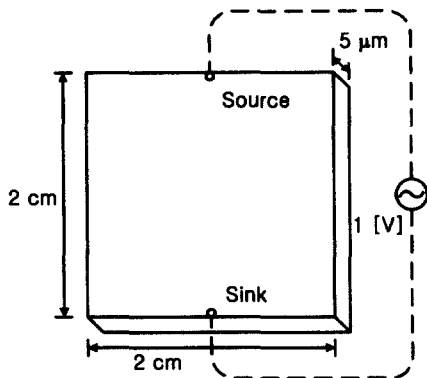
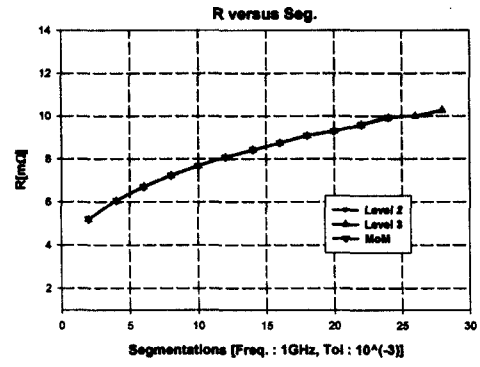


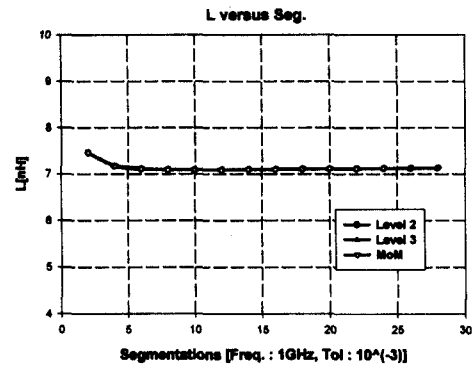
그림 7. 1 [V]의 전압 소스가 인가된 PCB 접지면
Fig. 7. Ground plane of PCB induced unit source voltage.

다중 레벨(Level) 알고리즘을 적용하는데^[3], 그림 8에서는 기존의 MoM과 본 논문에서 적용한 FMM 중 레벨 2와 레벨 3의 경우에 대한 결과를 비교하였고, 그림을 통해 결과값이 서로 매우 잘 일치함을 알 수 있다.

3-2 FC-PGA 패키지 핀에서의 임피던스 성분 추출



(a)



(b)

그림 8. 임피던스 수렴곡선. (a) 저항, (b) 인덕턴스
Fig. 8. Convergence of impedance. (a) Resistance, (b) Inductance.

그림 9는 최근 PC 수요의 급증으로 인해 널리 사용되고 있는 인텔사의 펜티엄 III 프로세서를 나타내고 있으며, FC-PGA 방식을 채택하고 있다. 그림에서 볼 수 있는 바와 같이 이 FC-PGA 패키지에는 신호의 전달 및 전력의 공급, 접지면과의 연결 등을 위해 370개의 핀(Pin)이 사용되며, 각 핀들 사이에는 원치 않는 기생 임피던스 성분들이 존재한다^{[8],[9]}. 이 기생 임피던스 성분들에 의해서 신호 간의 결합에 의한 왜곡이 일어날 가능성이 매우 크며 결국 프로세서 전체의 오동작을 초래할 수도 있다. 이러한 문제에 대해서 각 핀들 간에 존재하는 기생 임피던스 성분들을 정량적으로 추출하고자 하는 연구는 매우 중요하다^[10]. 본 논문에서는 기존의 MoM으로는 해석이 거의 불가능한 FC-PGA에 대해 FMM을 적용함으로써

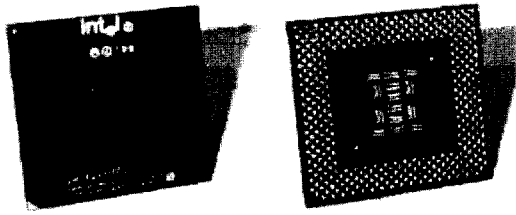


그림 9. CPU 앞, 뒷면
Fig. 9. Top and bottom views of the CPU.

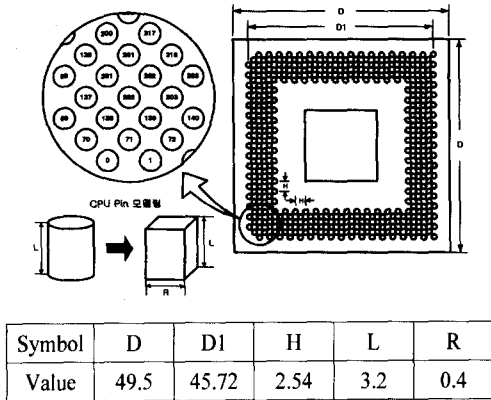


그림 10. FC-PGA 370 패키지에서의 핀 할당 및 규격
Fig. 10. Pin assignments and specification of a FC-PGA 370 Package.

효율적으로 기생 임피던스 성분들을 추출하였다. 그림 10은 그림 9의 핀을 모델링 한 것이다. 그림 10에서와 같이 핀의 번호는 좌측 아래를 기준으로 시계 반대 방향으로 돌면서 안쪽으로 매겨진다.

3-2-1 커패시턴스 성분 추출

그림 10과 같이 원통형의 핀을 직육면체의 핀으로 근사화 하였으며, L길이를 4등분하여 이산화시켰다. 이렇게 하였을 때, 전체 패널에 대한 계산영역 (Problem Size)은 $6660(=18 \times 370) \times 6660$ 에 이르게 된다. 즉 P 행렬이 6660×6660 의 크기를 가지게 된다는 의미이다.

그림 11은 첫 번째 핀(Pin Index : 0)에 1의 전위 값을 주고 나머지는 모두 0(접지)으로 하였을 때 0번 핀과 나머지 369개의 핀들간의 상호 커패시턴스

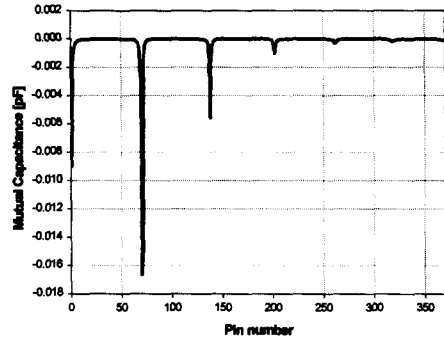


그림 11. 0번 핀과 나머지 369개 핀들간의 상호 커패시턴스.
Fig. 11. Mutual Capacitances between pin 0 and the rest of the 369 pins.

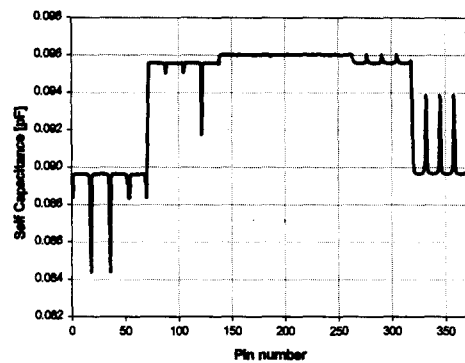


그림 12. FC-PGA 핀에서의 자기 커패시턴스.
Fig. 12. Self Capacitances of FC-PGA package pins.

를 계산한 것이다. 그림에서 보는 바와 같이 0번 핀과 가장 가까운 70번, 71번 핀에서 가장 큰 기생 커패시턴스 값을 가지고, 점점 거리가 멀어질수록 값이 작아지는 것을 확인할 수 있다. 즉 거리가 가까울수록 서로간에 많은 결합을 일으키기 때문에 더 큰 기생 커패시턴스 값이 발생됨을 볼 수 있다.

그림 12는 FC-PGA Package 370개 핀들의 자기 커패시턴스를 나타낸 것이다. 바깥쪽 핀들(0번~69번)보다는 안쪽 핀들(70번~317번)의 자기 커패시턴스가 약간 증가하였다가 제일 안쪽 핀들(318번~369번)에 이르러서는 다시 감소하였고, 특히 각 모서리 핀들의 자기 커패시턴스 값은 주위 핀들의 자기 커패시턴스 값과 약간 상이한 값을 가지는 것을 볼 수 있다.

3-2-2 인덕턴스 및 저항 성분 추출

1 [GHz]의 주파수에서 0번 핀의 자기 부분(Partial) 인덕턴스는 4.400278 [nH]이다. 그림 13은 소스 전압으로 1 [V]가 인가되었을 때 발생하는 상호 부분 인덕턴스를 0번 핀을 제외하고 나타낸 것이다. 커패시턴스와 마찬가지로 0번 핀에서 제일 가까운 핀쪽이 가장 큰 값을 보이고 있으며 0번 핀에서 멀어질수록 점점 작은 값을 보인다.

그림 14는 370개 핀들의 자기 부분 인덕턴스를 추출하여 나타낸 것이다. 평균값은 4.4011 [nH]이고 0.0026 [nH] 정도의 차이를 보이며 안쪽 핀들에서 다소 큰 값을 가지고 있는 것을 볼 수 있다. 그림 15는 각 핀에 대한 저항 값을 나타낸다.

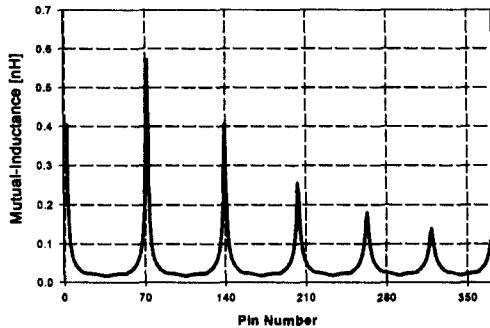


그림 13. 0번 핀과 나머지 369개 핀들간의 상호 인덕턴스

Fig. 13. Mutual Inductances between pin 0 and the rest of the 369 pins.

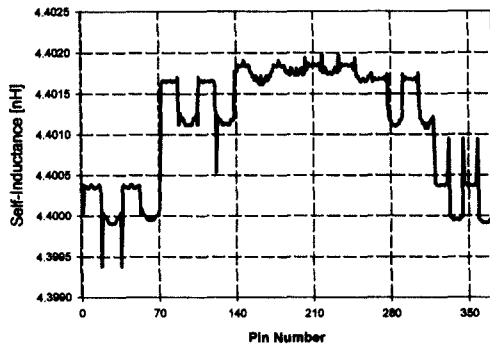


그림 14. FC-PGA 핀에서의 자기 인덕턴스

Fig. 14. Self Inductances of FC-PGA package pins.

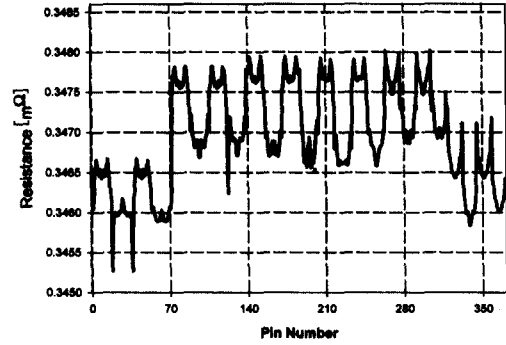


그림 15. FC-PGA 핀에서의 저항

Fig. 15. Resistances of FC-PGA package pins.

1 [GHz]에서 0번 핀에서 발생하는 기생 임피던스는 27.65 [Ω]으로 약 3[mA]의 전류를 유지시킨다.

이는 1 [V]의 소스가 인가되었을 때 기생 임피던스의 영향으로 82.9 [mV](8.29%)의 전압강하가 발생함을 의미한다. 상호 부분 인덕턴스 성분에 의해 발생하는 71번 핀의 전압강하는 0.69 [mV] (0.069%)로 상대적으로 낮은 값을 보이고 있다.

IV. 결 론

본 논문에서는 GMRES에 기반을 둔 멀티폴 알고리즘을 이용하여 균일한 유전체 내의 복잡한 3차원 구조에 대한 기생 임피던스 추출을 수행하였다. 또한 몇 개의 간단한 3차원 구조체를 해석하고 기존의 MoM과 비교함으로써 멀티폴 알고리즘의 정확성과 계산 시간에 있어서의 효율성을 검증하였다. 마지막으로 앞서 검증된 결과를 바탕으로 최근에 널리 사용되고 있는 인텔 펜티엄 III 프로세서에 적용된 FC-PGA 패키지 핀에서의 기생 임피던스 성분을 추출하였고 부가적으로 발생할 수 있는 전기적 현상을 고찰하였다. 본 논문에 제시된 결과는 FC-PGA 패키지 핀에 존재하는 기생 성분에 대한 정량적 기본 자료로써 활용될 수 있을 것이다. 또한 본 논문에서 구현된 고속 임피던스 성분 추출 프로그램을 이용하여 보다 현실적이고 다양한 PCB EMI/EMC 문제를 해석할 수 있을 것이다.

참 고 문 헌

[1] D. Hokanson, J. Drewniak, T. Hubing, Van Doren, Fei Sha, and M. Wilhelm, "Investigation of Fundamental EMI Source Mechanisms Driving Common-mode Radiation from Printed Circuit Boards with Attached Cables", *IEEE Trans. On Electromagnetic Compatibility*, vol. 38, no. 4, pp. 557-566, November 1996.

[2] Y. Saad and M. H. Schultz, "GMRES: A Generalized Minimal Residual Algorithm for Solving Nonsymmetric Linear System", *SIAM J. Scientific Statistical Computing*, vol. 7, no. 3, pp. 856-869, July 1986.

[3] K. Nabors and J. White, "FastCap: A Multipole Accelerated 3-D Capacitance Extraction Program", *IEEE Trans. On Computer Aided Design Integrated Circuits and Systems*, vol. 10, pp. 1447-1459, November 1991.

[4] M. Kamon, M. J. Tsuk, and J. White, "FastHenry: A Multipole Accelerated 3-D Inductance Extraction Program", *IEEE Trans. On Microwave Theory and Technique*, vol. 42, no. 9, pp. 1750-1758, September 1994.

[5] R. Harrington, *Field Computation by Moment Methods*, The Macmillan Company, New York, 1968.

[6] S. Ramo, J. Whinnery and T. Duzer, *Fields and Waves in Communication Electronics-3rd Edition*, John Wiley and Sons, 1994.

[7] Xuebing Xie and John L. Prince, "Frequency Response Characteristics of Reference Plane Effective Inductance and Resistance", *IEEE Trans. On Advanced Packaging*, vol. 22, no. 2, pp. 221-229, May 1999.

[8] Loizos Vakanas, Samil Hasan, Andreas Cangelaris, and John L. Prince, "Effect of Floating Plane in Three-Dimensional Packaging Structures on Simultaneous Switching Noise", *IEEE Trans. On Components, Packaging, And Manufacturing Technology-Part B*, vol. 21, no. 4, pp. 434-439, November 1998.

[9] Yee L. Low, Yinon Degani, Keith V. Guinn, T. Dixon Dudderrar, Jeffrey A. Gregus, and Robert C. Frye, "RF Flip-Module BGA Package", *IEEE Trans. On Advanced Packaging*, vol. 22, no. 2, pp. 111-115, May 1999.

[10] Mattan Kamon, Nuno Alexandre Marques, Luis Miguel Silveria, and Jacob White, "Automatic Generation of Accurate Circuit Models of 3-D Interconnect", *IEEE Trans. On Components, Packaging, And Manufacturing Technology-Part B*, vol. 21, no. 3, pp. 225-240, August 1998.

천 정 남



전자파 수치해석

1998년 2월: 한양대학교 전파공학과 (공학사)
 2000년 2월: 한양대학교 전파공학과 (공학석사)
 2000년 2월~현재: 한양대학교 전자통신전파공학과 박사과정
 [주 관심분야] EMI/EMC, 안테나,

이 정 태



[주 관심분야] Noise, EMI/EMC, RFI, 차량용 Glass 안테나

1999년 2월: 홍익대학교 전자전기 제어공학과 (공학사)
 2001년 8월: 한양대학교 전자통신 전파공학과 (공학석사)
 2001년 9월~현재: 현대자동차 자동차전자개발센터 전자시험팀 연구원

어 수 지



1996년 2월: 한국항공대학교 항공
전자공학과 (공학사)
2000년 3월~현재: 한양대학교 전
자통신전파공학과 석사과정
[주 관심분야] 전자파 수치해석,
EMI/EMC

김 형 등



1984년 2월: 서울대학교 공과대학
전자공학과 (공학사)
1986년 2월: 서울대학교 공과대학
전자공학과 (공학석사)
1992년 5월: The University of Tex-
as at Austin (Ph. D) 마이크로파
공학 전공
1993년 3월~1996년 2월: 한양대학교 전파공학과 전임강
사
1996년 3월~2001년 2월: 한양대학교 전파공학과 조교수
2001년 3월~현재: 한양대학교 전자전기공학부 부교수
[주 관심분야] 이동통신용 안테나, 마이크로파 회로, 초음
파 공학, 전자파 수치해석, 웨이블릿 변환의 수치해석
응용