

## 플라즈마 디스플레이의 공간전하 특성에 관한 연구

(A Study on the Characteristics of Space Charge for the Plasma Display)

염정덕\*

(Jeong-duk Ryeom)

### 요 약

플라즈마 디스플레이의 구동원리를 해석하기 위하여 공간전하가 방전특성에 미치는 영향을 연구하였다. 프라이밍(priming) 방전에 의해 발생된 공간전하는 다음 방전의 방전지연시간을 단축시켜 응답속도를 빠르게 한다. 이러한 영향은 프라이밍 방전 이후  $30[\mu\text{s}]$  정도까지 유효하다. 이 공간전하는 프라이밍 셀 인근의 방전개시전압을 저하시키고 바로 옆의 셀의 방전에 가장 크게 그 영향을 미친다. 그리고 방전 폴스 폭이 좁을수록 방전개시전압 강화 폭이 커지므로 공간전하에 대한 의존도가 강하다. 그러나 폴스 폭  $1[\mu\text{s}]$  이상에서는 공간전하에 대한 영향이 매우 미약하게 관측되었다. 그러므로 인접한 방전의 공간전하에 대해 영향을 받지 않고 안정적인 방전이 일어나기 위해서 최소한 폴스 폭이  $1[\mu\text{s}]$  이상 되어야 함을 알았다.

### Abstract

To analyze the driving principle of PDP, the influence on the discharge characteristics of space charge was researched. Space charge generated by the priming discharge shortens delay time of the discharge which happens as follows and shortens response time. Such influences are valid up to about  $30\mu\text{s}$  after generating priming discharge. This space charge decreases discharge ignition voltage of the cell near priming cell and the influences are most greatly exerted on the discharge of cell which is adjacent most. And the dependency to space charge strengthens because discharge ignition voltage drop grows by narrowing of discharge pulse width. But the influence on space charge was observed very slightly in pulse width  $1\mu\text{s}$  or more. Therefore, to cause a steady discharge, pulse width should become  $1\mu\text{s}$  or more at least without being influenced for space charge of the adjoining discharge.

key words : plasma display, driving scheme, priming, space charge, high speed addressing, firing voltage

### 1. 서 론

정보전달 매체의 급속한 발달로 인간과 정보를 연

결해주는 man-machine interface로서의 디스플레이의 중요성은 더욱 커지고 있다. 현재 대부분의 디스플레이에 사용되는 CRT(Cathode Ray Tube)는 이러

\* 정회원 : 경주대학교 컴퓨터전자공학부 전임강사  
E-mail : marine@kyongju.ac.kr  
접수일자 : 2001년 8월 22일

1차심사일 : 2001년 8월 27일  
심사완료일 : 2001년 9월 14일

## 플라즈마 디스플레이의 공간전하 특성에 관한 연구

한 시대적 책임을 다하기에는 그 크기와 무게 등으로 인해 한계가 있음은 주지의 사실이다. 이에 점차 부각되기 시작한 디스플레이가 LCD(Liquid Crystal Display), PDP(Plasma Display Panel) 등의 평판디스플레이 소자이다. 이들 중 PDP는 잘 알려진 바와 같이 벽걸이형 대화면 정보 단말기로써 가장 촉망받는 디스플레이이다. 특히 PDP는 digital 계조구현 방식을 채택하고 있으므로 digital 시대의 고품위 TV(HDTV ; High Definition Television)용 디스플레이로서 가장 적합하며 대각선 크기 40인치 이상의 평판 박형 디스플레이로는 PDP가 거의 유일한 존재이며 이 부분의 대형 디스플레이 시장을 석권할 것으로 기대되고 있다[1]. 따라서 PDP 관련 산업은 이후 급격히 성장할 분야이며 세계시장에서 기술적 우위를 확보하기 위해서는 경쟁력있는 고유기술의 개발이 무엇보다도 시급하다. 이러한 고유기술은 CRT 등등 이상의 성능 및 CRT 등등 이하의 cost를 전제로 하므로 PDP가 이러한 가격 대비 성능 분야에서 CRT를 능가할 수 있다면 차세대 대화면 TV의 선두 주자가 될 것은 확실하며 여러 전문가들 역시 이 가능성에 대해 긍정적인 평가를 내리고 있다.

HDTV급 해상도를 가지는 PDP는 PDP의 구동 특성상 해상도 증가에 따른 휘도 저하를 가져온다. 이를 방지하기 위해서 펄스 폭 1[ $\mu$ s] 수준의 고속 어드레스(address)를 하여 표시방전의 유지기간(sustain period)에 할당되는 시간을 늘리는 방법이 있다[2][3]. 어드레스 기간에 최소량의 벽전하만 축적되면 표시방전 유지기간의 반복된 방전에 의해 벽전하는 증폭되므로 안정된 방전이 가능하다. 그러나 일반적으로 방전 펄스폭이 좁아지면 방전전압이 높아지고 동작 마진이 줄어들어 동작특성이 나빠진다[4]. 뿐만 아니라 인근 셀의 방전에 영향을 받아 오방전등의 방전 불안정 현상이 나타난다. 이러한 동작 특성의 열화는 어드레스 실패를 가져오므로 화면 전체의 균제도(uniformity)를 저하시켜 상품으로써의 의미를 상실하게 한다. 이를 개선하기 위해서는 공간전하(space charge)에 의한 프라이밍(priming) 효과[5]를 효율적으로 이용하여야 하는데 아직 방전시의 공간전하와 구동특성에 대한 연구가 불충분하여 정확한 데이터들이 요구되고 있는 실정이다. 특히 PDP의 고속 구동방식을 연구하기 위해서는 1[ $\mu$ s] 수준의 폭이 좁은 펄스에 의한 방전의 전기적인 특성이 명확하게 밝혀

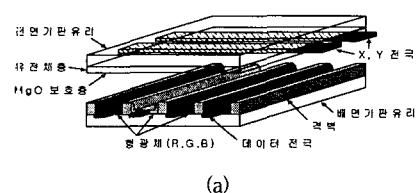
져야 한다.

본 연구에서는 PDP 패널에 여러 가지 조건의 펄스를 인가시킴으로써 공간전하에 의한 프라이밍 효과와 폭이 좁은 펄스의 방전 특성과의 관계를 시변특성과 위치조 특성으로 나누어 실험적으로 해석하였다.

## 2. 실험 장치의 구성

그림 1의(a)는 실험에 사용된 PDP의 패널구조이다. 이 패널은 대각선 크기 5인치의 디스플레이 면적을 가지는 3전극 면방전 구조이며 한쌍의 면방전 전극이 유전체에 의해 전기적으로 절연되어 있고 그 위에 데이터 전극이 직교하는 대향방전 구조로 되어있다. 통상적으로 이러한 구조의 PDP는 교류 방전에 의해 자외선을 발생시키고 그 자외선이 형광체를 발광시켜 가시광선을 얻는 구조로 되어 있다. 이 PDP의 전극과 방전공간의 치수는 42인치 와이드 VGA 패널과 동일한 치수를 갖는다. 한쌍의 주사전극(scan electrode)인 X, Y 전극의 전극폭은 각각 0.26[mm]이고 극간거리는 0.1[mm]이다. 한쌍의 X, Y 전극은 다음 전극과 0.46[mm] 떨어져 있다. 데이터 전극은 0.1[mm]의 폭을 가지며 X, Y 전극과는 0.12[mm] 떨어져 있다. 내부 방전공간에는 Ne+4%Xe이 500Torr의 압력으로 주입되어 있다.

그림 1의(b)는 PDP를 위에서 본 전극 구조이다. 두 개의 평행한 전극쌍으로 구성된 수평전극인 X, Y 전극들 중 X0, Y0전극은 최초 하전입자를 발생시키기 위한 프라이밍 방전용 전극이다. 그리고 X1, Y1전극은 그 다음에 설치된 전극이고 X2, Y2, X3, Y3....Xn, Yn의 순서로 80쌍의 평행전극이 설치되어 있다. 그림 2는 구동회로의 구성도이다. PDP는 각 전극에 100~200V 정도의 고전압을 인가하여야 방전이 개시되므로 p채널과 n채널의 FET를 쌍으로 사용하여 고전압 스위치회로를 구성하였다. 이들 FET는 PLD(programmable logic device)를 이용한 펄스 발생기로 스위칭 시간이 제어된다. 이때 제어변수로는 인가전압의 크기와 함께 펄스주기, 펄스폭, 펄스와 펄스 사이의 휴지기간등이다.



(a)

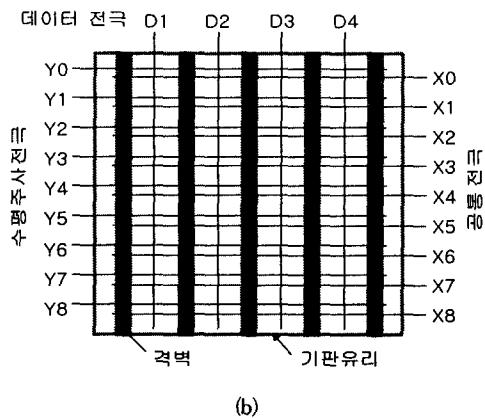


그림 1. PDP 패널구조 및 전극 구조  
 (a) 패널구조 (b) 전극 구조  
 Fig. 1. Panel and electrode structure of PDP  
 (a) Panel structure  
 (b) Electrode structure

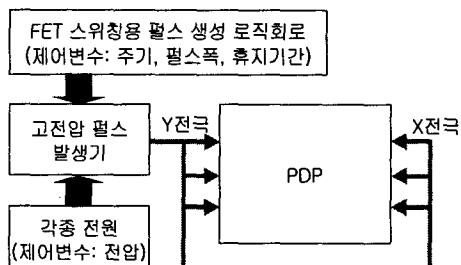


그림 2. 실험용 구동 회로의 구성도  
 Fig. 2. Diagram of driving circuit for experiments

### 3. 공간전하의 시변 특성 실험

#### 3.1 실험결과

풍부한 양의 공간전하는 방전초기에 방전기체의 전리를 증가시켜 방전이 쉽게 개시되도록 하므로 방전의 지연시간을 단축시킨다. 그러므로 방전의 지연시간을 측정하면 공간전하의 발생상태를 간접적으로 해석할 수가 있을 것이다. 그림 3은 공간전하의 시변 특성 실험에 사용된 구동 타이밍도이다. 여기서 초기화 펄스는 이전 방전에 의해 생성된 벽전하, 공간전하 등을 모두 초기화 시키는 소거펄스의 일종이다. 이후 공간전하를 공급하기 위하여 프라이밍 펄스를 인가하여 프라이밍 방전을 일으키고 프라이밍 펄스가 종료한 직후부터 일정한 휴지기간이 지난 후에 각각

의 Y전극들에 바이어스 전압을 인가하고 순차적으로 방전 펄스를 인가하였다.

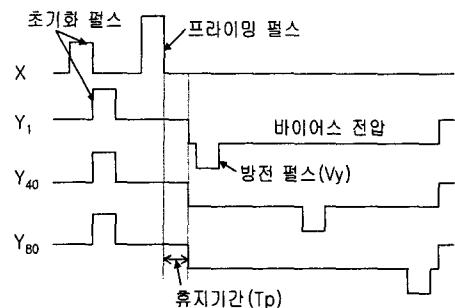


그림 3. 공간전하의 시변 특성을 측정하기 위한 구동 타이밍도  
 Fig. 3. Timing diagram for measuring the time dependent characteristics of space charge

실험에서는 이 휴지기간( $T_p$ )과 방전 펄스에 의한 방전지연시간( $T_d$ )과의 관계를 측정하였다. 그림 4에서 나타낸 것과 같이 방전지연시간은 방전펄스가 인가된 시점으로부터 방전이 완전히 성장될 때까지로 정의한다.

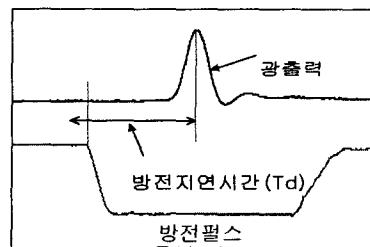


그림 4. 실험에서 사용된 방전지연시간의 정의  
 Fig. 4. Definition of discharge delay time using experiments

그림 5는 패널 전면에 프라이밍 방전을 일으킨 후 휴지기간에 대한 첫 번째 주사전극쌍, 중간(40번째) 주사전극쌍 및 마지막(80번째) 주사전극쌍의 방전지연시간을 측정한 결과이다. 프라이밍 방전 종료후부터 10[ $\mu$ s]까지는 휴지기간이 길어짐에 따라 모든 주사전극쌍들의 방전지연시간이 감소하고 10~30[ $\mu$ s] 구간에서는 첫 번째 주사전극은 방전지연시간이 증가하였고 중간 및 마지막 주사전극쌍은 계속 감소하였다. 휴지기간이 30~50[ $\mu$ s]인 구간에서는 3개의 주사전극쌍 모두 방전지연시간이 같았고 50[ $\mu$ s] 이후

## 플라즈마 디스플레이의 공간전하 특성에 관한 연구

구간에서는 첫 번째 주사전극쌍의 방전지연시간은 증가하고 다른 주사전극쌍들은 일정하였다.

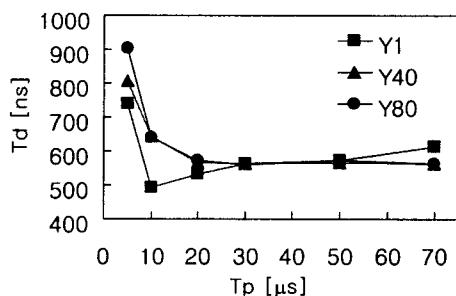


그림 5. 방전지연시간과 휴지기간의 관계  
Fig. 5. Relation between discharge delay time and reset period

### 3.2 공간전하의 시변특성 해석

첫 번째 주사전극쌍이 중간 및 마지막 주사전극쌍과 다른 양상을 보이는 이유는 첫 번째 주사전극쌍은 프라이밍 방전에 의한 공간전하에만 영향을 받기 때문이다. 모든 휴지기간에서 중간 및 마지막 주사전극쌍들의 방전지연시간이 거의 동일한 특성을 나타내는 것은 이들이 프라이밍 방전에 의한 공간전하의 영향 뿐만 아니라 이웃 주사전극쌍의 방전에 의한 프라이밍 효과의 영향도 함께 받기 때문이다.

30[ $\mu$ s] 이하에서의 구간에서 휴지기간이 길어질수록 중간 및 마지막 주사전극쌍의 방전지연시간이 짧아지는 이유는 Y전극의 음의 바이어스(bias) 전압이 원인으로 생각된다. 프라이밍 방전에 의해 생성된 공간전하는 바이어스 전압에 의해 Y전극에 벽전하로 축적된다. 이 벽전하가 주사전극에 인가되는 방전전압을 상쇄하기 때문에 방전개시가 어려워지고 방전지연시간이 증가한다. 그러나 휴지기간이 길어지면 공간전하가 감쇄하여 벽전하량이 감소하므로 그만큼 방전이 일어나기 쉬워진다. 한편 첫 번째 주사전극쌍의 경우는 공간전하가 벽전하로 축적되기 이전에 방전이 일어나므로 위에서 서술한 벽전하의 작용은 거의 없고 공간전하에 의한 프라이밍만이 방전지연시간에 영향을 미친다. 즉 휴지기간이 길어질수록 공간전하량이 적어져 프라이밍 효과가 감소하므로 방전지연시간이 늘어난다. 그러므로 첫 번째 주사전극쌍의 방전지연시간과 중간 및 마지막 주사전극쌍의 방전지연시간이 같아지는 지점에서 공간전하의 영향이

소멸된다고 생각할 수 있을 것이다. 이 결과를 보면 공간전하에 의한 프라이밍 효과는 거의 30[ $\mu$ s]까지 지속됨을 알 수 있다. 그러므로 프라이밍 방전의 공간전하를 주방전의 방전특성 개선에 이용하려면 주방전은 프라이밍 방전 후 30[ $\mu$ s]이내에 일어나야 한다.

현재 상용화 되어 있는 ADS(Address Display Separated) 구동방식[6]은 첫 번째 주사라인과 마지막 주사라인의 주사방전이 시간적으로 수백[ $\mu$ s] 이상 떨어져 있으므로 공간전하만으로는 균일하게 방전지연시간을 감소시키는 것이 어렵고 폭이 좁은 펄스에 의한 안정된 고속 어드레싱은 불가능함을 알 수 있다. 반면에 AWD(Address while Display) 구동방식[7]은 모든 주사방전이 십수[ $\mu$ s] 이내에 이루어지므로 공간전하를 방전지연시간 감소에 이용할 수 있고 폭이 좁은 펄스의 고속 어드레싱이 가능하다.

공간전하가 모두 소멸하고 준안정 상태의 원자(meta-stable atom)들이 주로 존재한다고 예측되는 30[ $\mu$ s] 이상의 구간에서는 준안정 상태 원자들의 프라이밍 효과에 의해 첫 번째 주사전극쌍을 제외하면 모든 주사전극의 방전이 동일한 방전지연특성을 가질 것으로 예측된다. 그러므로 ADS 구동방식은 프라이밍 방전이 일어나고 난 30[ $\mu$ s] 이후부터 어드레스 기간을 가지는 것이 어드레싱의 균제도를 향상시키고 동작마진을 개선하는데 기여할 것으로 사료된다. 이 결과는 ADS 구동방식과 AWD 구동방식의 근본적인 차이를 설명할 수 있는 근거를 제시하는 것이다.

## 4. 공간전하의 위치적 특성 실험

### 4.1 실험 결과

폭이 좁은 펄스는 방전전압을 상승시키므로 이러한 폭이 좁은 펄스로 패널을 구동시킬 때 구동회로가 재현성과 신뢰성을 가지기 위해서는 공간전하의 제어가 가장 중요하다. 통상적인 3전극 면방전 패널에서 인근 셀의 방전에 의해 공간전하가 발생하면 이 공간전하의 유입에 의해 셀 주변의 방전개시전압은 매우 낮아질 것이다. 그러므로 인근 셀의 방전 유무가 방전의 신뢰성에 큰 영향을 미친다고 생각할 수 있다. 그림 6은 프라이밍 전극의 방전에서 발생한 공간전하가 위치적으로 인접한 전극의 방전조건에 미치는 영향을 실험하기 위한 구동 타이밍도이다. 최

초에 프라이밍 전극쌍인 X0-Y0 전극이 방전한 직후부터 휴지시간( $T_p$ )과 방전펄스폭( $T_w$ )를 변화시키면서  $X1-Y1$ ,  $X2-Y2$ ,  $X3-Y3$ ...등의 인접한 주사전극쌍들의 방전특성을 측정하였다.

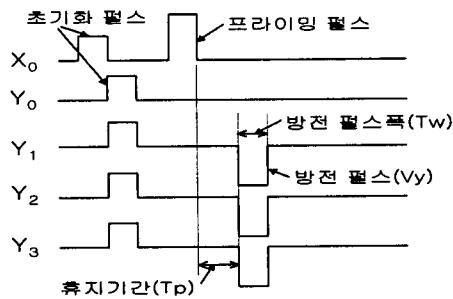


그림 6. 공간전하의 위치적 특성실험에 사용한 구동 타이밍도  
Fig. 6. Timing diagram for measuring the spatial characteristics of space charge

프라이밍 셀의 방전에 대한 인접한 전극들의 방전 개시전압 변화를 측정한 결과가 그림 7에 나타나 있다. 그림에서 보면 2번째, 3번째 주사전극쌍에 비해 첫 번째 주사전극쌍의 방전개시 전압이 많이 낮아져 있는 것을 알 수 있다. 또한 휴지기간이 1.5[ $\mu$ s] 이내에서는 방전개시전압이 급격히 감소하나 그 이후에서는 변화가 별로 없으며 3[ $\mu$ s]이후에서는 거의 변화가 없음을 알 수가 있다.

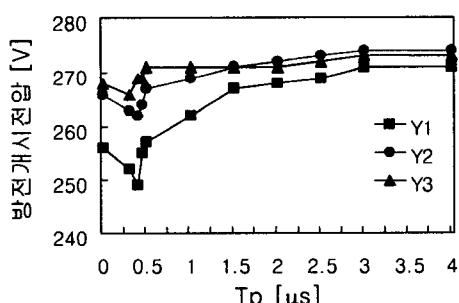


그림 7. 방전개시전압과 휴지기간과의 관계  
Fig. 7. Relation between discharge ignition voltage and reset period

그림 8은 프라이밍 전극쌍에서 방전이 있을 때와 없을 때의 인접한 주사전극쌍인  $X1$ ,  $Y1$  전극 사이의 방전개시전압의 변화를 측정한 것이다.  $X$ 전극에 인가하는 펄스전압의 값은 고정시키고  $Y$ 전극에 인가하는 펄스전압을 조정하여 이전 방전에서 발생한 공간

전하가 다음 방전의 개시전압에 주는 영향을 측정하였다. 여기서 방전개시전압강하는 프라이밍 방전이 없을 때의 방전개시전압과 프라이밍 방전이 있을 때의 방전개시전압의 차를 의미한다. 그러므로 이 값이 클수록 프라이밍 효과에 대해 의존적이며 공간전하의 영향을 받기 쉽다는 것을 의미한다. 그림에서 보면 방전개시전압강하는 값은 1.5[ $\mu$ s] 이전까지는 휴지기간이 길어질수록 증가하고 1.5[ $\mu$ s] 이후에는 휴지기간에 따라 감소한다. 또한 방전펄스의 폭  $T_w$ 가 200[ns]일 때 최대 60[V]의 방전개시전압이 저하됨을 알 수가 있다. 또한 방전펄스의 폭이 200[ns]와 500[ns]의 경우를 비교할 때 폭이 좁은 쪽의 방전개시전압이 더 많이 영향을 받는다는 것을 알 수 있다. 그림 9은 프라이밍에 의한 방전개시전압강하를 방전펄스의 폭을 변화시키면서 측정한 결과이다. 폭이 좁아질수록 방전개시전압강하는 값은 급격히 증가하고 0.8[ $\mu$ s]이후는 거의 변화가 없는 것을 나타내고 있다.

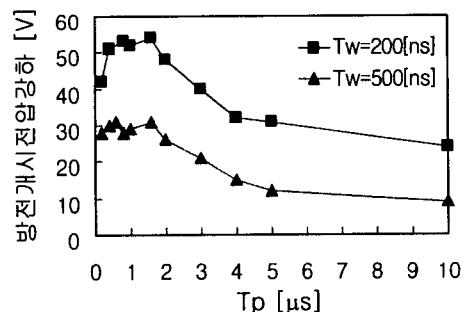


그림 8. 휴지시간과 방전개시전압 강하와의 관계  
Fig. 8. Relation between discharge ignition voltage drop and reset period

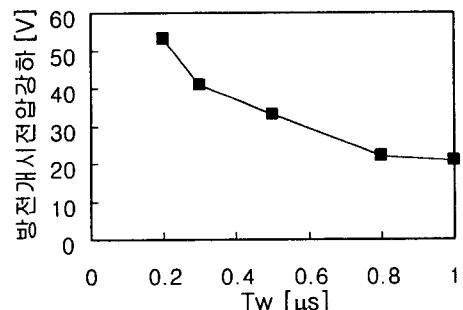


그림 9. 방전개시전압강하와 방전펄스폭과의 관계  
Fig. 9. Relation between discharge ignition voltage drop and discharge pluse width

## 플라즈마 디스플레이의 공간전하 특성에 관한 연구

그림 10은 프라이밍 방전에 의한 인접한 주사전극 쌍인 X1, Y1 전극 사이의 방전전류의 피크값의 변화를 측정한 것으로써 이 경우 역시 휴지기간이 1.5[ $\mu$ s] 정도에서 최대값을 가지며 이후 휴지기간이 길어질수록 방전전류의 피크값이 감소한다. 또한 펄스폭 200[ns]의 경우가 500[ns]의 경우보다 더 높은 방전전류의 피크값을 나타낸다.

### 4.2 공간전하의 위치적 특성 해석

그림 7의 결과를 고찰하면 방전개시전압의 변화는 공간전하에 의해 가장 많이 영향을 받는다고 가정할 때, 프라이밍 전극쌍에 가장 가까운 전극에서는 공간전하의 영향을 많이 받으나 이후 전극에서는 거의 영향이 없는 것으로 볼 수가 있다. 그러므로 임의의 주사전극쌍의 방전에 의한 공간전하의 영향은 바로 인접한 주사전극쌍에만 주로 영향을 미친다고 생각할 수 있으며 그 다음 주사전극쌍 부터는 무시되어도 될 것으로 보인다.

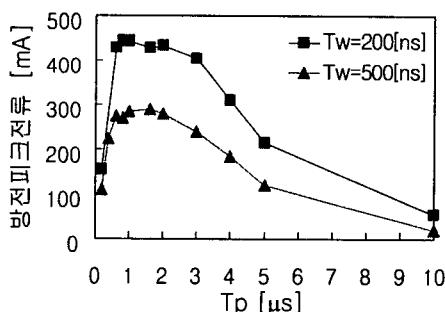


그림 10. 휴지시간과 방전피크전류와의 관계  
Fig. 10. Relation between discharge peak current and reset period

### 4.3 프라이밍 방전과 인접셀의 방전전압 펄스폭과의 관계

프라이밍 방전 전극쌍에 바로 인접한 첫 번째 주사전극의 방전특성은 그림 8, 9에 나타난 것과 같이 방전펄스의 폭에 대한 의존도가 높다. 통상적으로 펄스폭이 좁은 경우에 안정된 방전을 일으키기 위해서는 인가전압이 높아지게 된다. 방전이 일어나서 충분히 성장하기 위해서는 최초 방전이 개시될 때의 하전입자의 밀도가 중요하다. 즉 최초 하전입자가 많아

질수록 충돌에 의한 이온화 확률이 높아져서 기체 원자들은 쉽게 전리하므로 비교적 낮은 전압에서도 방전은 빠르게 성장하여 짧은 시간안에 충분히 안정된 방전을 일으킬 수 있다. 그러므로 최초 하전입자의 양이 방전개시전압을 결정하는데 주 원인으로 작용한다. 여기서 최초 하전입자의 주 공급원은 프라이밍 방전의 공간전하이므로 결론적으로 펄스폭이 좁을수록 프라이밍 방전의 영향을 민감하게 받게 된다고 생각할 수 있다. 반면에 펄스폭이 넓은 경우에는 최초 방전이 불안정하더라도 방전성장 시간이 충분하므로 낮은 방전전압에서도 충분히 방전을 안정화 시킬 수가 있을 것이다. 그러므로 외부 하전입자에의 의존도가 낮아지고 내부 조건이 훨씬 큰 영향으로 작용한다. 결론적으로 본다면 펄스 폭이 좁을수록 프라이밍 효과에 대한 의존도가 높아지는 것으로 생각된다. 이 결과에 의해 방전을 일으킨 전극쌍에 인접한 전극쌍의 방전 특성은 방전이 일어나지 않은 전극쌍에 인접한 전극쌍의 방전특성과 다를 것으로 추론되고 이것이 전체 전극쌍들의 방전에 불균일성을 주어 화질 저하의 원인 중 하나가 된다고 생각할 수 있다.

### 4.4 프라이밍 방전과 인접 셀의 방전전류의 피크치와의 관계

프라이밍 방전에 의해 외부에서 공간전하가 많이 유입되면 충분한 초기 하전입자가 존재하게 되므로 방전이 빨리 성장하여 전류값이 증가할 것이다. 그러므로 그림 10에서 나타난 것과 같이 방전전류의 피크값이 크다는 것은 공간전하에 대한 의존도가 높다고 할 수 있다. 이러한 방전 전류의 피크값 역시 폭이 좁은 펄스에서 더욱 크다는 것은 폭이 좁은 펄스는 방전개시전압이 상대적으로 높으며 이에 의해 초기 전리가 많이 일어난다고 생각할 수 있다.

그림 8과 그림 10에서 보면 프라이밍 방전에 의한 인접 전극의 프라이밍 효과는 프라이밍 방전이 소멸한 직후 보다는 1.5[ $\mu$ s] 정도 지난 후에 최대가 되는 것을 알 수가 있다. 이것은 그림 6에서 보이는 것처럼 Y0전극과 Xn 전극이 반대극성이 되어 프라이밍 방전이 일어난 직후에는 Y0전극 부근에 양이온이 많이 있을 것으로 추측되고 이 양이온들이 Yn-Xn전극 쌍의 방전을 방해할 것으로 보이며 시간이 얼마간

지난 후에 이 영향이 감소하고 음의 하전입자들의 영향이 증가하면 비로써 방전개시전압이 낮아질 수 있기 때문일 것으로 사료된다.

## 5. 결 론

본 연구는 3전극 면방전 교류형 PDP에서 공간전하의 전기적 특성을 해석한 결과를 제시하고 있다. 자기 셀의 방전에서 프라이밍 방전에 의한 공간전하가 X-Y 전극쌍의 방전에 미치는 영향은 프라이밍 방전 이후  $30[\mu\text{s}]$ 정도까지 유효하다. 이러한 프라이밍 효과는 방전지연시간을 단축시키는 효과를 가져 오므로 AWD 구동방식을 바탕으로 한 고속 어드레스 구동방식의 응답속도를 향상시키는데 응용할 수 있다.

일반적인 42인치 VGA급 해상도를 가지는 3전극 면방전 패널의 구조에서는 프라이밍 전극 바로 다음 위치의 전극에서만 공간전하의 영향이 유효하다. 이 원인으로는 X, Y 전극 및 데이터 전극의 위치 그리고 격벽의 위치등 구조적인 요소등이 있을 것으로 사료된다. 프라이밍 전극의 방전에 대한 인접한 전극의 시변특성은 공간전하의 영향에 의한 방전개시전압 강화 정도를 사용하여 간접적으로 평가하였다. 그 결과 공간전하의 영향은 프라이밍 방전이 종료한 후  $1.5[\mu\text{s}]$  이내에서만 효과적으로 나타났다. 그리고 방전 펄스 폭이 좁을수록 방전개시전압 강화 폭이 크므로 공간전하에 대해 민감하게 영향을 받으며 펄스 폭  $1[\mu\text{s}]$  이상에서는 공간전하에 대한 영향이 매우 미약하다는 결과를 얻었다. 그러므로 인근 방전의 공간전하에 영향을 받지 않고 방전이 신뢰성을 갖기 위해서는 최소한 펄스 폭이  $1[\mu\text{s}]$  이상이 되어야 한다.

현실적으로는 대화면 패널의 균일도, 전극의 내부 임피던스에 의한 펄스의 일그러짐, 시정수에 의한 저연등을 고려할 때  $1[\mu\text{s}]$  이하의 폭을 가지는 펄스전압을 만드는 것은 어려우며 따라서 펄스 폭에 대한 인근 전극쌍의 방전의 영향은 거의 무시될 수 있을

것으로 추론된다. 결론적으로 인접한 방전에 의한 방전의 불안정성은 펄스 폭 보다는 구조적인 조건에 의해 공간전하 자체가 방전공간에 직접 유입되어 벽전하로 축적되는 과정에서 방전특성에 미치는 영향이 강할 것으로 사료되며 추후 이를 규명하는 노력이 필요할 것으로 생각한다.

## 참 고 문 헌

- (1) T. Kishi, et al., "A New Driving Technology for PDPs with Cost Effective Sustain Circuit", SID Digest of Tech. Papers, pp. 1236~1239, 2001.
- (2) H. Hirakawa, et al., "Cell Structure and Driving Method of a 25-in.(64-cm) Diagonal High-Resolution Color ac Plasma Display", SID Digest of Tech. Papers, pp. 279~282, 1998.
- (3) 염정덕, "HDTV급 플라즈마 디스플레이의 고속 어드레스 방전특성에 관한 연구", 조명·전기설비학회논문지 제15권, 제1호, pp. 13~21, 2001. 1.
- (4) T Nakamura, et al., "Drive for 40-in.-Diagonal Full-Color ac Plasma Display", SID Digest of Tech. Papers, pp. 807~810, 1995.
- (5) 御子柴 茂生, "プラズマディスプレイ最新技術", ED リサ -チ社, pp. 38~41, 1996.
- (6) K. Yoshikawa, et al., "A Full Color AC plasma Display with 256 Gray Scale," Proc. of JAPAN DISPLAY '92, pp. 605~608, 1992.
- (7) J. Ryean, et al., "The New Driving Scheme of Full TV Field Display for 42-in. W/CA PDP", SID Digest of Tech. Papers, pp. 738~741, 2000.

## ◇ 저자소개 ◇

### 염 정 덕 (廉正德)

1960년 5월 14일생. 1987년 서울대학교 전기공학과 졸업. 1989년 서울대학교 대학원 전기공학과 졸업(석사). 1992년 서울대학교 대학원 전기공학과 졸업(박사). 1992년~1995년 LG전자 영상미디어 연구소 선임연구원. 1996년 일본 전기·통신대학 외국인 연구원. 1997년~1999년 삼성SDI PDP팀 선임연구원. 현재 경주대학교 컴퓨터전자공학부 전임강사.