

PTC 세라믹 입계의 전위장벽 측정

이영근 · 조성걸*†

경상대학교 세라믹공학과

*경상대학교 전기전자공학부 항공기부품기술연구소

(2001년 4월 9일 접수; 2001년 7월 9일 충인)

Determination of Potential Barrier Heights at the Grain Boundaries of PTC Ceramics

Yong-Gen Li and Sung Gurl Cho†

Department of Ceramic Engineering, Gyeongsang National University, Kyeongnam 660-701, Korea

*Division of Electric and Electronic Engineering and Research Center for Aircraft Parts Technology,

Gyeongsang National University, Kyeongnam 660-701, Korea

(Received April 9, 2001; Accepted July 9, 2001)

초 록

전형적인 비저항-온도 특성을 갖는 BaTiO_3 -계 PTC 세라믹을 일반적인 세라믹 공정을 이용하여 제조하였고, 결정립계면에 형성된 전위장벽의 높이를 구하였다. ZnO 바리스터의 전위장벽을 구하기 위해 이용되었던 커패시턴스-전압 관계식과는 다른 새로운 관계식을 제안하였고, 기존의 비저항-온도 관계식을 다소 변경한 관계식을 이용하여 전위장벽을 구하였다. 두 관계식으로부터 구한 전위장벽의 높이는 매우 유사한 값을 보이고 있으며 타 연구자들에 의해 보고된 값과도 잘 일치하고 있다. 비저항-온도 관계식과 커패시턴스-전압 관계식을 이용하여 130-180°C 구간에서 구한 전위장벽의 크기는 각각 0.41-0.76 V와 0.36-0.80 V이었다.

ABSTRACT

BaTiO_3 -based PTC ceramics with typical electrical resistivity-temperature characteristics were prepared using a conventional ceramic process, and the heights of the potential barriers formed at the grain boundaries were determined. A new capacitance-voltage relation which is different from that used for obtaining the barrier height of ZnO varistor was proposed. A slightly modified electrical resistivity-temperature relation was also used to measure barrier heights of PTC ceramics. The barrier heights obtained for the two different PTC ceramic specimens using the resistivity-temperature and the new capacitance-voltage relations were very similar and well consistent with those reported previously. The barrier heights obtained in the temperature range of 130°C to 180°C using the resistivity-temperature and the capacitance-voltage relations were 0.41-0.76 V and 0.36-0.80 V, respectively.

Key words : PTC ceramic, Potential barrier height, Capacitance-voltage relation, Resistivity-temperature relation

1. 서 론

전자세라믹스의 독특한 전기적 특성은 종종 결정립계에 형성되는 전위장벽에 기인하며, 좁은 온도구간에서 저항의 온도계수가 양의 값을 보이는 PTC 세라믹은 한 예로서 입계에 이중 Schottky 장벽이 형성된다고 알려져 있다.¹⁾

전자세라믹스의 입계에 형성된 전위장벽을 측정하기 위하여 몇 가지 방법이 제안되었으나 이들은 대개 금속과 반도체간의 Schottky 접합에서 전위장벽을 구하기 위해 사용되는 것으로 다결정체인 세라믹스에 적용하는데는 문제가 있다.^{2,4)}

본 연구에서는 PTC 세라믹의 입계에 형성된 전위장벽의

높이를 측정하기 위하여 Mukae 등이⁵⁾ 제안한 변형된 커패시턴스-전압 관계식을 이용하여 측정을 행하였고 문제점을 분석하여 새로운 커패시턴스-전압 관계식을 제안하고자 하였다. 또한 열적인 여기에 의한 전류특성을 보일 때 흔히 사용하는 저항-온도 관계식에 대하여도 기존의 관계식을 다소 수정한 관계식을 이용하여 전위장벽을 측정하였고, 그 결과를 비교 분석하였다.

2. 실험방법

두 종류의 PTC 세라믹 시편을 일반적인 세라믹 공정을 이용하여 제조하였다. BaTiO_3 는 Fuji-Titan사의 99.75% 시약을 사용하였고 기타 첨가제는 99% 이상의 순도를 갖는 Aldrich사의 시약을 사용하였다. 샘플 1은 BaTiO_3 -0.002

*Corresponding author : sgcho@nongac.gsnu.ac.kr

Sb_2O_3 -0.0005 MnO_2 -0.008 TiO_2 의 조성으로 1340°C에서 17시간 소결하였고, 샘플 2는 BaTiO_3 -0.002 Sb_2O_3 -0.0005 MnO_2 의 조성으로 1340°C에서 1시간 소결하였다. 시편의 조성과 소성조건은 두 시편들간의 평균 결정립크기의 차이가 크게 나타나도록 조정하였다.

시편의 미세구조는 연마와 열에칭을 거친 시편을 광학현미경(EPIPHOT-200, NIKON, 동경, 일본)을 이용하여 관찰하였고, 평균 결정립크기는 linear intercept법으로 결정하였다. 또한 소자의 PTC 특성은 온도챔버와 전류-전압계(237 Source/measure unit, Keithley Instruments Inc., Cleveland, USA)를 이용하여 측정하였고, C-V특성은 LF impedance analyzer(HP4192A, Hewlett Packard, Sandiego, U.S.A.)를 이용하여 측정하였다.

3. 결과 및 고찰

소결시편의 미세구조는 Fig. 1과 같고, 샘플 1과 샘플 2의 평균 결정립크기는 각각 32 μm 와 17 μm 이다. 또한 비저

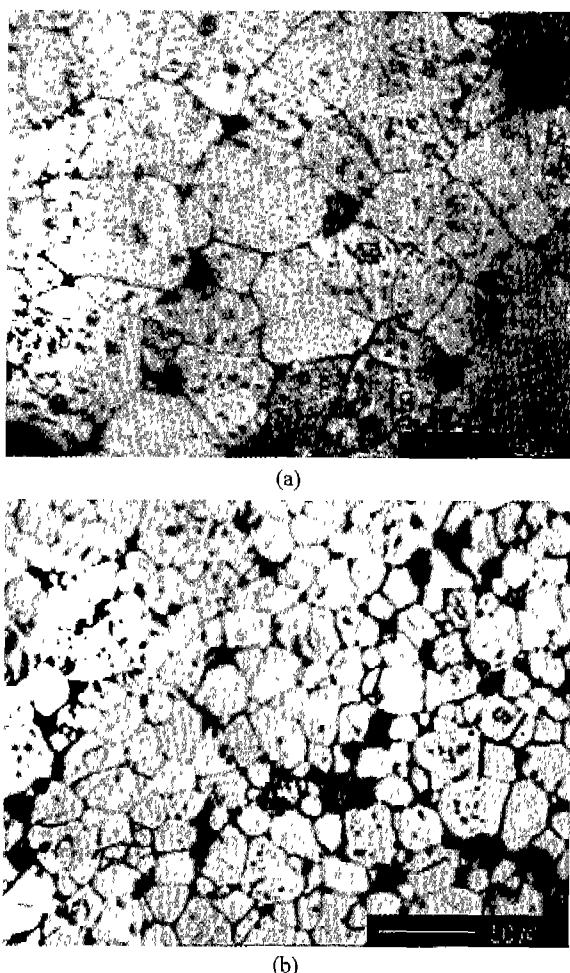


Fig. 1. Optical micrographs of PTC ceramics; (a) sample 1 and (b) sample 2.

항-온도 쪽선으로 나타나는 PTC 특성은 Fig. 2와 같으며 각 시편들이 우수한 PTC 특성을 가지고 있음을 확인할 수 있다.

PTC 소자의 입계에 형성된 전위장벽을 측정하기 위해 먼저 Mukae 등이⁵⁾ ZnO 바리스터의 전위장벽을 측정하기

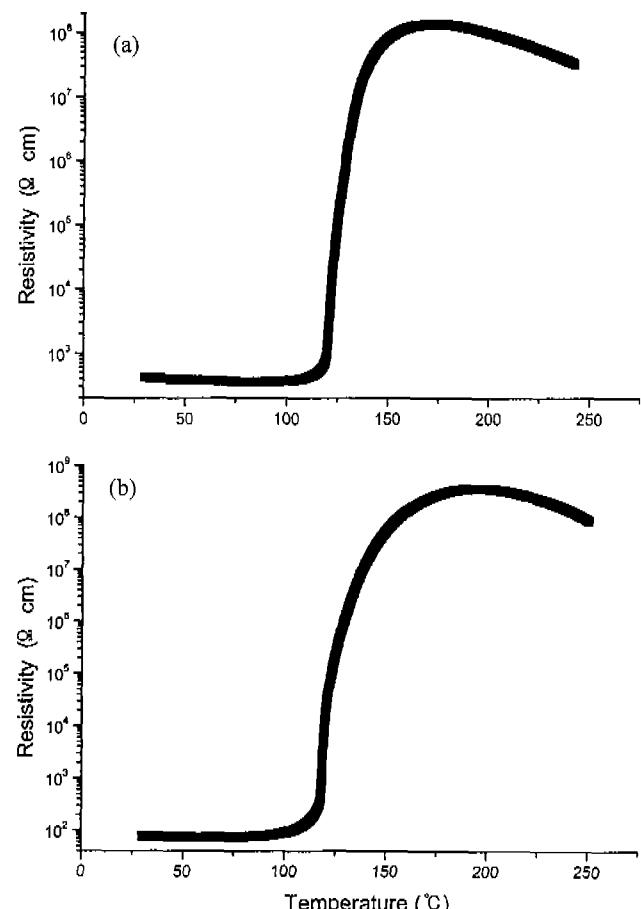


Fig. 2. Resistivity vs temperature curves for PTC ceramics; (a) sample 1 and (b) sample 2.

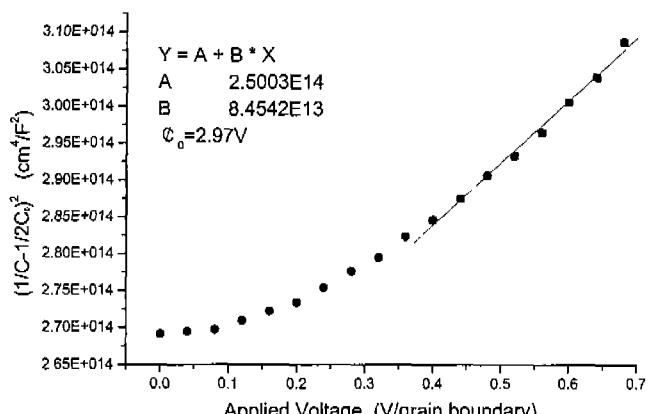


Fig. 3. $(1/C - 1/2C_0)^2$ vs V curve for sample 1 measured at 150°C.

위해 제안한 C-V 관계식으로부터 $(1/C - 1/2C_0)^2 - V$ plot을 한 결과는 Fig. 3과 같다. 하나의 결정립계에 걸린 전압이 0.4 V 이상인 구간에서만 직선성을 보이며 직선부분의 기울기와 y축 절편으로부터 구한 전위장벽의 크기는 2.97 V로서 PTC 세라믹에 대해 보고된 0.55 V에 비하면 지나치게 높은 값이다.¹⁾ Mukae 등은⁵⁾ 인가된 전압이 일정 크기 이상이면 대부분 전위장벽의 역방향에 걸린다고 가정하고 C-V 관계식을 유도하였다. 그러나 PTC 세라믹의 경우 높은 전압이 인가되면 유전율이 변하기 때문에 이 가정은 적합하지 않은 것으로 생각된다. 본 저자들은 이 가정을 배제하고 다음과 같은 새로운 C-V 관계식을 유도하였다. 상세한 유도과정은 타 학술지에 투고되었다.⁶⁾

$$\left(\frac{1}{C^2} - \frac{1}{2C_0^2}\right)^2 = \frac{4}{(\varepsilon A^2 q N_d)} (4\Phi_b^2 + V^2) \quad (1)$$

Fig. 1에 사용하였던 데이터를 이용하여 상기 식에 의거 한 $(1/C^2 - 1/2C_0^2)^2$ 과 V^2 의 plot은 Fig. 4와 같다. 우수한 직선성을 보이고 있으며 기울기와 y축 절편으로부터 구한 전위장벽의 높이는 0.61 V로서 Heywang^o¹⁾ 제시한 0.55 V, Kim 등이⁷⁾ 보고한 0.45-0.7 V 및 Suzuki 등이⁸⁾ 보고한 절연파괴전압 0.78 V 등과 유사한 값이다.

PTC의 입계저항은 전위장벽과 온도를 포함한 다음 식 (2)와 같이 표시된다.⁹⁾

$$R = \frac{w}{nq\mu} \frac{kT}{q\Phi_b} \exp\left(\frac{q\Phi_b}{kT}\right) \quad (2)$$

여기서 w 는 전위장벽 한쪽의 공핍층 두께이고, n 은 결정립내 전자의 농도, μ 는 이동도, q 는 전자의 전하량, T 는 절대온도, k 는 볼츠만상수, Φ_b 는 전위장벽의 높이이다. 입계의 트랩밀도가 N_s 일 때 장벽 높이는 다음 식 (3)과 같다.

$$\Phi_b = \frac{q^2 N_s^2}{8\varepsilon N_d} \quad (3)$$

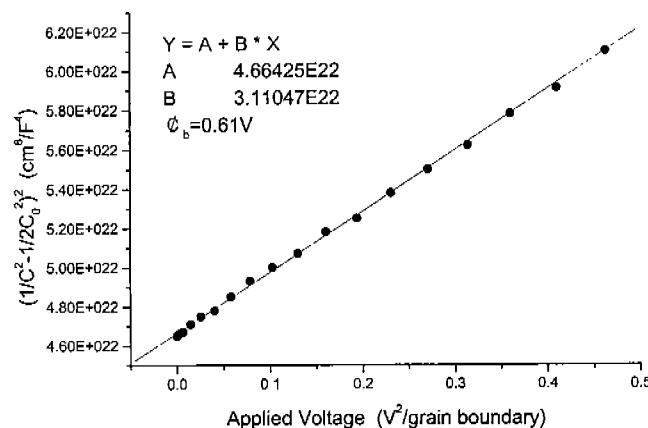


Fig. 4. $(1/C^2 - 1/2C_0^2)^2$ curve for sample 1 measured at 150°C .

$A = wk/nq^2\mu$ 라고 하면 식 (2)를 다음 식 (4)와 같이 표시할 수 있다.

$$R = \frac{AT}{\Phi_b} \exp\left(\frac{q\Phi_b}{kT}\right) \quad (4)$$

상온범위에서 BaTiO_3 의 유전율은 거의 변하지 않으므로 $\Phi_b (\Phi_b = q^2 N_s^2 / 8\varepsilon n)$ 은 상수로 취급할 수 있다. 식 (4)에 그를 취하면

$$\ln R = \ln \frac{AT}{\Phi_b} + \frac{q\Phi_b}{kT} \quad (5)$$

$\ln T$ 는 $1/T$ 에 비해 매우 작게 변하므로 $\ln R$ 과 $1/T$ 를 plot하면 직선이 얻어지는데 이 직선의 기울기와 절편으로부터 A 를 구할 수 있다. 다음 어떤 온도와 그 온도에서 측정한 저항값을 식 (4)에 대입하면 그 온도에서의 Φ_b 를 구할 수 있다.

Fig. 5는 $35-45^\circ\text{C}$ 구간에서 샘플 1의 $\ln R$ vs $1/T$ 곡선이다. 기울기와 절편으로부터 상수 A 를 구하면 $A = 0.001143$ 이므로 이 시편의 저항은 다음 식 (6)과 같이 표시된다.

$$R = \frac{0.001143T}{\Phi_b} \exp\left(\frac{q\Phi_b}{kT}\right) \quad (6)$$

150°C 에서 이 시편의 저항 값 1.24×10^7 을 위 식에 대입하면 $\Phi_b = 0.59$ V이다. 이 값은 본 저자들이 제안한 커페시턴스전압 관계식으로부터 구한 0.61 V와 매우 근접한 값이며 타 연구자들이 보고한 전위장벽의 크기와도 잘 일치하고 있다.^{1,7)} 평균 결정립크기가 다른 샘플 1과 샘플 2에 대해 R-T 및 C-V 관계식을 이용하여 구한 전위장벽의 높이를 Table 1에 나타내었다. R-T 관계식을 이용하여 $130-180^\circ\text{C}$ 구간에서 평균 결정립크기가 $32 \mu\text{m}$ 인 샘플 1에 대해 구한 전위장벽은 0.41-0.67 V이었고, 평균 결정립크기가 $17 \mu\text{m}$ 인 샘플 2의 전위장벽은 0.46-0.76 V이었다. 동일한 온도구

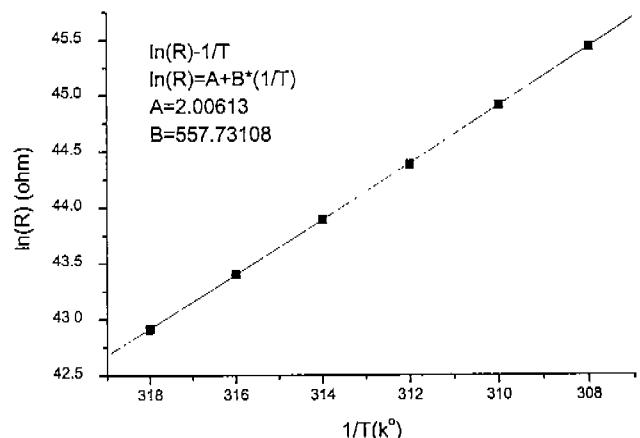


Fig. 5. $\ln R$ vs $1/T$ curve for sample 1.

Table 1. Potential Barrier Heights of PTC Ceramics at Various Temperatures Determined Using R-T and C-V Relations

	Barrier Height (Sample1; V)		Barrier Height (Sample2; V)	
Temperature	R-T method	C-V method	R-T method	C-V method
130°C	0.41	0.36	0.46	0.44
140°C	0.54	0.54	0.57	0.62
150°C	0.59	0.61	0.64	0.63
160°C	0.62	0.63	0.68	0.69
170°C	0.66	0.67	0.73	0.79
180°C	0.67	0.69	0.76	0.80

간에서 C-V 관계식을 이용하여 구한 전위장벽은 샘플 1이 0.36-0.69 V이며, 샘플 2의 경우 0.44-0.80 V이었다.

4. 결 론

우수한 비저항-온도 특성을 갖는 평균 결정립크기가 다른 두 종류의 BaTiO₃-계 PTC 세라믹을 일반적인 세라믹 공정을 이용하여 제조하였다. 결정립계면에 형성된 전위장벽의 높이를 구하기 위해 새로운 커파시턴스-전압 관계식을 제안하였고, 기존의 비저항-온도 관계식을 다소 변경한 관계식을 이용하여 전위장벽을 구하였다. 두 관계식으로부터 구한 전위장벽의 높이는 매우 유사한 값을 보이고 있으며 타 연구자들에 의해 보고된 값과도 잘 일치하고 있다. R-T 관계식과 C-V 관계식을 이용하여 130-180°C 구간에서 구한 전위장벽의 크기는 각각 0.41-0.76 V와 0.36-0.80 V이었다.

감사의 글

본 연구는 과학기술부·한국과학재단 지정 지역협력연구센터인 항공기부품기술연구센터의 지원에 의해 연구되었으며 이에 감사드립니다.

REFERENCES

- W. Heywang, "Resistivity Anomaly in Doped Barium Titanate," *J. Am. Ceram. Soc.*, **47**(10), 484-490 (1964).
- L. M. Levinson and H. R. Philipp, "The Physics of Metal Oxide Varistors," *J. Appl. Phys.*, **46**(3), 1332-1341 (1975).
- W. G. Morris, "Physical Properties of the Electrical Barriers in Varistors," *J. Vac. Sci. Technol.*, **13**(4), 926-931 (1976).
- S. M. Sze, pp. 279-292 in *Physics of Semiconductor Devices*, 2nd Ed., John Wiley and Sons, 1981.
- K. Mukae, K. Tsuda and I. Nagasawa, "Capacitance vs Voltage Characteristics of ZnO Varistors," *J. Appl. Phys.*, **50**(6), 4475-4476 (1979).
- Y. Li and S. G. Cho, "Capacitance-voltage Relation for PTC Ceramics," submitted to *J. Appl. Phys.*.
- D-H. Kim, I-K. Park and H-G. Kim, "Influence of Microstructure and Grain Boundary Potential Barrier Layer on the Electrical Breakdown of Positive Temperature Coefficient BaTiO₃ Ceramics," *Jpn. J. Appl. Phys.*, **34**(Pt.1, 9A), 4862-4869 (1995).
- R. Suzuki, K. Ogino and T. Suzuki, "Electrical Property of Semiconducting (Ba,Sr)TiO₃ Ceramics" (in *Jpn. J. Ceram. Soc. Jpn.*, **105**(5), 391-394 (1997).
- G. H. Jonker, "Some Aspects of Semiconducting Barium Titanate," *Solid-State Electronics*, **7**, 895-903 (1964).