

## 3-레벨 인버터식 STATCOM의 상·하단 직류캐패시터의 전압평형유지를 위한 제어기 특성 분석

李 焜 基, 韓 炳 文, 金 城 南

### Controller Performance Analysis of 3-level inverter STATCOM for balancing DC Link Voltage

Joon-Gee Lee, Byung-Moon Han, Sung-Nam Kim

#### 요 약

본 논문에서는 3-레벨 PWM 인버터식 STATCOM의 동특성 해석과 직류측 상·하단 캐패시터 전압의 불균등을 보상하기 위한 제어 시스템을 설계하여 시뮬레이션과 축소모형 실험에 의한 성능 해석에 관하여 기술하였다. STATCOM과 전력 계통을 등가회로로 표현하여 회로 방정식을 유도하고 수리모형을 도출하여 전체 회로의 동적 특성을 분석하고, 고안된 제어시스템의 성능해석은 Matlab을 이용한 시뮬레이션과 축소모형 실험을 통해 검증하였는데, 검증결과 고안된 제어시스템은 무효전력 보상과 직류측 상·하단 캐패시터 전압의 불균등을 해소하는 우수한 성능을 갖는 것을 확인하였다.

#### ABSTRACT

This paper describes dynamic performance analysis of a STATCOM based on 3-level inverter. Major attention is focused on the controller design for 3-level inverter, including regulator design for voltage sharing across the dc link capacitors. A detailed simulation model was developed with Matlab and a scaled hardware model was built and tested to verify the proposed approach. Both simulation and experimental results confirm that the developed controller can regulate the reactive power. The developed controller could be effectively applied to the actual hardware system for STATCOM.

**Key Words** : STATCOM(Static Synchronous Compensator), 3-level inverter, Matlab

#### 1. 서 론

송전용 STATCOM의 경우 초기에는 직류전압을 점호각만으로 제어하여 동작하는 2-레벨 인버터식이 주로 사용되었으나 최근에는 일정 직류전압에서 점호각과 변조율을 제어하는 3-레벨 인버터식을 주로 사용하고 있다.<sup>[1][2][3]</sup>

계통 선간 전압이 평형인 경우, 계통으로부터 STATCOM에 유입되는 유효전력의 합계는 항상 '0'이 되므로, 이론적으로는 에너지 저장요소인 직류 캐패시터는 필요로 하지 않으나 지속적으로 무효전력의 흡수 및 공급을 위해서 교류와 직류 단자간에 순간에

너지 평형을 유지하기 위한 직류 캐패시터가 필요로 한다. 3-레벨 인버터식은 주어진 소자용량으로 동작전압을 2배로 확장 가능한 장점을 가지고 있으나 불균등한 캐패시터의 누설전류, 인버터의 데드타임, 과도와 외란시의 비대칭 동작 등과 같은 다양한 원인에 의해 직류측 상·하단 캐패시터 전압이 불균등하게 되고 이에 따라 출력 전압에 높은 수준의 고조파가 함유되는 단점을 갖는다.<sup>[4][5][6]</sup>

본 논문은 3-레벨 PWM 인버터를 STATCOM에 적용할 경우 직류캐패시터 전압을 균등하게 유지하는 제어기법이 포함된 새로운 제어기를 제안하고 있다.<sup>[3]</sup> 또한 제안하는 제어방식의 검증과 동적 성능해석을 위해

3-레벨 PWM 인버터로 구성된 STATCOM과 간이화 된 전력계통에 대해 Matlab을 이용한 시뮬레이션 모형을 개발하고 시뮬레이션을 실시하였으며, 또한 STATCOM과 모의 전력계통의 축소모형을 제작하고 연계실험을 실시하여 이러한 내용에 대해 세부적으로 기술하고 있다.<sup>[1]</sup>

### 2. 3-레벨 STATCOM

결합변압기에 의해 전력계통과 병렬로 연계되어 있는 STATCOM의 회로 방정식은 그림 1에 보인 간이화 등가회로부터 도출 가능한데, 여기서 직렬저항  $R_s$ 는 변압기와 인버터의 전도손실을 나타낸다. 그리고  $R_c$ 는 캐패시터의 누설전류손실과 인버터의 스위칭손실을 나타낸다.

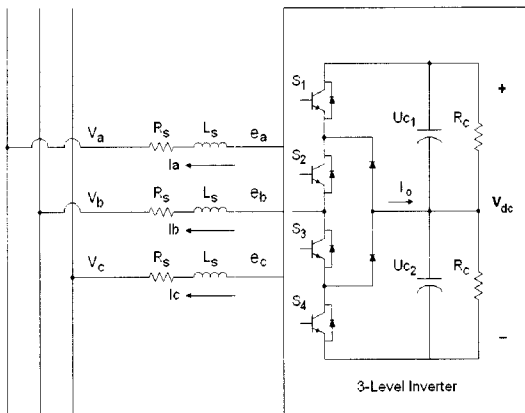


그림 1 3-레벨 인버터 등가 회로  
Fig. 1 Equivalent circuit for 3-level inverter

#### 2.1 회로 방정식

그림 1의 회로에서 교류측 3상 회로 방정식을 유도하면 다음 식과 같다.<sup>[4][5]</sup>

$$\frac{d}{dt} \cdot \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} = \begin{bmatrix} -\frac{R_s}{L_s} & 0 & 0 \\ 0 & -\frac{R_s}{L_s} & 0 \\ 0 & 0 & -\frac{R_s}{L_s} \end{bmatrix} \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix} + \frac{1}{L_s} \begin{bmatrix} (e_a - v_a) \\ (e_b - v_b) \\ (e_c - v_c) \end{bmatrix} \quad (1)$$

식 (1)을 동기기준좌표에 대해 변환하면 다음과 같이 된다.

$$\frac{d}{dt} \cdot \begin{bmatrix} i_d \\ i_q \end{bmatrix} = \begin{bmatrix} -\frac{R_s}{L_s} & \omega \\ \omega & -\frac{R_s}{L_s} \end{bmatrix} \begin{bmatrix} i_d \\ i_q \end{bmatrix} + \frac{1}{L_s} \begin{bmatrix} (e_d - |V|) \\ e_q \end{bmatrix} \quad (2)$$

전압원 인버터의 출력전압은 DC Link 전압과 선형 관계를 갖는 것으로 가정할 수 있으므로 인버터의 스위칭에 기인하여 계통에 유입되는 전압의 고조파를 무시할 경우, 인버터의 출력전압  $e_d$ 와  $e_q$ 를 수식으로 다음과 같이 나타낼 수가 있다.

$$e_d = kv_{dc} \cos(\alpha) \quad (3)$$

$$e_q = kv_{dc} \sin(\alpha) \quad (4)$$

여기서,  $k$ 는 인버터와 관계된 직류측 전압과 인버터단의 교류측 상전압 최대치와의 비를 나타내며,  $\alpha$ 는 인버터 전압 벡터와 선로전압 벡터의 위상차를 나타낸다.

3-레벨 STATCOM중 다중펄스방식은 도통각으로, PWM 방식은 모듈레이션 계수(MI)로 교류 출력전압을 제어하는데  $k$ 는 이들과 관계되어 있다. 따라서  $k$ 와  $\alpha$ 의 순간 값이 제어변수로 되어  $e_d$ 와  $e_q$ 는 독립적으로 제어될 수 있다.

#### 2.2 제어시스템 설계

식 (2)에서  $i_d$ 와  $i_q$ 는  $\omega$ 에 의해 상호 커플링 되어 있으므로 독립제어가 불가능하다. 따라서 인버터 전압 벡터를 아래 수식과 같이 설정하면 독립제어가 가능하다.

$$e_d = L_s(x_1 - \omega i_q) + |V| \quad (5)$$

$$e_q = L_s(x_2 + \omega i_d) \quad (6)$$

식 (5)와 (6)을 식 (2)에 대입하면 다음 식과 같다.

$$\frac{d}{dt} \cdot \begin{bmatrix} i_d \\ i_q \end{bmatrix} = \begin{bmatrix} -\frac{R_s}{L_s} & 0 \\ 0 & -\frac{R_s}{L_s} \end{bmatrix} \begin{bmatrix} i_d \\ i_q \end{bmatrix} + \begin{bmatrix} x_1 \\ x_2 \end{bmatrix} \quad (7)$$

식 (7)은  $i_d$ 와  $i_q$ 가  $x_1$ 과  $x_2$ 에 대해 1차 전달함수 관계를 갖는다. 따라서 식 (5)와 (6)은 피드백루프와 PI 보상기를 다음과 같이 설정한다.

$$x_1 = (k_1 + \frac{k_2}{s})(i_d^* - i_d) \quad (8)$$

$$x_2 = (k_1 + \frac{k_2}{s})(i_q^* - i_q) \quad (9)$$

즉, 무효전력은 무효전류의 기준치  $i_q^*$ 에 의하여 공급되며, 유효전력은 직류단 전압오차에 따라 반응하는  $i_d^*$ 를 PI제어기를 통해 변화시키므로 조정된다.

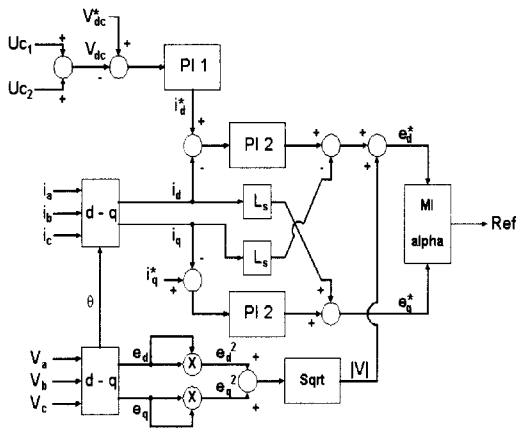


그림 2 STATCOM 제어 블록도  
Fig. 2 STATCOM control block diagram

인버터의 유효전력의 흐름을 제어하기 위하여 전류의 유효분 기준치  $i_d^*$ 를 설정하면 다음과 같다.

$$i_d^* = (k_1 + \frac{k_2}{s})(V_{dc}^* - V_{dc}) \quad (10)$$

식 (2)에서  $d$ 축 전류에서는  $q$ 축 전류와 모션전압  $|V|$ ,  $q$ 축 전류에서는  $d$ 축 전류가 외란으로 나타난다. 이러한 외란을 보상하고 주입전류 제어기로서 PI 제어기를 이용하여 인버터 출력 전압 기준치의 유효분  $e_d^*$ 와 무효분  $e_q^*$ 를 설정하면 다음과 같다.

$$e_d^* = (k_1 + \frac{k_2}{s})(i_d^* - i_d) - i_q \cdot L_s + |V| \quad (11)$$

$$e_q^* = (k_1 + \frac{k_2}{s})(i_q^* - i_q) + i_d \cdot L_s \quad (12)$$

이렇게 생성된 인버터 출력 전압의 유·무효분은 그림 2의 제어 블록도에 나타난 바와 같이 2상에서 3상으로 역변환 되어 기준신호인  $Ref$ 를 만들게 된다.

### 2.3 PWM 펄스 생성

그림 3과 같이 3-레벨 인버터의 경우 상·하단 기준신호  $Ref_1, Ref_2$ 와 삼각파  $Tri_1, Tri_2$ 의 비교방식에 의해 그림 1의 인버터 게이트 신호  $S_1, S_4$ 를 발생시킨다. 그림 4에 나타난  $S_1, S_4$ 의 조합에 의해 나머지 게이트 신호인  $S_2, S_3$ 를 만들 수 있다.

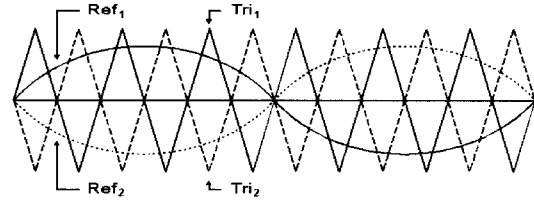


그림 3 기준신호와 삼각파  
Fig. 3 reference and triangular wave

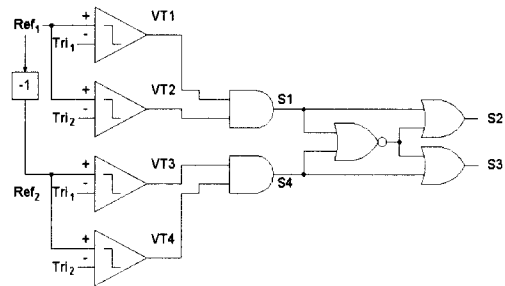


그림 4 PWM 생성  
Fig. 4 PWM generation

표 1 스위칭 테이블  
Table 1 Switching table

	$S_1$	$S_1 = 0$	$S_1 = 1$
$S_4$		$S_1, S_4 = \text{OFF}$ $S_2, S_3 = \text{ON}$ (zero voltage)	$S_1, S_2 = \text{ON}$ $S_3, S_4 = \text{OFF}$ (positive voltage)
	$S_4 = 0$		
	$S_4 = 1$	$S_1, S_2 = \text{OFF}$ $S_3, S_4 = \text{ON}$ (negative voltage)	

그림 4의 논리 조합에 의해 만들어진 스위치 동작상태를 표 1에 나타내었다. 표 1에서 보이듯이 양의 주기 ( $V_{dc}/2, 0$ )동안은  $S_1$ 과  $S_2$ 가 동작을 하고 음의 주기 ( $0, -V_{dc}/2$ )동안은  $S_3$ 와  $S_4$ 가 동작한다.

영전압 상태는  $S_1$ 과  $S_4$ 가 off,  $S_2$ 와  $S_3$ 가 on 상태를 유지함으로써 이루어진다.

### 2.4 상·하단 직류전압 균등 제어기

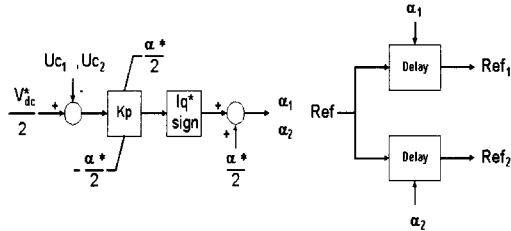


그림 5 기준 신호 발생  
Fig. 5 Reference signal generation

제안하는 DC Link 상·하단 전압 제어는 상·하단 기준신호  $Ref_1, Ref_2$ 의 점화각  $\alpha$ 를 조절함으로써 상·하단 전압을 제어하는 것이다. 직류측 상·하단 전압이 모두  $\frac{V_{dc}^*}{2}$ 가 되도록 실측 상·하단 전압과  $\frac{V_{dc}^*}{2}$ 의 차를 구하여 그림 5에 나타낸 제어기를 통하여 상·하단의 편차각  $\alpha_1, \alpha_2$ 를 구하여 그림 2의 제어기 출력  $Ref$ 의  $\alpha$ 에 각각 더하여 상·하단 기준신호  $Ref_1$ 과  $Ref_2$ 를 구할 수 있다. 여기서 편차각  $\alpha_1, \alpha_2$ 는 실제 3-레벨 STATCOM의 동작에 영향을 미치지 않는 최대 범위이내의 값이어야 한다.  $i_q^*$ 의 부호는 STATCOM이 진·지상 천이 함으로써 발생하는 점화각  $\alpha$ 의 변화에 효과적으로 대응하기 위하여 필요하다.  $\alpha^*$ 은 정상 상태에서 실제 STATCOM의 손실을 보상하기 위한 인버터와 단자전압간의 위상차이다.

### 3. Matlab 시뮬레이션

제안하는 제어기의 동작을 검증하고 STATCOM의 성능을 분석하기 위해 Matlab에 의한 시뮬레이션을 실시하였다.

그림 6은 초기조건부, 제어부, 좌표변환부, 스위칭부, 계통연계부 등으로 구성된 STATCOM의 Matlab 시뮬링크의 구성을 나타내었다.

그림 7에 나타난 주 제어부는 PI제어기를 사용하여 식 (2)와 그림 2에서 보인 것처럼  $d$ 축 인버터 출력전압  $e_d$ 를 입력으로 했을 때,  $q$ 축 전류성분  $i_d$ 와  $|i|$ 의

외란과  $q$ 축 전류 미분 방정식에서의  $d$ 축 전류성분의 외란을 보상하고 직류 캐패시터로 출입하는 유·무효 전력을 일정하게 유지하도록 설계하였다.

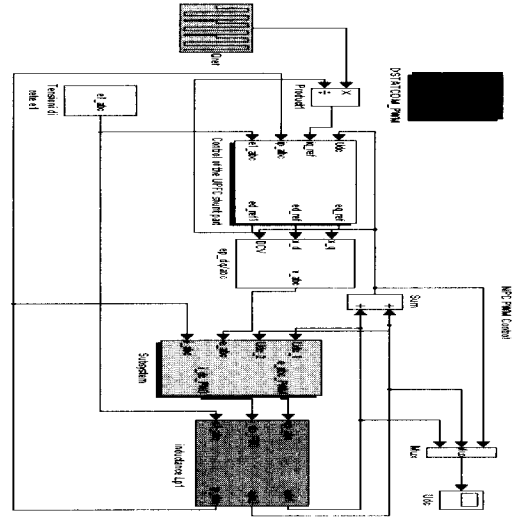


그림 6 Matlab simulink 구성도  
Fig. 6 Matlab simulink configuration

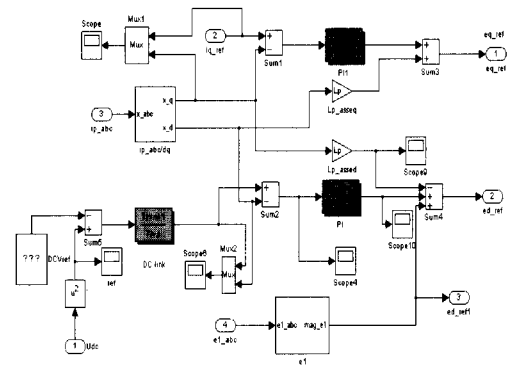


그림 7 주 제어부 블록도  
Fig. 7 Main control block diagram

그림 8은 DC Link 상·하단 전압을 일정하게 유지하도록 하는 제어부와 3-레벨 형태의 PWM을 발생하도록 구성된 시뮬링크를 나타내었다. 그림 7의 제어기 출력을 좌표 변환하면  $M$ 와  $\alpha$ 가 생성이 되고 이것에 의해  $Ref$ 를 형성하게 된다. 이  $Ref$ 를 그림 8의 DC Link 상·하단 제어기의 출력  $\alpha_1, \alpha_2$  만큼 변화시켜  $Ref_1, Ref_2$ 을 생성하여 PWM 발생부로 들어가 PWM을 생성하게 된다.

그림 6과 같이 전체 시스템을 모델링한 후 시뮬레이션 조건으로는 기준치  $i_q^*$ 를 시간에 따라 변화를  $\pm 1$ 로 시켰고  $V_{dc}^*$ 을 2.5로 설정하여 기준값이 변하더라도 일정한 캐패시터 전압을 유지하게 하였다.

그림 7과 8의 제어기는 일정시간 이후에 동작하도록 하여 과도상태를 분석하였다.

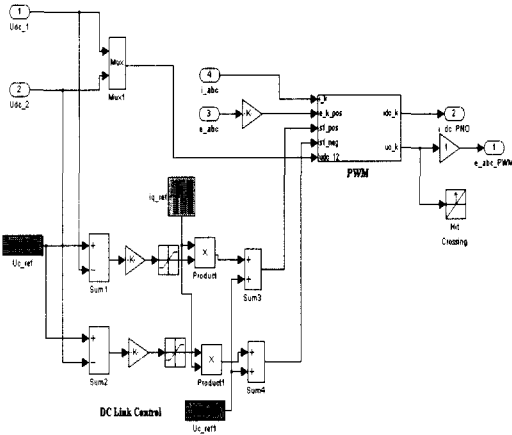
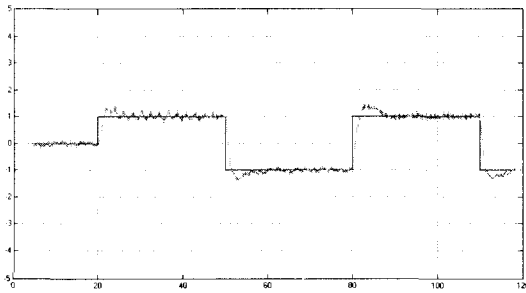
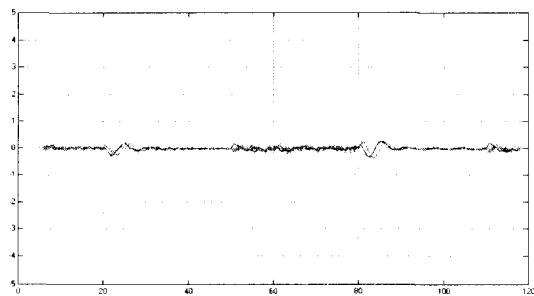


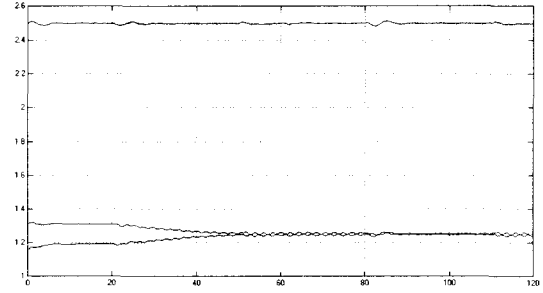
그림 8 DC Link 제어부와 PWM 발생부  
Fig. 8 DC Link control and PWM generation part



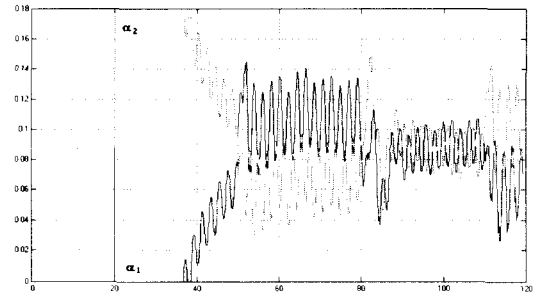
(a)  $i_q^*$  와  $i_q$



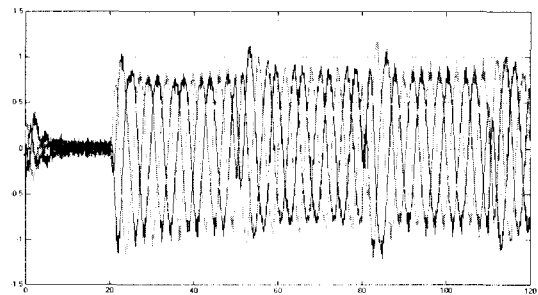
(b)  $i_d^*$  와  $i_d$



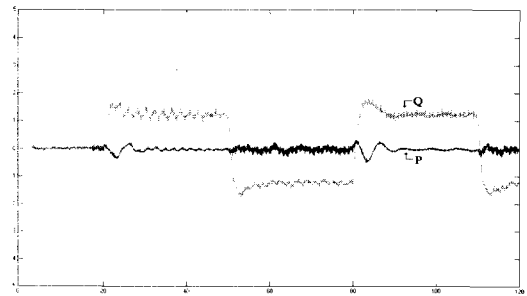
(c) 직류 캐패시터 링크 전압



(d) 상·하단 편차각



(e) 3상 전류



(f) 유효전력과 무효전력

그림 9 시뮬레이션 결과  
Fig. 9 Simulation result

식 (3), (4)에 나타난 것처럼 인버터의 출력전압 기준치  $e_d^*$ ,  $e_q^*$ 에 의해 계산된  $M$ 과  $\alpha$ 로 인버터의 출력전압을 제어함으로써 그림 9의 (a), (b)에 나타난 것처럼 기준치  $i_q^*$ ,  $i_d^*$ 을 추종함을 보여준다. (d)에 나타난 상·하단 편차각에 의해 초기에 (c), (e)에서 보이는 DC Link 상·하단의 불균등과 출력 전류의 불평형을 제어기의 동작으로 인하여 평형상태로 되돌아가는 것을 볼 수가 있다. (f)는 인버터로 입·출입하는 유·무효 전력을 나타낸 것이다. 유효전력의 입·출입은 전이 시에만 발생한다.

#### 4. 축소모형 실험

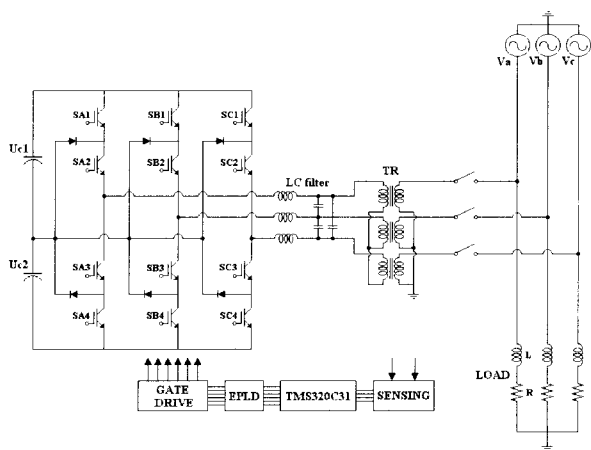


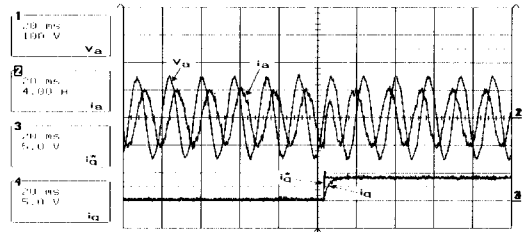
그림 10 3-레벨 STATCOM의 축소모형  
Fig. 10 Scaled model of 3-Level STATCOM

제안된 제어기의 성능평가와 시뮬레이션의 타당성을 입증하기 위해 하드웨어 축소모형을 제작하여 실험을 실시하였다. 시뮬레이션과 마찬가지로 제어기를 설계하였고, 제어장치로는 TMS320C31을 사용하였다.

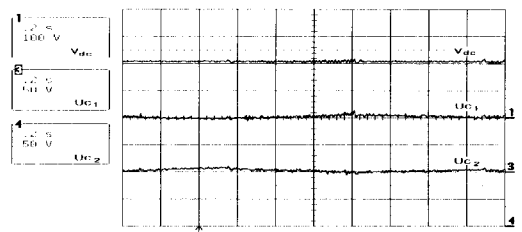
그림 11은 하드웨어 축소 모형을 시뮬레이션을 통해 설계한 제어기를 이용하여 구동하였을 때 실험 파형이다.  $i_q^*$ 를 40주기마다  $\pm 1$ 로 변화하게 하였고,  $V_{dc}^*$ 을 205V로 설정하여 상단 102.5V, 하단 102.5V 씩 각각 일정한 캐패시터 전압을 유지하게 하였다. 그림 11(a)는  $i_q^*$ 가 전이 할 때의 전압과 전류를 나타낸 것이다.

결과에 나타난 것과 같이 반주기안에  $i_q$ 가  $i_q^*$ 를 추종하는 것을 알 수가 있다. 그림 11(b)에 나타난 것처럼 상·하단이 약 10V정도의 차이를 가지는 불균등

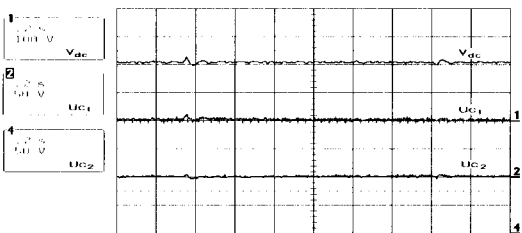
전압이 나타나면 그림 9(e)에 보인 것과 같이 인버터 출력전압 및 전류의 상·하 크기가 서로 다르게 나타난다. 따라서 이것은 심각한 전압 고조파를 발생시킬 수 있기 때문에 제안한 제어기를 이용해서 그림 11(c)에 보인 것처럼 상·하단 DC Link 전압을 일정하게 유지하도록 하였다. 그림 11(d)에 나타난 것처럼 유·무효전력의 유·출입을 확인할 수 있었다.



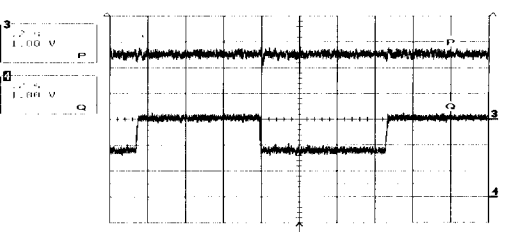
(a) A상 전압, 전류,  $i_q^*$ ,  $i_q$



(b) 제어전의 직류 캐패시터 전압



(c) 제어후의 직류 캐패시터 전압



(d) 유효전력과 무효전력

그림 11 실험 결과  
Fig. 11 Experiment result

## 5. 결 론

본 논문은 DC Link 상·하단 전압을 균등하게 유지하는 제어기법이 포함된 제어방식의 검증과 동적 성능 해석을 위해 3-레벨 STATCOM과 모의 전력계통에 대해 Matlab을 이용한 시뮬레이션 모형을 개발하고 시뮬레이션을 실시하였으며, 또한 3-레벨 STATCOM과 모의 전력계통의 축소모형과의 연계실험을 실시하여 동작 특성을 분석하였다.

시뮬레이션과 실험을 통한 결과는 3-레벨 STATCOM과 전력계통의 동특성과 제어 성능과 무효 보상효과를 확인하는데 효과적이었다. 이들을 통해 제어기의 특성을 검증하고 제어기의 우수함을 확인할 수 있었다. DC Link가 여러 개 사용되는 멀티레벨이나 멀티브리지 인버터의 DC Link 제어에 유용할 것으로 기대된다.

본 연구는 한국과학재단의 지원에 의해 이루어진 연구결과와의 일부임. (국제공동연구 과제번호 : 996-0900-005-2)

## 참 고 문 헌

- [1] G. Joos, L. Moran, P. Ziogas, "Performance Analysis of a PWM Inverter Var Compensator", IEEE Trans. on PE, Vol. 6, No. 3, pp. 380-391, July 1991.
- [2] B.M. Han, G.G. Karady, J.K. Park, S.I. Moon, "Interaction Analysis Model for Transmission Static Compensator with EMTP", IEEE Trans. on Power Delivery, Vol. 13, No. 4, pp. 1297-1302, October 1998.
- [3] C. Schauder, et. al., "Operation of 100MVar TVA STATCON", IEEE Trans. on Power Delivery, Vol. 12, No. 4, October 1997.
- [4] Y. Chen, B. Mwinyiwiwa, Z. Wolanski, B.T. Ooi, "Regulating and Equalizing DC Capacitance voltage in Multilevel Statcom", IEEE Trans. on Power Delivery, Vol. 12, No. 2, pp. 901-907, April 1997.
- [5] P. Mattavelli and A.M. Stankovi, "Dissipativity-Based Control for STATCOM", IEEE Power Tech '99 Conference Budapest Hungary, paper BPT99-369-46 Aug. 29, Sept. 2, 1999.
- [6] K.K. Sen, E.J. Stacey, "UPFC-Unified Power Flow Controller: Theory, Modeling, and Applications", IEEE Trans. on Power Delivery, Vol. 13, No. 4, pp. 1453-1460, October 1998.

## 저 자 소 개



### 이준기(李俊基)

1973년 9월 14일생. 1998년 명지대 전기공학과 졸업. 2001년 동 대학원 전기공학과 졸업(석사). 현재 (주)인텍 FA 연구원.



### 한병문(韓炳文)

1953년 7월 5일생. 1976년 서울대 전기공학과 졸업. 1988년 아리조나주립대 대학원 전기공학과 졸업(석사). 1992년 동 대학원 전기공학과 졸업(공학박). Westinghouse 중앙연구소 선임 연구원. 현재 명지대 전기정보제어공학부 부교수, 당 학회 학술이사.



### 김성남(金城南)

1953년 9월 17일생. 1980년 명지대 전기공학과 졸업. 1988년 동 대학원 전기공학과 졸업(석사). 2001년 현재 대호건설 전기부 부장. 동 대학원 전기공학과 박사과정.