

A Study on Optimization of the Weil-Dobke's Synthetic Short-Circuit Tests

金孟顯* · 高義石**
(Maeng-Hyun Kim · Hee-Seog, Koh)

Abstract - This paper deals with the configuration, operating principles, systematic calculation method of parameter and optimization method of test circuit for parallel current injection method, series voltage injection method and hybrid synthetic test method as the method for performance test of circuit breaker with extra high interrupting capacity. The test method depicted above is applied to short-circuit making and breaking test (operating sequence : Os, CdOs, Od - CdOs) and out-of-phase tests (operating sequence : Os, CdOs) for performance test of the newly-developed 420kV 50kA and 800kV 50kA puffer-type gas circuit-breaker according to IEC 60056 and IEC 60427. The testing results, evaluation of equivalence for test and analyzed results are also presented in this paper.

Key Words : Short-circuit test, Synthetic test method, Transient recovery voltage, Circuit breaker

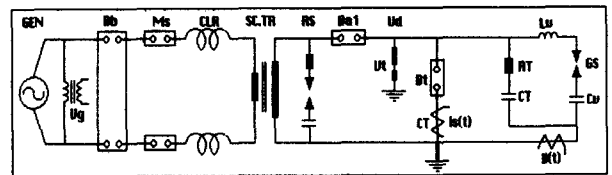
1. 서 론

대용량 개폐장치의 성능을 경제적으로 평가하기 위한 방법에 대한 연구는 오랜 기간동안 계속되어 현재의 기술수준은 차단시험 뿐만 아니라 투입시험까지도 합성 시험방법을 사용하는 수준에 이르렀다. 이러한 합성시험방법[1-3]에는 전압원회로를 대전류구간 내에 투입하여 대전류구간에서 고전압구간의 전이과정을 전압원회로가 감당하게 하는 전류주입방법[4-8]과 전압원회로를 고전압구간 내에 투입하여 대전류 구간에서 고전압구간으로의 이동을 두 개의 전원이 동시에 감당하게 하는 전압주입방법[8-11] 및 이들 두 가지 시험방법의 장점을 적절하게 조합한 Hybrid 방식의 합성 시험방법[8-9] 등이 개발되어 사용되고 있다. 따라서 본 논문에서는 이들 3가지의 합성시험방법 즉, 전류주입방법에 대해서는 시험전류와 전류의 발생원리, 시험회로의 최적화 및 등가성에 대해, 전압주입방법에 대해서는 국내에서 최초로 개발한 800kV 50kA 8000A 가스절연차단기의 성능평가시험에 적용한 시험회로와 회로파라미터의 계산 및 등가성에 대해, 그리고 Hybrid 합성시험방법에 대해서는 전압 420kV, 차단전류 50kA Puffer형 가스절연차단기에 적용하여 단락투입차단시험(동작책무 : Os, CdOs, Od-CdOs)와 탈조차단시험(동작책무 : Os, CdOs)을 IEC60056과 IEC60427에 따라 수행한 단락시험과 탈조시험의 회로파라미터, 시험결과 및 시험방법의 등가성에 대한 평가[8-12]를 시험전류의 기술기,

TRV의 상승률 및 회복전압을 기준으로 평가하고 또한 각 시험방법의 차이점과 시험에 소요되는 에너지를 비교하여 기술하였다.

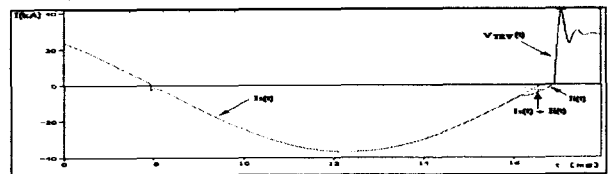
2. 합성단락시험의 원리

합성시험의 기본개념은 차단기가 폐로 상태에서는 대전류가 흐르는 반면에 극간의 전압강하는 없고, 차단기가 개로 상태에서는 극간에는 전압은 정격전압이 인가되는 반면에 전류는 흐르지 않는다는 점에 착안하여 차단기의 차단과정에 맞추어 전류와 전압을 적절하게 인가함으로써 직접시험과 등가로 성능평가시험을 수행할 수 있는 시험방법이다.



(a) 합성 단락시험회로도

(a) Circuit diagram of synthetic tests



(b) 시험전류 및 시험전압

(b) Test current and voltage

그림 1. 병렬전류주입방식의 시험회로도, 전류 및 전압
Fig. 1 Test circuit, current and voltage of parallel current injection method

* 正 會 員 : 韓 國 電 氣 研 究 所 產 業 協 力 部 先 任 研 究 員

** 正 會 員 : 慶 南 大 電 氣 電 子 工 學 部 教 授 · 工 博

接 受 日 字 : 2001年 3月 14日

最 終 完 了 : 2001年 5月 8日

- 여기서, Gen : 단락발전기
- Bb : 단락발전기 보호용 차단기
- Ms : 투입스위치
- CLR : 시험전류조정용 리액터
- SC.TR : 단락변압기
- RS : 아크 재점호 장치
- Ba : 보조차단기
- Bt : 피시험차단기
- Gs : Spark-Gap Switch
- Cv, Lv, Re, Ce : 전압원회로의 회로소자
- Vd : 시험전압측정용 분압기
- CT : 시험전류측정용 변류기
- Is(t) : 전류원회로의 시험전류
- Ii(t) : 전압원회로의 시험전류
- Vtrv(t) : 과도회복전압

2.1 병렬전류주입방법

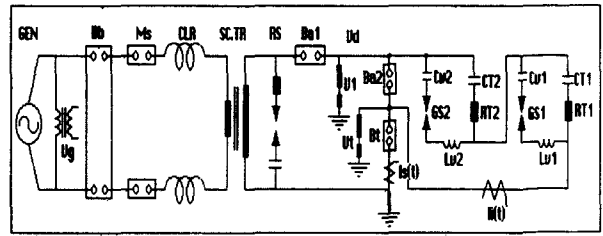
합성 단락시험의 대표적인 시험방법은 병렬전류주입방식으로 시험회로는 그림 1(a)에서 나타낸 것과 같이 피시험 차단기(Bt)에 시험전류를 공급하는 전류원회로와 시험전압을 공급하는 전압원회로로 이루어져 있으며, 시험의 일반적인 원리는 다음과 같다.

그림 1(b)의 시험전류 및 전압 파형에서 나타낸 것처럼 첫째, 투입스위치(Ms)를 투입하면 전류원회로의 시험전류 Is(t)는 보조차단기(Ba)를 통해 Bt에 공급된다. 둘째, 아크시간이 확보되는 시점에서 Ba와 Bt를 동작시켜 접점을 개극한다. 하지만 차단기 극간에는 단락전류라는 대단히 큰 전류가 통전되고 있어 차단기가 순간적으로는 이 전류를 차단할 수 없어 차단기 극간에는 아크가 발생하게 된다. 때문에 차단기 극간에는 아크를 통하여 여전히 전류가 통전하게 된다. 셋째, 시간이 경과되어 시험전류의 영점에 이르기 직전인 전류영점 전 약500μs시점에 전압원회로의 시험전류를 주입시킨다. 넷째, 그러면 아크를 통해 통전되던 중첩된 시험전류중 전류원회로의 전류를 Ba가 차단하게 되면 전압원회로의 시험전류만이 Bt를 통해 흐르게된다. 다섯째, 이 시험전류를 Bt가 차단하게되면 순간적으로 전압원회로의 과도회복전압 및 회복전압이 인가되어 직접단락시험과 동일하게 차단성능을 검증할 수 있게 된다.

2.2 직렬전압주입방법

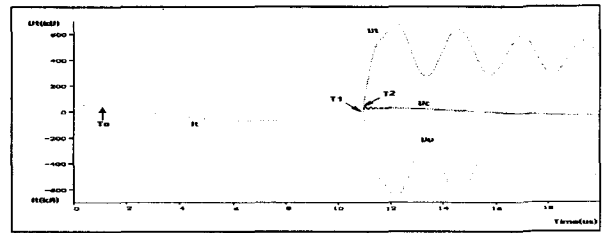
그림 2(a)와 (b)의 시험회로도, 전류 및 전압 파형에서 나타낸 것처럼 첫째, 시험전류Is(t)가 Ba를 통해 Bt에 공급되고, 둘째, To시점에서 이 시험전류를 차단시키기 위해 Ba와 Bt를 동작시켜 접점을 개극한다. 하지만 차단기 극간에는 단락전류라는 대단히 큰 전류가 통전되고 있어 차단기가 순간적으로는 이 전류를 차단할 수 없어 차단기 극간에는 아크가 발생하게 된다. 때문에 차단기 극간에는 아크를 통하여 여전히 전류가 통전하게 된다. 그러나 시간이 경과되어 전류의 영점인 T1시점에 이르면 아크를 통해 통전되던 시험전류는 Ba와 Bt에 의해 차단되게 된다. 그러면 Ba에는 순간적으로 전압원회로의 과도회복전압 제어용 회로소자 때문에 인가되는 전압은 없어지고, 다만 Bt에만 그림 2의 시험전류 및 전압 파형처럼 전류원회로의 과도회복전압이 인가되게 된다. 그리고 전압원회로는 전류원회로의 과도회복전

압 초기파고치 직전인 T2시점에 Spark-Gap 스위치를 시동시켜 전류원전압에 전압원전압을 중첩시킨다. 그러면 Bt에는 전압원회로의 회복전압이 인가되어 차단기의 직접단락시험과 동일하게 차단성능을 검증할 수 있게 된다.



(a) 합성 단락시험회로도

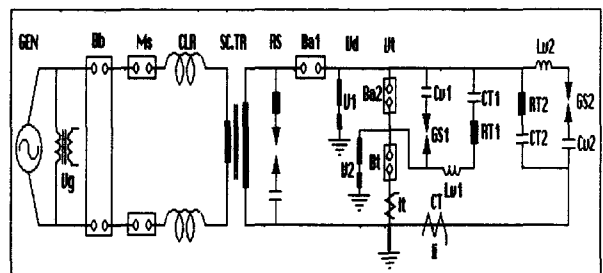
(a) Circuit diagram of synthetic tests



(b) 시험전류 및 시험전압

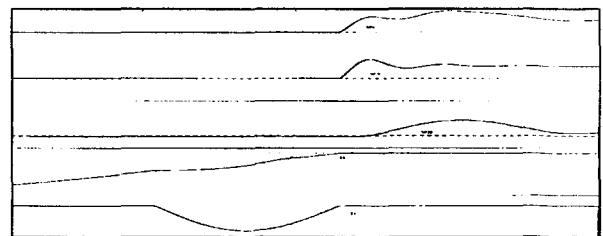
(b) Test current and voltage

그림 2. 직렬전압주입방식의 시험회로도, 전류 및 전압
Fig. 2 Test circuit, current and voltage of series voltage injection method



(a) 합성 단락시험회로도

(a) Circuit diagram of synthetic tests



(b) 시험전류 및 시험전압

(b) Test current and voltage

그림 3. Hybrid방식의 시험회로도, 전류 및 전압
Fig. 3 Test circuit, current and voltage of Hybrid tests method

2.3 Hybrid 합성시험방법

그림 3에서 나타낸 것과 같이 Hybrid 합성시험은 전류주입법과 전압주입방법의 장점을 적절하게 조합한 시험방법으로

시험회로의 제어는 다음과 같다. 첫째, 시험초기상태는 Bb, Ba, Bt는 폐로 상태이고, 투입스위치(Ms)는 개로 상태이다. 둘째, 시험이 시작되면 Ms를 투입하면 단락발전기(Gen)에서 발생한 전류가 Bt를 통해서 흐르게되고 이 시험전류의 직류분이 20%이하인 시점에 Bt를, 적절한 시간지연 후에는 Ba를 개극하면 Ba와 Bt 양극에는 아크가 발생하게 되고 시험전류는 이 아크를 통해 여전히 통전되게 된다. 셋째, 하지만 전류원전압이 정격전압에 비해 매우 작기 때문에 정격아크시간을 유지하기 못하게 되므로 아크 재점화장치(Rs)를 구동시켜 매우 빠른 주파수의 전류를 전류원전류에 중첩시켜 시험에 필요한 시간만큼 아크시간을 연장시킨다. 넷째, 필요한 시간만큼 연장된 시험전류를 전류영점에 도달하기 직전에 영점을 정확하게 예측하여 전류영점전 600μs시점에서 전압원회로-1을 구동시켜 주입전류를 전류원전류에 중첩시킨다. 다섯째, 600μs후 전류원전류의 영점이 되면 Ba1에 의해 전류원전류는 차단되고 주입전류만 Ba2와 Bt를 통해 흐르게 된다. 여섯째, 그리고 마지막으로 주입전류를 Ba2와 Bt가 차단하게 되면 Bt의 극간 및 대지간에는 전압원회로-1에서 공급되는 시험전압이 인가되고 이렇게 인가되는 전압의 과도치에 도달하기 직전에 전압원회로-2를 시동시켜 초기전압에 시험전압을 중첩시킴으로서 과도전압 및 회복전압을 Bt에 인가하여 단락시험을 완성한다.

3. 전압원회로의 분석과 계산

전압원회로의 분석과 계산을 체계적이고 용이하게 수행하기 위해 물리량인 시험회로 파라미터를 2-파라미터를 기준으로 상호 비교값인 Nondimensional Factor를 사용하여 계산하는 방안을 검토하였다.

3.1 Nondimensional Factor의 정의

3.1.1 계수 d의 정의

계수 d는 전압원회로의 Main Capacitor Cv와 Tuning Capacitor Ce와의 비를 나타내는 상수로서 상용주파회복전압과 과도회복전압 상승률의 대부분을 결정하는 계수로 식(1)와 같이 정의되고, 과도회복전압과의 관계는 그림 3에 나타내었다.

$$d = \frac{C_v}{C_e} \quad (1)$$

3.1.2 계수 k의 정의

계수 k는 전압원회로의 서어지 임피던스와 Tuning Resistor와의 비를 나타내는 상수로서 과도회복전압의 진폭율과 지연시간의 대부분을 결정하는 계수로 식 (2)와 같이 정의되고, 과도회복전압과의 관계는 그림 4에 나타내었다.

$$k = \frac{R_e}{\sqrt{\frac{L_v}{C_s}}} \quad (2)$$

3.1.3 계수 p의 정의

계수 p는 과도회복전압의 가속도와 전압원전류의 가속도

의 비를 나타내는 상수로서 상용주파회복전압과 과도회복전압 상승률의 대부분을 결정하는 계수로 식 (3)과 같이 정의되고, 과도회복전압과의 관계는 그림 5에 나타내었다.

$$p = \frac{W_n}{W_i} = \frac{W_i}{\pi/t_3} \quad (3)$$

3.2 전압원회로 파라미터의 계산

전압원회로의 계산조건은 첫째, 전압원회로의 에너지는 피시험차단기가 재점화나 재발화가 발생하였을 경우 이를 확인할 정도로 충분히 커야 하므로 본 연구에서 사용한 시험설비의 용량은 차단용량의 최소 10% 이상이 되도록 설정하였고 각 시험회로 파라미터의 계산은 식(4)에서 식(8)에 나타내었다.

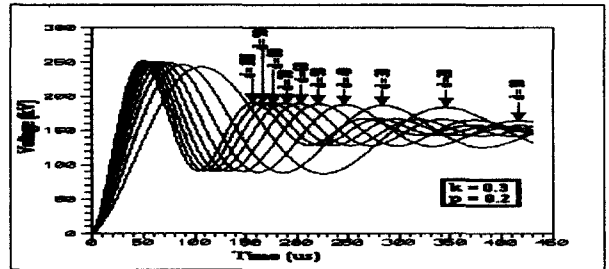


그림 4. 계수 d와 과도회복전압 파형과의 관계
Fig. 4 Relationship between factor d and TRV

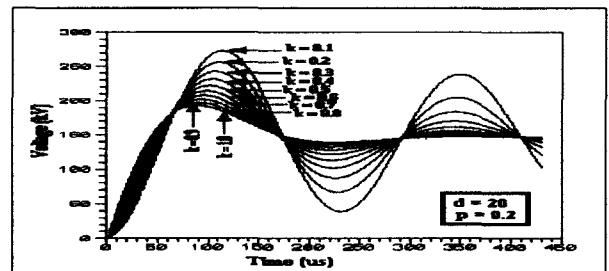


그림 5. 계수 k와 과도회복전압 파형과의 관계
Fig. 5 Relationship between factor k and TRV

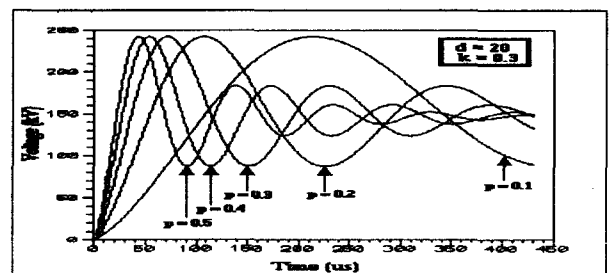


그림 6. 계수 p와 과도회복전압 파형과의 관계
Fig. 6 Relationship between factor p and TRV

$$E_o = \left[K_T \sqrt{\frac{2}{3}} \right] [\beta] [V_n] \quad (4)$$

$$L_v = \left[\frac{K_T V_n^2}{w_o P} \right] [\beta] = \left[\frac{K_T}{w_o} \right] [\beta] \left[\frac{V_n^2}{P} \right] \quad (5)$$

$$C_v = \frac{1}{w_i^2 L_v} = \left[\frac{2}{3} \frac{w_o K_A^2 K_T}{\pi_2} \left(\frac{1}{S^2} \right) \right] \left[\frac{1}{\beta P^2} \right] [P] \quad (6)$$

$$C_e = \frac{C_V}{d} = \left[\frac{2}{3} \frac{w_0 K_A^2 K_T}{\pi^2} \left(\frac{1}{S^2} \right) \right] \left[\frac{1}{\beta p^2 d} \right] [P] \quad (7)$$

$$R_e = k \sqrt{\frac{L_V}{C_S}} = \left[\sqrt{\frac{3}{2}} \frac{\pi}{w_0 K_A} (S) \right] \left[\beta^2 p k \sqrt{1+d} \right] \left[\frac{V_n}{P} \right] \quad (8)$$

- 여기서, V_n : 차단기 정격전압
- P : 차단기 정격단락용량
- K_T : 차단기 첫상 차단 계수
- K_A : 과도회복전압 진폭을
- $S = U_c / t_3$: TRV 상승률
- $C_S = C_V C_e / (C_V + C_e)$
- w_0 : 정격 각속도
- L_D : 직접단락시험회로의 리액턴스

4. 합성단락시험의 등가성 평가

합성시험의 등가성을 평가하기 위한 연구시험은 이미 1960년대에 수없이 많이 수행되었다[8-12]. 하지만 이때 수행한 연구는 주로 절연회복 특성에 관한 것이 주류이고 열적회복능력에 대해서는 평가할 수 있는 기술을 가지지 못했다. 하지만 1980년대 열적회복능력에 대한 평가시험방법이 새로이 개발되어 직접시험과의 비교시험을 수없이 수행한 결과 전류주입방법의 합성시험이 직접시험과의 등가성을 입증할 수 있었고 뒤이어 전압주입방법에 대해서도 등가성이 입증되었다. 그래서 국제규격에서도 이들 시험방법을 포함해서 직접시험과 등가성만 입증된다면 또다른 시험방법을 사용하는 것을 허용하고 있다. 그래서 본 논문에서는 앞서 언급한 Hybrid 합성시험방법을 포함시켜 각시험방법에 대한 등가성을 차단과정별로 구분하여 검토하였다.

- 1) 대전류구간(아크발생구간으로 지속시간은 수ms에서 수십ms가 된다)
- 2) 상호작용구간(에너지평형구간으로 지속시간은 수ms에서 수십ms가 된다)
- 3) 고전압구간(절연회복구간으로 지속시간은 수ms에서 수십ms가 된다)

4.1 대전류구간

대전류구간에서는 시험방법에 관계없이 전류원회로에서 시험전류를 공급하므로 시험전류의 크기 및 아크시간만 동일하게 유지하면 등가성을 유지시킬 수 있으므로 보조차단기에 의한 전류감소분만 고려하여 시험을 수행하면 등가성은 확보되게 된다.

그러나 Hybrid 시험방법에서는 아크에너지를 직접시험과 동일하게 유지시키는 것은 상당한 어려움이 따른다. 그 이유는 첫째, 전류원 전압이 정격전압보다 작고, 둘째, 보조차단기의 아크전압이 피시험차단기의 아크전압에 중첩되기 때문이다. 하지만 그림 3(a)의 시험회로에서 보조차단기(Ba2)가 반도체 차단기 같은 synchronous 차단기를 사용하여 고속으로 주입전류를 차단하면 직접시험과 동일한 아크에너지를 유지시킬 수 있지만 현실적으로 불가능하다.

그러므로 본 연구에서는 전류원전류를 피시험차단기와 동시에 차단함으로써 발생하는 시험전류의 왜형을 고유시험전류의 5%정도 증가하여 시험을 수행함으로써 등가성을 유지할 수 있었다.

4.2 상호작용구간

상호작용구간에서는 서어지임피던스[(du/dt) / (di/dt)]가 직접시험의 그것과 동일해야 함으로 단지 발생하는 TRV과형만으로는 등가성을 평가할 수 없고 시험회로의 파라미터도 평가의 대상이 되어야한다.

4.2.1 전류주입법

전류주입방법에서는 상호작용구간을 전압원회로가 감당함으로써 전압원회로의 전류 주입시점만 전압원회로의 주입전류 주파수의 1/4주기나, 500μs 이하만 유지시키면 간단하게 등가성을 확보하게된다.

4.2.2 전압주입법

전압주입방법에서는 상호작용구간을 전류원회로가 감당해야 하므로 등가성을 확보하기 위해서는 전압원회로의 주입시점이 중요한 역할을 한다. 때문에 본 시험방법을 사용하여 단락시험을 수행하는 경우에는 차단점에서의 전류기울기와 회복전압상승율을 동시에 만족하도록 시험회로를 제어하여야 등가성을 확보할 수 있다. 본 연구에서는 시험한 결과는 다음과 같았다.

- 1) 주입전류의 감소율 di/dt는 규정치 26.7A/μs의 96%인 25.5A/μs이고, 2) 초기TRV의 상승률 du/dt는 규정치 1.1kV/μs의 96%인 1.05kV/μs라는 시험결과를 얻어 직접시험과의 등가성을 확보하였다.

4.2.3 Hybrid 법

하지만 Hybrid 합성시험방법에서는 상호작용구간에는 전류주입방식을 사용하고, 고전압구간에서는 전압주입방법을 사용함으로써 본 시험방법에 대한 등가성의 평가는 주입전류의 왜형과 초기과도회복전압의 상승율을 복합적으로 평가해야 한다. 그러므로 본 연구에서는 주입전류를 발생하는 회로의 리액터의 값이 감소되는 것을 감안하여 회로의 충전전압을 5%정도 상승시켜 다음과 같은 시험결과를 얻었다.

- 1)주입전류의 감소율 di/dt는 규정치 26.7A/μs의 96%인 25.5A/μs이고, 2)초기TRV의 상승률 du/dt는 규정치 2.0kV/μs의 95%인 1.90kV/μs라는 시험결과를 얻어 직접시험과의 등가성을 확보하였다. 따라서 Hybrid 시험방법의 시험전류 및 전압은 직접시험의 그것과 동일한 것으로 사료된다.

4.3 고전압구간

4.3.1 전류주입법

전류주입방법에서는 시험전압은 전압원회로에서 공급됨으로 과도회복전압과 회복전압만 직접 단락시험과 동일하게 유지하면 된다.

4.3.2 전압주입법

전압주입방법에서는 상호작용구간까지는 전류원회로에서 시험전압을 공급하고 이 시점을 지나면 전압원회로가 시험

전압을 차단기에 인가하게 된다. 따라서 전압원회로의 주입 시점만 정확하게 제어하여 과도회복전압과 회복전압만 직접 단락시험과 동일하게 유지하면 된다.

4.3.3 Hybrid 법

차단기의 차단과정에서 대전류구간에서 초기 파고시점까지는 전류주입방법을 사용하게 되고, 이 시점을 지나면 전압주입방법을 사용하여 시험전압을 차단기에 인가하게 된다. 그리고 보조차단기에 부착된 콘덴서Cp는 Bt가 시험전류를 차단한 후 시험전압을 인가하는 통로가 된다. 이때 차단기에 인가되는 전압은 극간뿐만 아니라 대지간에도 인가되기 때문에 다중의 차단부를 갖는 차단기의 단위시험이나 Hybrid 합성시험방법을 사용하는 경우에는 대지간의 절연특성에 대해서 특별한 주의가 기울어야 한다.

5. 시험설비에너지 및 시험결과 검토

5.1 전류주입법

합성시험회로의 최적화란 합성시험회로의 소요 에너지를 최소화하는 것을 의미한다. 때문에 이러한 작업을 하기 위해서는 먼저 다음과 같은 시험조건을 결정해야 한다.

첫째, 피시험차단기의 최대정격을 결정하고, 둘째, 시험을 수행할 항목을 결정한 다음, 셋째, 상기의 시험 항목 중 가장 많은 시험에너지를 소요할 시험항목을 결정하고, 넷째, 이 시험 항목의 시험회로를 결정한다. 다섯째, 시험에너지를 최소화 작업을 수행해야 한다. 상기의 작업조건을 바탕으로 그림 7과 표 1은 동일한 시험조건에서 Over-charging factor인 β 의 변화에 따른 시험회로의 소요에너지의 변화를 나타낸 것이다.

그림 7 및 표 1에서 알 수 있는 것처럼 β 가 1.2일 때 전압원회로의 소요에너지가 가장 적게 소요되는 것을 알 수 있다. 그러므로 피시험차단기의 정격전압과 과도회복전압의 상승률의 변화에 따라 시험소요 에너지의 최소치도 변화하지만 β 를 적절하게 활용하면 합성시험회로의 최적화를 구현할 수 있다.

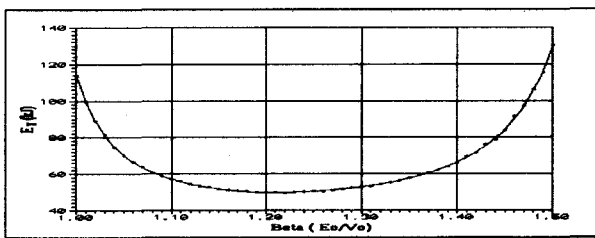


그림 7. Factor β 와 소요에너지

Fig. 7 Factor β and energy required

표 1 Factor β 와 소요에너지

Table 1 Factor β and energy required

β	k	d	p	Fi(Hz)	ECv(kJ)	ECe(kJ)	ET(kJ)
1.00	0.43	19.9	0.13	447.2	103.5	10.1	113.6
1.10	0.48	6.6	0.21	702.5	46.1	11.1	57.2
1.20	0.53	4.0	0.25	815.9	37.3	12.6	49.9
1.30	0.60	2.8	0.25	841.7	37.9	15.4	53.3
1.40	0.70	2.2	0.24	799.1	45.3	20.5	65.8
1.50	0.97	1.8	0.18	594.1	87.9	42.4	130.3

5.2 전압주입법

전압주입방법에서의 전압원회로는 시험전압만 공급함으로 표 2에서 알 수 있는 것처럼 전압원회로의 시험에너지를 획기적으로 절감시킬 수 있어 차단기의 정격전압이 증가하면 할수록 더욱더 효율적인 시험방법임으로 정격전압이 800kV를 초과하는 차단기의 시험방법으로 추천되고 있다. 하지만 시험설비의 제어 및 상호작용구간에서의 등가성 확보가 어렵다.

5.3 Hybrid 법

전압주입방법에서의 전압원회로는 시험전압만 공급함으로 표 3에서 알 수 있는 것처럼 전압원회로의 시험에너지를 획기적으로 절감시킬 수 있어 차단기의 정격전압이 증가하면 할수록 더욱더 효율적인 시험방법이다. 때문에 정격전압이 800kV를 초과하는 차단기의 시험방법으로 전압주입방법이나 Hybrid 시험방법이 타당한 것으로 보고되고 있다.

표 2 시험방법에 따른 시험 파라미터

Table 2 Test parameter according to the test methods

회로정수	직접시험	합성시험		
		전류주입	전압주입	Hybrid법
전압(kV)	330	560	560	560
전류(kA)	50.0	14.1	1.88	14.1
Lv(mH)	17.5	21.0	233	8.48
dI/dt(A/ μ s)	26.7	26.7	1.81	26.7
TRV(kV)	654	654	654	654
에너지(MJ)	16,500	7.0	0.5	2.26

표 3 Hybrid 합성시험 방법의 시험회로 파라미터

Table 3 Test circuit parameter for hybrid synthetic tests

동작 채우	시험회로 파라미터									
	E01 (kV)	E02 (kV)	Cv1 (μ F)	Cv2 (μ F)	Lv1 (mH)	Lv2 (mH)	RT1 (Ω)	RT2 (Ω)	CT1 (μ F)	CT2 (μ F)
BTF 3	346	315	7.48	1.72	24.0	189.5	1501	81.0	0.27	0.48
BTF 4	294	369	5.53	1.64	11.0	138.0	55.7	136.0	1.40	0.46
OOP 2	603	520	4.50	1.70	86.0	485.0	250	227.5	1.20	0.64

여기서, E01,E02 : 전압원회로 Main Capacitor의 충전전압
 Cv1, Cv2 : 전압원회로 Main Capacitor
 Lv1, Lv2 : 전압원회로 주입전류 발생용 Reactor
 CT1,CT2 : 전압원회로 TRV Tuning Capacitor
 T1,RT2 : 전압원회로 TRV Tuning Resistor

6. 결 론

초고압·대용량차단기의 성능평가시험방법으로 전류주입방법이 가장 적절한 시험방법임은 오래 동안의 연구를 통해 잘 알고 있다. 하지만 전류주입방법을 사용함에 있어 2가지

의 제약, 즉 설비용량의 한계와 이론적인 한계가 그것이다. 때문에 IEC규격에서도 초고압·대용량차단기의 성능평가시험방법으로 전류주입방법이 아닌 전압주입방법이나 변압기법과 같은 것을 추천하고있으며 이들 방법 이외에도 직접시험과의 등가성만 입증된다면 또 다른 시험방법을 사용하는 것을 허용하고 있다.

본 연구에서는 2-파라미터 TRV를 사용하는 전류주입방법은 β 를 변화시킴으로 시험에너지를 표 1에서 나타낸 것처럼 최대 70%까지 절감할 수 있었고, 시험전압 및 전류만 입력하면 최적의 TRV 발생회로를 자동으로 계산하는 알고리즘을 개발하였다. 4-파라미터 TRV를 사용하는 경우에는 차단기 정격전압의 상승에 따른 전류주입방법의 이론적, 경제적인 한계를 극복하기 위해 전압주입 및 Hybrid 합성시험방법을 도입하여 국내에서 최초로 개발된 800kV, 50kA, 첫상차단계수 1.3인 차단기와 420kV, 50kA, 첫상차단계수 1.5인 차단기의 성능평가 시험에 적용하여 시험한 결과 시험의 유효성과 경제성을 표 2와 표 3에서 나타낸 것처럼 확인할 수 있었다.

하지만 전압주입방법은 초과도회복전압을 모의하기는 매우 어려운 시험방법으로 사료되고, Hybrid 방법은 시험전류의 기울기와 SLF시험의 초기상승율은 만족시킬 수 없으므로 차단기의 합성시험은 차단기의 정격 및 시험항목에 따라 적절한 시험방법을 선정하여 사용하는 것이 경제적이고 효율적인 것으로 사료된다.

감사의 글

본 연구는 한국전력공사의 지원에 의하여 기초 전력공학 공동연구소 주관으로 수행되었습니다.

참 고 문 헌

[1] R.Rallada, E. Brasca, S. Rovelli and V.Villa, "Contribution to testing technique of high voltage circuit-breaker the development of synthetic methods", IEEE conference record of international symposium on high power testing, volume I, p111-119, 1971 July

[2] Anderson, J.G.P et al, "Synthetic testing of ac circuit-breaker Part I. methods of testing and relative severity", Proc. IEEE, vol. 113, No.4, p611-621, 1966

[3] R.F. Wang, "Analysis of 2-parameter TRV and calculation of components in high power testing circuit", high voltage apparatus, No.3, p10-20, 1983

[4] St. Jean G, "A complete analysis of the Weil circuit", IEEE conference, development in design and performance of EHV switching equipment, Publication No.182, p103-106, 1979

[5] Mutukomi T. , W. M. , Woodson, H. H., "A new synthetic test installation for testing vacuum interrupters", IEEE paper F76, p170-171, 1976

[6] St. Jean G, "Analyse de circuit Wiel applique aux essais synthetiques sur disjoncteurs"

[7] St. Jean G., V. Zajic, "A two-frequency circuit for

producing a two-parameter transient recovery voltage"

[8] IEC, "IEC-High voltage alternating current circuit breaker", IEC60056/FDIS, 2001

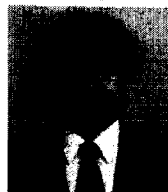
[9] IEC, "IEC-Synthetic testing high voltage alternating current circuit breaker", Publication 60427, 2000

[10] L. Vander Sluis, G.C. Damster, H.W. Kempen, W.A. Vander Linden, " Synthetic test methods : Experience and future developments", (Cigre report 30 August-5September, 1992)

[11] J.G.P. Anderson et al., " Synthetic testing of A.C. circuit-breakers" Part 1 : Methods of testing and relative severity, proc. IEE, vol.113, No.4, p611-621, April 1966. Part 2 : requirements for circuit-breaker proving. proc. IEE, vol.115, No.7, p996-1007, July 1968.

[12] E. Emolumento, E. Figini, S. Rovelli, " Balanced synthetic circuits for short circuit and capacitive current switching tests of high voltage and Extra High voltage circuit breaker", 2nd international seminar on switchgear and controlgear 16th, 17th June 1988.

저 자 소 개



김 맹 현 (金孟顯)

1961년 6월 14일 생. 1989년 경남대 공대 전기공학과 졸업. 1996년 동 대학원 전기공학과 졸업(석사). 1989년~현재 한국전기연구소 선임연구원
Tel : 055-280-1524
E-mail : kimmh@keri.re.kr



고 희 석 (高羲石)

1942년 8월 21일 생. 1966년 부산대 공대 전기공학과 졸업. 1979년 동아대 전기공학과 졸업(석사). 1985년 중앙대 전기공학과 졸업(공학). 경남대 전기전자공학부 교수. 2001년부터 현재 경남대 부총장

Tel : 055-249-2628, 249-2003

E-mail : powersys@kyungnam.ac.kr