

HVDC 기술동향(Ⅳ)

제주-해남 HVDC Protection 방식 이해

김 승 규**, 김 도 암**, 김 대 식**, 김 찬 기*, 고 봉 언*
 (*한전 전력연구원, **한전 광주전력처)

1. 서 론

우리 나라 최초로 육지인 전남 해남에서 제주도를 연결하는 직류송전선로(HVDC)가 1998년도에 완성되어 현재 운전 중에 있다. 본 해남~제주간 HVDC시스템의 보호 동작은 교류 측 보호 기능과 직류 측 보호기능으로 분류하고 있다. 우선 교류 측 보호기능은 주로 컨버터 변압기, 교류 필터, 병렬 커패시터, 병렬 리액터, 버스바(busbar)를 보호하는 것으로 우리가 알고 있는 전통적 의미의 보호회로로 구성되어 있으며 직류 측 보호는 HVDC시스템 자체를 보호하는 개념과 HVDC 시스템에 의해서 AC 측에 과급될 수 있는 문제를 해결하기 위해서 존재하는 것으로 직류 측 보호 동작은 제어 동작의 혼합되어 보호 동작을 행하기 때문에 기술적인 난이도를 가지고 있다. 직류 보호기능은 다음과 같은 제어개념을 갖는다.

- 가. 보호는 오직 고장난 영역만을 제거해야 하고, 나머지 시스템에서는 최소한의 영향을 미쳐야 한다.
- 나. Bipole 시스템의 경우, 두 Pole에 대한 보호는 독립적으로 존재해야 한다.
- 다. HVDC 시스템은 열에 약한 반도체 소자를 가지고 있기 때문에 반도체소자인 싸이리스터에 Stress를 줄이기 위해서 신속한 제어를 행해야 한다.
- 라. HVDC 시스템은 각각의 장치가 주 보호 및 예비 보호 장치에 의해 보호되어야 한다.
- 마. 특정한 구성요소에 대한 제1 및 제2 보호장치는 다른 보호 원리에 의해 동작해야 한다.
- 바. 교류 고장 제거 이후 뒤따르는 HVDC 전송 시스템의 회복을 최적화시키기 위하여 직류 측 및 교류 측 보호장치는 적절하게 연계되어야 한다.
- 사. PTP HVDC 시스템은 HVDC 시스템이 고장이 생긴 경

우에 AC 측에 과급되는 효과가 크기 때문에 고장의 강도를 구분하여 시스템을 정지시키든지 아니면 경보를 발생시켜야 한다.

2. DC 설비 보호

2.1 개 요

제주-해남 HVDC 시스템은 이상에서 설명한 제어 개념을 가지고 다음과 같은 보호 기능을 가지고 있다.

- 가. Asymetry Protection
 - 고조파 공진을 막기 위한 보호기능
- 나. AC/DC Differential Protection
 - 정류 실패나 AC측 고장에 의한 과전류를 보호하기 위한 보호기능
- 다. AC Overcurrent/Overvoltage Protection
 - AC측 과전압/과전류로부터 HVDC 시스템을 보호하기 위한 보호기능
- 라. DC Overvoltage/Overcurrent Protection
 - DC 측 과전압/과전류로부터 HVDC 시스템을 보호하기 위한 보호기능
- 마. Abnormal Protection
 - HVDC 시스템이 비정상적인 스위칭 동작을 하는 경우 HVDC 시스템의 밸브 스택을 보호하기 위한 보호기능
- 바. Common Area Protection
 - NBGS동작이 난 Pole사이의 이상 동작에 의한 HVDC의 이상 동작을 막기 위한 보호기능
- 사. Neutral Area Protection
 - 중성모선을 보호하기 위한 보호기능

그림 2-1은 이상에서 설명한 HVDC 시스템의 보호기능을 HVDC 시스템의 블록도와 연계하여 보여준다. 그리고 HVDC 보호기능의 각각에 대한 설명은 다음절부터 순차적으로 설명해 나가기로 하겠다.

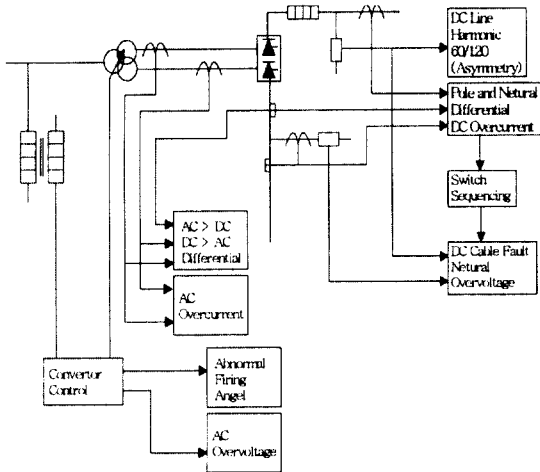


그림 2-1. HVDC 시스템의 보호 블록도.

2.2 Asymmetry 보호 기능

Asymmetry는 AC측에서 지락 사고에 의해서 또는 고조파 공진이 원인이 되어 고조파가 발생되고 발생한 고조파가 HVDC 시스템을 통하여 다시 AC 측에 공급되는 고장현상을 막기 위해서 존재하는 것으로 동작 원리는 DC 전압을 측정하고 측정된 전압을 기본 주파수나 기본 주파수의 2배 주파수를 감지하는 Band-Pass 필터에 주입하여 2차 고조파가 일정한 시간동안 일정한 크기이상 지속되면 HVDC 시스템을 트립시키는 기능을 가지고 있다. 그림 2-2는 Asymmetry 보호기의 기능을 보여 주고 있는 것으로 동작 원리는 그림 2-2 b)에 나타나 있다.

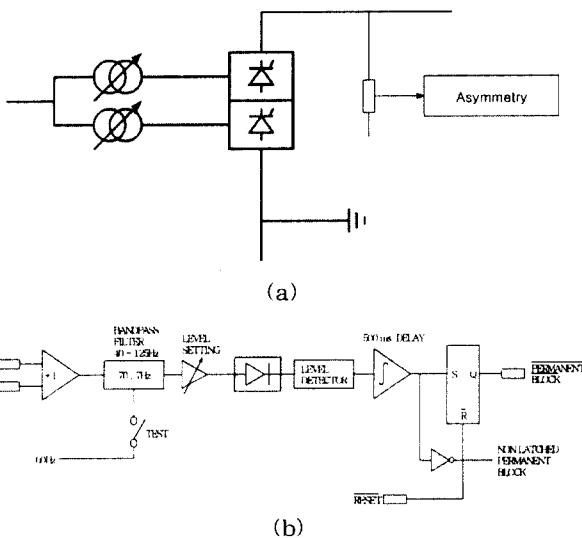
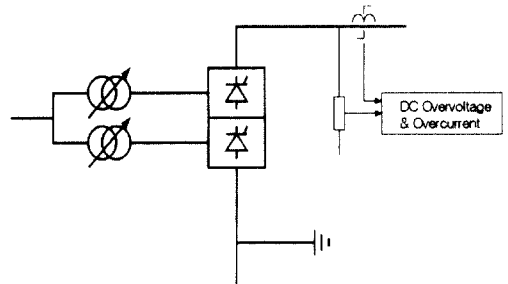


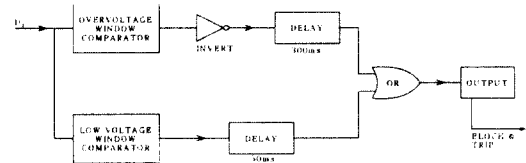
그림 2-2. HVDC시스템의 Asymetry.

2.3 DC Overvoltage/DC Overcurrent

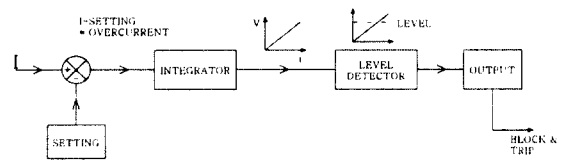
S1865카드의 보호기능은 HVDC 시스템의 각 Pole에 걸리는 DC 과전압과 과전류로 부터 HVDC 시스템을 보호하는 기능을 가지고 있다. 좀 더 구체적으로 설명하면 DC Overvoltage는 HVDC 시스템의 Cable과 Surge Arrester를 보호하는 기능을 가지고 있고 DC Overcurrent는 HVDC 시스템의 사이리스터 밸브를 과열에 의한 과손을 막는데 이용한다. 그림 2-3은 DC Overvoltage와 DC Overcurrent 보호 기능의 BLOCK도를 보여 주고 있는 것으로 본 보호기는 다른 시스템과 다르게 반 한시 특성(Inverse Definite Minimum Time)을 가지고 있다. 추가적으로 본 보호기는 과전압 뿐만 아니라 저전압 보호기능도 가지고 있는데 저전압 보호기능은 Communication Line이 고장이 생긴 경우에 비정상적으로 인버터 단의 전압이 강하하는 경우에 사용된다. 또한 멀리 떨어진 직류 선로 고장 및 HVDC 말단에서 계속적으로 발생하는 낮은 교류전압에 대한 예비 보호로도 동작한다.



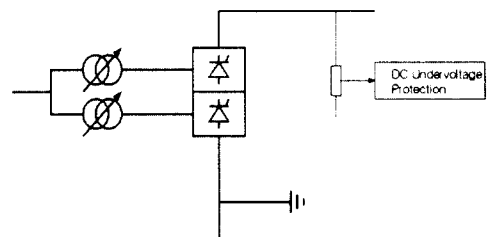
(a) DC Overvoltage/Overcurrent 보호회로도



(b) DC Overvoltage/Under Voltage 보호블럭도



(c) DC Overcurrent 보호블럭도



(d) DC Under Voltage 보호 회로도

그림 2-3. DC Overvoltage/DC Overcurrent 보호 블럭도.

2.4 AC Overcurrent (카드번호: S1597)

S1597카드 기능은 AC 측의 과 전류로부터 HVDC 시스템을 보호하는 기능으로 제3절에서 설명한 DC Overcurrent 보호기능과 유사한 동작을 하는 것으로 차이점은 Y-Δ 3상 변압기로부터 전류를 받아 가장 큰 값을 AC Overcurrent의 보호기의 계환 값으로 이용한다는 점이다. 그림 2-4는 DC Overcurrent의 보호 불럭도를 나타내고 있다.

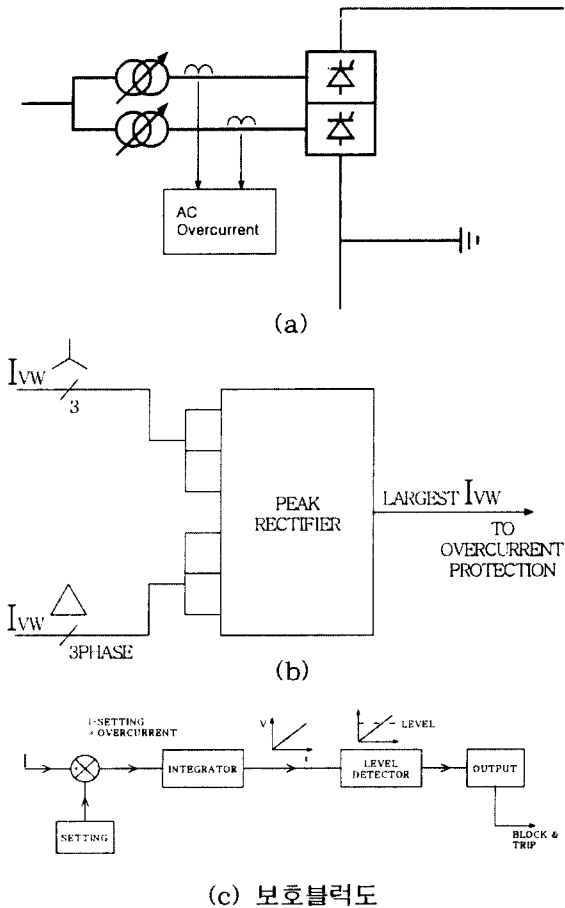


그림 2-4. AC Overcurrent 보호 불럭도.

2.5 AC Overvoltage (카드번호: S1847)

S1847카드 기능은 교류 전압에 노출된 직류 컨버터 밸브에 과전압이 걸리는 것을 방지하기 위하여 사용된다. 이것이 주로 밸브와 컨버터 변압기의 2차 측 권선을 보호하는 것이며, 컨버터 변압기가 탭 변환기를 가지기 때문에, 2차 측 권선에 과도하게 높은 전압을 발생시키는 1차 전압의 크기와 탭 위치의 특정한 결합(Combination)이 필요하다. 따라서, 이 보호는 변압기의 1차 측 교류 전압과 탭 위치를 모니터하고, 무부하 2차 측 전압을 계산한다. 2차 측 무 부하 전압이 기준 값을 초과한다면, 전압을 상승시키는 탭 작동(Up 동작)을 방지한다. 과도한 전압이 계속된다면, 컨버터를 정지시키는 역할을 가지고 있다. AC Overvoltage는 다음과 같이 3부분으로 구성되어 있는데 각 부분에 대한 설명은 다음과 같다.

- 가. AC Overvoltage A (S1846)
- 나. AC Overvoltage B (S1847)
- 다. Tap Ratio (S0523)

가. AC Overvoltage A (S1846)

이 카드는 입력신호($V_{ab}, V_{bc}, V_{ca}, V_a, V_b, V_c$, 그리고 γ)를 입력받아 이를 OP-Amp를 이용하여 계인을 조정하고 이를 다시 Analogue Multiplexer에 보내 각각의 아날로그 입력을 순차적으로 선택한 후 선택된 아날로그 신호를 디지털 신호(100100...)로 변환해 주는 역할을 한다. 본 카드에서 γ 신호의 역할은 ORing된 선간 전 (가장 큰 Line-To-Line 전압)에 γ 신호를 합하여 AC Line에 연결된 써지 어레스터를 보호하기 위한 AC Overvoltage Protection 신호를 발생시키는데 이용한다. 그리고 디지털화된 신호는 Tap Ratio(S0523)의 출력 신호와 합해져서 AC Overvoltage B카드(S1847)로 전달된다.

나. AC Overvoltage B

AC Overvoltage B카드(카드번호S1847)은 AC Overvoltage A카드로부터 입력받는 신호는 다음과 같다.

1) Channel 1. :

- 입력 - Highest $V_{vw} + \gamma$
- 목적 - AC Overvolt. Relay 동작.
- 기능 - AC Overvoltage B카드의 EPROM(IC 15, IC 16)에는 반한시 특성이 저장되어 있으며 Channel 1번이 Addressing되어지면 EPROM(IC 15, IC 16)의 출력은 입력에 대한 써지 어레스터의 반한시 특성을 갖는 12 bit word로 출력한다. 이 12 bit word 신호는 D/A 컨버터(IC 17)에 전달되고, S/H Chip(IC 18)을 거쳐서 적분기(IC 19)에 나타나서 전압 레벨이 시간 레벨로 나타난다.

2) Channel 2. :

- 입력 - Highest V_{vw}
- 목적 - Tapchanger의 Up/Down동작을 막기 위해 동작하는 "Forced Lower"와 "Inhibit Raise"를 발생시키며, 이 신호는 Tapchanger가 Hunting하는 것을 막기 위해 히스테리시스 특성을 가지고 있다.
- 기능 - Channel 2번에 입력에 전달되는 디지털 입력은 3번째 EPROM(IC 14)에 전달되어 지고, EPROM은 Tapchanger Limiter에 대한 정보를 가지고 있다. 그리고 히스테리시스 특성은 EPROM에 저장되어 있다. 다음은 EPROM(IC 14)의 데이터 출력에 대한 정보는 다음과 같다.
 - D7 : Forced Lower set
 - D8 : Forced Lower reset
 - D5 : Inhibit Raise set
 - D4 : Inhibit Raise reset

3) Channel 3. Channel 4. Channel 5:

- 입력 - V_{lw} A(Line to line), V_{lw} B(Line to line), V_{lw} C(Line to line)
- 목적 - Low AC voltage를 검출하는 이유는 HVDC 시스템의 모든 전원은 AC Line에서 입력받으므로 낮은 AC 전압은 HVDC 시스템의 전원을 불완전하게 할 수 있으므로 이를 검출하는 것이다.
- 기능 - AC Overvoltage B카드의 D/A 컨버터(IC 17)는 2개의 출력을 가지고 있으며 출력 값은 IC 23, IC 24, IC 25에 의해 Latch되고 조합된다. D/A 컨버터의 출력 값은 다음과 같다.
 - D1 : Low AC Volts set.
 - D0 : Low AC Volts reset.

다. Tap Ratio

● 목적 : Tap Ratio 카드(S0523)는 AC Overvoltage 카드 A(S1846)로부터 DC 전압 형태로 상 전압 신호를 입력받고, 이 값을 전력용 변압기의 권선 비와 곱해 출력을 발생시킨다. 전력용 변압기의 1차 권선은 탭 변환기를 가지고 있고, 추가적으로, 각 Tap 쌍 사이의 권선 비는 동일하지 않을 수 있기 때문에, 요구되어지는 조정 비는 비 선형이고 탭 변환기 위치는 상대적으로 임의의 함수가 된다. 조정 비를 얻기 위해, 컨버터 변압기 탭 위치는 입력(7 bit 디지털)이고 EPROM에 저장된 Look-Up 비율에 사용되어진다. 조정 비율은 R PROM로부터 출력된다. Tap position으로부터 계산된 Tap Ratio값과 곱해진 값을 AC Overvoltage B카드(S1847)로 디지털 값을 출력한다. Tap Position은 7개의 Digital 코드로 되어 있는데 이 중 4개의 bit는 0이고 나머지 3개는 1인 조건을 구하면 35개의 경우의 (${}^7C_4 \times 3C_3 = \frac{7!}{3! \times 4!} = 35$) 수가 나온다. EPROM의 출력은 다음과 같다.

$$\frac{\text{lpu Output equivalent}}{\text{lpu Input equivalent}} \times \frac{\text{Nom. Transformer Ratio}}{\text{Ratio at tap position}} \times \text{Full Scale of D/A}$$

$$\frac{5V}{5V} \times \frac{154kV}{154kV} \times \frac{1}{\text{TXA}} \times 4096 = \frac{4096}{\text{TXA}}$$

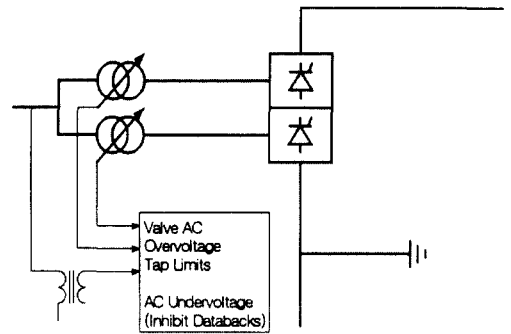
2.6 AC/DC Differential

AC/DC Differential카드(S1848)는 다음과 같은 2개의 기능으로 본 HVDC 시스템을 보호한다.

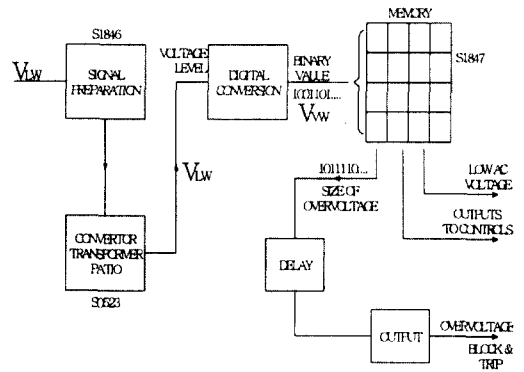
- AC>DC Differential (SHORT CIRCUIT)
- DC>AC Differential (COMMUTATION FAILURE)

가. AC>DC Differential

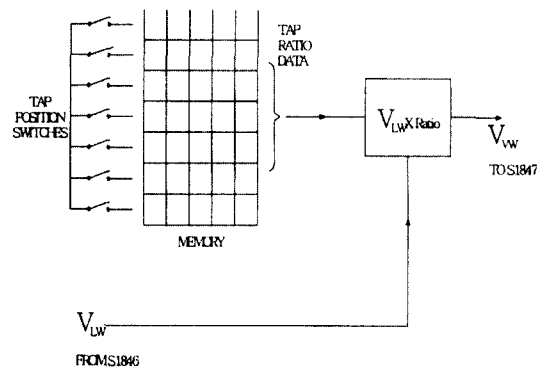
AC>DC DIFFERENTIAL은 POLE DC 전류와 밸브 권선 AC 전류를 비교하여 AC 전류가 기준값 보다 큰 경우에 HVDC 시스템을 트립시키는 보호회로로써 이러한 현상은



(a)



(b)



(c)

그림 2-5. AC Overvoltage 보호 블록도.

밸브 홀 내에서의 어떤 지락이나 단락 사고로 인해 AC 전류가 DC전류보다 과도하게 초과한 경우에 동작한다. 이 보호 기능은 HVDC 시스템에서 가장 중요한 보호로써 만약 이 보호 기능이 동작하지 않으면 POLE DIFFERENTIAL보호나 AC Overcurrent가 동작하게 된다.

나. DC>AC Differential

DC>AC Differential은 POLE DC 전류와 밸브 권선 AC 전류를 비교하여 AC 전류가 기준값 보다 일정 시간동안 작은 값을 유지하는 경우에 HVDC 시스템을 트립시키는 보호 회로로써 AC 측 계통고장이나 접지 실패가 발생한 경우 HVDC 시스템의 전력을 AC 계통으로 전달하지 못하고(정류 실패) 인버터에서 Bypass될 때 동작하게 된다. 본 보호기는 보호

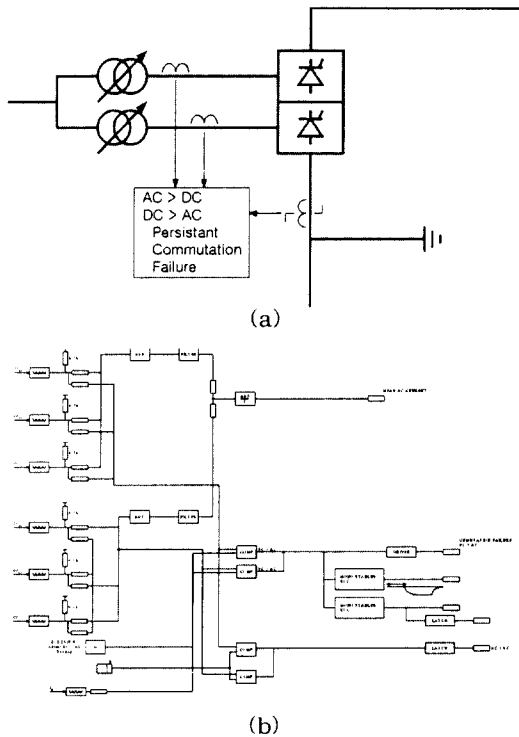


그림 2-6. AC/DC Differential 보호 블럭도.

개념보다는 제어기에 가까운 것으로써 DC>AC Differential 이 발생하면 정류 실패를 회복하기 위해서 현재 운전되고 있는 α 각에 마진을 두어 제어(α -Advance 신호 발생)한다.

그림 2-6은 이상에서 설명한 AC/DC Differential의 블럭도를 보여 주고 있으며 그림 2-6 (b)는 제주-해남 HVDC 시스템의 AC/DC Differential의 기능도를 보여 주고 있다.

2.7 Abnormal Firing

S1596카드 보호는 사이리스터가 높은 α 각과 γ 각으로 운전되면 우선적으로 사이리스터 밸브의 스너버 회로에 높은 전압이 인가되어 소손 될 우려가 있다. 또한, 높은 α 각과 γ 각은 무효 전력량의 소비를 증대시켜 약한 계통에서 운전되는 HVDC 시스템을 불안정하게 만들 수 있으며 갑작스런 부하차단(정류실패나 HVDC 시스템의 트립 시)에 발전기에 많은 충격이 있다.

따라서 비정상적으로 높은 α 각과 γ 각이 HVDC 시스템에 인가될 경우에는 AC 계통이나 HVDC 시스템의 제어계통에 이상이 있는 것으로 판단되기 때문에 HVDC 시스템의 트립이 필요하다. 그림 2-7은 HVDC 시스템의 Abnormal Firing 블럭도를 보여 주고 있으며 Abnormal Firing의 동작원리는 그림 2-7 b)에 나타나 있다.

Abnormal Firing에 대한 설명을 하자면 다음과 같다. Phase Control Cubicle의 Phase Limit로부터 α 각과 γ 각을 Pair 상태로 입력받아, 이를 적분한 값이 기준 값(α 각이 40도, γ 각이 80도)이상이 되면 이상 신호가 발생이 되고 발생한 이상 신호가 적분기를 통하여 기준 시간(3.5sec) 이상

지속이 되면 Trip신호가 발생되게 된다.

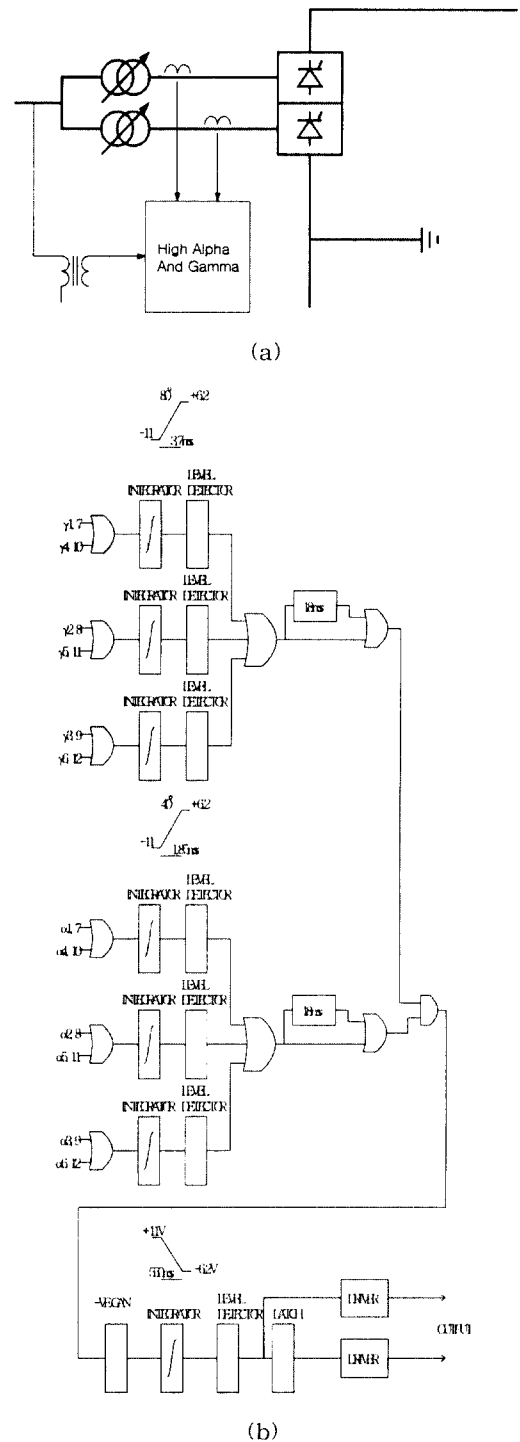


그림 2-7. HVDC 시스템 Abnormal Firing 보호 블럭도.

3. Neutral(중성선) 보호

3.1 개요

Neutral Area Protection은 중성모선을 보호하기 위해 구

성되며 다음과 같다.

- Protection Interface A
- Protection Interface B
- Protection Command
- Protection Sequencer

3.2 Interface A카드(카드번호: 1825)

Interface A는 Pole과 Neutral Area에서 발생하는 고장을 감지하는데 대표적으로 Pole Differential, DC Cable Low Voltage Fault, 그리고 Neutral Bus Overvoltage이다. Interface A는 NBGS Sequencing목적을 위해 Neutral Bus 전류를 감시한다.

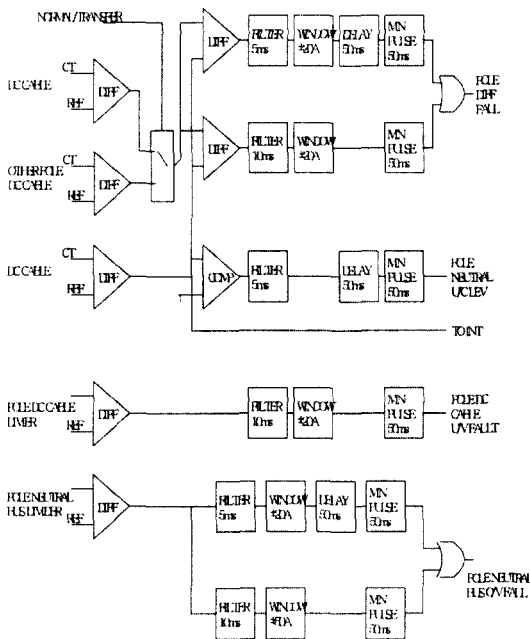
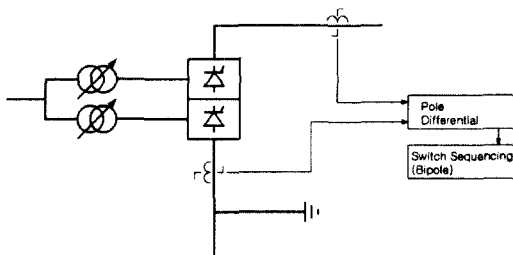


그림 3-2. Interface A 구성도.

3.2.1 Pole Differential

Pole Differential은 HVDC 케이블전류 Id와 Neutral Busbar 전류 In의 차이를 감시한다. Neutral Busbar 또는 변압기 델타 권선이 대지와 Flashover일 때 전류 차가 생기고 이 차이가 20A 이상 150ms, 100A이상 10ms가 되면 고장이 감지된다. 만약 Monopolar 운전중 일 때는 Urgent Block이 되어서, NBGS가 Close된다. Bipolar 운전중일 때는 Monopolar로 바뀐다.



3.2.2 DC Cable Low Voltage

이것은 HVDC Cable 전압(Ud)을 감시한다. Undervoltage는 Control System의 고장 또는 Cable Fault에 의해 발생한다. 만약 $U_d \leq 92kV \geq 500ms$ 이면 고장으로 인식한다. 만약 그 Pole이 Inverter인 경우 고장은 Rectifier가 먼저 Shutdown될 수 있도록 600ms 이상 지속되어야 한다. 만약 그 Pole이 이미 Block되어 있다면 어떠한 조치도 취해지지 않는다 만약 REMOTE STATION FAULT 지시가 있으면 'Low Voltage Alarm'이 발생한다 그렇지 않으면 'DC Cable Fault Alarm'이 발생한다. 만약 Monopolar운전이면 Urgent Block이 적용되어서 NBGS가 Close된다. Bipolar인 경우는 Monopolar로 전환된다

3.2.3 Neutral Bus Overvoltage

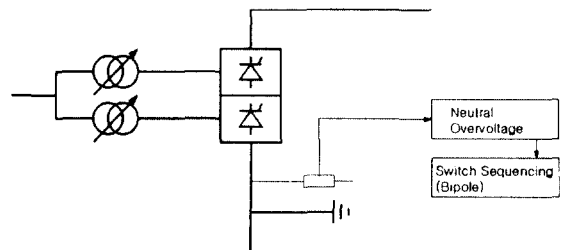
이것은 전극선로가 Open되거나 전극소에서 비정상적인 높은 저항으로 인한 Neutral Bus Overvoltage를 막기 위한 것이다. 전극선로 보호는 이 Protection과 다음과 같은 목적을 위해 서로 협조한다

- 전극선로 Protection이 정확한 전극선로 고장을 감지하도록
- 전극선로 Protection이 NBGS가 Close될 때 잘못동작하지 않도록

고장은 다음과 같은 값을 초과하면 고장으로 인지된다.

- $\geq 8kV$ for $\geq 1min$
- $\geq 50kV$ for $\geq 18ms$) IDMT characteristic
- $\geq 70kV$ for $\geq 5.5ms$)

만약 Monopolar일 때는 Urgent Block이 적용되어서 NBGS가 Close된다. Bipolar 운전중일 때는 양 Pole 모두 고장을 인식하면 양 Pole에 Urgent Block이 적용되고 NBGS가 닫힌다. 만약 한 Pole만 고장을 감지하면 고장을 감지한 Pole만 Block된다.



3.2.4 Electrode Line Fault

전극선로 고장은 Electrode Line Protection에 의해 감지되고 Pole Protection으로 지시 값을 보낸다. 만약 전극선로가 SERVICE상태일 때는 Fault가 발생하면 양 Pole이 Block되고 NBGS가 Close된다. 전극선로 보호는 NBGS가 동작으로 전극선로 보호가 동작하지 않게 한 Pole이 존재할 때 전극선로 고장을 지시하는 것을 막기 위해 NBGS 동작과 협조하여 동작한다.

3.3 Interface B카드(카드번호: 1849)

Interface B는 Common Neutral Area의 고장을 감시한다 즉, 전극선로, NBGS, Neutral Busbar에서 Neutral Busbar DS까지의 고장, 이곳에서의 고장은 Common Neutral Fault, NBGS Overcurrent가 있다.

3.3.1 Common Neutral Bus Fault

Common Neutral Bus Fault는 Neutral Busbar전류 In과 다른 Pole Neutral Busbar전류, NBGS전류, 전극선로 전류의 합에 의해 감지된다.

이 합은 항상 0이 되어야 하고 0을 벗어나면 고장전류가 발생한 것이다. Protection은 반한시 특성을 갖고 있고 다음의 고장전류를 초과하면 고장으로 인식한다.

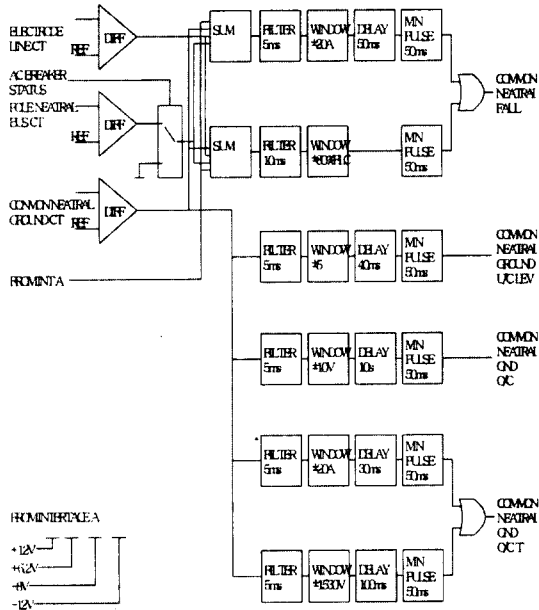


그림 3-3. Interface B 구성도.

- $\geq \pm 1.8p.u$ for $\geq 1.6ms$
- $\geq \pm 0.8p.u$ for $\geq 10ms$
- $\geq 10A$ for $\geq 120ms$

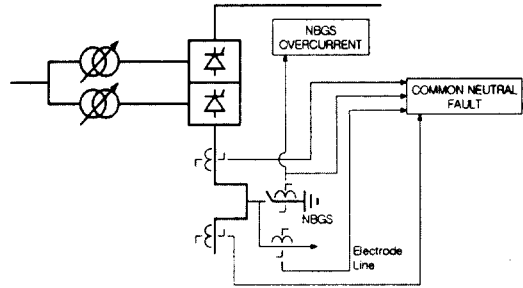
만약 Monopolar 운전중이면 Urgent Block이 되어 NBGS가 Close되고 Bipolar 운전중이며 양 Pole 모두 고장이면 Urgent Block되어서 NBGS가 Close되고, 만약 한 Pole만 고장을 감지하면 Protection은 시행되지 않는다

3.3.2 NBGS Overcurrent

NBGS의 전류를 감시한다 이 고장은 비상 운전 시 Control System의 고장으로 인해 발생한다. 다음과 같은 조건을 초과하면 Protection이 동작한다.

- $\geq \pm 10A$ for $\geq 10s$
- $\geq \pm 20A$ for $\geq 30s$

$\geq \pm 1530A$ for $\geq 100ms$



3.3.3 Remote Station Fault

이것은 통신선을 통해서 상대쪽 STATION의 상태를 감시한다. 만약 고장이 감지되고 Pole에 이미 Block되었다면 더 이상의 조치는 없다. 그렇지 않으면 NBGS가 Close 된다.

3.4 보호 Command(카드번호: 1840)

Protection Command는 HVDC 시스템의 운전상황에 따라 Protection 명령을 시행할 지를 결정한다. HVDC 시스템의 운전 상태가 Bipolar, Monopolar, Rectifier, Inverter에 따라 보호 동작을 할 것인지 결정한다. Protection Command는 Master Control에 있는 통신 라인을 통하여 상대편으로부터 REMOTE STATION FAULT와 전극선로 FAULT에 대한 정보를 받는다.

3.5. 보호 Sequencer(카드번호: 1840)

Sequencer는, 만약 NBGS, Neutral DS, 전극선로 DS가 열리거나/닫혔을 경우 이를 감지하고, NBGS, Neutral DS를 열거나 닫는 Sequence를 결정한다.

4. Control기능을 통한 Protection

4.1 개요

HVDC 시스템은 싸이리스터와 같은 반도체 소자를 이용하여 DC 형태의 전압과 전류를 전송하는 시스템을 말한다. 따라서 DC 전류나 전압을 차단하는 기술은 대단히 어렵고 반도체 소자에 치명적인 소상을 가져오기 때문에 제어 개념을 도입하여 DC 전압과 전류를 차단하는 것이 HVDC 시스템의 기본 개념이다. HVDC 시스템에서 제어동작에 의한 Protection 개념은 다음과 같이 나눌 수 있다.

- Normal Block
- Non-Urgent Block 과 Urgent Block
- Deblock
- 보호동작에 따른 α 각

그림 4-2는 HVDC 시스템의 Blocking 시퀀스를 나타내고 있는 것으로 HVDC 시스템이 가압되는 순간부터 Shutdown할 때까지의 제어 신호 흐름도를 보여 주고 있다.

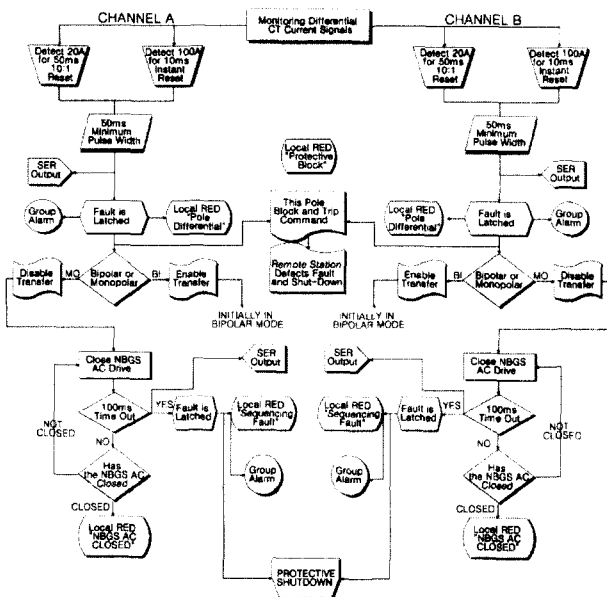


그림 4-1. Protection Command 와 Sequence

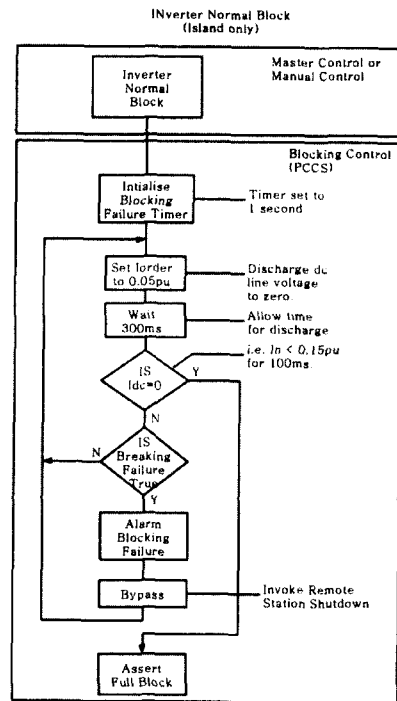


그림 4-3. Normal Blocking 신호흐름도.

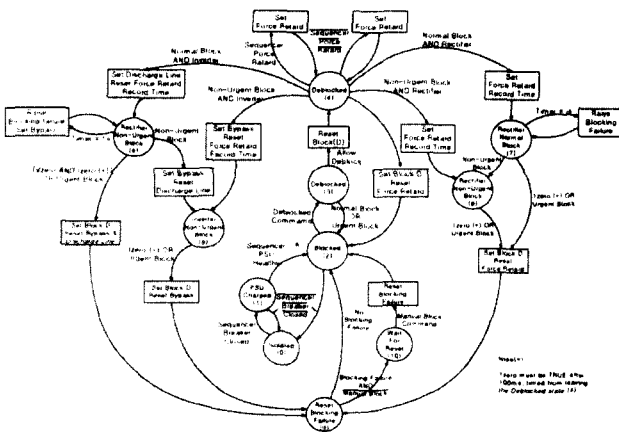


그림 4-2. Blocking 시퀀스도.

4.2 Normal Block

Normal Block은 인위적으로 시스템을 정지시키거나 상대편 HVDC Site에서 Protection Blocking 명령이 들어온 경우에 동작하는 Blocking방식이다. 따라서 Normal Blocking은 다른 Blocking 신호와 다르게 Master Control이나 Control Desk에서 Blocking 지령이 하달된다. 그림 4-3는 Normal Blocking의 순서 도를 나타내고 있는 것으로 그림 4-2의 Blocking 시퀀스의 신호 흐름을 재편집한 것이다. 그림 4-3에서 Bypass라는 용어는 HVDC 인버터 단에서 전류를 AC 계통으로 보내지 않고(인위적인 정류 실패) DC 라인을 통하여 순환시키는 방식을 말한다. 그리고 Normal Blocking 방식에서 특이한 것은 AC 차단기 동작이 없고 전류가 영(零)이 될 때까지 제어루틴이 반복된다는 점이다.

4.3 Non-Urgent Block

Non-Urgent Block은 Pole Protection 카드에서 Trip 신호

가 Klippon Relay를 통하여 인자가 되면 우선적으로 Pole Control의 Blocking Control로 신호가 전달되어 제어신호가 바뀌고, AC Breaker에 차단 신호를 보낸다. 그림 4-4는 Non-Urgent Blocking신호가 발생한 경우에 HVDC 시스템이 Trip될 때까지의 신호 흐름 도를 보여 주고 있다. 이 경우도 Normal Blocking의 경우와 마찬가지로 Pole Control 내의 Blocking 시퀀스도와 비교하면 된다. Urgent - Blocking 신호도 Non-Urgent Blocking 신호와 마찬가지로 Blocking 시퀀스도를 참조하면 된다. 그림 4-4에 "Forced Retard" 신호가 있는데 이 신호는 Rectifier에서 동작하는 신호로 HVDC 시스템을 정지하기 위해서는 인버터가 Bypass동작을 하는데 반해 Rectifier에서는 Forced Retard동작을 한다. Forced Retard 신호의 역할은 α 각이 Inversion 모드로 바뀌어 Rectifier가 Inversion 모드에서 동작하는 것을 말하는 것으로 전류를 줄여 AC 차단기를 차단할 때 생기는 스트레스를 줄이기 위한 것이다.

5. 결 론

이상과 같이 현재 국내 운전중인 제주연계 직류송전설비에 대한 DC Protection에 대한 구성과 동작원리에 대하여 논하였다.

본 시스템은 dc측 보호와 neutral측 보호 등으로 이중화되어 구성되어 중복하여 보호되도록 구성되어 있으며 pole 보호는 해당 pole의 dc측에 있는 변환기기를 보호토록 되어 있다. 현 시점에서 이러한 시스템의 구성을 통하여 대용량 고전압

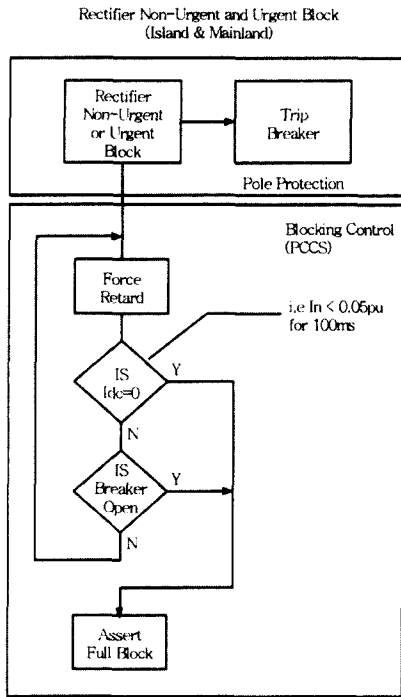


그림 4-4. Non-Urgent Blocking 신호 흐름도.

직류송전에 대한 보호방식을 이해하여 추후 국내에 추가 적용시 기존 송변전 보호방식과 접목시켜 합리적인 방식의 설정을 통한 설비의 효율적 운용에 다소나마 보탬이 되었으면 한다.

참 고 문 헌

- [1] K. R. Padiyar, "Hvdc Transmission Systems," January 1900.
- [2] Se Il kim, Suk Jin Lee, J L Haddock, M H Baker, "System Design Characteristics for 300 MW Submarine Link to Cheju," CIGRE Regional meeting, Australia, October 1993.
- [3] J. L. Haddock, F. G. Goodrich, Se Il Kim, "Design Aspects of Korean Mainland to Cheju Island HVDC Transmission," Power Technology International (Annual, Sterling Publication Ltd, London), 1993.
- [4] 300MW HVDC link Haenam/Cheju for Korea Electric Power Corporation Instruction Manual, ALSTOM, 9 September 1994.
- [5] HVDC 변환이론과 구성, 한국전력 광주전력처, 1999.
- [6] hvdc 변환설비 연구모음집 (I), 한진 광주전력처, 2000.

저 자 소개



김 승 규 (金勝奎)

1953년 7월 4일 생, 명지대학교 전기공학과 졸업(학사), 전남 대학교 대학원 졸업(석사), 한진 광주전력처 순천 전력소장 역임, 現 한진 광주 전력처 변 전 운영부 부장



김 도 암 (金道岩)

1950년 8월 25일 생, 조선대학교 이공대학 전기과 졸업(학사), 한진 신강진 전력소 변전과장 역임, 現 한진 광주전력처 계통 운영부 과장.



김 대 식 (金大植)

1959년 9월 22일생, 전남대학교 전기공학과 졸업(학사), 조선대학교 산업대학원 석사과정 재학, 한진 신강진 전력소 변환과장 역임, 現 한진 광주 전력처 변 전 운영부 과장



김 찬 기 (金燦起)

1968년 12월 17일 생, 충북 충주, 1996년 중앙대학교 대학원 전기공학과 졸업(박사), 1996년 전력 연구원 입사, 현재 전력 연구원 선임 연구원.



고 봉 인 (高炳仁)

1968년 12월 17일 생, 충북 충주, 1996년 중앙대학교 대학원 전기공학과 졸업(박사), 1996년 전력 연구원 입사, 현재 전력 연구원 선임 연구원, HVDC 시스템 담당.