

HDTV급 플라즈마 디스플레이의 고속 어드레스 방전특성에 관한 연구

(A Study on the Discharge Characteristics of High Speed Addressing
for the HDTV Class Plasma Display)

염정덕*

(Jeong-duk Ryeom)

요 약

3전극 교류형 면방전 플라즈마 디스플레이의 방전특성을 분석하여 최대 방전전압에서 나타나는 방전의 불안정성은 2차방전에 의한 벽전하의 부분소거가 원인임을 알았다. 이를 이용하여 어드레스 방전과 표시방전의 상호관계를 고려한 동작마진을 새로이 정의하였고 실험을 통하여 이의 타당성을 검증하였다. 고속 어드레싱을 하기 위해서는 어드레스 펄스폭을 줄여야 한다. 그러나 어드레스 펄스폭이 좁아지면 어드레스 펄스의 동작마진이 줄어든다. 반면에 표시방전 유지펄스의 동작마진은 어드레스 펄스폭이 1[μ s] 이상만 되면 어드레스 펄스폭에 무관하다는 것을 알았다. 실험결과 펄스폭 1[μ s]의 고속 어드레스 ADS 구동방식으로 HDTV급 셀구조를 가지는 플라즈마 디스플레이 패널에 8bit 256계조의 화상을 구현 하였고 560[cd/m²]의 휘도를 얻었다.

Abstract

The discharge characteristics of 3 electrodes AC surface discharge plasma display were analyzed. For an unstable state of the discharge which appeared at the maximum discharge voltage, it is found that a partial erase of the wall charge by the second discharge is a cause. Based on the 'second discharge, new operation margin considering the interrelation between the address discharge and the display discharge was defined and the validity of it was verified by the experiments. It is necessary to decrease the address pulse width for high-speed addressing. However, the operation margin of the address pulse decreases as the pulse width of it becomes narrower. If the address pulse width is wider than 1[μ s], the operation margin of the display discharge is not related to the address pulse width. From the experimental result, image of 8bit 256 gray level was displayed on PDP with the cell structure of the HDTV class by using the high-speed address ADS drive method with pulse width of 1[μ s] and the brightness of 560[cd/m²] was obtained.

* 정회원 . 경주대학교 컴퓨터전자공학부 전임강사
접수일자 : 2000년 11월 29일

1. 서 론

천연색 플라즈마 디스플레이 소자(plasma display device)는 완전 평면 대화면 디스플레이란 측면에서 벽걸이 TV의 꿈을 실현시킬 수 있어 상당히 매력적이다. 또한 간단한 구조, 동화상을 구현하기에 충분한 빠른 응답특성, 넓은 시야각, 화상의 디지털 구동 등의 특징을 지니므로 디지털 TV의 주 디스플레이로써 가장 적합하다. 이러한 시대적인 요구에 부응하여 대각 40인치대의 VGA급 플라즈마 디스플레이 TV는 이미 상용화되어 세계 각국에서 시판되고 있으며 우리나라에서도 가까운 시일 내에 일반 가전 매장등에 등장할 것으로 보인다. 한편 플라즈마 디스플레이의 연구 현황을 보면 현재 학계 및 업계에서는 대각 60인치대의 HDTV용 플라즈마 디스플레이에 대한 연구가 한창 진행 중이다. 이러한 HDTV급 대화면 플라즈마 디스플레이를 실현하기 위해서는 대화면 고해상도 플라즈마 디스플레이를 안정적으로 제어할 수 있는 구동방식이 반드시 필요하다. 그리고 이러한 구동방식은 플라즈마 디스플레이의 방전특성을 철저히 이해하고 이를 최대한 이용하여야만 가능하다.

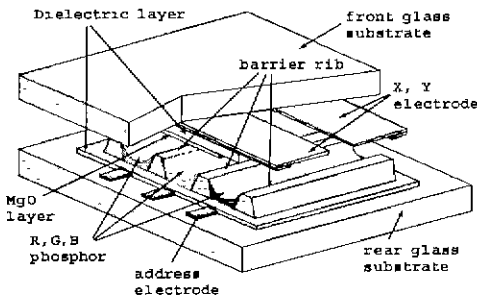


그림 1. 3전극 교류형 면방전 플라즈마 디스플레이 패널의 구조
 Fig. 1. Structure of 3 electrode AC surface discharge Plasma Display Panel

그림 1은 현재 상용화 되어 있는 플라즈마 디스플레이 소자의 구조로써 3전극 교류형 면방전 구조라고 불리워지는 것이다. 플라즈마 디스플레이는 CRT의 화소에 상당하는 방전공간에서 Xe의 기체방전을 일으켜 그때 방출되는 자외선을 발광에 이용한다. 이 자외선이 각 화소에 도포되어 있는 적, 청, 녹색의 형광체를 발광시켜 총천연색의 화상을 구현하게 된

다. 이 플라즈마 디스플레이는 방전의 비선형성을 이용한 어드레스(address)과정, 표시방전 유지(sustain of display discharge)과정 및 초기화(reset)과정의 세 가지 방전 제어 과정을 통하여 화상을 표시한다. 이 세가지 방전 제어 과정을 어떻게 설계하느냐에 따라 플라즈마 디스플레이에서의 화상표시 방법은 기능적인 특색을 나타내게 된다 이 어드레스 기간, 표시방전 유지기간 및 초기화기간을 시간적으로 분리하여 방전을 제어하는 구동방식을 ADS (Address Display Separated)구동방식이라고 한다. 이 구동방식은 타이밍 구조상 구동회로를 구현하기 쉽고 동작 안정성이 높아 1992년 학회에 발표된 이래 널리 상용화되어 사용되고 있다[1].

HDTV와 같은 고해상도 플라즈마 디스플레이 소자를 구동하기 위해서 주사선수를 늘리는 경우 어드레스에 필요한 시간이 늘어나게 된다. ADS 구동방식은 어드레스 기간과 표시방전 유지기간이 분리되어 있으므로 ITV 필드내에 허용되는 표시방전 유지기간이 상대적으로 짧아지고 어드레스 기간은 표시발광에 전혀 기여하지 못하므로 원리상 휘도가 저하한다[2] 이를 해결하기 위해서는 각 과정을 제어하는 펄스전압들의 펄스폭을 줄이고 주파수를 높여서 구동하여야만 한다. 특히 화상정보의 유무에 따라 화소를 선택하여 메모리 매체를 형성시키는 어드레스 과정은 많은 주사라인을 구동하기 위하여 짧은 펄스폭과 함께 빠른 응답속도가 요구된다. 이러한 고속 어드레스 구동 방법은 어드레스 전압이 높아지고 이로 인해 방전이 불안정해지며 동작마진이 좁아지는등의 문제점들을 야기시킨다[3].

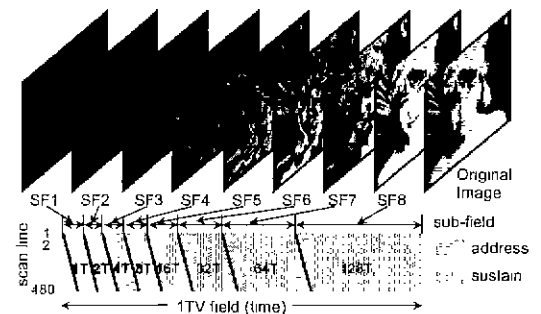


그림 2. 플라즈마 디스플레이의 1 TV 필드 구조
 Fig. 2. Structure of 1TV field in the Plasma Display

본 연구에서는 HDTV급 고해상도 플라즈마 디스플레이의 요구수준인 1[μ s]의 어드레스 펄스 폭을 가지는 고속 ADS 구동방식을 실현하였으며, 어드레스 방전과 표시방전의 상관관계를 규명하여 고속 어드레스 시 야기되는 문제점들의 원인에 대하여 논하였다. 또한 이를 이용하여 동작마진의 정의를 새로이 제시하였다.

2. 본 론

2.1. ADS 구동방식의 구동원리

플라즈마 디스플레이에 입력된 화상정보는 AD변환을 통하여 휘도 레벨을 bit 신호로 변환한다. ADS 구동방식은 통상적으로 하나의 화면을 구성하는 ITV 필드(field)를 복수의 서브필드(sub-field)로 나누고 각 서브필드에 위에서 bit화 된 화상정보를 표시하고 이들을 시간적으로 중첩시켜 천연색 동영상을 구현한다. 그림 2는 ADS 구동방식에서 ITV 필드 내에 설치되는 서브필드의 구성을 나타낸 것이다. 그림에서 보면 각 서브필드마다 독립적으로 어드레스 기간과 표시방전유지기간을 설정하고 있음을 알 수가 있다. 그림 3은 하나의 단위 화소안에서 일어나는 초기화과정, 어드레스 과정 그리고 표시방전의 유지과정을 모델화한 것이다.

그림에서 도시한 것과 같이 초기화 기간에는 패널 전면에 방전을 일으켜 이전 표시방전에서 방전공간에 있던 잔류 전하를 소거하고 프라이밍(priming) 입자를 생성하여 다음의 어드레스 방전이 쉽게 일어나도록 한다. 어드레스 기간에는 Y 전극에 주사펄스(scan pulse)를 인가하고 데이터 전극인 A 전극에는 입력된 bit신호의 유무에 따라 데이터 펄스전압을 인가하여 데이터 펄스전압이 인가되는 화소에만 주사펄스와 데이터 펄스에 의한 어드레스 방전이 일어난다. 그러면 그림 3에 도시된 것과 같이 표시방광을 시키고자 하는 화소에만 방전공간의 유전체 표면에 전하가 축적되는데 이것을 벽전하(wall charge)라고 한다. 표시방전 유지기간에는 전 패널의 X, Y 전극에 교대로 일정한 펄스전압(sustain pulse)을 인가하면 벽전하가 축적된 화소에만 벽전압과 외부 인가전압의 합이 방전 개시전압보다 높아져 방전이 개시된다. 한번 방전이 일어난 화소는 역극성의 벽전하가 다시 축적되므로 다음 주기의 표시방전 유지펄

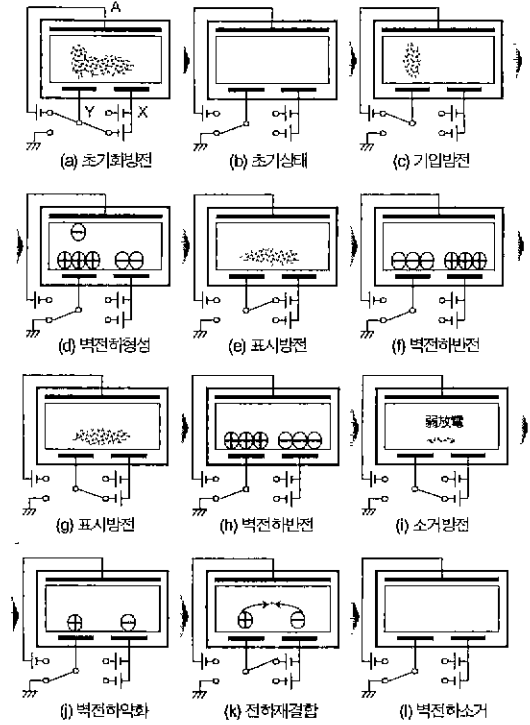


그림 3. 플라즈마 디스플레이에서의 화소의 방전제어 과정

Fig. 3. Discharge control process of pixels in the plasma display.

스에 의해 다시 방전을 한다. 이것을 벽전하에 의한 기억효과라고 하고 이 효과에 의해 주기적으로 반복되는 방전이 일어나고 화상표시를 위한 충분한 휘도를 얻는다. 초기화 기간의 일부인 소거기간에는 표시방전이 일어난 화소만 방전을 시켜 기억기능을 소거시킨다. 이 소거방전은 방전에서 생긴 공간전하가 벽전하로 축적되지 않고 자기결합에 의해 소멸할 수 있도록 약한 방전을 유도하도록 설정한다.

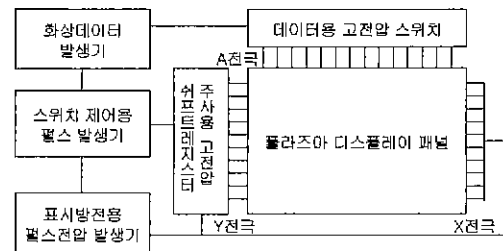


그림 4. 본 연구에 사용된 실험장치의 개념도

Fig. 4. Conceptual diagram of experimental tools using this research

2.2 ADS 고속 구동방식 실험 결과

그림 4는 본 연구에서 사용한 실험장치의 개념도이다. 플라즈마 디스플레이의 수평 주사전극인 Y전극들에는 고전압의 펄스를 순차적으로 인가하기 위하여 고전압 펄스 쉬프트 레지스터를 연결한다. 데이터 전극인 A전극에는 고전압 스위치를 연결하였다. 그리고 Y, X 전극에 표시방전을 유지시키기 위한 표시방전용 펄스전압 발생회로를 연결하였다. 이 모든 회로들의 스위치 타이밍은 스위치 제어용 펄스 발생기에서 제어되도록 하였다. 본 연구에서는 각 전극들에 대한 펄스의 인가 타이밍을 변화시켜 플라즈마 디스플레이의 방전상태를 제어하고 그 결과를 오실로스코우프로 측정하였다.

그림 5는 이 실험에서 사용한 스위치 제어용 펄스 발생기를 제어하는 타이밍도이다. 초기화 기간에는 패널 전면, 동시에 자기소거펄스(self erase pulse)를 인가하였고 어드레스 기간에는 X 전극에 바이어스(bias) 전압을 인가하고 Y 및 A 전극에 각각 주사펄스 및 데이터 펄스를 인가하였다. 그리고 표시방전 유지기간에는 유지펄스를 X, Y 전극 양쪽에 교대로 인가하였다. 그리고 첫번째 유지펄스는 펄스 폭을 넓게 하여 고속 어드레스에 의해 감소한 벽전하량을 증폭시켜 보다 안정적으로 유지방전이 이루어지도록 하였다. 표시방전 유지기간의 마지막에 2회의 소거펄스를 인가하였다. 실험에 사용한 패널은 대각 21인치 640×480화소의 VGA급 면 방전 AC PDP이다. 이 PDP의 셀의 크기가 220×660[μm]로 대각 50인치 HDTV급 PDP와 유사하므로 동일한 방전특성을 가진다고 볼 수 있다.

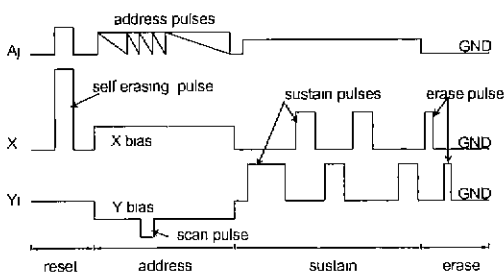


그림 5. 실험에 사용된 1 서브필드의 타이밍 구조
Fig. 5. Timing structure of 1 sub-field using experiments

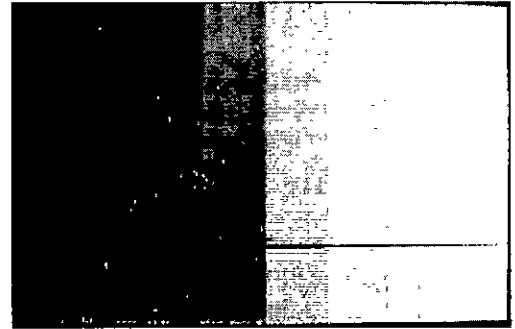


그림 6. 1(μs) 고속 어드레스 ADS 구동방식으로 표현된 화상
Fig. 6. Displayed image with 1(μs) high speed addressing ADS drive scheme

그림 6은 본 연구의 결과로서 ADS 고속구동방식을 적용하여 256×160 pixel로 구성된 면적을 구동시킨 화면이다. 이때 구동조건은 어드레스 펄스폭이 1[μs], 8 sub-field, 8bit 계조이며 실험결과 최대 휘도는 560[cd/m^2]이고 back ground 휘도는 0.58[cd/m^2]을 얻었다.

2.3 고속 구동방식의 어드레스 방전특성 해석

2.3.1 어드레스 방전지연 특성

그림 7은 데이터 펄스전압과 어드레스 방전에 의한 광출력과의 관계를 광 다이오드를 이용하여 측정 한 것이다. 측정결과에서 데이터 펄스전압이 상승함에 따라 방전 지연시간이 짧아짐을 알 수가 있다. 데이터 펄스전압이 60[V]의 경우가 40[V]의 경우에 비해 방전지연시간이 200[ns]정도 짧다. 어드레스 방전의 지속시간은 인가펄스 전압에 관계없이 대략 800[ns] 정도이다. 그러므로 데이터 펄스폭이 짧아질 수록 안정된 방전을 하기 위해서는 데이터 펄스전압을 높여 방전지연시간을 줄여야 한다는 것을 알 수가 있다. 그리고 방전에 필요한 최소기간은 방전지연시간과 방전지속시간을 합쳐 1.3[μs]정도이므로 어드레스 조건만을 고려한 최소 어드레스 펄스폭(데이터 펄스폭과 주사펄스폭을 함께 고려)은 1.3[μs] 정도라고 할 수가 있다. 그러나 실제로는 1[μs]의 어드레스 펄스 폭에서도 안정된 화상을 구현하는데는 무리가 없었다. 이는 최초 표시방전 유지펄스의 펄스폭을 넓게 인가하면 표시방전 유지기간 중 벽전하가 증폭되

므로 어느정도까지는 어드레스 펄스폭이 충분하지 않아도 안정된 표시방전을 유지시킬 수 있다는 것을 나타낸다.

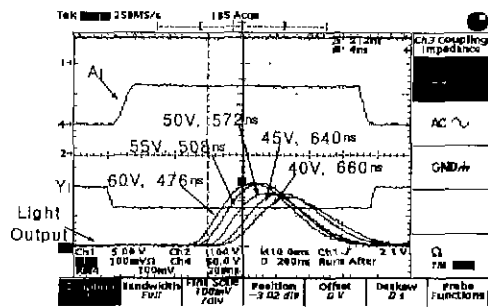


그림 7. 어드레스 펄스전압과 방전지연과의 관계
 Fig. 7. Relation between address pulse voltage and discharge delay time

2.3.2 2차방전에 의한 벽전하의 부분소거작용

그림 8은 데이터 전극의 전압을 일정하게 두고 Y 전극에 인가하는 주사 펄스전압을 변화시키면서 어드레스 방전전압에 대한 표시방전 유지전압의 변화를 측정한 것이다. 그림에서 어드레스 전압이 증가하면 최대 표시방전 유지전압은 감소하나 최소 표시방전 유지전압은 감소하지 않는다는 것을 알 수 있다.

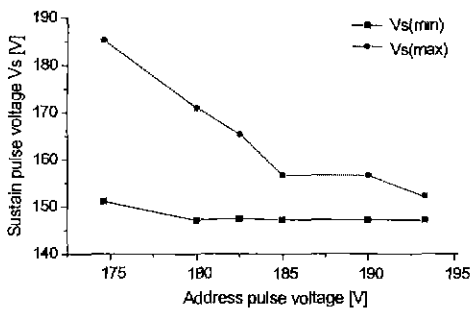


그림 8. 어드레스 전압과 표시방전 유지전압의 관계
 Fig. 8. Relation between address voltage and sustain voltage

일반적으로 방전전압이 높아지면 과도한 방전이 일어난다. 과도한 방전에 의해 고전도성 플라즈마가 발생하며, 이 고전도성 플라즈마는 전극주변을 따라 확산된다는 사실이 알려져 있다[4]. 이 사실을 고려하여 그림 8의 측정결과를 해석하면 다음과 같이 설

명할 수 있다. 과도한 펄스전압이 인가되면 과방전에 의해 풍부한 공간전하들이 형성되고 이 공간전하들은 순간적으로 전극면에 확산되어 벽전하로 축적된다. 방전공간 내에는 아직 펄스전압이 인가되어 있으므로 이 벽전하들은 전극을 차폐시켜 방전공간을 전기적으로 중성화시킨다. 이렇게 되면 방전공간 내의 전자와 이온들은 확산력에 의해 방전공간으로 빠져나가 분포한다. 이때 펄스전압이 제거되면 외부 전계가 0가 되므로 음극 주변으로 모여든 상대적으로 확산속도가 빠른 전자가 음극에 축적된 양의 벽전하와 이차방전을 일으킨다. 이 이차방전으로 생성된 공간전하는 재결합에 의해 소멸되므로 이차방전이 일어난 전극부위의 벽전하량이 감소하게 된다. 이러한 현상은 주로 X, Y 두전극의 마주보는 면에서 강하게 일어나므로 이 부분의 벽전하가 감소하여 다음에 펄스전압이 인가되더라도 방전의 발생을 어렵게한다. 한편 적당한 전압이 인가된 경우에는 벽전하의 축적과 더불어 비교적 천천히 극간 전압이 상쇄되어 간다. 그러므로 방전공간에 작용하는 전기력에 의해 공간전하들은 반대극성의 전극에 끌려가고 펄스가 종료된 후에도 공간전하는 벽전하와의 이차방전에 의한 재결합을 하지 않는다. 이것은 AC 구동형 면방전 구조에서 일어나는 새로운 현상으로 표시방전시에도 같은 해석을 할 수 있을 것이다. 그러므로 본 연구에서는 다음과 같은 새로운 방전해석을 제시할 수 있다. “AC 구동형 면방전 PDP에서는 나란한 두 전극 사이의 인가전압이 높아질수록 방전이 강해져 두 전극에 축적되는 벽전하의 총량은 증가한다. 그러나 펄스 전압이 종료된 직후에 일어나는 이차방전에 의한 벽전하의 부분 소거현상에 의하여 두 전극의 인접되는 영역에서의 벽전하는 그리 증가하지 않는다.”

상용의 플라즈마 디스플레이용 사물레이터[5]를 사용하여 이 현상을 모델화한 것이 그림 9이다. 좌측 두 개의 그림은 데이터 전극과 X, Y 전극사이에 적당한 전압이 인가되었을 때의 방전에 의해 생성된 전자의 2차원 분포를 나타내고 있으며, 우측 2개의 그림은 과도한 전압이 인가되었을 때의 과방전에 의한 전자 분포를 나타낸다. 또한 상측 2개의 그림은 외부펄스가 종료되기 직전의 전자분포를 보여주고 있으며 하측 2개의 그림은 외부펄스가 종료된 직후의 전자분포를 보여주고 있다. 그림에서 인가전압이 높은 경우에는 방전이 종료하기 직전에 전자들이 음

극에 분포되어 있으며 방전이 종료한 직후에는 X, Y 전극 부근에서 2차방전에 의한 전자의 생성을 볼 수가 있다.

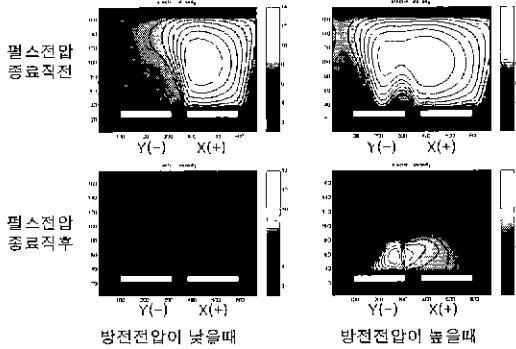


그림 9. 2차방전에 의한 벽전하 소멸과정
Fig. 9. Erase process of wall charge by the 2nd discharge

그림 10은 위에서 언급한 이차방전에 의한 동작마진 특성을 모델화한 것이다. (a)는 어드레스 방전으로 데이터 전극과 Y 전극사이에서 처음 방전이 일어나고 이 방전이 X와 Y 사이의 방전을 유도시키고 이들 방전에 의해 X, Y 전극에 벽전하들이 축적되는 과정을 나타낸다. 어드레스 전압이 증가하면 방전 강도가 점점 세어지므로 Y 전극에 축적되는 양의 벽전하의 총합은 증가한다. 그러나 이 과방전으로 인한 이차방전이 일어나 X, Y 두전극의 경계면의 벽전하량을 감소시키므로 벽전하는 (b)와 같은 형태로 분포할 것이다.

플라즈마 디스플레이의 표시방전에 사용되는 전극은 면방전 구조를 하고 있으므로 인가전압을 서서히 증가시키면 처음에 두 전극이 마주보는 면인 ①에서 방전이 개시되고 점차로 ②, ③으로 방전이 확산되어 나아간다. 최소 표시방전 유지전압은 이때 ①의 방전이 개시되는 전압으로 설명되어 질 수 있다. 즉 어드레스 방전이 강해져서 벽전하의 총량이 증가하여도 2차방전에 의해 벽전하가 부분 소거되어 X, Y 전극의 경계면의 벽전하는 거의 증가하지 않으므로 최소 표시방전 유지전압은 거의 감소하지 않는다.

한편, 최대 표시방전 유지전압은 순간적으로 높은 전압이 인가되므로 ①의 방전은 거의 영향을 주지 못하고 ②, ③의 방전이 개시되는 전압과 관계가 있다. 즉 어드레스 방전이 강해짐에 따라 증가한 벽전

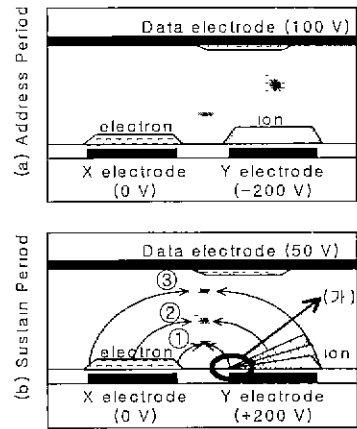


그림 10. 벽전하 부분소거와 최대 표시방전 전압과의 관계
Fig. 10. Relation between partial erase of the wall charge and maximum sustain voltage

압에 의해 낮은 표시유지 방전전압에서도 쉽게 과방전을 일으킨다. 그러면 어드레스 방전에서 일어났던 이차방전 현상이 이번에는 표시방전 유지필스가 종료한 직후에도 일어날 것이다. 이 이차방전에 의해 X, Y 전극의 마주보는 면의 벽전하량 역시 감소한다. 이때 축적되는 벽전하량의 총량은 인가전압에 의존하므로 최초 벽전하량보다 감소한다. 그러므로 다음의 표시방전전압은 최초의 표시방전 전압보다 작아지고 ①의 방전이 중요하게 된다. 그러나 2차방전에 의해 벽전하가 부분소거 되었으므로 방전 개시가 어렵게 되어 이후 표시방전이 충분하게 유지되지 않는다. 그러므로 최대 표시방전 유지전압은 낮아지게 된다. 만일 어드레스 방전시에 벽전하의 이차방전이 없다면 벽전하의 증가에 따라 최소 표시유지 방전전압도 같이 낮아져야 한다. 그리고 강한 어드레스 방전에 의해 벽전하량이 증가하여도 표시방전이 몇회 반복되는 동안 벽전하량은 안정화되므로 최대 표시방전 유지전압은 어드레스 전압의 증가에 영향을 받지 말아야 한다. 그러므로 이 모델은 위에서 가정한 과방전에 의한 이차방전을 무리 없이 설명할 수가 있고 그림 8의 측정결과는 이 가정의 간접적인 증거라고 할 수가 있다. 결론적으로 보면 어드레스 전압이 높아지면 표시방전 유지필스의 동작마진이 줄어들어 케널 전체의 균일한 표시방전을 얻기가 어려워진다.

2.3.3 플라스마 디스플레이의 동작마진

플라스마 디스플레이의 전기적 특성은 동작마진으로 표현될 수 있다. 이 동작마진은 다시 어드레스 방전의 동작마진과 표시방전의 동작마진으로 나누어 볼 수가 있다. 동작마진의 정의로는 “인가전압을 서서히 증가시켜 일정한 민적 내의 화소가 모두 방전을 개시할 때의 전압과 이후 인가전압을 서서히 낮추어 가장 마지막 화소가 방전을 멈추는 때의 전압과의 차이”로 정의하는 것이 일반적이다[6]. 그러나 플라스마 디스플레이의 방전특성은 어드레스 과정과 표시방전 유지과정이 밀접하게 연결되어 있으므로 이방식으로 얻어진 데이터로는 방전제어 조건을 평가하고 설계하는데 충분하지 않다. 그러므로 여기에서는 방전특성을 고려한 동작마진을 정의한다.

플라스마 디스플레이의 전기적인 동작마진은 최대 인가전압과 최소 인가전압의 차이로 표시한다. 이때 최대 인가전압과 최소 인가전압은 표시방전의 안정성을 육안으로 보고 판단하게 된다. 즉 인가전압을 변화시키면서 그때의 표시방전의 유지상태를 보고 판단하게 되므로 표시방전의 유지상태에 대한 판단 기준을 설정하는 것이 매우 중요하다.

(가) 표시방전 유지펄스의 동작마진 정의

하나의 화소를 기준으로 볼 때 표시방전 유지펄스의 전압을 서서히 높여가면 어느 순간 방전이 시작 되는데 이 순간의 X, Y 전극간 전압 조건은 다음과 같다.

$$\text{벽전압} + \text{외부인가전압} > \text{방전개시전압}$$

정해진 면적 내의 모든 화소들이 안정되게 발광하기 시작할 때의 외부인가전압을 최소 표시방전 유지 전압이라고 정의한다. 이후 서서히 전압을 높여가면 화소의 발광량이 증가하다가 어느 순간 파방전에 의한 2차방전으로 벽전하가 부분 소거되어 방전이 불안하게 되는데 이때를 최대 방전유지전압으로 정의한다. 전압을 더 증가시키면 벽전하 없이도 외부인가 전압만으로 전극간 전압이 방전개시전압 이상이 되어 선택되지 않은 화소들까지 방전을 시작하는데 이때의 외부인가전압을 전면방전전압이라고 한다. 그러면 표시방전의 동작마진은 최대 표시방전 유지전압과 최소 표시방전 유지전압의 차로 나타낼 수 있다.

(나) 어드레스 펄스의 동작마진 정의

어드레스 동작마진 역시 그 판단기준은 표시방전의 유지상태에 대한 육안 관측에 의존할 수 밖에 없다. 이는 표시방전 유지전압의 조건이 일정할 때, 어드레스 방전으로 축적시킬 수 있는 벽전하의 양 및 분포상태와 관련이 있다. 어드레스 전압을 서서히 증가시키면서 정해진 면적의 모든 화소가 안정된 표시방전을 유지하기 시작할 때의 어드레스 전압을 최소 어드레스 전압으로 정의한다. 이 전압에서는 어드레스 방전으로 생성된 최소한의 벽전하가 표시방전 유지기간으로 전달된다. 이 경우 최초 표시방전의 강도가 어느 이상만 되면 벽전하량은 표시방전이 되풀이 되는 도중에 증폭되어 표시방전은 안정화되며 벽전하도 적정량에 도달한다.

어드레스 전압을 더욱 증가시키면 위에서 설명한 2차방전에 의한 벽전하의 부분소거가 어드레스 기간에 발생하여 X, Y 전극의 서로 마주보는 인접부근의 벽전하를 감소시킨다. 이 마주보는 두전극 면의 벽전하 감소에 의해 방전개시에 충분한 벽전압을 얻지 못하여 표시방전이 불안정하게 되는데 이때의 전압을 최대 어드레스 전압으로 정의한다. 어드레스 전극과 Y전극의 사이는 구조적으로 X, Y전극인 표시방전 유지전극 사이보다 거리가 떨어져 있으므로 전면 어드레스 전압은 상당히 높은 전압이 되고 이 전압은 외견상 명확히 구별된다. 그러므로 어드레스 동작마진도 표시방전의 경우와 같이 최대 어드레스전압과 최소 어드레스 전압의 차로 정의 될 수 있다.

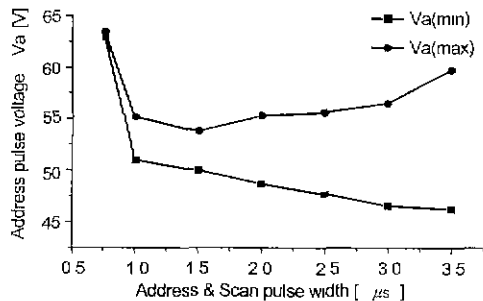


그림 11. 어드레스 펄스의 폭과 어드레스 동작마진의 관계

Fig. 11. Relation between address pulse width and address drive margin

(다) 동작마진 실험결과 분석

그림 11은 다른 펄스들의 인가조건은 동일하게 주

고 어드레스 펄스폭에 따른 어드레스 동작마진을 측정
 한 것이다. 펄스폭이 좁아질수록 최대 어드레스 펄스
 전압은 낮아지고 최소 어드레스 펄스전압은 높아
 진다. 어드레스 펄스전압의 펄스폭이 줄어들면 방전
 에 필요한 시간이 감소하여 충분한 방전지속시간을
 확보하기가 어려워진다. 즉 충분한 양의 벽전하가 축
 적되지 않아 표시방전이 불안정해진다. 그러므로 적
 절한 방전지속시간을 확보하기 위해 방전지연시간을
 줄여야 하므로 최소 어드레스 전압이 높아진다. 한편
 최대 어드레스 전압의 경우 어드레스 펄스폭이 넓으
 면 과방전에 의한 벽전하의 전극 차폐시간이 길어지
 다. 그러므로 공간전하의 확산에 의해 공간전하 밀도
 가 낮아져 펄스 종료시 예측되는 공간전하와 벽전하
 간의 2차방전이 일어나기 어렵게 된다. 그러나 어드
 레스 펄스폭이 좁아지면 전극부근의 공간전하밀도는
 증가하므로 상대적으로 낮은 전압에서도 이차방전이
 일어난다. 그러므로 최대 어드레스 전압은 펄스폭이
 좁아질수록 낮아지게 된다. 결론적으로 어드레스 펄
 스폭이 좁아 질수록 어드레스의 동작전압은 높아지
 고 어드레스 동작마진은 감소한다고 할 수 있다.

그림 12는 어드레스 펄스 폭에 따른 표시방전 유
 지펄스의 동작마진을 측정한 것이다. 어드레스 펄스
 폭이 1[μ s] 이상에서 20[V]이상의 동작마진을 얻을
 수 있었다. 이는 어드레스 방전에 의해 어느정도의
 벽전하량만 축적이 되면 표시방전 유지시간에 방전
 이 반복되면서 적정량의 벽전하를 얻을 수 있으므로
 어드레스 펄스 폭에 관계없이 표시방전을 안정되게
 유지시키는 것이 가능하다는 것을 보여 주고 있다.

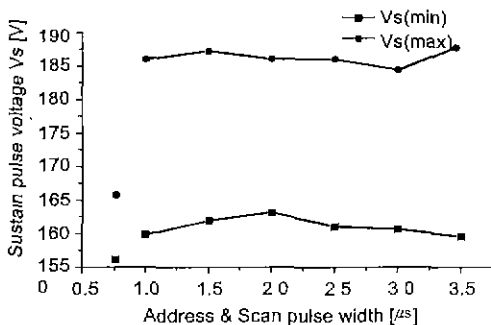


그림 12. 어드레스 펄스의 폭과 표시방전 유지펄스의
 동작마진과의 관계
 Fig. 12. Relation between address pulse width
 and sustain drive margin

3. 결 론

본 연구에서는 3전극 교류형 면방전 플라즈마 디
 스플레이의 방전특성을 분석하여 고속 어드레스시
 최대 어드레스 방전전압에서 나타나는 표시방전의
 불안정 현상은 펄스전압 종료직후 일어나는 2차방전
 에 의한 벽전하의 부분소거가 그 원인을 알았고
 그 발생 과정을 새로이 규명하였다. 펄스종료 후에
 예측되는 2차방전은 과도한 방전에 의해 형성된 풍
 부한 공간전하가 전극면을 완전히 덮어 차폐시키기
 때문에 일어나는 공간전하들의 확산이 주요 원인이
 로 추론된다. 외부 인가전압이 제거되면 확산된 전자
 들과 양의 벽전하사이에서 2차방전이 일어난다. 이 2
 차방전이 벽전하를 부분적으로 소거하기 때문에 다
 음에 오는 방전의 개시를 어렵게 한다. 또한 2차방전
 을 이용하여 어드레스 방전과 표시방전의 상호 관계
 를 고려한 동작마진을 정의하였고 실험결과를 통하
 여 이의 타당성을 검증하였다.

고속 어드레싱을 하기 위해서는 어드레스 펄스폭
 을 줄여야 한다. 이러한 좁은 펄스폭을 가지고 안정
 적인 어드레싱을 하기 위해서는 어드레스 방전의 방
 전지연시간을 단축시키는 것이 중요하다. 어드레스
 전압을 높이면 방전지연시간은 줄어든다. 그러나 이
 차방전에 의해 벽전하가 부분소거되어 동작마진이
 줄어든다. 그러므로 어드레스 펄스폭을 줄이는 것
 에는 한계가 있다는 것을 알았다. 반면에 어드레스 기
 간에 일정량 이상의 벽전하가 축적되기만하면 표시
 방전 유지펄스의 동작마진은 어드레스 펄스의 폭에
 영향을 받지 않는다.

실험결과 펄스폭 1[μ s]의 고속 어드레스 ADS 구
 동방식으로 HDTV급 셀구조를 가지는 플라즈마 디
 스플레이 패널에 8bit 256계조의 화상을 구현 하였고
 560[cd/m²]의 휘도를 얻었다. 이를 통해 ADS 구동법
 의 고속구동 가능성을 제시하였다. 이는 HDTV급 고
 해상도에서도 플라즈마 디스플레이가 CRT 수준의
 휘도를 얻을 수 있다는 것을 시사하는 것이다.

참 고 문 헌

(1) S. Kanagu, Y. Kanazawa, T. Shinoda, K. Yoshikawa, T.
 Nanto, "A 31-in.-Diagonal Full-Color Surface-Discharge
 ac Plasma Display Panel", Digest of Society for
 Information Display'92, pp.713-716, 1992.

- [2] H Homma, K. Totoki, K. Igarashi, S. Mikoshiba, H. Asai, N. Kikuchi, "Luminance Improvement of PDPs by an Extension of Light-Emission Duty to 90% with an HDTV Capability", Conference Record of the 1997 International Display Research Conference, pp.285-288, 1997.
- [3] T Nakamura, K. Iseki, Y. Sano, K. Nunomura, "Drive for 40-in.-Diagonal Full-Color ac Plasma Display", Digest of Society for Information Display'95, pp.807-810, 1995.
- [4] Larry F. Weber, Kevin W. Warren, "Addressing Theory of the Independent Sustain and Address AC Plasma Display", Digest of Society for Information Display'88, pp.160-163, 1988.
- [5] J.P.Boeuf, C.Punset, Th. Callegari, "Physical understanding of color plasma displays", Proceedings of The International Display Workshops'98, pp.475-478, 1998.
- [6] 大脇健一, 吉田良教, "プラズマディスプレイ", "5章. 動特性における動作マージン", 公立出版株式会社, pp.89-116, 1983.

◇ 저자소개 ◇

염 정 덕 (廉正德)

1960년 5월 14일생 1987년 서울대학교 전기공학과 졸업, 1989년 서울대학교 대학원 전기공학과 졸업(석사), 1992년 서울대학교 대학원 전기공학과 졸업(박사), 1992년~1995년 LG전자 영상미디어 연구소 선임연구원, 1996년 일본 전기·통신대학 외국인 연구원, 1997년~1999년 삼성SDI PDP팀 선임연구원, 현재 경주대학교 컴퓨터전자공학부 전임강사.