

디지털 TV 방송 송신용 채널 콤바이너 설계

Design of a Channel Combiner for Digital Terrestrial Television Transmission

김승환 · 박종훈 · 최재훈

Seung-Hwan Kim · Jong-Hoon Park · Jae-Hoon Choi

요 약

본 논문에서는 두 개의 인접 채널의 디지털 TV 신호를 상호 간섭없이 결합하여 하나의 광대역 안테나로 송신할 수 있도록 하는 디지털 TV 방송 송신용 채널 콤바이너를 설계하였다. 설계된 채널 콤바이너는 일정한 임피던스를 갖는 대역통과(Constant impedance bandpass)형태로 두 개의 대역통과 여파기와 두 개의 전력 합성기로 구성된다. 채널 콤바이너에 사용되는 대역통과 여파기는 디지털 송신기의 비 선형성에 의해 발생하는 대역외 신호의 전력을 최소화하는 역할도 동시에 수행한다. 본 논문에서는 대역통과 여파기로 협대역에서 삽입손실 특성이 우수한 H-면 대역통과 여파기를, 전력 합성기로는 우수한 분리도 및 삽입손실 특성을 가지는 branch-line 전력 합성기를 설계하여 각각의 성능을 시뮬레이션을 통해 확인하고 이를 결합하여 최종적인 채널 콤바이너를 설계하였다. 채널 콤바이너의 성능을 시뮬레이션 한 결과 우수한 성능을 나타내어 실제 시스템에의 적용이 가능할 것으로 판단된다.

Abstract

In this paper, a channel combiner is designed to combine two adjacent digital TV channels without interference to transmit these channels with one broadband antenna. A constant impedance type combiner, consisting of two identical bandpass filters and two identical 3 dB power combiners, is chosen as a channel combiner. The bandpass filter used in the channel combiner also suppresses out-of-band signal caused by digital transmitter's non-linearity. H-plane type bandpass filters and branch-line power combiners are adopted in the design. The simulated results of the designed bandpass filter and power combiner show excellent agreement with the theoretical results. Finally, a channel combiner is designed by combining filters with power combiners and the characteristics are simulated. It is shown that the designed channel combiner shows excellent performance.

I. 서 론

채널 콤바이너는 다수의 송신 채널을 사용하는 통신 시스템에서 송신하고자 하는 두 개 이상의 채널을 하나로 결합하는 장치로 하나의 광대역 안테나를 사용하여 여러 채널의 신호를 송신하기 위해 방송용 안테나 송신단에 많이 사용된다. 기존의 국

내 아날로그 방송에서는 인접한 채널을 사용하지 않았기 때문에 채널을 결합할 경우 채널간의 간섭이 큰 문제가 되지 않았지만 디지털 TV 방송에서는 인접 채널을 사용하기 때문에 인접한 두 개의 채널을 결합할 경우 채널간 간섭의 영향을 무시할 수 없게 된다. 또한 디지털 신호는 디지털 송신기의 비 선형성에 의해 발생하는 대역 외 신호(out-of-band

한양대학교 전자전기컴퓨터공학부(Division of Electrical and Computer Engineering, Hanyang University)

· 논문 번호 : 20010104-003

· 수정완료일자 : 2001년 4월 10일

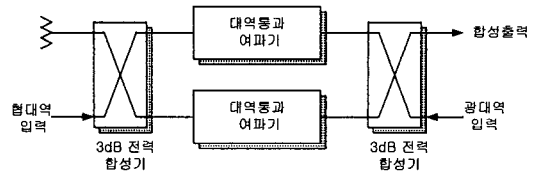
signal)의 전력이 크기 때문에 인접 채널에 상당한 간섭을 일으키게 된다. 따라서 디지털 변조된 신호는 채널 콤바이너에 의해 결합되는 경우가 아니라 하더라도 FCC에 의해 권고된 방사 마스크(emission mask)를 만족시키기 위해 송신 안테나로 입력되기 전에 대역통과 여파기를 거쳐 원하지 않는 대역의 신호 크기를 최소화 해야 한다^[1]. 이와 같이 인접 채널에 상당한 간섭을 일으킬 수 있는 두 개의 인접 주파수의 디지털 신호를 결합하는 경우 간섭으로 인한 성능의 저하를 초래하게 되므로 이러한 문제를 해결하기 위한 채널 결합 방법이 요구된다. 이러한 디지털 신호의 채널 결합 방법에는 크게 두 가지가 있는데 그 중 하나는 일정한 임피던스를 갖는 대역통과(constant impedance bandpass)형태이고 다른 하나는 스타 포인트 대역통과(star point bandpass)형태이다^[2].

본 논문에서는 앞으로 국내에서 디지털 TV 주파수 대역으로 사용될 채널 17과 채널 18의 신호를 서로간의 간섭 없이 결합하여 하나의 광대역 안테나로 송신할 수 있도록 하는 일정한 임피던스를 갖는 대역통과(constant impedance bandpass)형태의 디지털 TV 방송 송신용 채널 콤바이너를 설계하였다. 일정한 임피던스를 갖는 대역통과 형태의 채널 콤바이너는 두 개의 대역통과 여파기와 두 개의 전력 합성기를 결합함으로써 구성되는데 본 논문에서는 대역통과 여파기로 대표적인 반 파장 공진기형 여파기인 H-면 불연속 구조를 이용한 여파기를 설계하고 전력 합성기로는 분리도 및 출력 오차 특성이 우수한 branch-line 형태의 전력 합성기를 설계하였다. 그리고 설계된 대역통과 여파기와 전력 합성기를 결합함으로써 최종적인 채널 콤바이너를 설계하고 시뮬레이션을 통해 설계된 채널 콤바이너의 성능을 확인하였다.

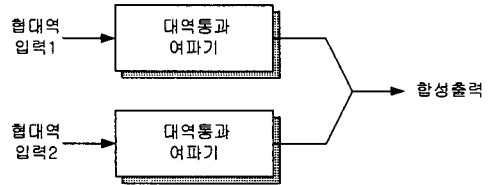
II. 채널 콤바이너 설계의 이론적 배경

2-1 채널 콤바이너의 구조

디지털 TV 방송 송신용 채널 콤바이너는 크게 두 종류로 나뉘는데 그 중 하나는 그림 1(a)와 같은 일정한 임피던스를 갖는 대역통과(constant impedance



(a) 일정한 임피던스를 갖는 대역통과 형태
(a) Constant impedance bandpass type



(b) 스타 포인트 대역통과 형태
(b) Star point bandpass type

그림 1. 채널 콤바이너의 종류

Fig. 1. Types of channel combiner.

bandpass)형태의 채널 결합 방법이고 다른 하나는 그림 1(b)와 같은 스타 포인트 대역통과(star point bandpass)형태이다.

일정한 임피던스를 갖는 대역통과(constant impedance bandpass)형태의 채널 콤바이너는 그림 1(a)와 같이 두 개의 대역통과 여파기와 두 개의 3 dB 전력 합성기로 구성되며 인접한 주파수의 아날로그 방송과 디지털 방송 또는 인접한 주파수의 디지털 방송을 합성하는데 사용된다. 이때 대역통과 여파기는 인접 방송 채널에의 간섭을 최소화할 수 있도록 주파수 선택도(selectivity)가 우수한 체비셰프(Chebyshev)형 또는 타원함수(elliptic function)형 여파기를 사용한다. 스타 포인트 대역통과(star point bandpass)형 채널 콤바이너는 그림 1(b)와 같이 통과대역 주파수가 다른 2~4개의 대역통과 여파기의 출력을 결합하여 구성되고 인접하지 않은 디지털 방송 채널의 합성에 사용된다. 이때 대역통과 여파기는 체비셰프형을 사용한다.

본 논문에서는 두 개의 인접한 주파수의 디지털 신호를 결합하기 위해 일정한 임피던스를 갖는 대역통과 형태의 채널 콤바이너를 선택하였다. 일정한

임피던스를 갖는 채널 콤바이너를 설계하기 위해서는 통과대역에서 적은 삽입손실을 가지고 저지대역 차단특성이 우수한 협대역 대역통과 여파기의 설계와 함께 적은 삽입손실과 큰 분리도(isolation)특성을 갖는 3dB 전력 합성기의 설계가 요구된다. 대역통과 여파기의 설계와 전력 합성기의 설계 방법은 다음 절에 상세하게 기술하였다.

2-2 H-면 불연속 대역통과 여파기 설계

방송 송신용 채널 콤바이너에 사용될 대역통과 여파기는 높은 출력 전력에 견딜 수 있어야 하고 적은 삽입손실 특성을 요구하므로 도파관형 여파기가 적합하다. 대표적인 도파관 형태의 반 파장 공진기형 여파기인 H-면 대역통과 여파기 또는 E-면 대역통과 여파기를 설계하는 방법은 S. B. Cohn이 제시한 집중소자 저역통과 원형 여파기(lumped element lowpass prototype filter)를 기초로 하여 설계하는 방법과 R. Levy와 J. D. Rhodes가 제시한 분포소자 반파장 원형 여파기(distributed element half wavelength prototype filter)를 기초로 설계하는 방법이 있다^{[3]~[5]}.

S. B. Cohn의 방법은 설계 공식은 매우 간단하나 저역통과 원형 여파기의 소자 값이 주파수 변화에 따른 특성변화를 고려하여 주지 않았고 설계 파라미터에 대응하는 물리적 수치를 실험적인 값에 의해 결정하게 되기 때문에 실제 설계했을 때 중심주파수, 대역폭 그리고 삽입손실 특성 모두가 원하는 주파수 응답과 차이를 보이게 된다. 하지만 본 논문에서 채택한 R. Levy의 이론의 경우 분포소자 반파장 원형 여파기의 특성이 본질적으로 대역통과 여파기의 특성을 가지고 있고 원형 여파기를 구성하는 소자들이 실제 마이크로파 대역에서 주로 사용하는 분포소자인 전송선로를 사용하기 때문에 여파기의 특성을 매우 정확히 예측할 수 있다. 본 논문에서는 분포소자 반 파장 원형 여파기를 기초로 한 R. Levy의 설계이론을 채택하고 J. D. Rhodes의 공식을 이용하여 H-면 불연속 대역통과 여파기를 설계하였다^[5]. 그림 2는 H-면 불연속 대역통과 여파기의 구조이다.

분포 소자 반 파장 원형 여파기를 기초로 한 H-

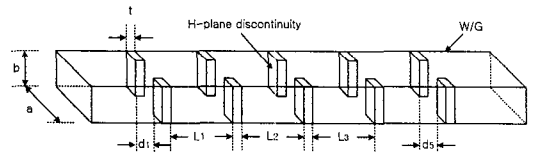


그림 2. H-면 불연속 대역통과 여파기의 구조
Fig. 2. Structure of a bandpass filter having H-plane type discontinuities.

면 불연속 대역통과 여파기의 설계과정^[6]을 요약하면 다음과 같다.

- 1) 중심 주파수와 대역폭, 리플 준위(Ripple level), 저지대역 감쇠를 결정한다.
- 2) 통과대역 주파수에 대응하는 관내 파장 λ_{g1} 과 λ_{g2} 를 구하고 다음 식으로부터 중심 주파수의 관내 파장 λ_{g0} 와 설계 파라미터 α 를 구한다.

$$\frac{\lambda_{g1}}{\lambda_{g0}} \sin \frac{\pi \lambda_{g0}}{\lambda_{g1}} = -\frac{\lambda_{g2}}{\lambda_{g0}} \sin \frac{\pi \lambda_{g0}}{\lambda_{g2}} = \alpha \quad (1)$$

- 3) 설계 파라미터 h 를 구한다.
 - ① 통과대역 리플이 최대 삽입손실(maximum insertion loss) x dB로 주어질 경우

$$h = \sqrt{10^{(0.1x)} - 1} \quad (2a)$$

- ② 통과대역 리플이 최대 VSWR값으로 주어질 경우

$$h = \frac{VSWR - 1}{2\sqrt{VSWR}} \quad (2b)$$

- 4) 식 (3)을 이용하여 저지대역 감쇠특성을 만족하는 여파기의 단위 소자의 개수 n 을 구한다.

$$|S_{12}|^2 = \frac{1}{1 + h^2 T_n^2 \left(\frac{\pi \sin \theta}{\theta \alpha} \right)} \quad (3)$$

- 5) 앞에서 구한 α , h , n 값을 식 (4)~(6)에 적용하여 불연속 구조에 대한 접합 반사 계수(junc-

tion reflection coefficient)를 얻는다.

$$K_{r,r+1} = \sqrt{1 + \left(\sin\left[\frac{r\pi}{n}\right]/y\right)^2} \Bigg/ \sqrt{Z_r Z_{r+1}}$$

for $r = 0, 1, 2, \dots, n$ (4)

여기서

$$y = \sinh\left[\frac{1}{n} \sinh^{-1} \frac{1}{h}\right]$$

(5)

그리고

$$Z_r = \begin{cases} 1, & \text{for } r=0 \text{ and } n+1 \\ \frac{2 \sin\left[\frac{(2r-1)\pi}{2n}\right]}{y\alpha} - \frac{\alpha}{4y} \left[\frac{y^2 + \sin^2\left[\frac{r\pi}{n}\right]}{\sin\left[\frac{(2r+1)\pi}{2n}\right]} \right. \\ \left. + \frac{y^2 + \sin^2\left[\frac{(r-1)\pi}{n}\right]}{\sin\left[\frac{(2r-3)\pi}{2n}\right]} \right] & \text{for } r=1, 2, \dots, n \end{cases}$$

(6)

위에서 구한 전기적 변수를 H-면 구조의 물리적 수치로 변환해야 하는데 무 손실 결합의 경우 산란 행렬 S가 유일성(unitarity)과 가역성(reciprocity)을 가진다. 산란 행렬의 한 요소인 반사 계수 S₁₁의 크기와 위상을 알면 산란 행렬은 유일하게 결정된다. 다음 단계로 계산된 접합 반사 계수에 대한 H면 불연속의 크기를 구한다.

- 6) 여파기의 중심주파수에서 수치 해석에 의해 구한 반사 계수의 값이 5번째 단계에서 계산된 접합 반사 계수와 같게 되도록 접합에서의 불연속의 크기를 결정한다.
- 7) 공진기(resonator)의 길이(불연속 사이의 간격)는 다음 식에 불연속의 위상 값을 대입해서 구한다.

$$2\pi \frac{l_r}{\lambda_{g0}} = \theta_r' = (\phi_{r-1,r} + \phi_{r,r+1})/2$$

(7)

여기서 l_r 은 r 번째 공진기의 물리적 길이(physical length)이고 θ_r' 은 전기적 길이(electrical length)이다.

2-3 Branch-Line 전력 합성기 설계

도파관 형태의 전력 합성기는 높은 포트간 분리도(isolation), 적은 삽입손실 그리고 높은 전력 등의 특성을 갖기 때문에 디지털 TV 방송용 채널 컴바이너에 사용되는 전력 합성기로 적합하다. 본 논문에서 채택한 일정한 임피던스를 갖는 대역통과(constant impedance bandpass) 형태의 채널 컴바이너에 사용될 수 있는 4단자 전력 합성기에는 Riblet short-slot, Bethe-hole, Branch-line 형태 등이 있다^[7]. 본 논문에서는 특성이 우수할 뿐 아니라 설계 파라미터의 조절에 의해 쉽게 원하는 특성을 얻을 수 있는 장점이 있는 branch-line 형태의 전력 합성기를 선택하였다. 디지털 TV 방송용으로 실제 사용 가능한 전력 합성기는 -30 dB 이하의 반사손실과 포트간 분리도, -0.1 dB 이하의 삽입손실을 요구한다. 본 논문에서는 사용 가능한 성능을 만족하면서 최대한 부피와 무게를 줄인 도파관 형태의 전력 합성기를 설계하였다.

Branch-Line 전력 합성기의 설계과정은 다음과 같다^[8].

- 1) 설계 중심 주파수와 대역폭을 결정한다.
- 2) Branch-Line 전력 합성기의 출력 오차를 결정한다.
- 3) 전력 합성기의 성능을 좌우하는 차수를 결정한다.
- 4) 원형(prototype) 파라미터 K_i 와 H_i 를 계산한다.
- 5) 원형을 설계 주파수에 맞게 변환한다.

그림 3에 branch-line 전력 합성기의 구조와 설계 파라미터를 나타내었다. 전력 합성기는 많은 T-접합으로 구성되며 T-접합의 위치 및 크기 형태는 K_{i-1} , K_i , H_i 등으로 표현되는 ϕ' 와 ϕ'' 로 결정된다. ϕ' , ϕ'' 는 각각 식 (8 a), (8 b)와 같이 표현된다^[9].

$$\phi' = \frac{1}{2} \tan^{-1} \left(\frac{2H_i K_{i-1}}{H_i^2 + K_i^2 - K_{i-1}^2} \right)$$

(8 a)

$$\phi'' = \frac{1}{2} \tan^{-1} \left(\frac{2H_i K_i}{H_i^2 + K_{i-1}^2 - K_i^2} \right)$$

(8 b)

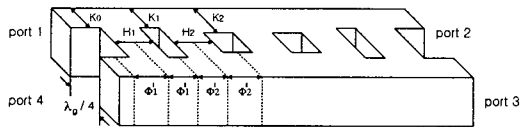


그림 3. Branch-line 전력 합성기의 구조
Fig. 3. Structure of a branch-line power combiner.

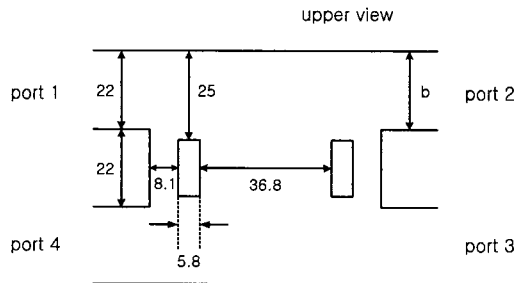


그림 4. 설계된 branch-line 전력 합성기의 수치 (cm)
Fig. 4. Dimensions of the designed branch-line power combiner (cm).

식 (8 a)와 (8 b)에서 K_i 는 수직 방향의 갭 크기를, H_i 는 수평 방향의 갭 크기를 나타낸다.

III. 채널 컴바이너 설계 및 시뮬레이션 결과

3-1 Branch-Line 전력 합성기의 수치해석 결과

디지털 TV 방송 송신용 채널 컴바이너에 사용되는 branch-line 전력 합성기를 II장에서 소개된 설계 방법으로 설계하였다. 설계된 전력 합성기의 중심 주파수는 485 MHz이며 대역폭은 40 MHz(465~505 MHz)이다. 전력 합성기의 출력 오차는 최대 약 0.2 dB이며 전력 합성기의 차수는 설계 사양을 만족하는 최소 차수로 하기 위해 $N=2(3 \text{ branches})$ 로 선택하였다.

Branch-line 전력 합성기의 설계 사양을 표 1에 나타내었다.

최종 설계된 branch-line 전력 합성기의 구조와 수치를 그림 4에 나타내었다. 위 그림에서 b 는 H-면 대역통과 여파기에 사용된 도파관의 단축방향의 길이와 같게 설정하여 별도의 임피던스 변환기(impe-

표 1. Branch-line 전력 합성기의 설계 사양

Table 1. Specifications of a branch-line power combiner.

대역폭	465 MHz ~ 505 MHz (채널 15 ~ 채널 18)
반사손실	-30 dB 이하
분리도(isolation)	-30 dB 이하
삽입손실	-0.1 dB 이하

dance transformer)없이 대역통과 여파기와 전력 합성기를 결합할 수 있게 설계하였다.

그림 5와 그림 6은 HFSS를 이용하여 설계된 branch-line 전력 합성기를 FDTD 시뮬레이션 결과와 비교한 그림이다. 본 논문에서 사용한 수치해석법인 FDTD는 Yee에 의해 제안된 가상의 해석공간에 해석 구조체를 두고 식 (9a)와 (9b)의 맥스웰 방정식을 이산화 하여 전자계 문제를 해석한다.

$$\nabla \times \vec{E} = -\mu \frac{\partial \vec{H}}{\partial t} - \sigma^* \vec{H} \quad (9a)$$

$$\nabla \times \vec{H} = \epsilon \frac{\partial \vec{E}}{\partial t} + \sigma \vec{E} \quad (9b)$$

여기서 ϵ , μ , σ^* , σ 는 유전율, 투자율, 자계 및 전계의 도전율을 나타낸다. 흡수 경계 조건으로는 계산 영역 경계면에서 반사파를 최소화 하는 완전정합층(Perfectly Matched Layer : PML)방법^{[10]~[12]}을 사용하였다. 시뮬레이션에서 사용한 셀 크기는 $\Delta x=2 \text{ cm}$, $\Delta y=\Delta z=1 \text{ cm}$ 이고 총 셀수는 $22 \times 66 \times 145$ 셀이다. 소스는 가우시안 소스를 인가하였다.

그림 5과 6을 보면 두 가지 시뮬레이션의 결과가 거의 일치하는 것을 확인할 수 있다. 설계된 전력 합성기는 채널 15~채널 18의 주파수 대역인 476 MHz~500 MHz에서 -30 dB 이하의 우수한 반사손실과 분리도 특성을 나타내어 설계 사양을 정확하게 만족하고 있다.

그림 7은 설계된 전력 합성기의 위상 특성을 나타낸 그림으로 S_{21} 과 S_{31} 은 대역폭 내에서 $90^\circ \pm 1^\circ$ 이내의 차이를 나타내고 있다. 따라서 채널 컴바이너에서 두 신호의 전력이 분리되어 다시 합쳐지더라도 전력 합성기 위상 차에 의한 신호의 왜곡은

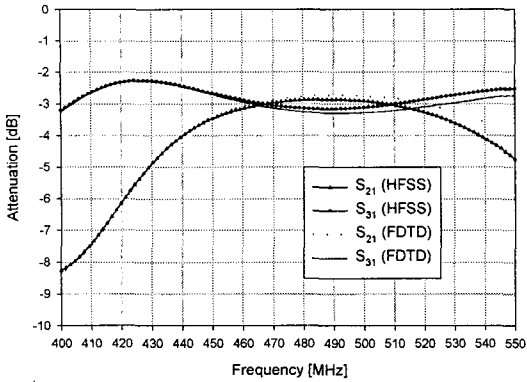


그림 5. 설계된 전력 합성기의 HFSS와 FDTD시물레이션 결과 비교 (S_{21} , S_{31})
 Fig. 5. Comparison of s-parameters of the designed power combiner between HFSS and FDTD (S_{21} , S_{31}).

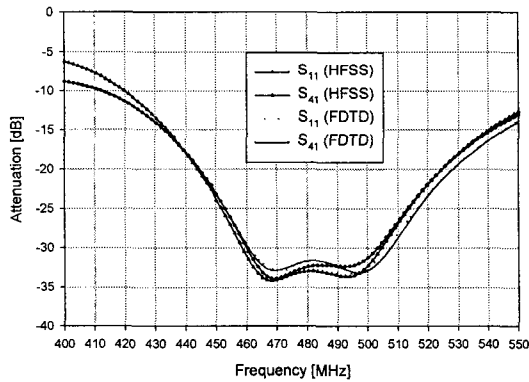


그림 6. 설계된 전력 합성기의 HFSS와 FDTD 시물레이션 결과 비교 (S_{11} , S_{41})
 Fig. 6. Comparison of s-parameters of the designed power combiner between HFSS and FDTD (S_{11} , S_{41}).

표 2. 대역통과 여파기의 설계 사양

Table 2. Specifications of a bandpass filter.

통과대역 주파수	488 MHz ~ 494 MHz (채널 17)
대역폭	6 MHz (1 채널)
저지대역 감쇠	@fc ± 9 MHz → -60 dB 이하 from fc + 9 MHz to 750 MHz → -60dB 이하
삽입손실	-0.3 dB 이하

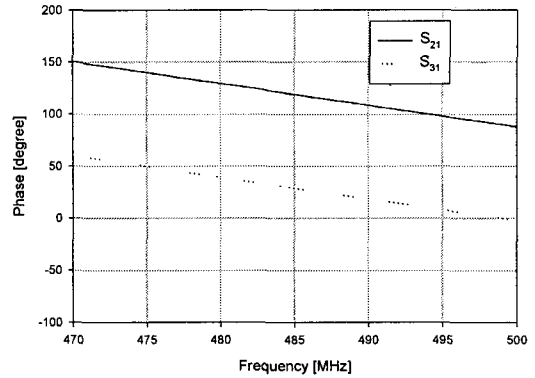


그림 7. 설계된 전력 합성기의 위상 특성
 Fig. 7. Phase characteristics of the designed power combiner.

거의 문제가 되지 않을 것으로 판단된다.

3-2 H-면 불연속 대역통과 여파기의 수치해석 결과

II장에서 설명한 분포 소자 반 파장 원형 여파기에 기초한 설계 방법으로 디지털 TV 방송 송신용 채널 콤바이너에 사용되는 대역통과 여파기를 H-면 불연속 구조를 이용하여 설계하였다.

표 2는 설계된 H-면 대역통과 여파기의 설계사양이다.

여파기의 설계에 사용될 도파관의 크기는 사용 주파수 대역에 적합한 크기로 장축과 단축의 길이를 각각 44 cm × 22 cm로 결정하였다. 설계된 여파기의 주파수 응답은 0.01 dB의 리플 준위를 갖는 체비셰프(Chevyshev)형태이고 설계사양에 주어진 저지대역 감쇠조건을 만족시키면서 최소의 크기를 갖도록 여파기는 6단으로 설계하였다. H-면 불연속의

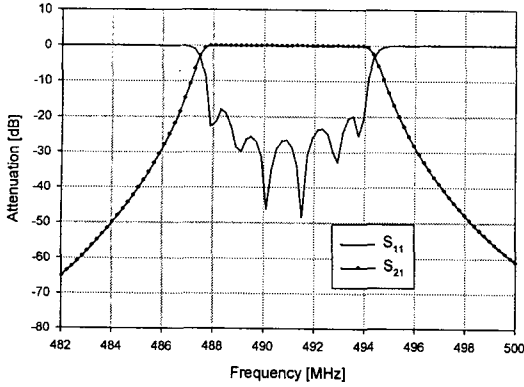


그림 8. 설계된 6단 대역통과 여파기의 HFSS 시뮬레이션 결과
 Fig. 8. Simulated results of the designed 6-pole bandpass filter by HFSS.

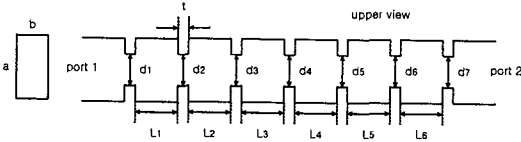


그림 9. 설계된 6단 대역통과 여파기의 수치 (cm)
 Fig. 9. Dimensions of the designed 6-pole bandpass filter (cm).

$$(L_1 = 38.3, L_2 = 41.1, L_3 = 41.295, L_4 = 41.295, L_5 = 41.1, L_6 = 38.3, d_1 = 18.64, d_2 = 10.0, d_3 = 9.0, d_4 = 8.8, d_5 = 9.0, d_6 = 10.0, d_7 = 18.64, t = 2).$$

두께는 여파기의 크기를 최소화하면서 높은 전력에 견딜 수 있도록 2 cm로 선택하였다.

분포소자 반 파장 원형 여파기를 기초로 계산된 수치를 HFSS로 시뮬레이션 한 결과 대역폭과 중심 주파수는 예상했던 결과와 거의 일치하였으나 통과 대역내의 반사손실 특성은 예상했던 것보다 조금 나빠지는 것을 확인할 수 있었다. 특성을 개선시키기 위해 공진기의 길이와 공진기간 H-면 불연속의 정도를 미세하게 변화시키며 최적화(optimization)하였다. 여파기는 불연속 간격이 좁아질수록 대역폭이 줄어들고 공진기 간격이 짧아지면 중심주파수가 높아지는 특성을 나타낸다.

그림 8은 채널 17(488 MHz ~ 494 MHz)의 통과

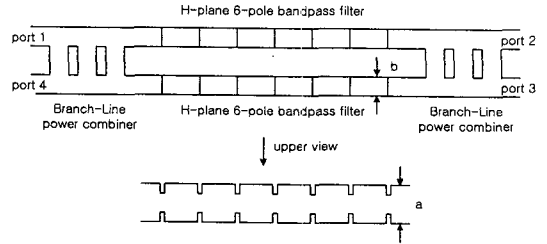


그림 10. 설계된 채널 컴바이너의 형태
 Fig. 10. Structure of the designed channel combiner.

대역을 갖는 6단 H-면 대역통과 여파기를 최적화한 후의 HFSS 시뮬레이션 결과이다.

그림 8의 최적화 된 시뮬레이션 결과를 보면 중심주파수 491 MHz, 대역폭 6 MHz를 정확히 만족하고 있으며 $f_0 \pm 9$ MHz 에서 -60 dB 이하의 삽입 손실 감소조건도 정확히 만족하는 것을 확인할 수 있다. 또한 통과대역에서의 반사손실 특성도 최대 -20 dB 정도로 만족할만한 결과를 얻을 수 있었다.

그림 9는 설계된 대역통과 여파기의 설계 수치이다.

3-3 채널 컴바이너의 수치해석 결과

앞 절에서 설계된 H-면 불연속 대역통과 여파기와 branch-line 전력 합성기를 사용하여 최종 설계된 디지털 TV 방송 송신용 채널 컴바이너의 형태는 그림 10과 같다.

그림 11은 설계된 채널 컴바이너의 HFSS 시뮬레이션 결과이다. S_{11} 은 채널 17의 통과대역에서 -20 dB 이하로 우수한 특성을 나타내고 있고 S_{21} 도 채널 17에서는 -20 dB 이하, 인접채널인 채널 18에서는 그 이하로 급격히 떨어져 만족할만한 특성을 나타내는 것을 확인할 수 있다.

IV. 결 론

본 논문에서는 디지털 TV 방송용 안테나 송신단에 사용되어 인접한 두 채널의 디지털 신호를 서로 간의 간섭 없이 결합하여 하나의 광대역 안테나로 송신할 수 있게 함과 동시에 디지털 신호의 통과대

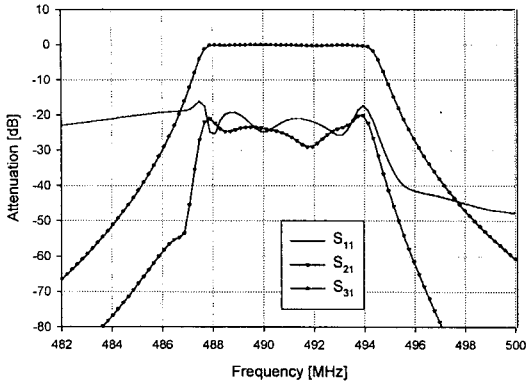


그림 11. 설계된 채널 콤바이너의 HFSS 시뮬레이션 결과

Fig. 11. Simulated results of the designed channel combiner by HFSS.

역의 주파수 성분을 제거하는 역할을 수행하는 채널 콤바이너를 설계하였다. 주파수 대역은 실제 디지털 TV 방송용 주파수 대역으로 할당된 채널 17과 채널 18을 사용하였다.

설계된 채널 콤바이너는 일정한 임피던스를 갖는 대역통과(constant impedance bandpass)형태로 두 개의 대역통과 여파기와 두 개의 전력 합성기를 결합하여 구성하였다. 채널 콤바이너에 사용되는 대역통과 여파기는 협대역인 경우 삽입손실을 줄일 수 있는 형태인 H-면 불연속 대역통과 여파기를 설계하고 전력 합성기로는 분리도와 삽입손실 특성이 우수한 branch-line 전력 합성기를 설계하고 HFSS 시뮬레이션 결과를 FDTD 결과와 비교함으로써 설계의 정확성을 확인하였다.

시뮬레이션 결과 대역통과 여파기와 전력 합성기 모두 우수한 성능을 나타내었고 이를 결합하여 설계된 채널 콤바이너 특성의 시뮬레이션 결과도 만족할만한 성능을 보였다. 두 개의 서로 다른 수치해석 방법을 통하여 해석한 결과를 비교하여 볼 때, 설계된 채널 결합기를 이용하여 실제 시스템을 구현할 수 있을 것으로 판단된다.

참 고 문 헌

[1] C. Eilers, G. Sgrignoli, "Analyzing the FCC's DTV spectral emission mask and potential

degradation to adjacent channels due to antennas pattern differences," *IEEE Trans. on Broadcasting*, vol. 44. no. 1, pp. 28-39, March, 1998.

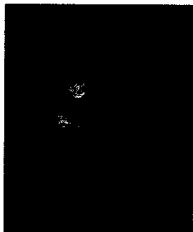
- [2] J. Makiyama, T. Onzuka, H. Nishikawa, M. Tozawa, "Development of channel combiner for digital terrestrial television transmission," *NEC Technical Journal*, vol. 53, no. 1, pp. 38-39, January, 2000.
- [3] S. B. Cohn, "Direct-coupled-resonator filters," *Proc. IRE*, vol. 45, pp. 187-196, February, 1957.
- [4] R. Levy, "Tables of element values for the distributed low-pass prototype filter," *IEEE Trans. Microwave Theory Tech.*, vol. MTT-13, no. 5, pp. 514-536, September, 1965.
- [5] J. D. Rhodes, "Design formulas for stepped impedance distributed and digital wave maximally flat and chebyshev low-pass prototype filters," *IEEE Trans. Circuits Syst.*, vol. CAS-22, no. 11, pp. 866-874, November, 1975.
- [6] Y. C. Shih, "Design of waveguide E-plane filters with all-metal inserts," *IEEE Trans. Microwave Theory Tech.*, vol. MTT-32, no. 7, pp. 695-704, July, 1984.
- [7] P. A. Rizzi, *Microwave Engineering - Passive Circuits*, Prentice Hall, New Jersey, pp. 367-390, 1988.
- [8] G. L. Matthaei, L. Young, E. M. T. Jones, *Microwave Filters, Impedance-Matching Networks, and Coupling Structures*, Artech House, Dedham Massachusetts, 1980.
- [9] 박필준, 최재훈, "Ka-Band용 Half-Height Waveguide 전력 합성기 설계," 한국전자과학회 논문지 pp. 1218-1224, 2000. 10.
- [10] J. P. Berenger, "A perfectly matched layer for the absorption of electromagnetic waves," *J. Computational Physics*, vol. 114, pp. 185-200, October, 1994.
- [11] J. P. Berenger, "Perfectly matched layer for the FDTD solution of wave-structure interaction problems," *IEEE Trans. Antennas Propagat.*,

vol. 44, pp. 110-117, January, 1996.

[12] D. S. Katz, E. T. Thiele, and A. Taflove, "Validation and extension to three dimensions of

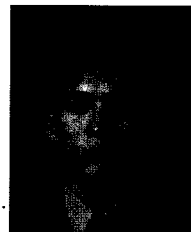
the Berenger PML absorbing boundary condition for FD-TD meshes," *IEEE Microwave Guided Wave Lett.*, vol. 4, pp. 268-270, August, 1994.

김 승 환



1994~1998년: 한양대학교 전자통신전파공학과(공학사)
1998~2000년: 한양대학교 전자통신전파공학과(공학석사)
2000년~현재: 한양대학교 전자통신전파공학과 박사과정
[주 관심분야] 전자파 수치해석, 안테나 설계, 마이크로파 소자 설계

박 중 훈



1999년: 한양대학교 전파공학과(공학사)
2001년: 한양대학교 전파공학과(공학석사)
2001년~현재: 삼성전자 재직중

최 재 훈



1980년: 한양대학교 전자공학과(공학사)
1986년: 미국 Ohio State University 전기공학과(공학석사)
1989년: 미국 Ohio State University 전기공학과(공학박사)
1989년~1991년: 미국 Arizona State University 연구교수

1991년~1995년: 한국통신 위성사업본부 연구팀장
1995년~현재: 한양대학교 전자전기컴퓨터공학부 부교수
[주 관심분야] 안테나 설계 및 분석, 마이크로파 능·수동 소자 설계, 전자파전파 모델링