

# 전력증폭기의 실시간 복소 전달함수 추정을 이용한 적응 사전왜곡기의 설계 및 제작

## Adaptive Predistorter for Power Amplifier based on Real-Time Estimation of Envelope Transfer Characteristics

한재희 · 정태식\* · 남상욱 · 이광복 · 박면주\*\*

Jae-Hee Han · Taesik Chung\* · Sangwook Nam · Kwang Bok Lee · Myun-Ju Park\*\*

### 요 약

본 논문에서는 실시간 입출력 신호를 이용한 전력증폭기의 복소 전달특성 추정법을 제안하였고, 이를 이용한 디지털 사전왜곡기를 설계 제작하였다. 제안된 방법은 입력 신호의 제한이 없어 변조 방식에 무관하게 적용이 가능하며, 임의의 실시간 입력 신호를 이용하므로 전력증폭기를 전달함수를 추정하기 위한 특정 신호(예를 들어, 이중톤 신호 등)의 입력이 불필요하다. 실험 결과로 실시간 입출력을 이용한 전달함수와 측정 결과를 비교 제시하였고, 이를 적응 사전왜곡기에 적용한 경우 약 8.4 dB의 인접채널전력비 개선 효과를 얻을 수 있었다.

### Abstract

A new adaptation algorithm for the digital predistorter is presented. The proposed technique employs the real-time transmitted signals through HPA for the table update. Hence the proposed algorithm does not depend on modulation format and the signal transmission of HPA is not affected during the adaptation process. The experimental results are presented to verify the proposed method and we obtained about 8.4 dB of ACPR improvement.

### I. 서 론

아날로그 이동통신에서 디지털 이동통신으로의 발전 과정에서 주파수 효율성을 개선하기 위한 많은 노력들이 진행되었고, 그 결과 QPSK(quadrature phase shift keying)나 QAM(quadrature amplitude modulation)과 같은 디지털 변조 방식을 적용하게 되었다. 이러한 변조 방식들을 이용하여 발생된 신호는 최대전력 대 실효 전력의 비가 크고 포락선(envelope)의 변동이 심하여, 송출기의 최종단에 위치하

는 비선형 전력증폭기를 통과할 경우 주파수 재성장(spectral regrowth) 현상이 발생하게 된다. 그러나 전력증폭기의 출력 스펙트럼은 이동통신 시스템 사양으로 규정하여 엄격하게 규제하고 있으므로, 전력증폭기의 설계에 있어서 선형성은 효율과 함께 중요한 변수로 자리잡게 되었다<sup>[2]</sup>.

전력증폭기의 선형성 문제를 가장 쉽게 해결할 수 있는 방법은 동작점(operating point)을 선형 영역으로 이동시키는 것이나, 동작점을 낮춘 만큼 최대 출력이 높은 소자를 사용해야 하고 전력 부가효율

서울대학교 전기공학부(School of Electrical Engineering, Seoul National University)

\* SK Teletech(SK Teletech)

\*\* 삼성전자(Samsung Electronics Co.)

· 논문 번호 : 20001113-133

· 수정완료일자 : 2001년 4월 23일

(power added efficiency)이 낮다는 단점이 있다. 따라서, 효율과 선형성 모두를 만족시키기 위해서는 외부에 선형화기를 부가하거나, 되먹임 방식 등을 이용한 선형화 기법을 사용하여야 한다. 현재까지 개발된 선형화 기법으로는 feedforward 방식, 되먹임(feedback) 방식, 아날로그 혹은 디지털 사전왜곡(predistortion) 방식, LINC(linear amplification using nonlinear components), EE&R(envelope elimination & restoration) 등의 있으며, 각각에 대한 설명은<sup>[12]</sup>,<sup>[13]</sup>에 자세히 정리되어 있다.

이러한 전력증폭기의 선형화 기법들 중 DSP(digital signal processor)를 이용하여 기저대역 입력 신호를 사전왜곡시켜 선형화하는 방식은 1989년 Nagata가 처음 제안하였다<sup>[11]</sup>. 그 후 기억 용량을 줄이고 수렴 속도를 개선하기 위하여 1차원 LUT(look-up table)을 사용한 방식이 1990년 J. K. Cavers에 의해 개발되었으며<sup>[2]</sup>, 현재까지 이에 관한 많은 연구들이 진행되고 있다<sup>[11-10]</sup>. 일반적으로 이러한 디지털 사전왜곡 방식에서는 LUT를 생성하고 갱신하기 위하여 적응(adaptive) 알고리즘을 사용하게 된다. 이때 반복적인 방법으로 LUT의 각 항목을 갱신하므로, 일정시간 입력 신호를 유지하거나 이중톤과 같은 특정 신호를 인가해야 하며 LUT 전체를 동시에 갱신하기가 불가능하다.

따라서, 본 논문에서는 실시간 입출력 신호를 이용한 전력증폭기의 실시간 복소 전달함수 추정법을 제안하고, 이를 이용하여 디지털 사전왜곡기를 제작하였다. 그림 1은 본 논문에서 제안한 디지털 사전왜곡기의 간략한 구성도이다. 제안한 실시간 전달함수 추정기는 전력증폭기의 실시간 입출력 신호를 이용하여 전력증폭기의 복소 전달함수를 추정하고,

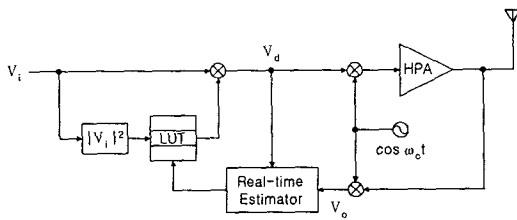


그림 1. 제안한 디지털 사전왜곡기의 블록도  
Fig. 1. Block diagram of proposed digital predistorter.

이 등가 모델을 이용하여 LUT를 갱신하므로 LUT의 모든 항목을 일시에 수정할 수 있다. 또한, 입력 신호에 대한 제약이 없으므로, 특정 신호의 입력이 불필요하고 어떠한 통신 시스템에도 사용 가능하다. 본문에서는 이러한 디지털 사전왜곡기의 동작 원리를 설명하고, 실험을 통하여 본 방법의 타당성을 검증토록 하겠다.

## II. 디지털 사전왜곡기

그림 2는 일반적인 디지털 사전왜곡기의 블록도를 나타낸다. IQ 형태인 이상적인 기저대역 입력 신호  $V_i$ 는 우선 극좌표계 형태로 변환된다. 이는 전력증폭기의 비선형성이 입력 신호의 크기만의 함수라고 가정하고, 입력 신호의 크기를 이용하여 LUT(look-up table)의 참조하기 위해서이다<sup>[2]</sup>. LUT의 주소를 지정하는 방법도 여러 가지가 있지만<sup>[9]</sup>, 본 논문에서는 입력 신호의 전압을 등간격으로 나누어 사용하였다. LUT에는 전력증폭기의 AM-AM 변환과 AM-PM 변환을 보상하기 위한 정보가 저장되어 있으며, 이 참조표에 따라 전력증폭기에 실제 인가될 기저대역 입력 신호  $V_d$ 가 생성된다. 이렇게 왜곡된 신호  $V_d$ 를 크기 성분과 위상 성분으로 나누어 정리하면 다음과 같이 나타낼 수 있다<sup>[3]</sup>.

$$r_d(i) = |V_d(i)| = \beta(i)r_i(i) \quad (1)$$

$$\phi_d(i) = \angle V_d(i) = \phi(i) + \phi_i(i) \quad (2)$$

여기서,  $r_i(i)$ 는  $i$ 번째 LUT 항목에 해당하는 입력 신호의 크기이며,  $\phi_i(i)$ 는 이때의 입력 신호의 위상을 나타낸다. 또한,  $\beta(i)$ 는 AM-AM 변환을 보상하기 위하여  $i$ 번째 크기 LUT에 저장된 값이며,  $\phi(i)$ 는 AM-PM 변환을 보상하기 위한  $i$ 번째 위상 LUT의 내용이다. 참고로, 본 논문에서 대문자로 표기된 신호는 복소 포락선 신호(complex envelope signal)나 값을 의미하며, 소문자는 실 포락선 신호나 값을 나타낸다. 위와 같이 LUT의 내용에 따라 왜곡된 디지털 신호  $V_d$ 는 다시 IQ 형태로 변환된 후, 디지털-아날로그 변환기를 거쳐 최종적으로 IQ 변조기에 인가된다. 따라서, 최종적인 전력증폭기의 출력  $V_o$ 는 입력신호  $V_i$ 와 동일한 신호를 얻을 수

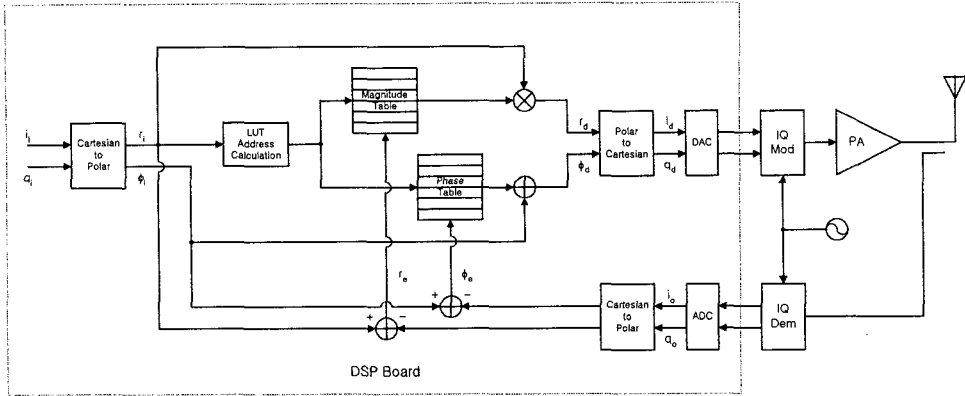


그림 2. 일반적인 디지털 사전왜곡기의 구성도  
Fig. 2. Generic configuration for digital predistorter.

있다.

전력증폭기의 비선형 특성은 온도나 사용 시간에 따라 변화하게 되고, 이를 보상하기 위해서는 전력증폭기의 출력 신호  $V_o$ 를 수시로 측정하고 적응 알고리즘을 이용하여 필요한 경우 LUT의 내용을 갱신하여야 한다. 일반적으로 적응 알고리즘은 출력 신호  $V_o$ 를 입력 신호  $V_i$ 와 비교하여 오차 신호  $V_e$ 가 최소화 되도록 여러 차례 반복을 통하여 LUT 내용을 수정하게 된다. 많은 적응 알고리즘 가운데 일반적으로 사용되고 있는 LMS(least-mean-square) 알고리즘을 LUT 갱신에 적용할 경우 다음과 같은 식을 얻을 수 있다.

$$\beta_{n+1} = \beta_n + \mu_i r_e \quad (3)$$

$$\phi_{n+1} = \phi_e \quad (4)$$

여기서  $r_e = r_i - r_o$ 이고,  $\phi_e = \phi_i - \phi_o$ 이다. 그리고, 식 (3)과 식 (4)에서 아래첨자  $n+1$ 는 적응 알고리즘의 반복 회수를 나타내고,  $\mu_i$ 는 적응 알고리즘의 수렴 속도를 조절하는 계수로 안정성을 고려하여 식 (5)와 같은 범위에서 결정할 수 있다<sup>[14]</sup>.

$$0 < \mu_i < \frac{1}{2r_i} \quad (5)$$

그러나, 실제 전력증폭기의 출력  $V_o$ 를 이용할 경우, LUT의 각 항목에 대하여  $V_e$ 가 최대 허용 오차범위 내로 수렴할 때까지 식 (3)과 식 (4)를 반복

해야 하므로, 동시에 모든 항목의 갱신이 불가능하다. 또한 LUT의 한 항목의 갱신이 종료될 때까지 일정 크기의 입력 신호를 유지해야 할 경우 전력증폭기의 송출 동작에도 영향을 미치게 된다. 따라서, 본 논문에서는 이와 같은 문제점을 해결하기 위하여 실시간 입출력 신호를 이용하여 전력증폭기의 복소 전달함수를 추정하고, 이를 이용한 LUT 갱신법을 제안하였다. 본 방법은 전력증폭기의 가상 등가 모델에 대하여 적응 알고리즘을 수행하므로 전력증폭기의 송출에 전혀 영향을 미치지 않으며, LUT의 모든 항목을 동시에 갱신할 수 있는 장점도 가지고 있다. 제안한 방법에 대한 이론과 유도과정은 다음 절에서 상세히 설명하도록 하겠다.

### III. 실시간 복소 전달함수 추정기

일반적으로 기억성이 없는 대역통과(bandpass) 비선형 전력증폭기의 기저대역 복소 전달함수(base-band complex transfer function)는 식 (6)과 같은 복소 다항식으로 표현할 수 있다<sup>[11]</sup>.

$$V_o = (C_1 + r_d^2 C_3 + \dots + r_d^{2N} C_{2N+1}) \cdot V_d \\ = \sum_{k=0}^N C_{k+1} r_d^{2k} V_d \quad (6)$$

여기서  $r_d = |V_d|$ 이고,  $C_k = a_k + jb_k$ 로  $k$ 차 항의 복소 계수이다. 전력증폭기의 복소 전달함수의 차수  $N$ 은 사용하는 전력증폭기의 비선형과 출력 전

력의 범위에 의해 결정되며, B급이거나 출력이 1 dB 압축점(1 dB compression point) 근처에 가까울수록 더 높은 차수를 사용해야 한다.

따라서 식 (6)에서 출력 신호  $V_o$ 의 실수부(real part)를 취하면 식 (7)과 같이 정리할 수 있고,

$$\begin{aligned} i_o &= \text{Re}\{V_o\} \\ &= \text{Re}\{[(a_1 + jb_1) + (a_3 + jb_3)r_d^2 + \dots \\ &\quad + (a_{2N+1} + jb_{2N+1})r_d^{2N}] \cdot (i_d + jq_d)\} \\ &= i_d a_1 - q_d b_1 + r_d^2 i_d a_3 - r_d^2 q_d b_3 + \dots \\ &\quad + r_d^{2N} i_d a_{2N+1} - r_d^{2N} q_d b_{2N+1} \end{aligned} \quad (7)$$

이를 다시 벡터곱의 형태로 나타내면 다음과 같다.

$$\begin{aligned} i_o &= [i_d \ q_d \ r_d^2 i_d \ r_d^2 q_d \ \dots \ r_d^{2N} i_d \ r_d^{2N} q_d] \cdot \begin{bmatrix} a_1 \\ -b_1 \\ a_3 \\ -b_3 \\ \vdots \\ a_{2N+1} \\ -b_{2N+1} \end{bmatrix} \\ &= \rho^T \cdot \theta \end{aligned} \quad (8)$$

여기서,  $\rho$ 는 입력 신호 벡터이고,  $\theta$ 는 전달 다항식의 계수 벡터이다.

따라서, 계수 벡터를 실시간으로 갱신하기 위하여 RLS(recursive least squares) 알고리즘을 적용하면 식 (9)과 같은 갱신식(update equation)을 유도할 수 있다.

$$\theta_n = \theta_{n-1} + L_n (\hat{i}_o[n] - \rho^T[n] \theta_{n-1}) \quad (9)$$

여기서

$$L_n = \frac{P_{n-1} \rho[n]}{1 + \rho^T[n] P_{n-1} \rho[n]}$$

이고, 다시

$$P_n = P_{n-1} - \frac{P_{n-1} \rho[n] \rho^T[n] P_{n-1}}{1 + \rho^T[n] P_{n-1} \rho[n]}$$

이다.  $\hat{i}_o[n]$ 은  $n$ 번째 추출(sampling)된 출력 신호의 실수부,  $\rho[n]$ 은  $n$ 번째 입력 신호 벡터,  $\theta_n$ 은 RLS 알고리즘을  $n$ 회 반복하였을 때 추정된 계수 벡

터이다. 그리고, 식 (9)에서 사용한 초기치들은 다음과 같다<sup>[5]</sup>.

$$P_0 = \delta^{-1} I \quad (10)$$

$$\theta[0] = 0 \quad (11)$$

여기서,  $I$ 는  $2(N+1) \times 2(N+1)$ 의 항등 행렬이고,  $0$ 는  $2(N+1) \times 1$  영(zero) 벡터이다. 보다 상세한 유도 과정은 부록에 첨부하도록 하겠다.

식 (9)의 반복 회수  $n$ 은 측정된 출력 신호의 실수부  $\hat{i}_o$ 와 추정된 출력 신호의 실수부  $i_o$ 의 오차가 설정된 기준치 이하로 수렴하도록 충분히 크게 설정하였고, 식 (10)에서  $\delta$ 는 실험적으로 RLS 알고리즘의 안정성이 보장되는 양의 실수로 결정하였다. 참고로 위의 식을 유도하는 과정에서 입력 신호에 대한 제약을 두지 않았으므로, 본 알고리즘은 어떠한 변조 기법에도 사용이 가능하며, 전력증폭기의 전달함수 추정을 위하여 단일톤이나 이중톤과 같은 특정한 신호의 입력이 불필요하다.

따라서, 전력증폭기의 복소 전달함수는 AM-AM 변환 특성과 AM-PM 변환 특성을 모두 포함하는 것으로, 위와 같은 방법으로 전달 함수의 복소 계수를 알면 전력증폭기의 AM-AM 변환 특성과 AM-PM 변환 특성을 추정할 수 있다. 또한, 복소 계수 벡터  $\theta$ 와 입력 신호를 사용하면 전력증폭기의 출력 신호  $V_o$ 를 알 수 있으며, 이를 바탕으로 디지털 사전왜곡기의 LUT를 갱신할 수 있다.

그림 3은 전체 시스템의 흐름도를 나타낸다. 우선 전력증폭기의 출력 신호의 실수부에서 연속적인  $T$ 개를 샘플링하고, 이를 이용하여 전력증폭기의 출력의 스펙트럼을 분석한다. 출력 스펙트럼에서 AC-PR(adjacent channel power ratio)이 적음 사전왜곡기에서 내부적으로 설정된 기준치  $P_{th}$ 를 초과하지 않으면 계속 출력을 감시한다. 여기에 사용되는 기준치  $P_{th}$ 는 LUT를 갱신하는데 걸리는 시간을 고려하여 일반적으로 전력증폭기 사양으로 요구되는 값보다 여유있게 설정해야 한다. 만약 이 기준치를 초과할 경우, 전력증폭기의 특성이 변한 것으로 간주하고 본 논문의 추정법을 이용하여 새로운 가상 모델을 추정하고, 추정된 전력증폭기의 가상 모델에 식 (3)과 식 (4)를 수행하여 새로운 LUT를 생성하고,

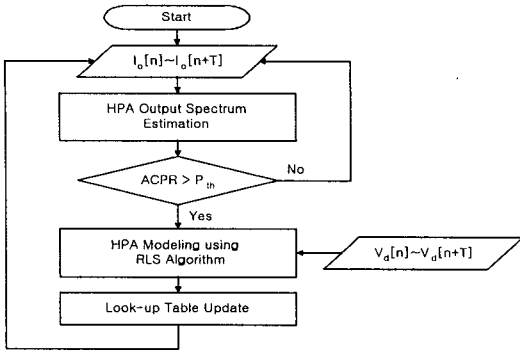


그림 3. LUT 갱신 과정의 흐름도  
Fig. 3. Flow chart of LUT update process.

이를 실제 사전왜곡에 사용되는 LUT와 교체하는 것으로 마무리한다. 이와 같은 과정을 지속적으로 반복함으로써, 전력증폭기의 시간에 따른 변화를 보상할 수 있으며, 항상 설정된 ACPR 사양을 만족시킬 수 있다.

#### IV. 실험 결과

그림 4은 본 논문에서 제시한 실시간 등가 모델 추정을 이용한 디지털 사전왜곡기의 실제 측정장치 구성도이다. 본 장치는 크게 디지털부와 아날로그부로 나눌 수 있다. 디지털부는 실시간 복소 전달 함

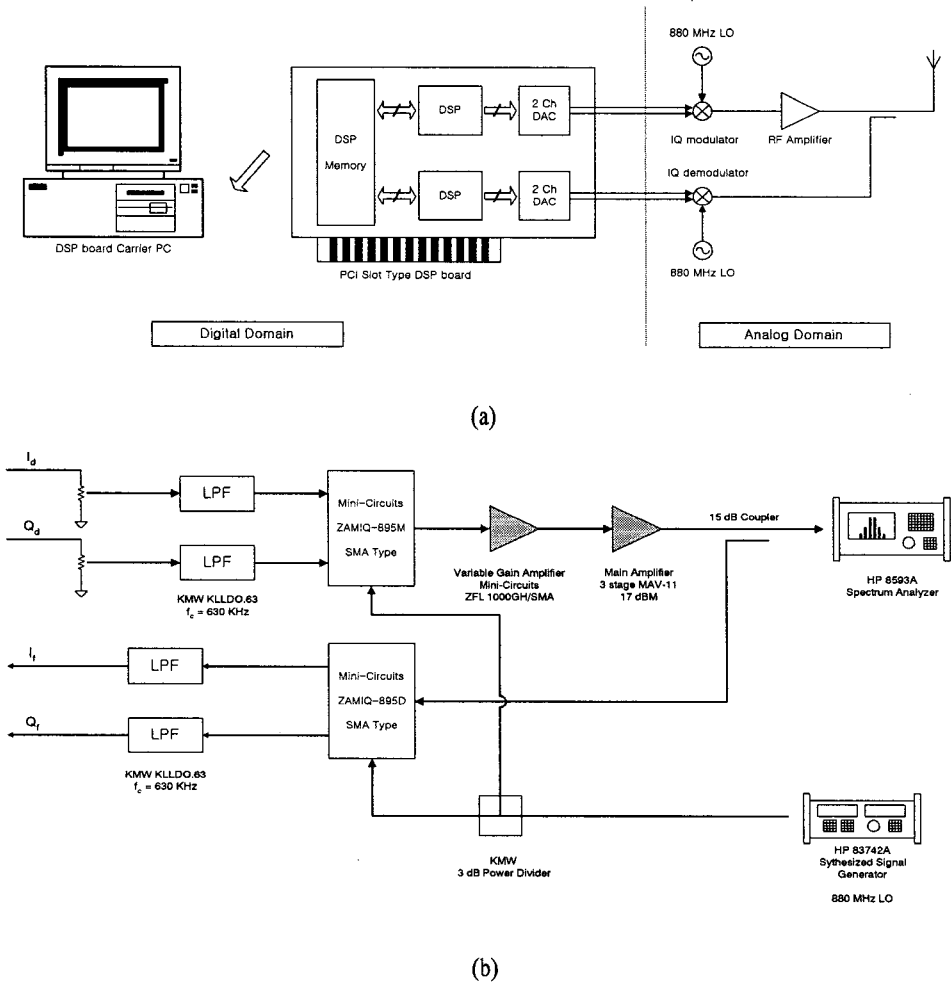


그림 4. 제안된 선형화기의 장치 구성도. (a) 전체 구성도, (b) 아날로그부 세부도  
Fig. 4. Hardware setup for proposed linearizer. (a) full setup, (b) analog domain.

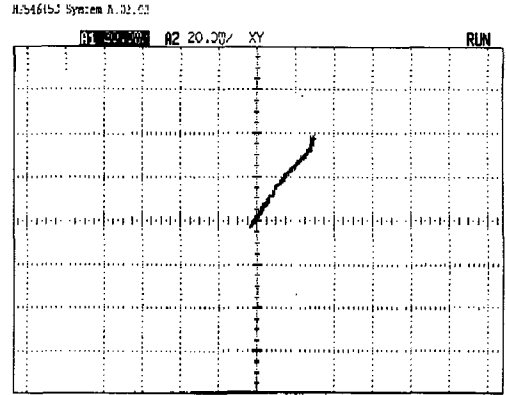
수 추정기, 디지털 사전왜곡기의 구현에 필요한 DSP (digital signal processor)와 신호변환기 등으로 구성되어 있다. DSP는 20 mips 처리 속도의 실수 연산용 DSP(digital signal processor)인 TMS320C44 2개를 사용하였고, 두 DSP에는 각각 3채널의 디지털-아날로그 변환기와 아날로그-디지털 변환기가 연결되어 있다.

아날로그부는 주파수 변환을 위한 IQ 변복조기와 출력을 되먹임시키기 위한 방향성 결합기로 구성되어 있으며, 되먹임되는 신호의 크기를 조절하기 위하여 감쇄기를 삽입하였다. IQ 변복조기는 비선형성에 의한 영향을 최소화하기 위하여 900 MHz 대역으로 직접 변복조가 가능한 제품을 사용하였다. 전력증폭기 이외의 아날로그 소자, 특히 IQ 변복조기의 영향에 관한 논문도 발표되었지만<sup>18)</sup>, 본 논문에서는 이 부분에 대한 영향은 무시하도록 하겠다.

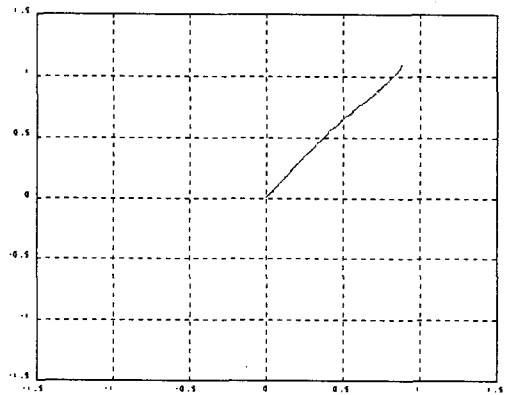
각 부품의 규격은 그림 4에 표시된 것과 같다. 측정에 사용한 전력증폭기는 선형화기의 동작을 검증하기 위한 것으로 셀룰라 대역의 1dB 압축점이 17 dBm인 비교적 출력 전력이 작은 2단 A급 앰프를 사용하였다. 사용한 증폭단은 총 3단으로 이루어져 있으나, 최종단의 증폭기를 제외한 전단의 증폭기들은 1 dB 압축점보다 충분히 낮은 점에서 동작하므로 이들의 영향은 무시할 수 있다.

디지털 사전왜곡기에서 LUT는 입력 신호의 크기를 등간격으로 100등분하여 사용하였고, 전력증폭기의 등가모델 추정에 필요한 입력 신호는 DSP의 처리 능력과 시스템의 대역폭을 고려하여 심볼 대역폭이 416.6 KHz인 불규칙(random) 펄스를 RRC (square-root raised cosine) 펄터로 펄스 성형하고, 이를 DSP의 기억 영역에 저장하여 사용하였다. 이때, RRC 펄터의 roll-off 계수는 0.2로 결정하였다.

위와 같은 조건 하에서 실험하였을 때, 다음과 같은 결과를 얻을 수 있었다. 그림 5 (a)는 전력증폭기의 출력력을 -3 dBm에서 17 dBm까지 변화시켰을 때, IQ 복조기를 이용하여 전력증폭기의 기저대역 복소 전달특성을 측정하고 이를 IQ 좌표계에 표시한 것이고, 그림 5 (b)는 본 방법을 이용하여 추정한 전력증폭기의 전달 함수를 출력의 최대치를 기준으로 표준화하여 IQ 평면에 도시한 것이다. 두 그림을 비교하면 추정된 모델이 측정치와 잘 맞는 것을 볼



(a)



(b)

그림 5. 전력 증폭기의 기저대역 복소 전달특성 (a) 측정 결과 (b) 추정 결과

Fig. 5. Baseband complex transfer characteristics of HPA. (a) measured result, (b) estimated result.

수 있다. 이렇게 추정된 모델을 이용하여 LUT를 생성하고 디지털 사전왜곡기를 동작시켰을 때의 주파수 출력은 그림 6과 같다. 그림 6 (a)는 사용한 입력 신호의 스펙트럼이고, 그림 6 (b)는 비선형 출력 스펙트럼이다. 그리고 그림 6 (c)는 사전왜곡기를 이용하여 선형화된 전력증폭기의 출력 스펙트럼이다. 이 때 전력증폭기의 평균 출력은 9.6 dBm으로, 출력 1dB 압축점에서 약 7.4 dB back-off 된 지점이다. 그림 6 (b)와 그림 6 (c)를 비교하면 동일 출력에서

ACPR이 약 8.4 dB 개선되었음을 알 수 있다.

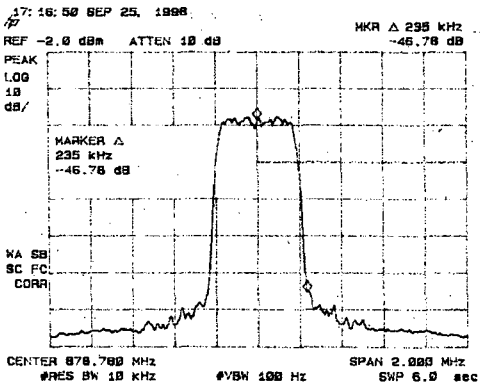
### V. 결 론

본 논문에서는 실시간 입력 신호를 이용한 전력증폭기의 복소 전달특성 추정법을 제안하였고, 이를 이용한 디지털 사전왜곡기를 설계 제작하였다. 제안한 방법은 입력 신호의 제한이 없으므로 변조 방식에 무관하게 적용 가능하고, 또한 임의의 실시간 입력 신호를 사용하므로 전력증폭기의 전달함수를 추정하기 위한 특정 신호(예를 들어, 이중톤 신호 등)의 입력이 불필요하다. 실험 결과로 실시간 입력 신호를 이용한 전달함수와 측정 결과를 비교 제시하였고, 적응 사전왜곡기에 적용한 경우 약 8.4 dB의 인접채널전력비 개선 효과를 얻을 수 있었다.

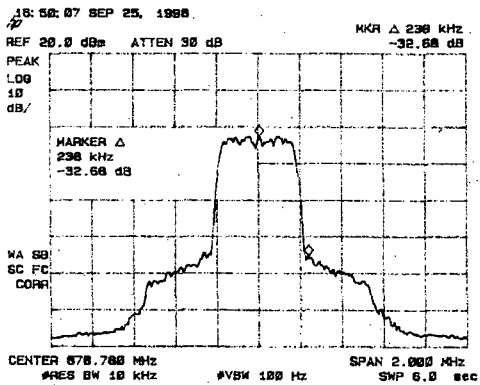
향후 과제로 본 논문에서 제시한 방법을 고출력의 전력증폭기에 적용하는 것과 주파수 변환과정에서 발생하는 오차 보정법에 관한 연구 등에 중점할 것이다.

### 참 고 문 헌

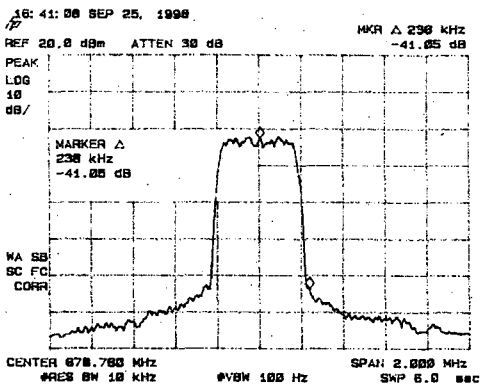
- [1] Y. Nagata, "Linear amplification technique for digital mobile communications", *Proc. IEEE Veh. Technol. Conf.*, pp. 159-164, 1989.
- [2] J. K. Cavers, "Amplifier linearization using a digital predistorter with fast adaptation and low memory requirements", *IEEE Trans. Veh. Technol.*, vol. 39, no. 4, pp. 374-382, Nov., 1990.
- [3] A. S. Wright, W. G. Durtler, "Experimental performance of an adaptive digital linearized power amplifier", *IEEE Trans. Veh. Technol.*, vol. 41, no. 4, pp. 395-400, Nov., 1992.
- [4] M. Faulkner, M. Johansson, "Adaptive Linearization using predistortion-experimental results", *IEEE Trans. Veh. Technol.*, vol. 43, no. 2, pp. 323-332, May, 1994.
- [5] L. Sundström, M. Faulkner, M. Johansson, "Effects of reconstruction filters in digital predistortion linearizers for RF power amplifiers",



(a)



(b)



(c)

그림 6. 측정된 출력 스펙트럼. (a) 선형 입력, (b) 비선형 출력, (c) 선형화된 출력

Fig. 6. Measured output spectra. (a) linear input, (b) nonlinear output, (c) linearized output.

- IEEE Trans. Veh. Technol.*, vol. 44, no. 1, pp. 131-139, Feb., 1995.
- [6] E. G. Jeckeln, F. M. Ghannouchi, M. S. Sawan, "Adaptive digital predistorter for power amplifiers with real time modeling of memoryless complex gains", *IEEE MTT-S Digest*, pp. 835-838, 1996.
- [7] L. Sundström, M. Faulkner, M. Johansson, "Quantization analysis and design of a digital predistortion linearizer for RF power amplifiers", *IEEE Trans. Veh. Technol.*, vol. 45, no. 4, pp. 707-719, Nov., 1996.
- [8] J. K. Cavers, "New methods for adaptation of quadrature modulators and demodulators in amplifier linearization circuits", *IEEE Trans. Veh. Technol.*, vol. 46, no. 3, pp. 707-716, Aug., 1997.
- [9] J. K. Cavers, "Optimum indexing in predistorting amplifier linearizers", *IEEE Veh. Technol. Conf.*, pp. 676-680, 1997.
- [10] G. Jeckeln, F. M. Ghannouchi, M. S. Sawan, "An L band adaptive digital predistorter for power amplifiers using direct I-Q modem", *IEEE MTT-S Digest*, pp. 719-722, 1998.
- [11] S. P. Stapleton, F. C. Costescu, "An adaptive predistorter for a power amplifier based on adjacent channel emissions", *IEEE Trans. Veh. Technol.*, vol. 41, no. 1, pp. 49-56, Feb., 1992.
- [12] P. B. Kenington, "Methods linearize RF transmitters and power amps -linearization techniques, part I", *Microwave & RF*, vol. 37 no. 12, pp. 102-116, Dec., 1998.
- [13] P. B. Kenington, "Methods linearize RF transmitters and power amps -linearization techniques, part II", *Microwave & RF*, vol. 38 no. 1, pp. 79-89, Jan., 1999.
- [14] B. Widrow, S. D. Stearns, *Adaptive Signal Processing*, Prentice-Hall, 1985.
- [15] S. Haykin, *Adaptive Filter Theory*, Prentice-Hall, 1996.



## 부 록

부록에서는 본문에서 제시한 RLS 알고리즘의 식 (9)를 유도하도록 하겠다. 기호는 본문에서 사용한 기호를 인용하였다. 우선 측정치  $\hat{i}_o[n]$ 와 추정치  $i_o[n]$  사이의 오차의 제곱을  $e^2[n]$ 이라 정의하면, 다음과 같이 표시할 수 있다.

$$\begin{aligned} e^2[n] &= (\hat{i}_o[n] - i_o[n])^2 \\ &= (\hat{i}_o[n] - \rho^T[n] \cdot \theta)^2 \end{aligned} \quad (A-1)$$

따라서, N개의 데이터에 대한 평균치  $e_N^2$ 은

$$e_N^2 = \frac{1}{N} \sum_{n=1}^N (\hat{i}_o[n] - \rho^T[n] \cdot \theta)^2 \quad (A-2)$$

이다. 따라서 식 (A-2)를 미분하여,  $e_N^2$ 를 최소화하는  $\theta_N$ 을 구하면 다음과 같다.

$$\begin{aligned} \theta_N &= \left( \sum_{n=1}^N \rho[n] \cdot \rho^T[n] \right)^{-1} \\ &\quad \cdot \sum_{n=1}^N \rho[n] \cdot \hat{i}_o[n] \end{aligned} \quad (A-3)$$

여기서,  $R_n$ 을 식 (A-4)와 같이 정의하고,

$$R_n = \sum_{m=1}^n \rho[m] \rho^T[m] \quad (A-4)$$

$\theta_{N-1}$ 를  $R_n$ 를 이용하여 정리하면,

$$R_{n-1} \theta_{n-1} = \sum_{k=1}^{n-1} \rho[k] \hat{i}_o[k] \quad (A-5)$$

와 같다. 또한,  $R_n$ 의 정의로부터

$$R_{n-1} = R_n - \rho[n] \rho^T[n] \quad (A-6)$$

임을 알 수 있다. 따라서, 위의 식들을 이용하여 식 (A-3)은 다음과 같이 정리할 수 있고,

$$\begin{aligned} \theta_n &= R_n^{-1} \left( \sum_{k=1}^{n-1} \rho[k] \hat{i}_o[k] + \rho[n] \hat{i}_o[n] \right) \\ &= R_n^{-1} (R_{n-1} \theta_{n-1} + \rho[n] \hat{i}_o[n]) \\ &= R_n^{-1} (R_n \theta_{n-1} + \rho[n] (\hat{i}_o[n] - \rho^T[n] \theta_{n-1})) \\ &= \theta_{n-1} + R_n^{-1} \rho[n] (\hat{i}_o[n] - \rho^T[n] \theta_{n-1}) \end{aligned} \quad (A-7)$$

최종적인 RLS 알고리즘의 갱신식은 아래와 같다.

$$\theta_n = \theta_{n-1} + R_n^{-1} \rho[n] (\hat{i}_o[n] - \rho^T[n] \theta_{n-1}) \quad (A-8)$$

여기서,

$$R_n = R_{n-1} + \rho[n] \rho^T[n] \quad (A-9)$$

이다.

앞에서 유도한 식 (A-8)에서는  $\theta_n$ 를 갱신하기 위해서 매번 행렬  $R_n$ 의 역함수를 계산해야 하는데, 다음과 같은 역행렬 정리(matrix inversion lemma)를 이용하면 이러한 문제를 해결할 수 있다<sup>[13]</sup>.

$$\begin{aligned} \text{정리 : } [A + BCD]^{-1} &= \\ A^{-1} - A^{-1}B[DA^{-1}B + C^{-1}]^{-1}DA^{-1} \end{aligned} \quad (A-10)$$

따라서,  $A = R_{n-1}$ ,  $B = \rho[n]$ ,  $C = 1$ ,  $D = \rho^T[n]$ 라 정의하고, 식 (A-10)의 역행렬 정리를 이용하여  $R_n$ 의 역함수  $P_n$ 의 갱신식을 유도하면,

$$\begin{aligned} P_n &= (P_{n-1} + \rho[n] \rho^T[n])^{-1} \\ &= P_{n-1} - \frac{P_{n-1} \rho[n] \rho^T[n] P_{n-1}}{1 + \rho^T[n] P_{n-1} \rho[n]} \end{aligned} \quad (A-11)$$

이고,

$$P_n \rho[n] = \frac{P_{n-1} \rho[n]}{1 + \rho^T[n] P_{n-1} \rho[n]} \quad (A-12)$$

와 같다. 따라서, 역함수 계산이 불필요한 RLS 알고리즘의 최종식을 정리하면 다음과 같다.

$$\theta_n = \theta_{n-1} + L_n (i_o[n] - \rho^T[n] \theta_{n-1}) \quad (A-13)$$

여기서,

$$L_n = \frac{P_{n-1} \rho[n]}{1 + \rho^T[n] P_{n-1} \rho[n]}$$

이고,

$$P_n = P_{n-1} - \frac{P_{n-1} \rho[n] \rho^T[n] P_{n-1}}{1 + \rho^T[n] P_{n-1} \rho[n]}$$

이다. 따라서, 본문의 식 (9)를 유도할 수 있다.

한 재 희



1996년 2월: 서울대학교 전기공학부(공학사)  
1998년 2월: 서울대학교 대학원 전기공학부(공학석사)  
2000년 2월: 서울대학교 대학원 전기공학부 박사수료  
2000년 2월~현재: 서울대학교 대

학원 전기, 컴퓨터공학부 박사과정 재학중  
[주 관심분야] 초고주파 회로 설계, 선형 전력 증폭기 개발 등.

정 태 식

1998년 2월: 서울대학교 전기공학부(공학사)  
2000년 2월: 서울대학교 대학원 전기공학부(공학석사)  
2000년 2월~현재: SK Teletch 연구원  
[주 관심분야] CDMA 신호 분석, 디지털 신호 처리, 선형 전력 증폭기 개발 등.

남 상 옥



1981년 2월: 서울대학교 전자공학과(공학사)  
1983년 2월: 한국과학기술원 전기전자공학과(공학석사)  
1989년 5월: University of Texas at Austin 전기공학과(공학박사)  
1990년~현재: 서울대학교 전기공

학부 교수  
[주 관심분야] 전자파 수치 해석, 안테나 및 초고주파 회로 설계 등.

이 광 복

1982년: University of Toronto(공학사)  
1986년: University of Toronto(공학석사)  
1990년: McMaster University(공학박사)  
1996년~현재: 서울대학교 전기공학부 부교수  
[주 관심 분야] 이동통신, 통신이론, 신호처리 등.

박 면 주

1991년 2월: 서울대학교 전자공학과(공학사)  
1993년 2월: 서울대학교 대학원 전자공학과(공학석사)  
1998년 2월: 서울대학교 대학원 전기공학부(공학박사)  
1998년 12월~현재: 삼성전자 선임연구원  
[주 관심분야] 전자파 수치 해석 및 안테나 등.