GPS/GLONASS 통합 수신용 RF 전단부의 설계 및 제작

Design and Implementation of Combined RF Receiver Front End for GPS/GLONASS

주재순 · 염경환 · 이상정*

Jae-Soon Joo · Kyung-Whan Yeom · Sang-Jeong Lee*

요 약

GPS(Global Positing System)와 GLONASS(GLObal NAvigation Satellite System)는 위치와 시각을 제공하는 기초기술이며 항법 분야, 측지 분야, 자세 측정 및 제어 분야 등 그 응용분야가 다양하다. 그러나 GPS나 GLONASS는 각기 제한된 가시 위성의 수로 인해 정확한 항법 해를 얻는데 어려움이 있으며, 또한 하나의 항법 시스템만을 이용하는 경우 의존도가 너무 높아지게 되어 전략적인 측면에서도 불리하다. 이러한 측면에서 GPS와 GLONASS의 통합수신은 보다 정확한 항법 해를 구할 수 있고 보다 나은 시스템의 안정도를 가져올 수 있다. 이를 목적으로 GPS/GLONASS 통합 수신용 RF 전단부를 130×80 mm^{2}의 PCB상에 구현하였고 실제 시스템에 적용 가능한지를 측정하였으며 GLONASS 수신기의 one chip화의 가능성을 검토하였다.

Abstract

GPS(Global Positioning System) and GLONASS(GLObal Navigation Satellite System) are basic technologies providing the information of the position and the time, and they have various applications such as navigation, survey, control, and so on. However, each GPS and GLONASS has limited number of visible satellites, and, from the view of strategy, it is undesirable to be heavily dependent on only one system. Thus, GPS/GLONASS combined receiver became required to obtain more precise navigation and system stability. In this paper, the RF front end of GPS/GLONASS combined receiver was fabricated on 130×80 mm^2 PCB(Printed Circuit Board), and its system application was shown finally one chip possibility of GLONASS receiver is studied.

I. 서 론

GPS와 GLONASS는 위치와 시각을 제공하는 기초 기술이며 항법분야, 측지분야, 자세측정 및 제어분야, 시각동기분야에 이르기까지 응용 분야가 다양하다. GLONASS는 GPS에서 군사적 목적으로 한동안 사용했던 SA(Selective Availability)를 사용하지 않으며 북반구에 위치한 우리 나라에 유리한 형태의 위성 배치를 가지고 있어 GPS와 GLONASS를 함께 이용한다면 하나의 시스템만을 사용하는 수신기에 비해 보다 정확한 항법 해를 구할 수 있으며 도심과 같이 시야가 제한된 구역에서 가시 위성확보에 유리하고 늘어난 가시위성을 이용해서 보다 정확하고 신뢰성 있는 항법 해를 얻을 수 있다. 그리고, 하나의 시스템만을 이용하는 경우보다 의도적인 간섭신호에 강인해질 뿐만 아니라 군사적으로 항법 시스템을 한 나라에 전적으로 의존하지 않게 되어 전략적인 측면에서도 유리하다. 또한 일부 외

충남대학교 전파공학과(Dept. of Radio Science and Eng., Chungnam National University)
* 충남대학교 정보통신공학부(Dept. of Computer and Communication Engineering, Chungnam National University)
· 논 문 번 호 : 20001113-132
· 수정완료일자 : 2001년 4월 16일

국 회사에서 이미 GPS/GLONASS 통합 수신기를 상용화하고 있어 국내 시장 보호와 외국 시장 진출을 위해 GPS /GLONASS 통합 수신기 개발이 요구된다.

본 논문에서는 GPS/GLONASS 통합 수신기에서 사용하기 위한 RF 전단부의 설계 및 제작 과정과 측정 결과를 보였고, 마지막으로 제작경험을 토대로 GLONASS 수신기 제작에 있어 부피 및 가격을 줄일 수 있도록 one chip화를 위한 chip 사양을 도출하였다.

Ⅱ. 본 론

2-1 GPS/GLONASS의 신호 구조

GPS와 GLONASS는 각 위성 신호의 대역 확산에 사용하는 코드를 일부 개방하여 민간용으로 사용할 수 있도록 하고 있는데, 이 두 신호의 가장 큰 차이는 그림 1에서 보는 바와 같이 GPS는 1575.42 MHz를 중심으로 2 MHz 대역으로 확산되어 있으며 위성신호의 구분을 위해 서로 다른 C/A(Coarse Aquisition) 코드를 사용하는 CDMA(Code Division Multiple Access) 기법을 사용하지만 GLONASS는 1602 MHz부터 0.5625 MHz의 간격을 갖고 0부터 12까지 13개의 신호가 1 MHz 대역으로 확산되어 있으며 각각의 위성이 반송 주파수를 바꿔가며 사용하는 FDMA (Frequency Division Multiple Access)를 이용하고 있다.

그림 1에서 보듯이 RF 대역은 두 위성의 신호가 비슷한 대역에 있고, 단지 GLONASS 위성의 신호 스펙트럼은 GPS신호 스펙트럼과 달리 광대역인 것을 알 수 있다. 따라서 이를 수신하는데 GPS와는 달리 광대역의 RF수신을 필요로 하며 신호간 inter-modulation을 막기 위한 배려를 해야 할 것이다.

2-2 Block Diagram 설계

GPS/GLONASS 통합 수신기의 설계에 앞서 이미 GPS 신호 수신용 RF chipset인 GP2015가 Mitel사에서 개발되어 이것이 성공적으로 이용되고 있기에 이것을 기본으로 유지하면서 GLONASS 위성에 맞게 광대역의 신호를 수신할 수 있도록 변형하여 GLONASS의 block 설계를 하였고, GPS부분은 이 상용화된 chipset을 이용하여 신호를 수신할 수 있도록 하였다. 통합 수신기 block diagram의 이해를 돕기 위해 그림 2에 상용 chipset인 GP2015의 block diagram을 보였고, 그림 3에 이를 참고로 설계한 GLONASS 부분의 block diagram을 보였다. 그리고 그림 4에 GP2015와 GLONASS 수신기의 block diagram상에서 사용된 주파수 변환을 보였다.

그림 3과 4를 보면 GLONASS 신호를 3번에 걸쳐 downconversion한 것을 볼 수 있는데, 이는 앞서 말한 Mitel사에서 개발된 RF chipset인 GP2015의 block diagram을 참고로 하여 mixer의 전기적 특성

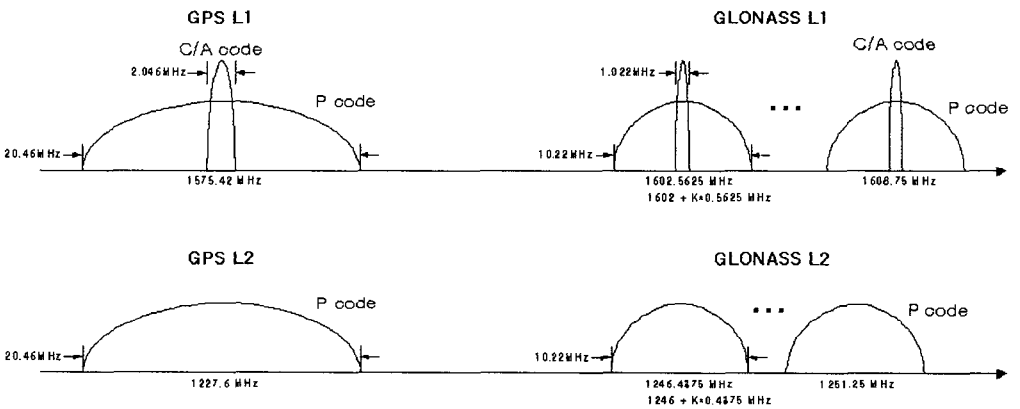


그림 1. GPS/GLONASS 신호 구조

Fig. 1. Signal spectrum of GPS/GLONASS.

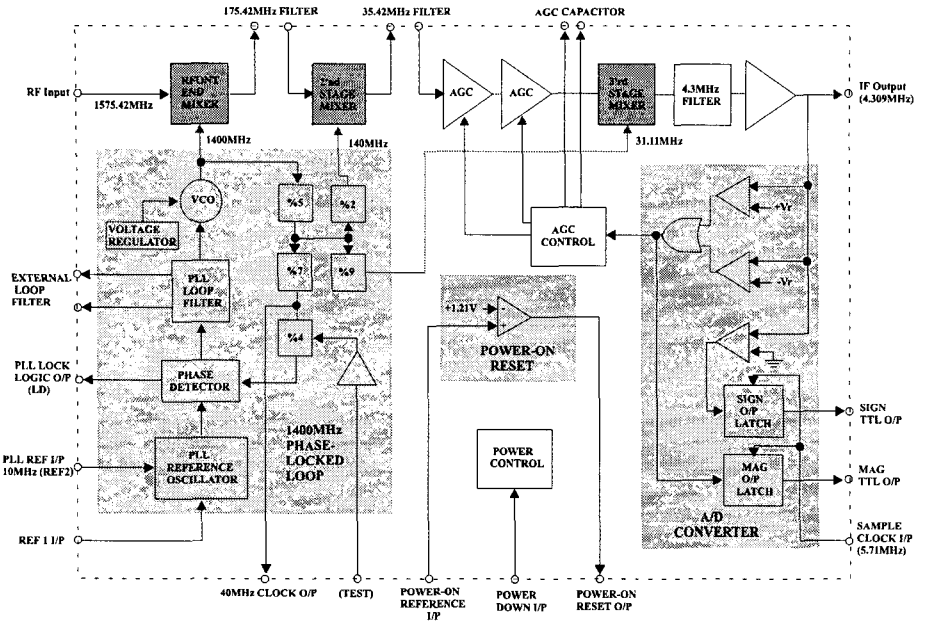


그림 2. GP2015의 Block diagram

Fig. 2. Block diagram of GP2015.

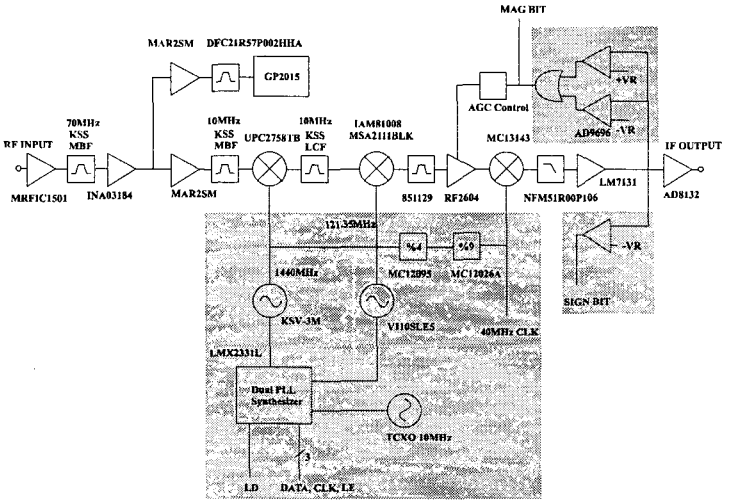


그림 3. GLONASS 수신기의 Block diagram

Fig. 3. Block diagram of GLONASS receiver.

이 GP2015와 비슷하도록 각 부품들을 선정하였다. 그리고 mixer에 의해 downconversion된 각 주파수는 현재 상용되고 있는 filter로 harmonic성분들을 제거할 수 있도록 IF 출력 주파수를 결정하였다.

2-3 Layout

이상의 block 설계를 가지고 회로도를 완성하여 layout에 들어가게 되는데 기판으로 사용한 것은 비

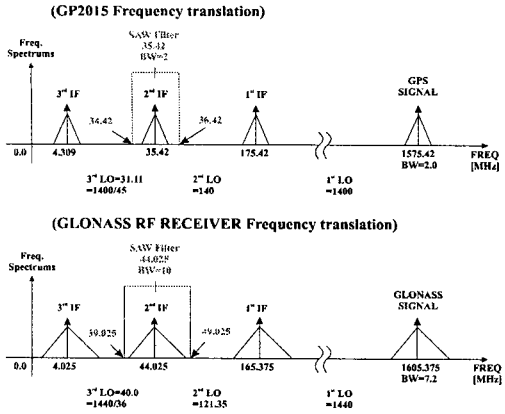


그림 4. 통합 수신기의 주파수 변환관계
Fig. 4. Frequency translation of combined receiver.

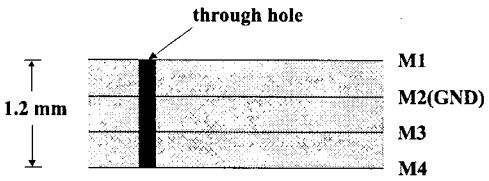


그림 5. 기판의 단면도
Fig. 5. Configuration of PCB.

유전율이 4.8인 에폭시 글라스이고, 그림 5에 보인 것과 같이 4층 구조이다. 그리고 수신단의 미약한 RF신호에 대한 발진부의 영향을 최대한 없애기 위해 발진부를 기판의 뒷면에 위치시켜 RF신호와 격리시켰다. 전체 두께는 1.2 mm로 하였고 부분 홀이 없이 관통 홀만을 사용하여 결선된 신호의 연결과 접지를 제공하였다. 그림에서 M1층은 GLONASS의 발진 부분을 제외한 모든 부품이 장착되는 실장면이며 M2층은 M1층과 M4층에 대한 접지면이고 M3층은 M1층과 M4층의 결선된 부품의 신호와 전원들이 연결된 층이며 M4층에는 GLONASS의 발진부를 위치시켰다.

기판의 전체 크기는 130×80 mm^2로 하였고 각 부분의 성능 검증을 위해 테스트 패드자리를 마련하였다.

2-4 Block 특성 측정

앞서 설명한 layout으로 만든 PCB 위에 각 부분

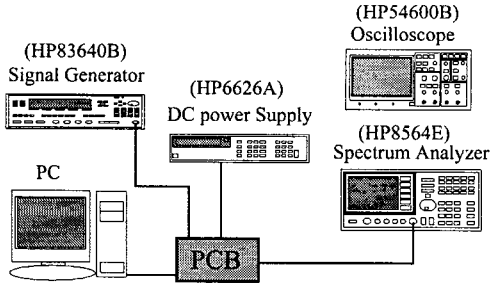
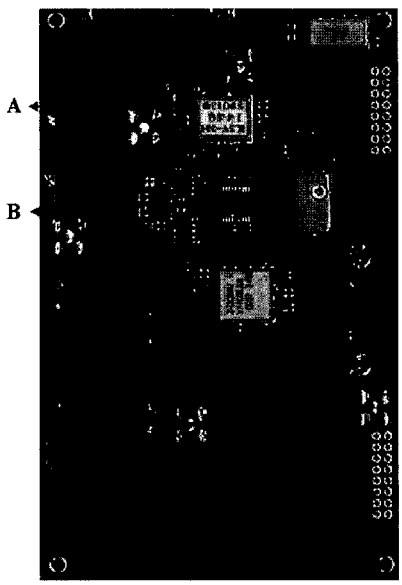


그림 6. 수신기 성능측정을 위한 전체 구성도
Fig. 6. Configuration of measurement.

의 component를 올려놓고 block의 특성을 측정하였다. 그림 6에 성능 테스트를 위한 전체적인 구성도를 나타내었다.

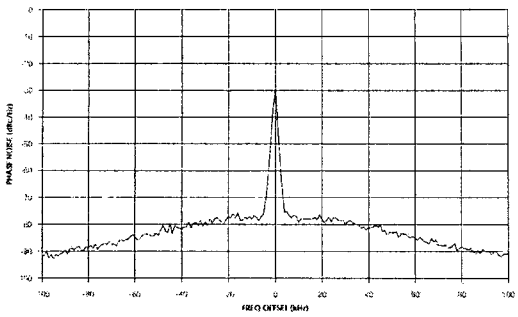
2-4-1 발진부

GLONASS신호는 모두 3번의 주파수 변환과정을 거치게 되는데 먼저 두 개의 local신호를 얻기 위해 dual PLL Synthesizer를 사용하였고 여기에서 RF local 신호를 36분주하여 마지막 mixer의 local신호와 DSP부분의 40 MHz 기본 clock을 제공하였다.

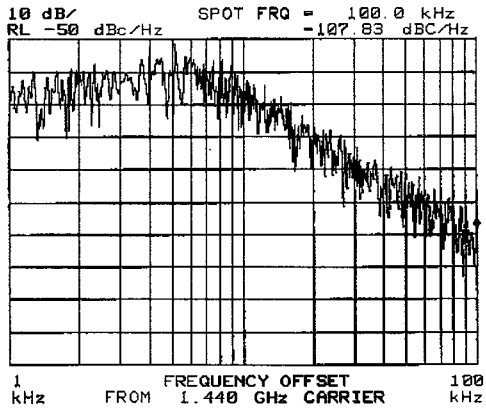


A. Synthesizer part, B. Prescaler

그림 7. 통합 수신기의 뒷면
Fig. 7. Bottom view of combined receiver.



(a) Phase noise of GP2015



(b) Phase noise of GLONASS receiver

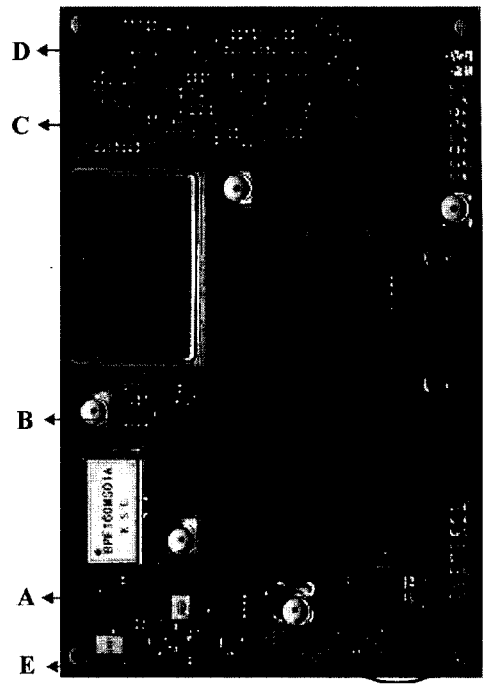
그림 8. 통합 수신기의 Phase noise

Fig. 8. Phase noise of combined receiver.

그리고 각각의 harmonic성분을 제거하기 위해 chip LC filter를 첨가하였다. 그림 7에 실제 제작된 PCB의 발진부를 보였고 그림 8에 이 Synthesizer의 출력 중 RF VCO부분의 phase noise와 GP2015의 phase noise를 함께 보여 성능을 비교해 보았다. 그림에서 GP2015의 phase noise를 판별하기는 어렵지만 data-sheet상에 보인 값과 실제 제작된 GLONASS 수신기의 발진부의 phase noise를 비교하면 성능이 양호함을 알 수 있다.

2-4-2 1차 mixer단

1차 mixer단 부분에는 LNA와 image rejection을 위한 대역 여파기, 이득의 보충을 위한 amplifier와 GPS/ GLONASS 신호의 분리를 위한 amplifier와 filter, 그리고 mixer 1과 이것의 출력에서 발생하는



A. 1'st mixer, B. 2'nd mixer
C. AGC & 3'rd mixer
D. 2 bit Quantizer E. GP2015

그림 9. 통합수신기의 윗면

Fig. 9. Top view of combined receiver.

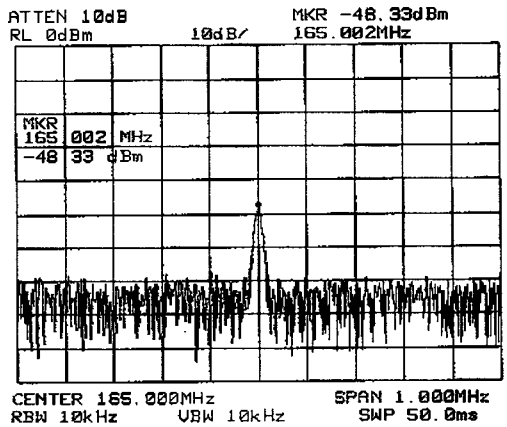


그림 10. 1차 mixer단의 출력 스펙트럼

Fig. 10. Output spectrum of first stage mixer.

불요파를 제거하기 위한 LC filter로 구성된다. 그림 9에 실제 제작된 통합수신기의 RF 전단부를 보였고 그림 10에 이의 특성 결과를 보였다. 그림 10은 입

력으로 주파수가 1605 MHz, 전력이 −100 dBm인 CW를 인가하여 mixer 1을 통과하고 LC filter를 거친 스펙트럼으로 여기까지의 이득은 약 52 dB인 것을 볼 수 있다.

2-4-3 2차 mixer단

2차 mixer단 부분에는 2차 mixer와 이의 이득을 보상하는 fixed amplifier와 harmonic과 잡화의 제거를 위한 SAW filter로 구성되었다. 그림 11에 이에 대한 측정을 보였는데 이의 입력으로는 1차 mixer단에 1605 MHz, −100 dBm의 CW를 인가한 것이고 SAW filter의 출력부분을 측정한 것이다. 그림 11에서 보듯이 1차 mixer단의 출력레벨과 비교해 보면 전력면에서 별로 차이가 없는데 이는 2차 mixer와 이득보상을 위한 amplifier의 게인을 SAW filter가 다 소모하는 것을 볼 수 있었다.

2-4-4 3차 mixer단

3차 mixer단 부분에는 AGC 및 3차 mixer와 harmonic성분을 제거하기 위한 EMI filter, 그리고 부족한 출력을 보충하기 위해 OP amp.를 연결하여 최종 IF출력을 얻었다. 이 최종 IF출력은 2 bit Quantizer에서 SIGN과 MAG로 변환되는데 이 신호는 DSP부로 넘어가서 위성의 정보를 검출하게 된다. 그리고 MAG신호는 다시 궤환되어 AGC amplifier의 gain

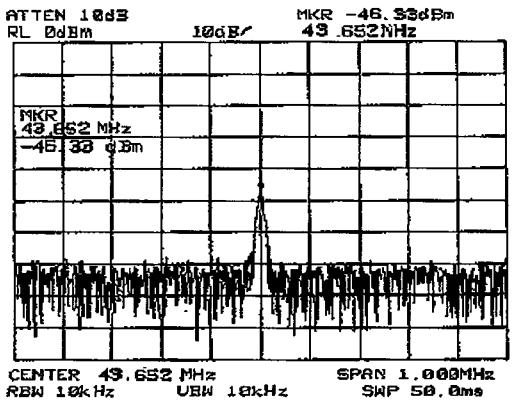
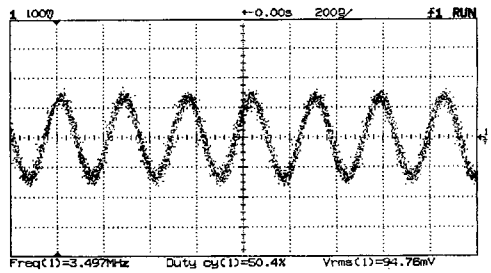
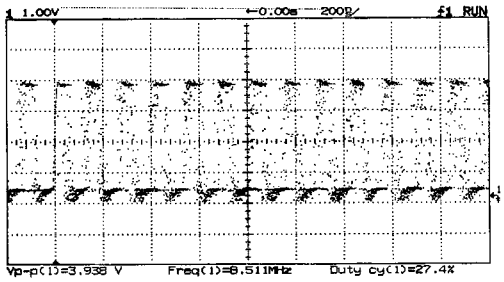


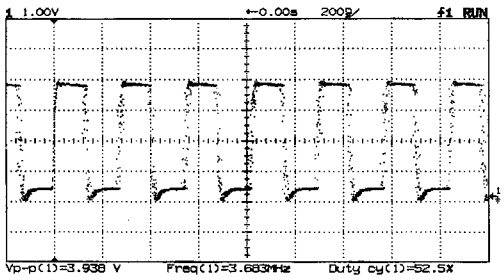
그림 11. 2차 mixer단의 출력 스펙트럼
Fig. 11. Output spectrum of second stage mixer.



(a) IF Output



(b) MAG



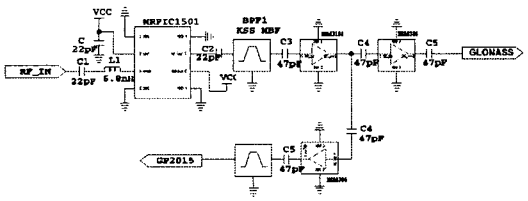
(c) SIGN

그림 12. 3차 mixer단의 출력 파형
Fig. 12. Output waveform of third stage mixer.

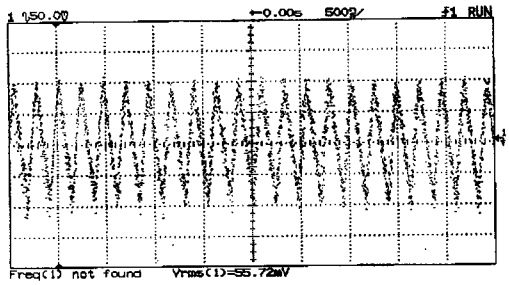
을 제어하여 항상 일정 level의 IF출력이 나오도록 한다. 그림 12에 최종 IF 출력과 SIGN, MAG의 파형을 보였다.

2-4-5 GP2015

GLONASS 신호 수신과 함께 GPS 신호 수신을 위한 block을 GLONASS 수신기의 앞단에 첨가하였는데 이의 회로도와 측정결과를 그림 13에 보였다. 회로를 간략히 설명하면 LNA(MRFIC1501)에 수신된 GPS 신호는 filter를 통과하여 이득 보충을 위한



(a) GPS 신호 수신을 위한 회로



(b) IF출력 파형

그림 13. GP2015의 특성

Fig. 13. Characteristic of GP2015.

amplifier에 인가되고, 이것은 다시 GPS/GLONASS 신호 분리를 위한 amplifier에 의해 GP2015와 GLONASS 수신기에 동시에 인가된다. 하지만 filter들에 의해 GLONASS 수신기에 인가된 GPS 신호는 제거되고 GP2015에만 GPS 신호가 들어가게 되어 GPS 신호를 수신할 수 있게 된다. GPS 회로의 측정결과는 1575.42 MHz, −90 dBm의 CW를 인가하여 GP2015의 IF 출력인 1번 pin에서 oscilloscope로 측정한 것으로 출력 레벨은 약간 낮게 나왔지만 정상적으로 동작하고 있음을 확인할 수 있었다.

2-5 전체 시스템의 측정

지금까지는 수신기의 부분적인 block 특성을 알아 보았고, 수신기 전체를 제작한 후 전체 시스템의 특성을 측정하였다. 그림 14에 GLONASS 수신기 전체 시스템의 특성을 보였는데 주파수가 band width내에서 변하고 입력전력이 −90 dBm에서 ±10 dB의 변동이 있더라도 일정레벨의 IF 출력을 얻는 것을 볼 수 있었으며 이 수신기를 DSP부분과 연동하여 작동시켜도 정상적으로 동작하는 것을 볼 수 있었다.

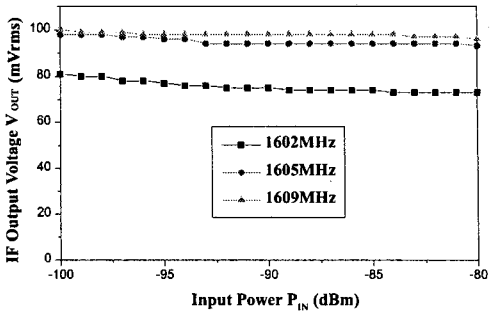


그림 14. GLONASS 수신기의 P_{IN} vs. V_{OUT}

Fig. 14. P_{IN} vs. V_{OUT} of GLONASS receiver.

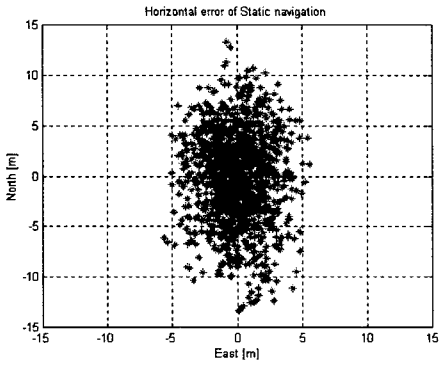


그림 15. GPS 항법 결과

Fig. 15. Result of GPS navigation.

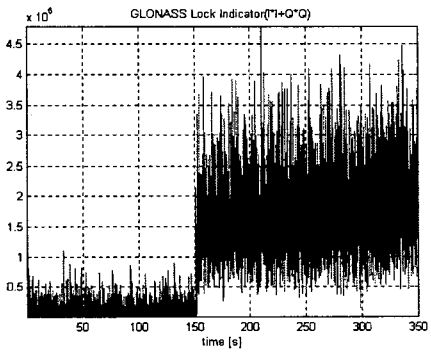


그림 16. GLONASS 신호 획득

Fig. 16. Signal aquisition of GLONASS.

그리고 그림 15에 제작된 GPS/GLONASS 통합 수신기를 이용하여 GPS 신호만을 수신하여 정지하여 있는 수신자의 위치를 추적한 결과를 보였는데 그림에서 보는 바와 같이 약간의 오차를 가지며 자

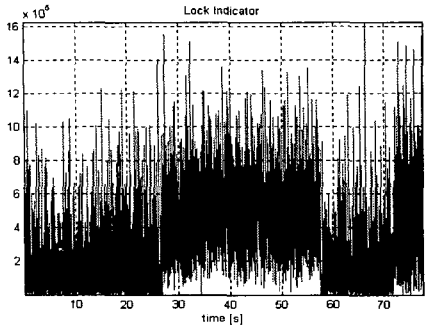


그림 17. GLONASS의 인접채널에 대한 영향
Fig. 17. Effect of adjacent channel in GLONASS.

신의 위치를 추적하고 있는 것을 확인할 수 있었다. 그러나 GLONASS의 항법결과와 통합항법의 결과는 보이지 못했는데, 이는 GLONASS 수신기의 DSP 부분인 correlator가 항법수행을 위한 channel 확장이 아직 충분히 이루어지지 않은 상태이고 GLONASS와 통합 항법을 위한 소프트웨어의 미완성으로 이의 항법 결과는 보이질 못했다. 하지만 제작된 통합 수신기를 GLONASS simulator에 직접 연결하여 그림 16과 같이 GLONASS의 위성 신호를 획득하는 것을 볼 수 있었다. 신호 획득은 위성 신호 탐색 과정에서 잡음수준의 문턱값을 검사해서 이 값을 넘으면 신호를 획득한 것으로 판별하는데 그림 16은 위성 신호 획득시 신호의 세기를 나타낸 것이다. 그리고 그림 17과 같이 GLONASS 수신기에서의 인접 channel에 대한 영향도 없음을 확인하였다.

이상으로 제작된 GPS/GLONASS 통합 수신기가 정상적으로 동작하고 있음을 확인할 수 있었고, 제작된 GLONASS 수신기의 전기적인 특성을 표 1에 제시하였는데 GP2015와 특성을 간략히 비교해 보았다. PCB상에 구현한 GLONASS 수신기가 정상적으로 동작한 것과 같이 만약 수신기를 one chip화 한다면 표에서 보인 전기적 특성을 기준사양으로 쓸 수 있을 것이다.

표 1. GP2015/GLONASS receiver의 특성

Characteristic	Value(Typical)		Units
	GP2015	GLONASS	
Front End/Mixer1			
Front End Gain (G0)		40	dB
Conversion Gain(G1)	18	18	dB
Noise Figure	9	13	dB
Output Compression(1dB)	−3	−3.5	dBm
Input Impedance	17Ω+3.4nH	50(Ω)	
Output Impedance	700(diff.)	50	Ω
RF Input Image Rejection	7		dB
Stage2/Mixer2			
Conversion Gain(G2)	27	28	dB
Input Compression(1dB)	14(mVrms)	−15(dBm)	
Input Impedance	700(diff.)	50	Ω
Output Impedance	500(diff.)	50	Ω
Stage3			
High Gain(G3)	75(max.)	90	dB
Gain Control Range	60	60	dB
Input Impedance	1000(diff.)	1.5k‖1pF	Ω
IF Output Amplitude	85	95	mVrms
IF Output Impedance	1000	620	Ω
2 BIT QUANTISER			
Sign Duty Cycle	50	50	%
Mag Duty Cycle	30	30	%
AGC Time Constant	20	20	ms
PLL SYNTHESIZER			
±1kHz	−68	−68	dBc/Hz
±10kHz	−75	−65	dBc/Hz
±100kHz	−88	−110	dBc/Hz
±1MHz	−110		dBc/Hz
±5MHz	−120		dBc/Hz
±50MHz	−120		dBc/Hz

Ⅲ. 결 론

본 논문에서는 수신자의 위치 파악을 위한 신호를 보내주는 위성인 GPS와 GLONASS를 동시에 수신할 수 있는 통합 수신기를 130×80 mm^{2}의 PCB 상에 구현하였고 correlator와 연결하여 실제 실험과 모의 실험을 통해 통합 수신기의 성능을 검증하였고 GLONASS 수신기의 one chip화의 가능성을 검토하였다.

본 연구를 통해 확보한 GPS/GLONASS 통합 수

신기의 설계 기술로 GPS 단독 측위에서 탈피하여 신뢰성 있는 위치 측정이 가능해질 것이다. 신뢰성 있는 위치 측정과 특정국가의 의존성 탈피로 인해 군에서는 해상, 지상, 항공의 각종 무기 체계에 다양한 형태로 응용이 가능할 것이다. 또한 민간용으로는 차량 및 관제 시스템, 해상용 항법 시스템, 고정밀 측지·등에 바로 이용 가능할 뿐만 아니라 항공기용 항법 시스템이나 공항의 정밀 접근 계기 비행 시스템 등의 항공 분야에의 응용 가능성도 기대할 수 있다.

참 고 문 헌

[1] Mitel Semiconductors, *Global Positioning products handbook*, August, 1996.

[2] Mitel Semiconductors, *GPS Receiver RF front end*, GP2015 datasheet, Oct., 1996.

[3] Mitel Semiconductors, *GPS Receiver hardware design*, GP2000 Application note, Feb., 1999.

[4] *ICD-GPS-200*, Revision C, Initial Release, 10. Oct. 1993.

[5] *GLONASS-ICD*, Version 4.0, Moscow, 1998.

[6] 염경환, *Microwave Component Design using MDS*, Hewlett Packard, 1997.

염 경 환

1980년~1982년: 한국과학기술원전기 및 전자과 (공학사)
1982년~1988년: 한국과학기술원전기 및 전자과 (공학박사)
1988년 3월: 금성전기(주) 소재부품연구소 선임연구원 (MIC팀 팀장)
1990년 3월: 금성전기(주) 소재부품연구소 책임연구원
1991년 5월: 금성정밀(주) 기술연구소 연구1실 책임연구원
1991년 8월: (주) LTI
1999년 10월: 충남대학교 전파공학과 부교수
[주 관심분야] 마이크로파 회로 및 시스템

주 재 순

1999년: 충남대학교 전자공학과 (공학사)
2001년: 충남대학교 전파공학과 (공학석사)
2001년~현재: LG전자(주) 차세대 단말연구소 연구원
[주 관심분야] 초고주파 능동 회로 및 시스템, MMIC 설계

이 상 정

1957년 8월 15일 생
1979년: 서울대학교 전자공학과 (공학사)
1981년: 서울대학교 대학원 전자공학과(공학석사)
1987년: 서울대학교 제어계측공학과(공학박사)
1988년~현재: 충남대학교 정보통신공학부 교수
[주 관심분야] Optimal Control, GPS 수신기 개발, GLONASS 수신기 개발