

PCB에서 필드 상쇄 기법을 적용한 Cat. 5E급 모듈라잭 설계에 관한 연구

A Study on the PCB Design of a CAT. 5E Modular Jacks Employing Field Cancellation Techniques

류 대 우 · 이 중 근

Dae-Woo Ryu · Joong-Geun Rhee

요 약

본 논문은 필드 상쇄 기술을 사용하여 PCB (printed circuit board) 기판으로 모듈라 잭 내부구조를 설계한 후 측정하여 이론과 실제가 일치함을 보였다. 모듈라 플러그의 경우, Maxwell 3D parameter extractor S/W를 사용하여 M.O.M.(method of momemt) 방식으로 예상되는 C(capacitance) 값을 추출한 후, 그 값에 맞게 PCB를 설계한 후, 시뮬레이션하여 최적의 값을 얻었고, 이를 근거로 PCB를 제작하여 네트워크 분석기(network analyzer)로 측정항목들을 측정하였다. 측정 결과와 필드 상쇄 기술을 사용한 시뮬레이션 결과가 잘 일치함을 보였다.

Abstract

In this paper, a method of canceling and suppressing differential mode crosstalk noise signals caused by non-uniform coupling between two transmission lines in UTP (unshielded twisted pair) modular jacks is discussed. Differential mode crosstalk noise signals in balanced transmission lines with UTP modular jacks were suppressed, by applying field cancellation techniques to this modular jack. To verify an effectiveness of the field cancellation techniques, 8 pin modular jacks were made, and the NEXT (Near End Crosstalk) losses were measured to prove its applicability by the network analyzer(HP8720C) at 100 Mb/s.

I. 서 론

랜(LAN: local area network)에서 데이터 통신의 고속화 및 대중화 추세에 따라 고주파 사양에서도 동작하는 모듈라잭에 관련된 연구가 국내외에서 활발하게 진행되고 있다^{[1]~[10]}. 랜에서 신호 전송시 반드시 랜선(cable)을 거치게 되고, 선간의 연결에는 반드시 모듈라잭과 플러그를 거치게 된다. 이 플러그 부분에서 계속 서로 꼬여오던 랜선들이 풀리면서, 선 서로간에 커플링을 일으키게 된다. 본 논문에서는 이들 선풀림의 효과로 인한 용량성 누화를 최

소화 시켜 주기 위해서, 모듈라잭에 필드 상쇄 기법을 사용하여 불요 잡음 신호는 줄이고 원래 신호는 키워 줌으로써 고주파에서도 디지털 신호의 복원을 가능하게 하면서 인헨스드 카테고리 5급의 사양(specification)을 만족하도록 하였다.

고속 데이터 전송 모듈라 잭을 개발함에 있어서는 저주파에서는 문제가 되지 않았던 모듈라 잭 내의 가까운 쪽 끝에서의 누화(NEXT : near end crosstalk), 원방계 누화(FEXT : far end crosstalk), EMI(electromagnetic interference), 반사 손실(return loss), 삽입 손실(insertion loss), 전력합(power sum)

한양대학교 전자통신전공학과(Dept. of Electronic Communication Radio Science and Engineering, Hanyang Univ.)

· 논문 번호 : 20001016-114

· 수정완료일자 : 2000년 12월 11일

등의 측정값들이 규격에 맞게 개발되어야 한다.

현재 국내외적으로, 카테고리 5급과 인헨스드 카테고리 5급 모듈라 잭의 개발이 발표되고 있으나, 카테고리 5급은 100 MHz에서 가까운 쪽 끝(near end)에서의 최악의 누화를 40 dB까지 지원하며^{[3],[4]}, 인헨스드 카테고리 5급 모듈라잭은 100 MHz에서 가까운 쪽 끝에서의 최악의 누화를 43 dB까지 지원한다. 이번에 개발된 모듈라잭은 45 dB까지 지원하며, 기존에 개발된 인헨스드 카테고리 5급 모듈라잭은 동선 형태로 되어 있으나, 이는 인헨스드 카테고리 5급 사양을 충분히 만족하면서 PCB 형태로 되었다^{[8],[9]}.

본 논문에서는 필드 상쇄 기술을 사용하여 PCB 기판으로 모듈라 잭 내부구조를 설계하였다. 설계 방법으로는 누화의 원인이 되는 모듈라 플러그를 Maxwell 3D parameter extractor S/W를 사용하여 예상되는 C 값을 표 1처럼 추출한 후, 시뮬레이션 결과 값인 표 2의 C 값에 맞게 PCB를 설계하고, 제작하여 네트워크 분석기로 측정항목들을 측정하였다.

누화는 PCB의 디자인 과정에서 반드시 고려되어야 할 중요한 요소 중의 하나이다^[11]. 누화가 발생되기 위해서는 전형적으로 3개 이상의 도체가 필요하다.

이들 3개의 도체는 그림 1과 같이 나타내어질 수 있겠는데^[15], 두 개의 라인은 신호를 전달하는 것이고, 나머지 라인은 회로에 용량성 또는 유도성 커

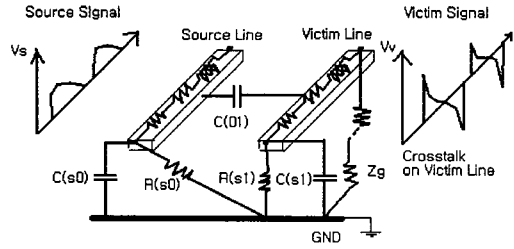


그림 1. PCB 구조에서의 트레이스간의 커플링

Fig. 1. Trace-to-Trace Coupling within a PCB Structure.

플링에 의해서 두 개의 도체간 상호 작용(communication)을 할 수 있도록 하는 기저 도체이다.

누화는 dB 단위로 표시되며, 다음의 식으로 정의된다^[12].

$$X_{TALK(dB)} = 20 \log \frac{V_{VICTIM}}{V_{SOURCE}} \quad (1)$$

II. 시뮬레이션을 통한 설계 및 제작

랜선은 모듈라 플러그에서의 선의 꼬임이 풀림으로 인하여 누화의 영향을 받게 되는데, 이 영향을 줄이는 방법으로 지금까지는 주로 적절한 기생 커패시턴스 값을 PCB 패턴으로 만들어주는 방법을 사용하여, 이들의 영향을 줄여 왔다^{[11],[15]}. 이번에 개발된 인헨스드 카테고리 5 모듈라잭은 선 풀림의 효

표 1. Maxwell 3D parameter extractor를 사용하여 계산한 선간 캐패시턴스 값

Table 1. Calculated values of capacitances between traces by Maxwell 3D parameter extractor.

선간 캐패시턴스 값(단위: pF)								
선	1	2	3	4	5	6	7	8
1	0.6450	-0.4370	-0.0422	-0.0171	-0.0101	-0.0124	-0.0073	-0.0113
2	-0.4370	0.9580	-0.411	-0.0261	-0.0122	-0.0112	-0.0064	-0.0062
3	-0.0422	-0.4110	0.9200	-0.3430	-0.9470	-0.0462	-0.0055	-0.0092
4	-0.0171	-0.0261	-0.3430	0.9470	-0.4090	-0.0898	-0.0145	-0.0110
5	-0.0101	-0.0122	-0.0242	-0.4090	0.9490	-0.3640	-0.0713	-0.0212
6	-0.0124	-0.0112	-0.0462	-0.0898	-0.3640	0.9460	-0.3330	-0.0412
7	-0.0073	-0.0064	-0.0055	-0.0145	-0.0713	-0.3330	0.9230	-0.4400
8	-0.0113	-0.0062	-0.0092	-0.0110	-0.0212	-0.0412	-0.4400	0.6480

표 2. Maxwell 3D parameter extractor를 사용하여 계산한 삽입할 보조 캐패시턴스 값

Table 2. Calculated values of inserting parastic capacitances by Maxwell 3D parameter extractor.

		삽입할 보조 캐패시턴스 값(단위: pF)							
선		1	2	3	4	5	6	7	8
1		0	0	-0.3688	0.0090	-0.0091	-0.0286	0.0009	-0.0091
2		0	0	0	0	-0.0139	-0.3998	0	-0.0002
3		-0.3688	0	0	0	0.2642	0	-0.3275	0.0283
4		0.0090	0	0	0	0	-0.5274	-0.0568	-0.0137
5		-0.0091	-0.0139	0.2642	0	0	0	0	-0.0501
6		-0.0286	-0.3998	0	-0.5274	0	0	0	-0.2918
7		0.0009	0	-0.3275	-0.0568	0	0	0	0
8		-0.0091	-0.0002	0.0283	-0.0137	-0.0501	-0.2918	0	0

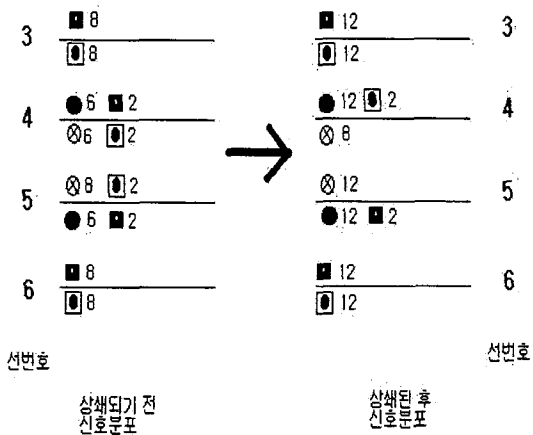


그림 2. 필드 상쇄효과를 이용한 경우의 모듈라잭에서의 필드 예측도

Fig. 2. Field estimation in a Modular Jack using field cancellation effect.

과로 인한 용량성 누화를 PCB 상에서 선배치를 통하여 다시 한 번 꼬아주어, 용량성 누화 신호는 상쇄시켜서 약해지고, 동일쌍의 신호는 강화되도록 하였으며, 이러한 기법으로 PCB를 사용한 인헨스드 카테고리 5급 모듈라잭을 제안하게 되었다. 새로운 기법을 적용한 결과, 서로 다른선 쌍의 누화 신호크기는 줄여주고 동일쌍 원래의 신호는 강화되는 효과를 가지게 되었다. 그림 2는 이번에 개발한 모듈라잭을 사용했을 경우, 랜선 중 3~6번선의 필드 상쇄 효과를 예측한 것이다.

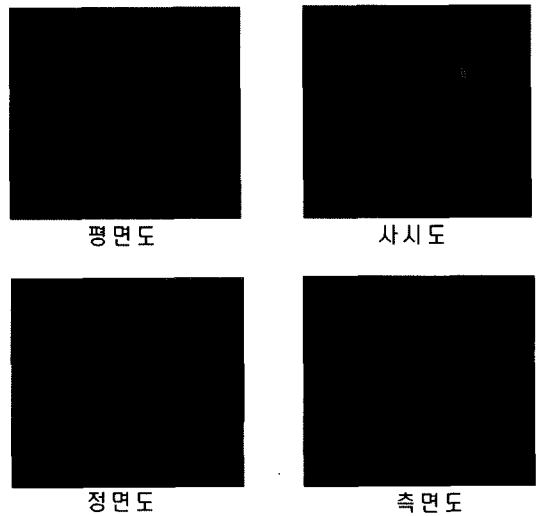


그림 3. Maxwell 3D parameter extractor를 사용하여 모듈라 플러그를 그린 도면

Fig. 3. Drawings of a modular plug by Maxwell 3D parameter extractor.

그림 2에서의 숫자는 상대적인 신호 강도를 의미한다. 예측치는 여러 가지 실험 및 경험, 또한 시뮬레이션을 통하여 얻을 수 있겠는데, 본 연구에서는 이를 위해서, 그림 3과 같이 Maxwell 3D parameter extractor를 이용하여 누화의 원인이 되는 모듈라 플러그를 시뮬레이션하여, 표 1과 같이 정확한 커패시턴스 값을 계산하였고, 또한 표 2에 나타난 삽입할 보조 커패시턴스 값을 계산하였다.

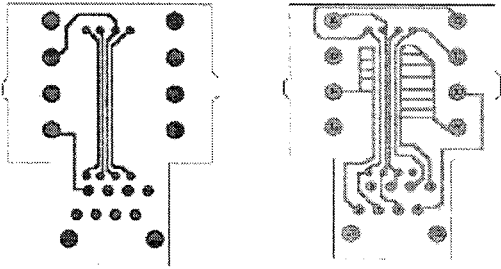


그림 4. 개발된 인핸스드 카테고리 5급 모듈라잭 PCB 패턴

Fig. 4. Developed enhanced category 5 Modular Jack.

위와 같은 과정을 거친 후, 그림 4와 같이 경험적 (educated guess)으로 예상되는 패턴을 그린 후, Maxwell 3D parameter extractor로 예상되는 값인 지를 시뮬레이션 한 후, 실험을 통하여 확인하였다.

III. 측정 및 결과

랜케이블에 연결되는 모듈라잭 전송 성능은 가까운 쪽 끝에서의 누화 값, 원방계 누화손실, 그리고 귀화 손실을 측정했을 때의 측정치에 의해 결정된다. 여기서 사용되는 발룬은 불평형(unbalanced)선로와 평형(balanced) 선로 사이에 삽입되어 특성임피던스의 변환기 역할을 하게 된다.

본 논문에서는 그림 5에서와 같이 네트워크 분석기를 사용하여 주요 성능인 가까운 쪽 끝에서의 누화를 측정하였으며, 이는 이 분야 업계에서 거의 표준화된 측정방법이다. 그림 6에서 그림 11까지는 제

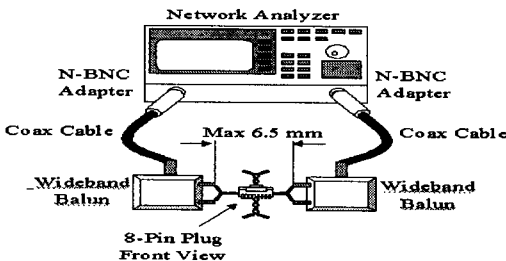


그림 5. NEXT를 측정하기 위한 측정시스템 구성도
Fig. 5. Measurement system for NEXT.

작한 모듈라 잭의 가까운 쪽 끝에서의 누화의 측정 결과이다.

각 6개의 test plug pair 조합에 대해, 100Ω 저항을 (balun에 연결되는 부분인) test leads에 병렬로 연결한 후 NEXT를 측정한다. 이 때 inductive 효과를 줄이기 위해서 저항의 leads는 반드시 (5 mm보다) 작게 유지되었다.

그림 6~11에는 측정 결과를 나타내었고, 가까운

--- : Cat. 5 기준선
—— : 5E 기준선

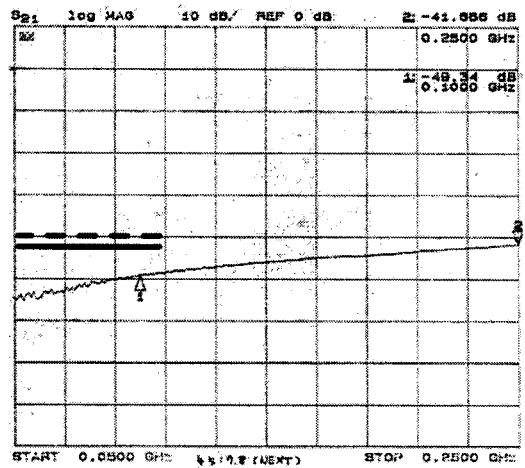


그림 6. Pair 4 & 5와 pair 7 & 8 간 NEXT
Fig. 6. NEXT between pair 4 & 5 and pair 7 & 8.

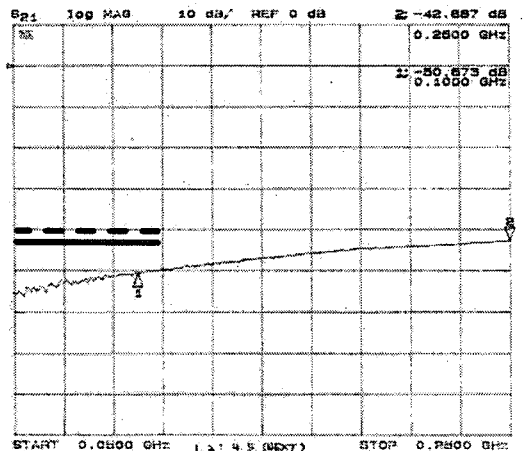


그림 7. Pair 1 & 2와 pair 4 & 5 간 NEXT
Fig. 7. NEXT between pair 1 & 2 and pair 4 & 5.

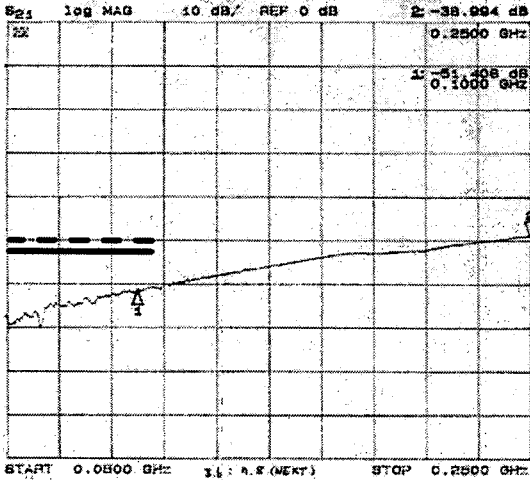


그림 8. Pair 3 & 6와 pair 7 & 8 간 NEXT
Fig. 8. NEXT between pair 3 & 6 and pair 7 & 8.

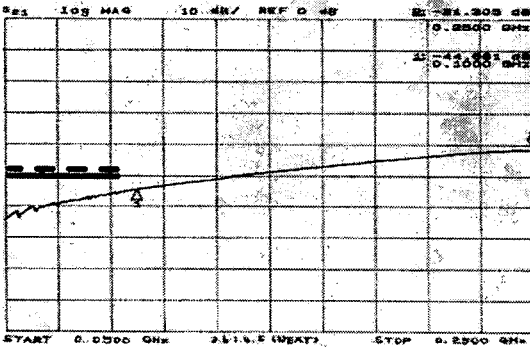


그림 9. Pair 3 & 6와 pair 4 & 5 간 NEXT
Fig. 9. NEXT between pair 3 & 6 and pair 4 & 5.

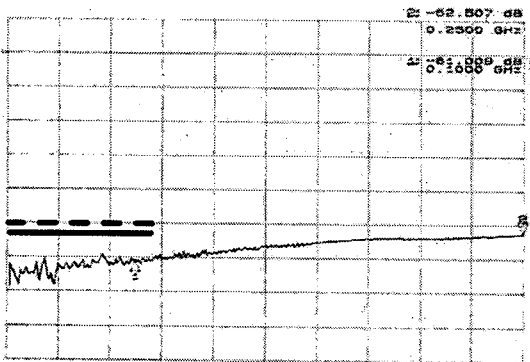


그림 10. Pair 1 & 2와 pair 7 & 8 간 NEXT
Fig. 10. NEXT between pair 1 & 2 and pair 7 & 8.

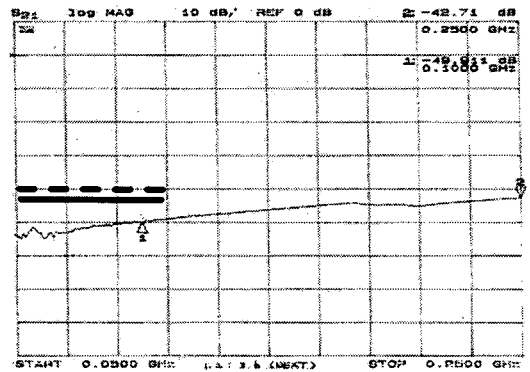


그림 11. Pair 1 & 2와 pair 3 & 6 간 NEXT
Fig. 11. NEXT between pair 1 & 2 and pair 3 & 6.

쪽 끝에서의 누화 값은 규격에 나와 있는 제한치인 43 dB를 만족하여야 한다.

그림 6~11의 측정 결과는 규격을 만족한다.

IV. 결 론

본 논문에서는 Maxwell 3D parameter extractor를 사용하여 모듈라 플러그에서 꼬인 선들의 풀림으로 인한 차등 누화의 영향을 분석하여, 차등 누화의 크기를 줄이기 위한 기생 커패시턴스 값을 계산하였다.

용량성 누화를 줄이기 위한 삽입할 보조 커패시턴스 값들을 이용하여, PCB 기판에 필요한 만큼의 보조 커패시턴스 값을 필드 상쇄 기법을 적용하여 삽입한 모듈라 잭을 설계 및 제작하였으며, 측정결과 인핸 스텍드 카테고리 5급의 성능을 만족하였다. 이 기법은 수치 해석 결과에 의해 기본 설계를 하였으나, 모델링시의 오차 및 제작시 오차 등이 있어서, 시행착오에 의해 최종적으로 설계되었다. 수치해석 결과를 사용하여, 제작한 인핸스드 카테고리 5급 모듈라 잭의 측정 결과는 필드 상쇄 기법이 이번 모듈라 잭에 잘 적용되었음을 보여준다.

현재 한양대학교 전자공학과 EMI/EMC 연구실에서는 이 분야에 대해서 체계적이고도 지속적으로 연구하여왔고, 논문도 많이 발표하였다. 카테고리 5급 모듈라잭에 관한 논문은 참고문헌 [5]와 같이 발표 되었으며, 그 패턴은 미국특허가 취득되었고, 현재 양산 중에 있다. 이번 인핸스드 카테고리 5급 모

들라잭은, 필드 상쇄 기법을 사용하여, 위의 기 개발된 차등모드누화 제거법을 적용한 제품보다, 100 MHz의 카테고리 5급에서 3 dB 이상 향상된 것이며, 현재 국내 특허출원^[6]중에 있다.

현재 HFSS를 사용하여 모듈라잭 패턴 및 모듈라잭 플러그에 대한 모델링 작업을 진행 중이며, 이 모델링 결과에 의해 보다 최적화된 패턴을 설계하여 카테고리 6급에 적합한 차세대 모듈라잭을 개발할 계획이다.

또한 본 논문이 유사 분야의 연구개발 하시는 분들께 참고가 되었으면 합니다.

참 고 문 헌

[1] J. C. Issacs, N. A. Strakhov, "Crosstalk in Uniformly Coupled Lossy Transmission Lines", *Bell System. Tech. Journal.* vol 52, pp 101-115, 1973.

[2] Clayton R. Paul, Arthur E. Feather, "Computation of the transmission line inductance and capacitance matrices from the generalized capacitance matrix", *IEEE Trans. Electromag. Compat.*, vol. EMC-18, pp. 175-182, Nov., 1976.

[3] Copper Cabling Systems Subcommittee, SP-4195-B(to be published as ANSI/TIA/EIA- 568-A-5), Additional Transmission Performance Specifications for 4-pair 100Ω Category 5E Cabling, Draft 11a, pp. 3-16, May, 21, 1999.

[4] UTP System Task Group, SP-4195-B(to be published as ANSI/TIA/EIA-568-A-5), Additional Transmission Performance Specifications for 4-pair 100Ω, Enhanced Category 5 Cabling, Draft 7B, pp. 3-16 Feb., 26, 1998.

[5] 이중근, 안현수, "Crosstalk를 방지한 100 MHz 고속 데이터 전송 Modular Jack의 설계 및 제작에 관한 연구", 한국전자파학회논문집 10(1), 1999. 2.

[6] 이중근, 류대우, 필드 상쇄 기법에 의한 Cat. 5E급 모듈라잭설계에 관한 연구, 2000년도 춘계 마이크로파 및 전파학술대회 논문집 23(1),

2000. 5. 20.

[7] Joong-Geun Rhee, "A study on a reduced crosstalk for the design of 'cat. 6' high speed data transmission modular jack", *Asia-Pacific Conference on Environmental Electromagnetics CEEM' 2000 Shanghai, China, May, 3~7, 2000.*

[8] Joong-Geun Rhee, "A study on a reduced crosstalk for the design of 'enhanced cat. 5' high speed data transmission modular jack", *International Conference on Computational Electromagnetics and Its Applications '99, Beijing, China, 1999.*

[9] Joong-Geun Rhee, "Crosstalk reduction techniques in high speed data transmission for enhanced cat. 5 modular jack", *Workshop on Electromagnetics and Microwave Advances, Beijing Institute of Technology, Oct., 29, 1999.*

[10] 이중근, "차세대 초고속 LAN용 modular jack (cat. 6) 개발", 전파기술 세미나, 정보통신부/전파연구소, 2000. 5. 26.

[11] Jasper Goedbloed, *Electromagnetic Compatibility*, Prentice Hall, 1992.

[12] David A. Weston, *Electromagnetic Compatibility Principles and Applications*. Marcel Dekker, Inc., 1991.

[13] TIA/EIA, Commercial Building Telecommunications Cabling Standard, TIA/EIA Standard, ANSI/TIA/EIA-568-A-1995, Oct., 6, 1995.

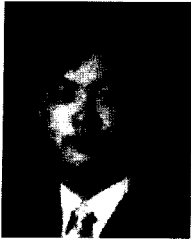
[14] Information Technology - Generic Cabling for Customer Premises International Standard ISO/IEC 11801, July, 15, 1995.

[15] MARK I. MONTROSE, EMC and the Printed Circuit Board, p. 204, Fig. 7,12, *IEEE Press*, 1996.

[16] 이중근, 류대우, 인쇄기판회로 패턴을 이용한 인핸스드 카테고리 5급 모듈라 잭, 출원번호 10-2000-0041661, 특허청, 2000. 7. 20.

[17] 이중근, 류대우, 인쇄기판회로 패턴을 이용한 인핸스드 카테고리 5급 모듈라 잭, 출원번호 10-2000-0058208, 특허청, 2000. 10. 4.

류 대 우



1997년 7월 ~ 1998년 3월 : LG전자 멀티미디어 연구소 연구원
1999년 2월 : 한양대학교 전자공학과(공학사)
1999년 3월 ~ 현재 : 한양대학교 전자통신전파공학과 석사과정
[주 관심분야] EMI/EMC, 마이크로웨이브 관련 능동 및 수동 소자

이 중 근



1967년: 서울 대학교 전기공학과 (공학사)
1973년: 미국 남플로리다 주립대학 (공학석사)
1979년: 미국 남플로리다 주립대학 (공학박사)
1979년 ~ 1988년: 국방과학연구소

책임연구원

1990년~1991년: 한국전자파기술학회 회장
1988년~현재: 한양대학교 전자공학과 교수
[주 관심분야] EMI/EMC, IMT-2000 M·W 부품