

논문 00-02-07

공통 게이트 회로로 구성된 MESFET 전치왜곡 선형화기

A Predistortion Linearizer which is composed of common-gate
MESFET circuits.

鄭成一*, 金漢錫*, 姜廷震**, 李鍾岳*

(Seung-Il Jeung*, Han-Suk Kim*, Jeung-Jin Kang**, Jong-Arc Lee*)

요약

채널간의 상호 변조에 의한 왜곡성분이 주로 전력 증폭기의 비선형성에 의해 발생하는 CDMA 시스템에서는 선형 전력 증폭기를 필요로 하게 된다. 본 논문에서는 평형 MESFET 전치 왜곡 선형화기가 추가된 새로운 형태의 선형화 방법을 제안하였다. 제안된 선형화기는 한국 PCS주파수 대역에서 30dBm A급 전력 증폭기에 연결하여 시뮬레이션하였으며 실험 결과를 통하여 1dB 압축점은 2dBm, 상호변조왜곡은 12.5dBc정도 개선됨을 보였다.

Abstract

A linear power amplifier is particular emphasized on the CDMA system using a linear modulation scheme, because intermodulation distortion which cause adjacent channel interference and co channel interference is mostly generated in a nonlinear power amplifier. In this paper, a new type of linearization technique proposed. It is presented that balanced MESFET predistortion linearizer added. Experimental result are present for Korea PCS(Personal Communication Service) frequency band. The implemented linearizer is applied to a 30dBm class A power amplifier for simulation performance. The predistortion linearizer improves the 1dB compression point of the HPA about 2dBm, and intermodulation distortion about 12.5dBc.

Keyword: balanced, MESFET, predistortion, linearizer, amplifier

* 建國大學校 電子工學科

(Dept. of .Electornic Eng., KonKuk Univ.)

接受日: 2000年7月15日 修正完了日: 2000年11月24日

** 東서울 大學校

(Dept. of .Electornics and Communication,

DongSeoul College)

I. 서 론

CDMA 방식의 이동 통신 시스템은 기존의 아날로그 셀룰라 방식보다 사용 주파수 대역폭이 훨씬 크며 하나의 전력증폭기로 여러 채널을 동시에 증폭하는 경우에 증폭기의 비선형성에 의한 채널사이의 혼변조 왜곡을 충분히 제거하여야만 통신이 가능하므로 선형성이 우수한 선형전력증폭기가 필수적으로 요구된다 [1].

이러한 선형성을 만족하려면 우선 전력증폭기가 갖는 비선형 특성인 AM to AM 변환특성과 AM to PM 변환특성이 고려되어야 한다. AM to AM 변환특성은 입력신호 전력의 증가에 따른 출력신호 전력의 감소를 나타내는 것이며, AM to PM 변환특성은 입력신호 전력증가에 따른 출력신호의 위상지연을 나타내는 것이다.

또한 여러 개의 반송파 신호를 동시에 보내는 입력신호에 의한 비선형성 외에도 상호변조 왜곡 (IMD : intermodulation distortion) 성분이 발생된다. 이 같은 상호변조 왜곡성분은 출력신호를 왜곡시킬 뿐만 아니라, 스펙트럼 재성장(spectral regrowth)에 의한 인접채널 간섭을 일으키는 원인이 된다[2,3].

본 논문에서는 FET의 비선형 특성을 이용하여 광대역의 입력신호에 대하여도 선형특성이 우수하며, 구성이 복잡하지 않은 전치 왜곡기를 설계하였다.

전치왜곡방식은 동작원리만을 고려할 때 전력증폭기 선형화 방법 가운데 가장 간단한 방법이다. 전력증폭기에서 발생하는 왜곡과 정반대 특성을 갖는 왜곡성분을 만들어 원래의 입력신호에 더한 후 전력증폭기에 입력시켜 왜곡성분을 제거하는 방법이다 [4,5].

그림 1에서 전치왜곡방식의 동작원리를 나타내었다. 전치왜곡회로의 전달특성 함수를 $\beta(v_i)$ 라하고 전력증폭기의 전달특성 함수를 $F(a)$ 라 하면 그림에서와 같이 $F\{\beta(v_i)\} = A$ 가 되므로 선형화가 가능해진다.

전치왜곡 방식이 이상적으로 동작되는 경우, 전력증폭기의 출력신호에는 왜곡성분이 존재하지 않는다.

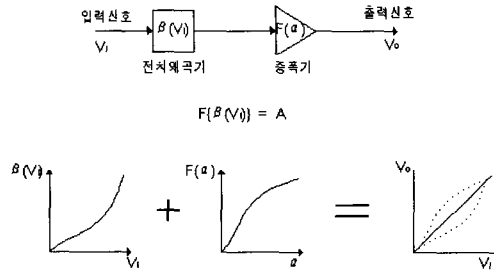


그림 1. 전치 왜곡 방식의 동작 원리

Fig. 1 Principle of predistortion

II. 공통 게이트 방식의 전치왜곡기의 설계

이 선형화 방법은 공통 게이트(Common-Gate) MESFET의 핀치 오프 영역의 비선형성을 이용한다. 공통 게이트 방식은 MESFET가 단극, 단방향성으로 동작하므로 다이오드처럼 볼 수 있다[6,7]. 그림 2는 MESFET의 간략한 비선형 등가회로를 나타내었다. 바이어스 전압 $V_{GS} = 0V$ 일때는 MESFET는 드레인 저항 R_{DS} 와 등가가 되고 V_{GS} 가 $V_{pinchoff}$ 보다 큰 음의 전압값이 되면 MESFET의 채널저항이 매우 큰 값을 나타내게 된다.

MESFET을 이용한 선형화기는 다이오드를 이용한 선형화기 보다 대전류 특성이 우수하여 높은 전력에서도, 채널의 저항과 캐패시턴스 성분이 다이오드에 비해서 선형화기를 만들기에 적합한 비선형성을 갖는다. 그림 3에는 공통 게이트 방식의 선형화기를 간략히 나타냈다.

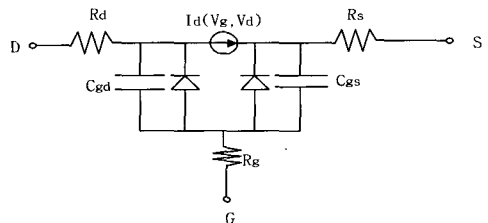


그림 2. MESFET의 간략화된 비선형 등가회로

Fig. 2 Simplified nonlinear equivalent circuit of the MESFET

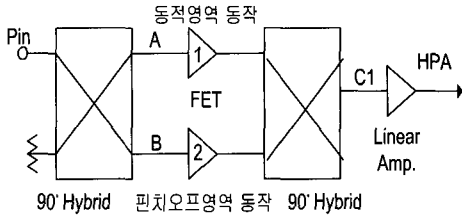


그림 3. 공통 게이트 방식의 MESFET 전치 왜곡기
Fig. 3. MESFET predistorter using commom gate circuits

선형화기는 입출력 단에 분리도를 높이기 위해 2개의 90°하이브리드를 사용하였다.

두 개의 MESFET 중 하나에서는 바이어스를 동적 영역에서 동작하도록 드레인을 접지시키고 V_{GS} 를 인가하면 입력이 증가함에 따라 출력은 선형적으로 증가하다가 포화점에서 감소하고, 위상 지연은 증대되어진다. 나머지 하나에서 바이어스를 핀치오프 영역으로 인가하여 비선형성을 증대시키면 출력의 변화가 역의 특성을 갖게 된다. 즉 출력의 변화는 포화점이 높아지며, 위상지연이 감소하는 특성이 나타난다. 양쪽 경로를 통한 출력신호는 다시 90°하이브리드로 묶이여 동상으로써 합쳐지는데, 출력 신호의 특성은 두 신호의 벡터 합성에 의해 전력증폭기의 특성과 역이 되는 출력 감소는 줄어들고 위상지연은 감소한 형태의 전치 왜곡기의 비선형 특성이 나타나게 된다.

III. CG(Common gate)방식의 전치왜곡기의 모의실험

선형화기의 설계는 Ansoft 사의 Senenade 8.5를 사용하여 회로를 검증하고 모의실험을 하였다. 선형화기에 사용되어진 MESFET는 Hewlett Packard 사의 ATF-10136으로써 사용대역은 6GHz 까지 주로 사용되는 저잡음 MESFET로 1dB 압축점은 18dBm 이다.

구성되어진 선형화기의 회로는 90°하이브리드를 입출력 단에 결합하여 각 MESFET에서 반사되는 성

분에 대한 분리도를 증가시키는 형태로 구성되었다.

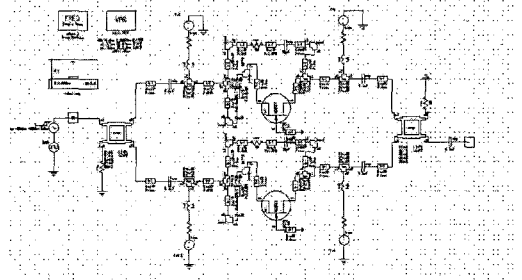


그림 4. 구성된 전치왜곡기의 전체 회로
Fig. 4. Configuration of linearizer circuit

전치왜곡 선형화기를 모의 실험하기 위해서 Stanford SHP 0289HFET를 사용한 중단증폭기를 이용하여 선형화기의 성능을 확인하였다. 사용된 HFET는 2GHz에서 P_{1dB} 가 30dBm , G_{1dB} 는 12.1dB 이고 $V_{DS} = 9V$ 이고, $I_{DS} = 300mA$ 의 바이어스 점에서 40%의 효율을 갖는 전력증폭용 트랜지스터이다.

그림 5에 설계되어진 전력증폭기의 회로도를 나타내었다.

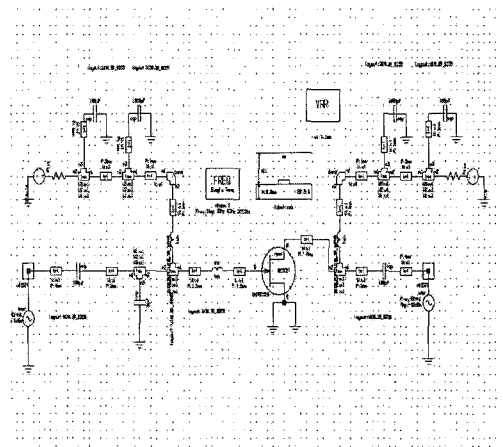


그림 5. SHP 0289HFET를 사용한 전력증폭기회로
Fig. 5 Power amplifier using SHP 0289HFET

선형화기에 입력되는 신호에 따른 진폭과 위상의 변화는 90°하이브리드를 통해 윗 단과 아랫단의 MESFET에 나누어진 신호의 벡터적 합성에 의해 나타나게 된다.

윗단의 MESFET는 동적 영역의 특징인 진폭의 감소와 위상지연의 증가가 나타나며 아랫단의 MESFET는 그 역의 특징을 갖게된다. 윗단 MESFET의 특성 변화는 그림 6와 7에 아래단은 그림 8과 9에 나타내었다. 그림 10과 11은 입력신호에 따른 선형화기의 출력 특성변화를 나타내었다.

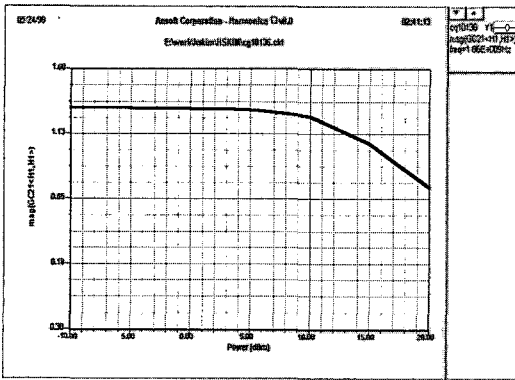


그림 6. 윗단 MESFET의 입력신호에 따른 진폭의 변화

Fig. 6. Input vs output of upper MESFET (magnitude)

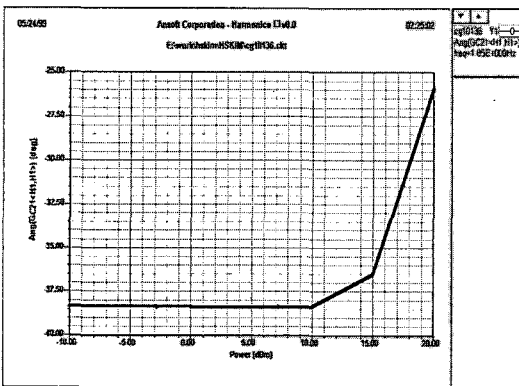


그림 7. 윗단 MESFET의 입력신호에 따른 위상의 변화

Fig. 7. Input vs output of upper MESFET (phase)

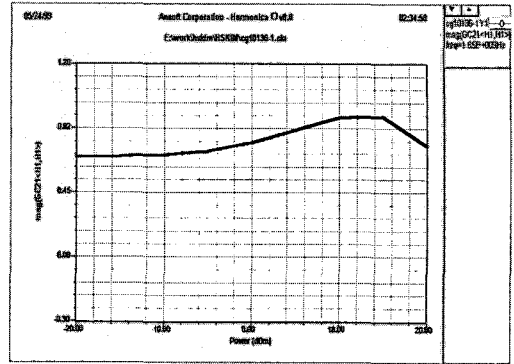


그림 8. 아랫단 MESFET의 입력신호에 따른 진폭의 변화

Fig. 8. Input vs output of below MESFET (magnitude)

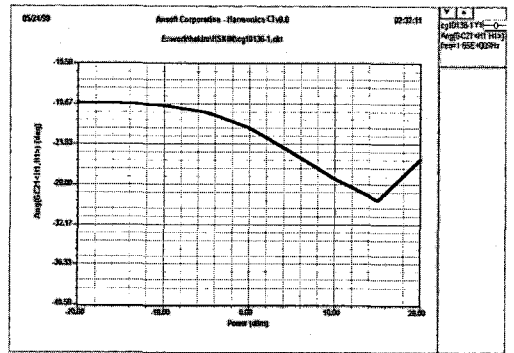


그림 9. 아랫단 MESFET의 입력신호에 따른 위상의 변화

Fig. 9. Input vs output of below MESFET (magnitude)

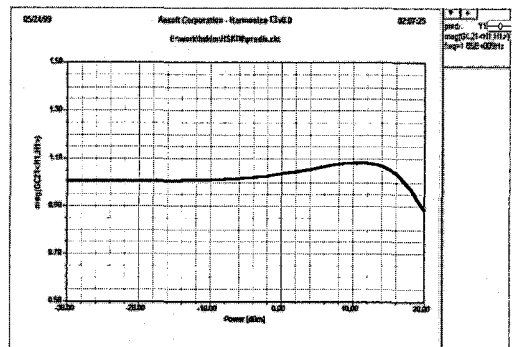


그림 10. 전치왜곡 선형화기의 입력신호에 따른 출력신호의 진폭의 변화

Fig. 10. Input vs output of predistortion linearizer (magnitude)

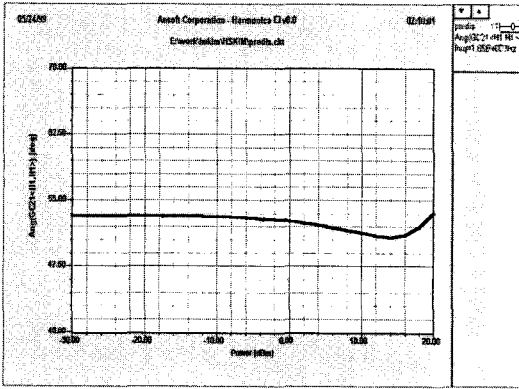


그림 11. 전치왜곡 선형화기의 입력신호에 따른 출력신호의 위상의 변화

Fig. 11. Input vs output of predistortion linearizer (Phase)

모의시험에 사용되어진 기판은 TACONIC사의 RF-35-0200으로 유전율이 3.5 기판의 두께는 0.8mm 동판의 두께는 17 μ m이다. 선형화기의 양단에 사용되어진 90°하이브리드 결합기는 일반적인 형태의 브랜치 라인 결합기이다.

IV. 제작 및 실험결과

설계되어진 전치 왜곡기를 제작하고, 이를 실험하여 모의실험결과와 비교 분석하였다. 선형전력증폭기를 실험하기 위하여 HP 사의 8753E 벡터 네트워크 분석기와 HP 8563E 스펙트럼 분석기와 HP 4432B 디지털 시그널 제너레이터를 사용하였다.

선형전력증폭기의 선형화를 검증하기 위하여 우선 벡터 네트워크 분석기로 주파수 대역에 따른 입력 전력에 대한 출력 전력의 변화를 S 파라미터를 측정하고, 입력전력을 신호 크기에 따라 발생시켜 증폭기의 이득의 변화와 위상의 억압효과를 측정한다.

디지털 시그널 발생기는 멀티톤(Multi-tone) 발생 기능이 있기에 우선 CW 신호를 2-tone 으로 발생 시켜서 3차 IMD 성분을 측정하여 아날로그 신호의 왜곡 정도를 측정하였다.

그림 12는 제작된 전치 왜곡기와 전단증폭기를 결합하여 제작한 선형 증폭기의 사진이다.

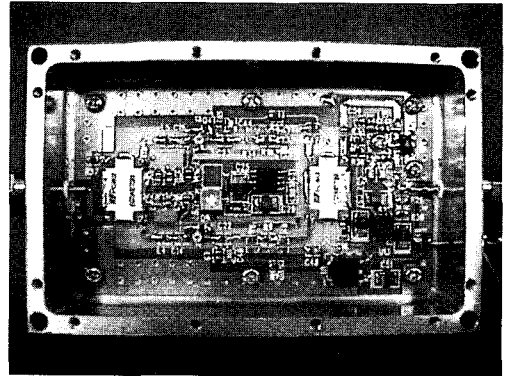
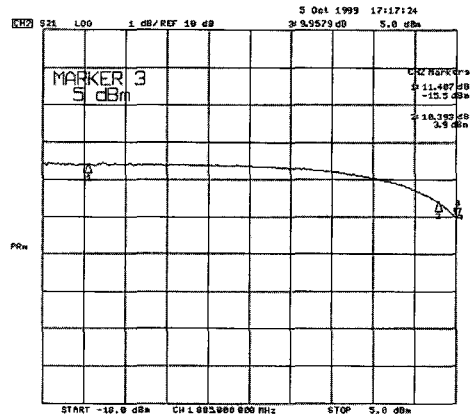


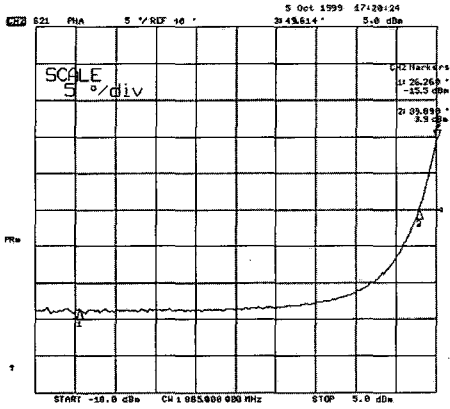
그림 12. 제작된 전치왜곡기

Fig. 12. The constructed predistortor

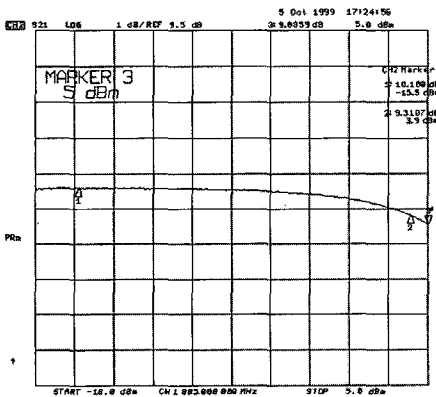
그림 13은 실험결과로서 입력단에 15dB의 전단 증폭기를 사용한 후 전치왜곡기를 사용 할 때와 사용하지 않을 때의 진폭과 위상의 변화를 나타내었다. 입력신호는 -18dBm에서 5 dBm 까지 변화 시켰을 때의 이득의 억압되고, 위상지연이 발생하는 모습을 볼 수 있다.



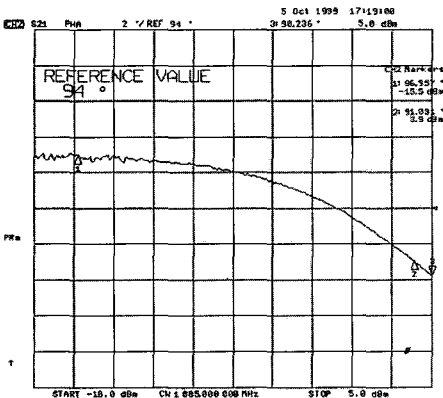
(a) 전치왜곡기를 사용하지 않았을 때의 진폭의 변화
(a) Amplitude variation without predistortion



(b) 전치왜곡기를 사용하지 않았을 때의 위상의 변화
(b) Phase variation without predistortion



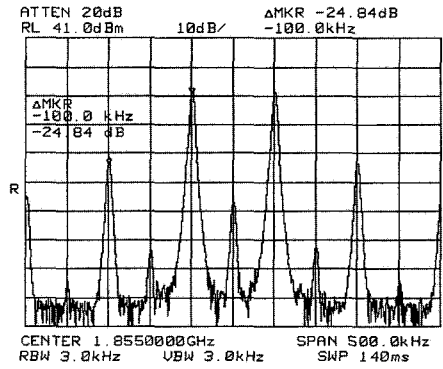
(c) 전치왜곡기를 사용했을 때의 진폭의 변화
(c) Amplitude variation with predistortion



(d) 전치왜곡기를 사용했을 때의 위상의 변화

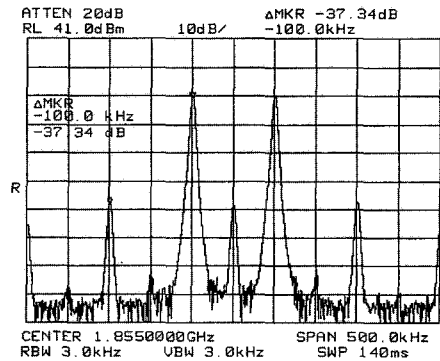
(a) Phase variation with predistortion

그림 13. SHF 0289HFET를 이용한 전치왜곡기의 특성
Fig. 13. Predistortor characteristic using SHF 0289HFET
실험결과 는 모의 실험에서처럼 입력이 -18dBm에서 증가하여 5dBm에 도달하였을 때 진폭의 변화가 1dB 이하로 감소하는 모습을 볼 수 있으며, 위상의 변화는 증가하는 형태에서 감소하는 형태로 바뀌었다.



(a) 선형화 되지 않은 주 전력증폭기의 2-tone IMD 특성

(a) 2-tone IMD characteristic of amplifier



(b) 선형화 된 전력증폭기의 2-tone IMD 특성

(b) 2-tone IMD characteristic of linear power amplifier

그림 14. 전력증폭기의 2-tone IMD 특성

Fig. 14 2-tone IMD characteristic of power amplifier

그림 14에서는 HP 스펙트럼 분석기와 신호발생기를 이용하여 아날로그 CW 신호를 인가하여 IMD 특성을 검증하였다. 2-tone IMD 실험을 중심 주파수 1855MHz를 기준으로 두 신호간의 주파수 간격은 100kHz를 사용하여 실험하였다. 그림 14는 선형화되지 않은 전력 증폭기와 선형화 된 전력증폭기의 2-tone IMD 왜곡특성을 비교하여 나타내었다.

V. 결 론

본 연구에서는 비직선 특성을 가진 HP-10136 FET를 평형 구조로 사용한 전치 왜곡 선형화기를 제작하고, 전력 증폭기와 함께 실험하여 그 선형성의 증가를 확인하였다.

제작된 1W A급 선형전력증폭기의 선형화 개선효과는 2-tone IMD 특성 검증 결과 -12.5 dBc 정도의 선형성이 개선됨을 확인하였다.

디지털 변조방식으로 바꾸고 있는 통신기기의 추세에 맞추어 고출력의 송신단의 선형 전력 증폭기에 대한 연구는 필수적으로 진행되어야 할 것이다. 그리고 본 연구는 1W 출력의 PCS 대역의 전력증폭기에 대한 연구이기에 앞으로 더 높은 주파수인 WLL이나 IMT2000, GSM에 대한 연구와 출력을 향상시키는 연구가 병행하여 추진되어야 할 것이다.

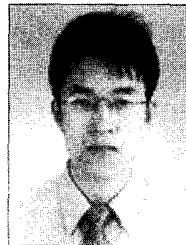
VI. 참고문헌

[1] T.S. Rappaport , Wireless communication, Prentice Hall, 1991.
 [2] HP application Note 1207, " Test CDMA Base Station Amplifiers "
 [3] Tri T. Ha, Solid state microwave amplifier design, Johe Wiely & Sons Inc. 1981.
 [4] G. Karam and H. Sari, " Data predistortion technique using intersymbol interpolation" IEEE Trans .on Commnication, vol, 62, pp.1019-1032, Apr. 1983.

[5] M. Johnson, M. Faulkner "linearization of multi-carrier power amplifier," IEEE 1993.
 [6] Stephen A. Mass, Nonlinear Microwave Circuit, Artech House, 1996.
 [7] Inder Bahl and Prakash Bhartla, Microwave Solid State Circuit Design, Wiley, 1976.

저 자 소 개

鄭 成 一 (正會員)



1994년 건국대학교 물리학과 졸업. 1996년 건국대 대학원 전자공학과 졸업(공학석사). 2000년 현재 동 대학원 전자공학과 박사과정. IEEE 회원번호 : 41319069 T .02 - 412 - 5901, 016 - 381 - 1417, Fax. 02 -

412 - 5902, E-mail : sjeung@ansoft.co.kr

金 漢 錫 (正會員)



1992년 건국대학교 전자공학과 공학사. 1994년 건국대학교 전자공학과 공학석사. 1999년 건국대학교 전자공학과 공학박사. 1999년 ~현재 안소프트 코리아 A.E

姜 廷 震 (正會員)



第3卷 第2號 論文 99-02-24 參
照
현재 : 동서울大學 電子通信科
教授

李 鍾 岳 (正會員)



1966년 한양대학교 전기과 공학
사. 1970년 연세대학교 전기과
공학석사.
1974년 연세대학교 전기과 공학
박사. 1976년~현재 건국대학교
전자·정보통신공학과의교수