

論文2000-37SD-10-4

# 강유전체 캐패시터의 회로 시뮬레이션 모델과 이의AHDL 구현 (A Circuit Simulation Model of Ferroelectric Capacitors and its AHDL Implementation)

金 示 浩 \*  
(Shi-Ho Kim)

## 요 약

본 연구에서는 강유전체의 이력 특성을 정밀하게 계산하기 위한 모델을 제공하였다. 본 모델은 2중 전위 우물에 근거한 반경험적 분극 천이 모델에 기초하고 있으며 프라이사흐의 이력 함수의 분포 모델의 물리적 특성까지도 잘 일치되고 있음을 보였다. 본 모델은 강유전체 이력 특성의 천이 경사도와 임프린트 특성을 고려하고 있으며 인가 전압의 극성이 바뀌는 경우에 발생하는 부 이력 경로에 대해서도 정확하게 분극 전하의 변화를 표현하고 있음을 보였다. 본 모델의 예측 결과는 PZT와 SBT의 두 종류의 강유전체에 대해서 측정 결과와 잘 일치하고 있음을 보였다. 또한, 본 모델을 AHDL 코드로 구현하여 스펙트레 시뮬레이터를 통하여 회로 설계를 할 수 있는 환경을 제공하였다.

## Abstract

We provided a model for accurately computing the Hysteresis characteristics of the ferroelectric thin film capacitors. This model is developed from the semi-empirical ferroelectric model based on the double well harmonic oscillator. We have seen that this model is consistent with physical analysis using the Preisach's hysteresis distribution. This model includes the parameters representing the slope of changing Hysteresis curves and the imprint of ferroelectric capacitors. Besides, we showed that this model could predict accurate sub-hysteresis loop by the turning points when the polarities of applied voltage were changed before saturation. The simulation and measurement results showed that this model is well applicable to both PZT and SBT materials. This model has been described by AHDL and successfully implemented into Spectre<sup>®</sup> simulator to provide circuit design environment of commercial CAD tools such as Cadence software.

## I. 서 론

강유전체 캐패시터를 정보저장 소자 사용하는 FRAM은 비휘발성 특성과 함께 DRAM의 읽기/쓰기 속도와 비슷한 속도로 동작이 가능하기 때문에 미래의 메모리로써 각광 받을 것으로 예측되고 있다. 강유전체 메모리의 설계를 위해서는 핵심 소자인 강유전체 캐패시터

의 회로 시뮬레이션 모델이 필요하다. 강유전체 소자의 회로 시뮬레이션 모델은 강유전체 박막의 인가 전압 대 분극 전하량의 변화를 나타내는 이력 특성(Hysteresis)을 정확하게 고려할 수 있어야 하며, 회로 시뮬레이션에 적절하면서도 물리적 의미를 갖는 모델 파라미터(Model Parameter)를 제공하고 수렴이 용이한 단순한 형태의 산술 방정식이어야 하고, 임프린트(Imprint) 현상 등 공정의 변화에 기인하는 여러 물리적 현상을 적절하게 고려할 수 있어야 한다. 또한, 모델의 필요 조건으로는 측정결과를 모델 방정식의 파라미터에 용이하게 일치시킬 수 있어야 하며(Parameter fitting), Cadence 등의 상용 회로 설계 CAD 설계환경을 지원할 수 있어야 한다.

\* 正會員, 圓光大學校 半導體學科  
(Department of Semiconductor Science, Wonkwang University)

接受日字:2000年5月18日, 수정완료일:2000年9月1日

현재까지 알려진 강유전체의 모델은 두개의 선형 캐패시터를 이용한 “Dual Capacitor model”과, 스위칭의 시간 천이 전류의 변화를 기본으로 한 “Current-Based Switching Model” 또는 “ZSTT(Zero Switching-Time Transient) Model”과, 이력 특성 곡선을 잘 표현하는 수학적 함수를 이용하는 수학적 모델이 있다. 또한, 널리 쓰이는 SPICE의 설계환경에 강유전체 소자를 적용하기 위하여 SPICE에서 제공하는 강자성체의 자기 이력 특성을 이용한 모델 등이 있다<sup>[1]</sup>. 그러나, 수학적 모델 또는 SPICE의 강자성체 코어 모델은 모델 파라미터들이 강유전체 분극의 물리적 현상에 기초하지 않고 있어서 공정 변화에 따른 이력 특성변화를 적절하게 고려하기 어렵고, 스위칭의 시간 천이를 기초로 하는 모델은 이력 특성 곡선을 제공하지 못하여 소자의 모델과 재료 및 공정상의 상호연계가 용이하지 않고, 또한, 임프린트 등의 현상을 고려하지 않고 있어서 정확한 회로 시뮬레이션에는 적용하기가 곤란하다.

최근에는 프라이사흐(Preisach)의 분포함수를 기반으로 하는 모델이 발표되었다. 이는 강유전체 박막을 이상적인 이력 특성을 갖는 미세한 단위 영역으로 분할하고, 박막 전체의 거시적인 이력 특성은 각 단위 영역 전체의 적분으로 표현하는 방법이다. 프라이사흐 분포의 모든 영역을 적분하면 박막의 이력 특성의 물리적인 표현의 모델을 얻을 수 있는데, 불행하게도, 이 모델은 산술형의 식이 아니고 수치해석이 필요한 2중 적분을 포함하는 형태의 적분식이 된다<sup>[2, 3]</sup>. 앞서의 연구에서는 프라이사흐 분포의 모든 영역을 적분한 형태가 “ $\tanh(a(V-V_c \pm))$ ” 함수에 가장 잘 일치하였고, 이를 회로 시뮬레이션에 구현하기 위하여 Saber<sup>®</sup> 시뮬레이터에 구현하였다<sup>[3]</sup>. 그러나, 앞서의 수학적 모델의 함수가 이력 특성을  $\tanh()$  함수로 표현하고 있기 때문에<sup>[1]</sup>, 프라이사흐의 분포를 경험적으로 이용한 [3]의 결과는 수학적 모델과 동일한 것으로서 여전히 프라이사흐 분포를 충분히 반영하는 물리적 현상에 기초한 모델이 되지 못하고 있다.

본 논문에서는 참고문헌 [4]에서 제시된 반경험적 강유전체 박막의 모델을 기반으로 하여 프라이사흐의 코이시 전압 분포함수에 따른 이력 특성의 변화를 고려할 수 있고, 임프린트 현상을 고려할 수 있는 산술형 모델 방정식을 제공하고자 한다.

또한, 본 모델을 표준 AHDL 로 구현하여서

Spectre<sup>®</sup> HDL<sup>[5]</sup> 또는 Verilog-A<sup>®[6]</sup> 등의 상용화된 CAD환경에서 본 모델을 사용할 수 있도록 하였으며, Cadence 등 상용화 CAD 도구의 표준 설계환경에서 스펙트레 시뮬레이터를 이용하여 회로 시뮬레이션 및 설계가 가능하도록 하였다.

## II. Modeling

### 1. 모델 방정식

본 모델의 방정식은 참고문헌 [4]의 반 경험적 강유전체 박막의 모델을 기본으로 하고 있으므로 아래에서 그 모델의 유도과정을 소개하고자 한다. 반경험적인 강유전체 모델은 2중 전위 우물(double well harmonic oscillator)의 전자 천이 확률과 강유전체에서 이온의 다른 상태로의 분극 천이가 유사한 형태를 갖는 다는 것에서 기초하여, 이온의 “up” 상태로의 천이 확률을  $f_{\uparrow} \Delta V$ 으로 표현할 수 있다<sup>[4]</sup>. 여기서  $f_{\uparrow}$  은,

$$f_{\uparrow} = \frac{1/V_a}{1 + \exp(-(V - V_{cp})/V_a)} \quad (1)$$

식 (1)에서  $V$ 는 전극 양단에 인가되는 전압이고,  $V_{cp}$ 는 박막에 “+” 방향 전압 인가시의 코이시 전압 (Coercive voltage)이며,  $V_a$ 는 인가 전압  $V$ 에 대한  $f_{\uparrow}$  함수 값의 변화의 경사도를 표현하기 위하여 도입된 파라미터이며 단위는 볼트이다.  $V_a$ 의 변화에 대하여 이력 곡선의 천이의 경사도를 모델할 수 있는데 이는 다음 절에서 다루고 있다. 흥미롭게도,  $f_{\uparrow}$  함수 값의 변화는 페르미-디랙의 분포함수와 유사한 형태를 갖는다. 강유전체 막의 분극 상태는 “up” 또는 “down” 상태의 두 가지만 가능하다고 가정하면,

$$P_{\uparrow} + P_{\downarrow} = 1 \quad (2)$$

여기서  $P_{\uparrow}$ 은 “up” 방향 정규 상태 밀도를,  $P_{\downarrow}$ 은 “down” 상태의 정규 상태 밀도를 나타낸다. “up” 상태로의 천이 확률이  $f_{\uparrow} \Delta V$  이므로, “up” 방향 정규 상태 밀도의 증가분  $\Delta P_{\uparrow}$  은 다음과 같이 구할 수 있다.

$$\Delta P_{\uparrow} (1 - P_{\uparrow}) \cdot f_{\uparrow} \cdot \Delta V \quad (3)$$

식 (1)을 식 (3)에 대입하여 적분하면,

$$\int_{P_{i-1}}^{P_i} \frac{dP_{\uparrow}}{(1-P_{\uparrow})} = \int_{V_i}^{V'} \frac{dV}{1+\exp(-(V-V_{cp})/V_a)} \quad (4)$$

여기서  $P_{\uparrow,i}$ ,  $V_i$ 는 각각 초기 상태밀도와 초기 전압을 나타낸다.

식 (4)을 적분구간에서 정적분하여  $P_{\uparrow}$ 을 구하면,

$$P_{\uparrow} = 1 - (1 - P_{\uparrow,i}) \cdot \frac{1 + \exp((V_i - V_{cp})/V_a)}{1 + \exp((V - V_{cp})/V_a)} \quad (5)$$

의 식을 얻을 수 있다. 따라서, “+” 방향의 분극을 “up” 방향이라 하면, 강유전체의 “up” 방향 분극에 의한 분극 전하량은,

$$Q_F = P_{sat}(P_{\uparrow} - P_{\downarrow}) + C_0 \cdot V = P_{sat}(2P_{\uparrow} - 1) + C_0 \cdot V \quad (6)$$

로 표현 할 수 있고, 여기서  $C_0$ 은 강유전체 박막의 선형 캐패시턴스 성분을 나타낸다.

식 (1)부터 식 (6)의 과정은 참고문헌 [4]에서 유도된 방정식인데, 식 (1)에서는 인가전압의 방향이 “+” 일 때의 코이시 전압인  $V_{cp}$ 만을 고려하였다. 그러나, 임프린트 효과에 의한 이력 특성 곡선의 이동을 모델하기 위해서는 “up” 상태로 전압이 인가될 때의  $V_{cp}$ 와 “down” 상태의 코이시 전압,  $|V_{cn}|$ 의 절대값이 서로 달라져야 한다. 인가 전압이 음의 방향일 때, “down” 상태로의 천이 확률을  $f_{\downarrow}$ 이라 하면 식 (1)과 유사하게 다음 식을 구할 수 있다.

$$f_{\downarrow} = \frac{1/V_a}{1 + \exp((V - V_{cn})/V_a)} \quad (7)$$

식 (1)부터 식 (4)의 유도과정을 식 (7)에 적용하면, “down” 방향의 정규 상태 밀도 분포함수  $P_{\downarrow}$ 을 아래와 같이 구할 수 있다.

$$P_{\downarrow} = 1 - (1 - P_{\downarrow,i}) \cdot \frac{1 + \exp(-(V_i - V_{cn})/V_a)}{1 + \exp(-(V - V_{cn})/V_a)} \quad (8)$$

여기서,  $P_{\downarrow,i}$ ,  $V_i$ 는 각각 초기 상태밀도와 초기 전압을 나타낸다. 따라서, “-” 방향의 분극을 “down” 방향이라 하면, 이 때의 분극 전하량은 다음과 같다.

$$Q_F = -P_{sat}(P_{\downarrow} - P_{\uparrow}) + C_0 \cdot V = -P_{sat}(2P_{\downarrow} - 1) + C_0 \cdot V \quad (9)$$

2. 프라이사흐 분포와 이력 곡선 천이의 경사도 모델링

프라이사흐의 분포를 이용하면 강유전체 박막의 이력 천이 특성의 물리적인 현상을 수학적으로 가장 잘 반영한 모델을 구현할 수 있다. 프라이사흐 분포에 따르면, 이력 곡선은 코이시 전압이 서로 다르지만 이상적인 이력 천이 곡선을 갖는 단위 이력 요소들의 중첩으로서 거시적인 강유전체 박막의 이력 천이 특성을 모델할 수 있다<sup>[2,3]</sup>. 그림 1은 프라이사흐 모델을 강유전체에 적용하기 위한 개념도를 보여주고 있다. 그림 1(a)에서 강유전체 박막을 미시적으로 보면 그림 1(b)와 같은 이력 특성을 갖는 무수히 많은 단위 요소들이 두 전극 사이에 존재하고 있음을 알 수 있다.

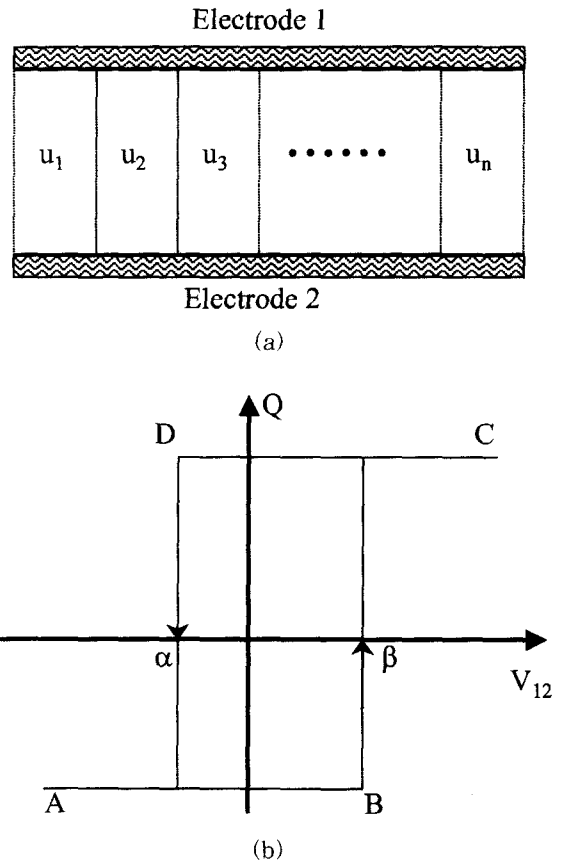


그림 1. 강유전체 박막의 모델에 프라이사흐 모델의 적용 (a) 강유전체 박막 캐패시터를 단위 이력 곡선을 갖는 요소들의 조합으로 모델, (b) 단위 요소의 이력 특성

Fig. 1. The Preisach model applied to a ferroelectric thin film capacitor. (a) The ferroelectric thin film capacitor is composed of simple hysteresis units, (b) The hysteresis characteristic of a unit.

각 단위 요소의 코이시 전압은  $\alpha$ 와  $\beta$  값을 갖는데 이 값들은 강유전체 박막 결정의 방향성 등 재료의 성질에 따라서 결정된다. 강유전체 박막은 일반적으로 다결정막(poly-crystalline thin film) 이므로  $\alpha$ 와  $\beta$  값은 다결정의 결정 방향에 따라서 정해지는 값이고, 박막의 다결정의 분포를 이 값들의 분포함수,  $\rho(\alpha, \beta)$ 로 모델할 수 있다. 정확한 분극전하의 이력 곡선을 구하기 위해서는 분포함수  $\rho(\alpha, \beta)$ 를 전체 전극 면적에 대해서 적분하면 된다. 그런데, 이는  $\alpha$ 와  $\beta$  변수에 대한 이중 적분이 되므로 회로의 시뮬레이션에 적합한 산술 방정식이 되지 못하고 수치해석에 의하여 값을 구하여야 한다. 프라이사호의 분포에서 전체 박막을 대표하는 코이시 전압의 의미는 단위 요소의 코이시 전압인  $\alpha$ 와  $\beta$  값의 분포가 두 전극 사이에 중첩되어 있을 때,  $\alpha$ 의 중첩 값의 평균치는  $V_{cn}$ ,  $\beta$  값의 평균치는  $V_{cp}$ 가 된다. 두 전극사이에서 거시적으로 바라본 전체 박막의 코이시 전압은 근사적으로 가장 분포 밀도가 높은 단위 요소의  $\alpha$  또는  $\beta$  전압 값을 의미하게 된다. 박막을 구성하는 여러 결정 방향의 다결정이 분포되어 있을 때, 각 다결정의  $\alpha$ 와  $\beta$  값의 분포도에 따라서 이력 곡선 천이의 경사도가 결정된다. 강유전체 박막의 결정 상태가 어느 방향의 단위 결정 방향으로 집중되어 있으면 코이시 전압 근처에서 이력 곡선이 급격히 변화하는 형태를 가지며, 반대로 단위 결정들이 여러 방향으로 분포하면 코이시 전압 근처에서 이력 곡선이 완만하게 변화하는 형태를 가진다.

그림 2는  $V_{cp}(n)$ 가 각각  $\pm 1$  볼트일 때,  $V_a$  값이 1.0과, 0.25 볼트에 따른 정규 분극 밀도 함수의 변화율을 본 모델을 이용하여 계산한 결과를 보여주고 있다. 앞서 설명한 프라이사호의 분포에 따르면 코이시 전압은 상태가 천이할 확률이 가장 높은 전압으로, 정규 분극밀도함수의 변화율이 최대값을 갖는 지점이며, 그림2의 계산 결과는  $\pm 1$  볼트에서 최대값을 갖으며, 본 모델의  $V_{cp}$ 와  $V_{cn}$  파라미터가 프라이사호의 분포의 물리적 의미와 일치하는 것을 보이고 있다<sup>[2, 3]</sup>. 또한,  $V_a$  값이 0.25볼트인 경우에는 정규 분극밀도함수의 변화율의 곡선이 뾰족한 형태를 보이고, 1.0 볼트인 경우에는 완만하게 변화하는 형태를 보인다. 즉,  $V_a$  값이 강유전체 박막의  $\alpha$ 와  $\beta$  값의 분포를 반영하여 이력 특성 곡선의 변화의 경사도를 표현할 수 있음을 보여주고 있다.

그림 3은  $V_{cp}(n)$ 이  $\pm 1.0$  볼트일 때,  $V_a$ 에 따른

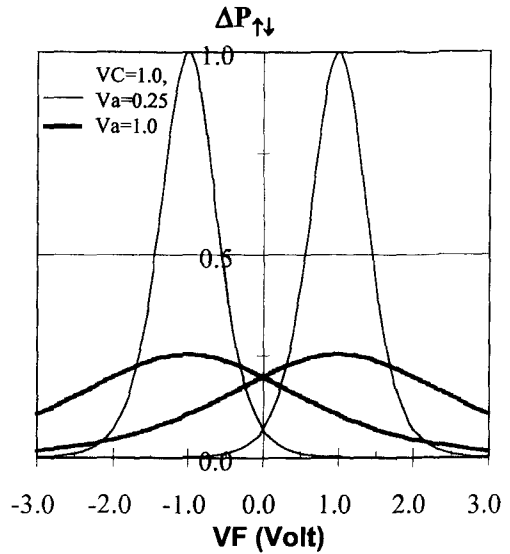


그림 2.  $V_{cp}(n)=\pm 1$ 볼트 일 때,  $V_a=1.0, 0.25$  볼트에 따른 정규 분극 밀도 함수의 변화율

Fig. 2. The differential change of up and down normalized state density when  $V_a$  is equal to 1.0, and 0.25 volt respectively, where  $V_{cp}(n)$  is  $\pm 1$ .

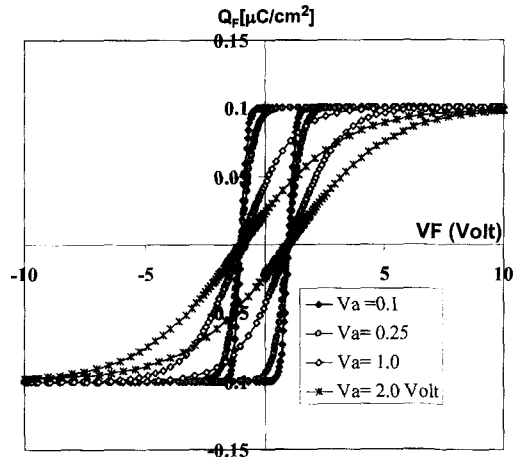


그림 3.  $V_a$ 에 따른 이력 특성 곡선의 계산 결과. 본 데이터는 스펙트레(Spectre)의 시뮬레이션 결과임  
Fig. 3. The Spectre( simulation results showing that the dependence of transition of the hysteresis curves on the values of  $V_a$ .

이력 특성 곡선의 계산 결과이다. 그림 3 데이터는 본 모델에서 강유전체 박막의 선형 캐패시턴스 성분을 무시하고 스펙트레(Spectre<sup>®</sup>)를 이용한 시뮬레이션 결과이다.  $V_a$  값에 따른 이력 곡선의 천이의 경사도를 살펴보기 위하여 박막의 선형 캐패시턴스를 무시하고 분극 상태만을 고려하였다. 본 모델의 스펙트레 시뮬

레이터 구현은 다음 장에서 다룬다. 그림 3은  $V_a$ 값에 따라서 이력 특성 곡선의 천이 경사도가 크게 변하는 것을 보여주고 있다.  $V_a$ 값이 작을수록 밀도함수의 분포가  $V_{cn}$ ,  $V_{cp}$  근처에 몰리는 형태를 보여주고 있다. 즉, 그림 2와 3의 계산 결과는 다결정 강유전체 박막의 결정상태 분포에 의한 이력 특성 곡선의 천이 경사도를 본 모델의  $V_a$  파라미터를 이용하여 모델할 수 있음을 보여주고 있다.

### 3. 임프린트 현상의 모델

임프린트는 분극 상태의 밀도가 인가 전압의 어느 한쪽 방향에 편중됨으로써 이력 특성 곡선이 어느 한쪽 방향으로 이동되는 현상이다<sup>[7]</sup>. 이력 특성 곡선에서 보면 임프린트는 X축(인가 전압)에 대하여 이력 곡선이 이동된 형태를 보인다<sup>[8]</sup>. 임프린트는 제조 공정상에 전극과 강유전체 계면 상태의 불일치 등 재료적 요인에 의하여 주로 발생되나, 강유전체의 전극에 전압을 한 방향으로 계속 인가하는 경우에도 발생되어 강유전체 캐패시터를 이용하는 FRAM 회로의 신뢰성에 큰 영향을 미친다<sup>[8]</sup>. 본 논문에서는 임프린트 현상을 모델하기 위하여  $V_{cn}$ 과  $V_{cp}$  파라미터를 도입하였다. 그림4는  $V_{cp}$ 와  $V_{cn}$ 의 변화에 따른 이력 특성 곡선의 변화를 보여주고 있다. 그림 4의 결과는 선형 캐패시턴스를 무시한 경우(즉,  $C_0=0$ )의 스펙트레 시뮬레이션 결과이다. 그림 4의 결과는 본 모델의  $V_{cn}$  및  $V_{cp}$  파라미터가 임프린트 현상을 잘 모델할 수 있음을 보여주고 있다.

### III. AHDL의 구현

기존의 소자 모델이 지원되지 않는 비선형 전자소자의 모델 방정식을 SPICE 등의 회로 설계 시뮬레이터에 구현하기 위해서 종래에는 SPICE의 "Macro" 모델 또는 "Subcircuit" 기능을 이용하여 모델 방정식을 등가회로로 구현하는 방법을 주로 이용하였다. 그러나, 강유전체 박막 캐피시터의 복잡한 모델 방정식을 등가회로로 구현하기 위해서는 일반적으로 매우 복잡한 회로가 필요하고, 따라서, 이를 이용한 회로의 시뮬레이션 시간이 길어지며, 시뮬레이션의 수렴이 잘 되지 않는 경우도 발생되었다. 또한, 모델 방정식의 파라미터를 측정 결과에 일치시키기(parameter fitting) 위해서는 항상 등가회로의 등가회로를 수정해야 하므로 많은 불편함이 따르게 된다.

AHDL(Analog High-Level Description Language)은 전자회로 또는 기타 물리적 시스템의 복잡한 동작의 방정식을 함수로 기술하기 위한 언어로서 최근 각광 받고 있다<sup>[5, 6]</sup>. AHDL을 상용화 되어 산업 현장에서 쓰이고 있는 CAD 프로그램에 적용하기 위해서는 Spectre<sup>®</sup> HDL(Spectre High-Level Description Language)<sup>[5]</sup> 또는 Verilog-A<sup>®</sup><sup>[6]</sup>를 사용하면 되고, 이들은 표준 AHDL을 지원하고 있다. 본 논문에서는 앞에서 유도한 모델 방정식을 Spectre<sup>®</sup> HDL을 이용하여 기술하였고, 상용 CAD 환경으로 보편적으로 사용되는 Cadence의 Composer<sup>®</sup>의 표준 설계환경에서 6개의 입력 파라미터( $V_{cn}$ ,  $V_{cp}$ ,  $V_a$ ,  $P_{sat}$ ,  $A_0$ ,  $C_0$ )를 통하여 측정 결과를 이력 특성에 직접 반영하여 회로 시뮬레이션을 할 수 있는 환경을 구성하였다.

본 모델의 AHDL 코드는 부록에 제시하였다. 여기서,  $V_{cn}(V_{cp})$ 는 음(양)의 전압 인가 방향에 대한 코이시 전압이고,  $V_a$ 는 이력 곡선 천이의 경사도를 반영하는 파라미터이며,  $P_{sat}$ 은 포화 분극 밀도이고,  $A_0$ 은 전극의 면적,  $C_0$ 는 선형 캐패시턴스 성분을 나타낸다.

회로 시뮬레이션에 적용하기 위한 강유전체 모델은 전압의 인가 방향의 극성이 바뀔 때 이력 특성 곡선의 방향이 바뀌는 회전점(turning point)에 의해서 발생하는 부경로(sub-loop)를 고려할 수 있어야 한다. "up" 방향의 분극 상태밀도 식 (5)와 "down"방향의 식 (8)을 보면, "up" 방향("down"방향)에서 "down" 방향("up" 방향)으로 인가 전압이 바뀔 때, 전압이 바

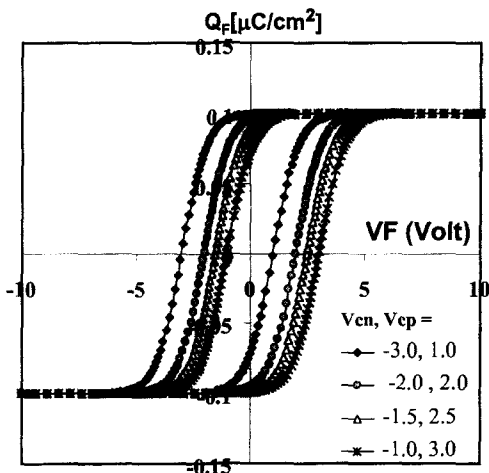


그림 4. 코이시 전압 파라미터( $V_{cn}$ ,  $V_{cp}$ )의 변화에 따른 임프린트 현상의 스펙트레 시뮬레이션 결과  
Fig. 4. The Spectre simulation results showing the effects of  $V_{cn}$ ,  $V_{cp}$  on imprint.

위기 직전의 전압값과 상태 분포 함수가 다음 상태의 새로운 초기조건이 되게 함으로써 회전점에서 연속되어 이력 곡선을 추적할 수 있으며 이력 특성의 부경로를 고려할 수 있다.

#### IV. 시뮬레이션, 측정 결과 및 검토

그림 5와 그림 6은 측정 결과와 본 모델의 AHDL 코드를 이용한 스펙트레 시뮬레이션 결과를 보여주고 있다. 그림 5에서 측정결과는 1500Å의 두께를 갖는 50/50 PZT( $\text{PbZr}_{0.5}\text{Ti}_{0.5}\text{O}_3$ )막의 것으로서 참고문헌 [9]으로부터 얻은 결과이다. 그림 6의 측정 결과는 2000Å의 두께를 갖는 SBT( $\text{SrBi}_2\text{Ta}_2\text{O}_9$ )막의 것으로서 참고문헌 [3]의 결과이다. 그림 6에서는 전압의 회전점에 의한 부경로의 이력 곡선의 변화를 관찰하기 위하여 전압을  $[-5.0 \rightarrow 5.0 \rightarrow -5.0 \rightarrow 1.5 \rightarrow -0.75 \rightarrow 0.5 \rightarrow -1.0]$ 볼트의 순서로 인가하였다. 그림 6의 시뮬레이션 결과는 인가 전압의 극성이 변화하는 회전점에 의한 작은 부 이력 경로(sub hysteresis loop)에 대해서도 본 모델이 측정 결과와 잘 일치되고 있음을 보여주고 있다.

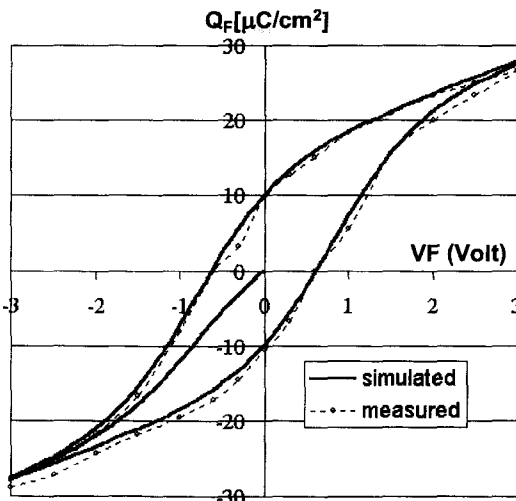


그림 5. PZT의 측정 결과와 스펙트레 시뮬레이션 결과의 비교. 시뮬레이션 파라미터:  $V_{cp} = 0.8$ ,  $V_{cn} = -0.8$ ,  $A_0 = 10^{-8}$ ,  $Psat = 15.0$ ,  $V_a = 0.5$ ,  $C_0 = 4.310^{-14}$

Fig. 5. The comparison of measurement and simulation results for the PZT film. The simulation Parameters are as followings:  $V_{cp} = 0.9$ ,  $V_{cn} = -0.9$ ,  $A_0 = 10^{-8}$ ,  $Psat = 9.7$ ,  $V_a = 0.35$ ,  $C_0 = 810^{-15}$ .

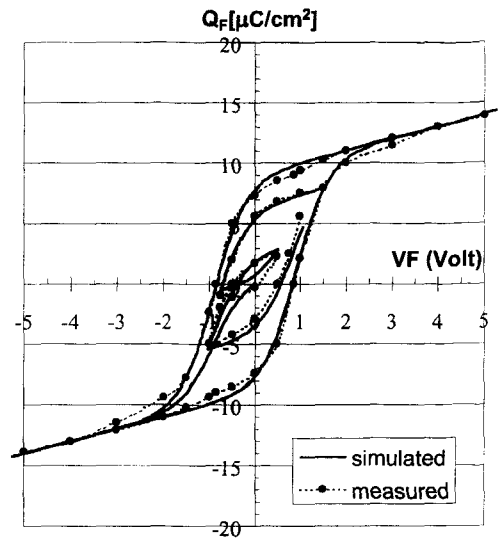


그림 6. SBT의 측정 결과와 스펙트레 시뮬레이션 결과의 비교. 시뮬레이션 파라미터:  $V_{cp} = 0.9$ ,  $V_{cn} = -0.9$ ,  $A_0 = 10^{-8}$ ,  $Psat = 9.7$ ,  $V_a = 0.35$ ,  $C_0 = 810^{-15}$

Fig. 6. The comparison of measurement and simulation results for the SBT film. The simulation Parameters are as followings:  $V_{cp} = 0.9$ ,  $V_{cn} = -0.9$ ,  $A_0 = 10^{-8}$ ,  $Psat = 9.7$ ,  $V_a = 0.35$ ,  $C_0 = 810^{-15}$

본 연구의 모델은 2중 전위우물의 전자 천이 확률에 근거한 반경험적 모델<sup>[4]</sup>을 기초로 하고 있으나, 분극 밀도 함수의 표현식이 프라이사호의 분포를 반영하고 있음을 보였다. 앞서의 연구에서는 프라이사호의 분포를 2중 적분한 함수의 형태에 경험적으로 근사적인 함수로서  $\tanh[a(V - V_{cp}(n))]$ 을 제시하였다<sup>[3]</sup>. 그런데,  $\tanh[a(V - V_{cp}(n))]$  함수는 이미 소개된 강유전체 박막의 수학적 모델<sup>[1]</sup>과 동일한 형태로서, 단지 수치해석에 의하여 구한 결과치를 가장 적합한 함수에 단순히 근사시킨 수학적 모델 방정식이 되었다. 본 논문의 모델의 AHDL 구현을 통하여 5개의 소자 특성 관련 파라미터( $V_{cn}$ ,  $V_{cp}$ ,  $V_a$ ,  $C_0$ ,  $Psat$ )와 전극의 면적( $A_0$ )를 통하여 강유전체 박막의 이력 특성을 적절하게 회로 시뮬레이션에 반영할 수 있다.

#### V. 결론

본 연구에서는 강유전체의 이력 특성을 정밀하게 계산하기 위한 모델을 제공하였다. 본 모델은 2중전위

우물에 근거한 반경험적 강유전체 모델에 기초하고 있으며 프라이사흐의 이력 함수의 분포 모델과도 잘 일치되고 있음을 보였다. 본 모델은 강유전체 이력 특성의 천이 경사도와 임프린트 특성을 고려하고 있으며 인가 전압의 극성이 바뀌는 경우에 발생하는 부 이력 경로에 대해서도 정확하게 분극 전하의 변화를 표현하고 있음을 보였다. 본 모델의 예측 결과는 PZT와 SBT의 두 종류의 강유전체에 대해서 측정 결과와 잘 일치하고 있음을 보였다. 또한, 본 모델을 AHDL 코

드로 구현하여 스펙트레 시뮬레이터를 통하여 회로 설계를 할 수 있는 환경을 제공하였다.

감사의 글

저자의 벨기에 IMEC 연구소 연수를 지원해주신 한국과학재단에 감사 드립니다. 본 논문은 원광대학교 1999년도 교내 연구비에 의하여 지원되었으며 이에 감사 드립니다.

부 록

```

//*****
//AHDL implementation of Ferroelectric capacitor model//
*****
module fecap(PLUS, MINUS) (A0, Psat, Vcp, Vcn, Va, C0)
node [V, I] PLUS, MINUS;

parameter real A0 = 0.64 from (0:inf);           //Area of fecap in [um*um]
parameter real Psat=30 from (0:inf); //Polarization of Saturation in[uC/cm*cm]
parameter real Vcp=1.0 from (0:inf); //Positive value of coercive voltage
parameter real Vcn=-1.0 from (-10:inf); //Negative value of coercive voltage
parameter real Va=1.0 from (0:inf); //Steepness factor of transition
parameter real C0=1e-12 from(0:inf); //linear capacitance
{
    //begin
real Vfe;
real Pup, Pdn, QF, Psatt;
real Vi0, Pini, vscan=0;
integer SUP, SDOWN;
initial{
    Psatt=A0*Psat*1e-14;
    Pdn=0.5; Pup=0.5;
    vscan=0.0;
    SUP=0; SDOWN=0;
}
analog {
    Vfe= V(PLUS, MINUS);
if(vscan<=Vfe){ //up direction scan
if(SUP !=1){
        Pini=1-Pdn; Vi0=vscan; SUP=1; SDOWN=0;
        Pup = 1-(1-Pini)*((1+exp((Vi0-Vcp)/Va))/(1+exp((Vfe-Vcp)/Va)));
        QF = Psatt*(2^Pup -1);
}
}
else { //down direction scan
if(SDOWN !=1){
        Pini=1-Pup; Vi0=vscan; SUP=0; SDOWN=1;
        Pdn= 1-(1-Pini)*((1+exp((-1*(Vi0-Vcn)/Va))/(1+exp((-1*(Vfe-Vcn)/Va)));
        QF = -1*Psatt*(2^Pdn -1);
}
}
vscan = Vfe;
QF = QF+C0*Vfe;
I(PLUS, MINUS) <- dot(QF);
}
//end
    
```

## 참 고 문 헌

- [1] A. Sheikholeslami, and P. G. Gulak, "A survey of behavioral Modeling of Ferroelectric Capacitors", IEEE Tr. On Ultrasonics, Ferroelectrics, and Frequency control, Vol. 44, pp.917-924.
- [2] I. D. Mayergoyz, "Mathematical models of hysteresis", Springer Overflag, New York, 1991.
- [3] B. Jiang, P. Zurcher, R. E. Jones, S. Gillespie, and J. Lee, "Computationally efficient ferroelectric capacitor model for circuit simulation", Technical Digest of 1997 Symposium on VLSI Technology, pp. 141-142.
- [4] Kyunam Lim, K. Kim, S. Hong, and Kwyro Lee, "A Semi-empirical CAD model of ferroelectric capacitor for Circuit simulation", Integrated Ferroelectrics, Vol. 17, pp. 97-104, 1997.
- [5] Spectre HDL(Spectre High-Level Description Language) Manual, Cadence Design System, December 1998.
- [6] Verilog-A reference Manual, Cadence Design System, and December 1998.
- [7] T. Mihara, H. Watanabe, and C. Araujo, "Evaluation of Imprint properties in Sol-Gel Ferroelectric P(ZrTi)O<sub>3</sub> Thin-Film Capacitor, Japanese Journal of Applied Physics, pp.4168-4174, 1993,
- [8] S. Tanaka, R. Ogiwara, Y.Itoh, T. Miyakawa, Y. Takeuchi, S. Doumae, and H. Kamata, "FRAM Cell Design with High Immunity to Fatigue and Imprint for 0.5(m 3V 1T1C 1M bit FRAM", technical Digest, IEDM 1998, pp. 359-362.
- [9] R. Jones, P. Zurcher, P. Chu, D. Taylor, Y. Lii, S. Gillespie, "Memory applications based on ferroelectric and high-permittivity dielectric thin films", Microelectronic engineering 29, pp. 3-10, 1995.

## 저 자 소 개



金 示 浩(正會員)

연세대학교 전자공학과 학사(1986년), 한국과학기술원(KAIST) 전기 및 전자공학과 석사(1988년), 박사(1995년), 금성 일렉트론 연구원(1988년~1991년), LG 반도체 책임 연구원(1995년~1996년), 벨기에 IMEC 연구소 초빙교수(2000년 2월~2001년 2월), 1997년~현재 원광대학교 반도체학과 조교수, 주관심분야는 비휘발성 메모리 회로 (Flash, FeRAM) 설계, embedded 메모리 설계