

論文2000-37SC-1-7

# 박막 인덕터를 이용한 영전압 스위칭 Clamp Voltage Buck 컨버터에 관한 연구

(A ZVS-CV Buck Converter using Thin-Film Inductor)

金咏栽\*, 金熙峻\*\*, 吳元錫\*\*\*

(Young-Jae Kim, Hee-Jun Kim, and Won-Soek Oh)

## 요 약

Buck 컨버터는 간단한 회로구조와 뛰어난 안정성으로 인하여 DC-DC 컨버터 중에서 가장 많이 이용되는 Topology이다. 그러나 박막 인덕터를 기존의 buck 컨버터에 이용하는 경우 박막 인덕터의 인덕턴스가 기본적으로 작은 값이 되므로 최적의 리플전압을 얻기 위해서는 필요이상으로 주파수를 높일 필요가 있으며 이 경우 스위칭손실에 의한 컨버터의 효율저하를 초래하게된다.

본 논문에서는 이러한 문제점을 해결하기 위하여 박막 인덕터의 낮은 인덕턴스 값을 이용하여 스위칭에 있어서 영전압 스위칭동작을 구현함으로써 컨버터의 효율을 상승시킬 수 있는 1W급 ZVS-CV Buck 컨버터를 제안하였으며, 실험과 손실해석을 통하여 박막 인덕터를 이용한 ZVS-CV Buck 컨버터의 정상동작을 확인하였고 기존의 Buck 컨버터 보다 효율이 약 4% 향상됨을 입증하였다.

## Abstract

Buck converter is considered to be one of the most widely used DC-DC converters due to its simple structure and high reliable performance. However, when it be combined with thin-film inductor, its own low inductance requires higher switching frequency in order to maintain optimum output ripple voltage and thus gives rise to extra switching losses. In view to overcoming such a technical inconvenience, soft switching fashion is suggested such as zero-voltage-switching of which an well known example is a Zero-Voltage-Switching clamp voltage(ZVS-CV) converter for which low inductance is imperatively required for ZVS operation.

In order to support our suggestion, a 1W ZVS-CV buck converter is built by use of thin-film inductor, and then tested it. From the results of experiment and loss analysis, it is proved that the ZVS operation is well achieved and the measured efficiency of the converter is improved about 4% at full load comparing the conventional buck converter

## I. 서 론

\*學生會員, \*\*正會員, 漢陽大學校 電子·컴퓨터工學部  
(School of Electrical and Computer Eng, Hanyang University)

\*\*\*正會員, 柳韓大學 電氣工學科

(Dept. of Electrical Eng Yuhan college)

接受日字:1999年10月18日, 수정완료일:1999年12月22日

DC-DC변환기 및 DC-AC변환기등 반도체 스위치를 이용한 고효율 전력 변환기에 있어서 소형, 경량화를 위한 기술은 오랜 기간에 걸쳐 여러 가지 효과적인 방법들이 연구되어 왔다. 그러나 현대의 정보통신기술의 팽목합만한 발달로 더욱 소형화된 전원장치에 대한 요구가 높아지고 있는 실정이다. 이에 많은 연구자들

에 의해 전원장치의 소형화에 대한 연구가 활발히 진행되고 있으며, 그 중에서도 전력용 박막 인덕터를 이용한 전원장치의 소형화 개발이 휴대용 정보통신기기의 응용분야로서 꾸준히 진행되고 있다. 그러나 박막 인덕터의 고유한 특성으로 나타나는 기생 손실성분으로 인하여 박막 인덕터를 적용한 전원장치에 초래되는 효율저하는 소형화개발에 있어서 하나의 문제점으로 대두되고 있다.

본 논문에서는 이러한 문제점을 해결할 수 있는 한 방법으로서 박막 인덕터의 낮은 인덕턴스를 이용하여 영전압 스위칭을 함으로써 효율저하를 보상할 수 있는 영전압 스위칭 클램프 전압(ZVS-CV) Buck 컨버터를 택하여 박막 인덕턴스를 적용하였다<sup>[1][2]</sup>. 박막 인덕터로는 기생손실을 최대한 저감할 수 있는 나선형 형태의 인덕터를 이용하고 있으며 이 인덕터의 코어재질로는 FeTaN을 사용하고 있다<sup>[3]</sup>. 제안된 ZVS-CV Buck 컨버터에 있어서 박막 인덕터의 적용의 타당성을 입증하기 위해 1W급의 컨버터를 제작하여 실험하였으며 그 결과 영전압 스위칭의 정상동작을 확인하였고 통상의 Buck 컨버터에 비해 효율이 향상되고 있음을 명백히 하였다.

## II. 회로 및 박막 인덕터의 특성

### 1. ZVS-CV Buck 컨버터의 동작원리

그림 1은 박막 인덕터를 적용한 ZVS-CV Buck 컨버터의 회로도를 나타낸다. 여기서 스위치 SW<sub>1</sub>는 주스위치, SW<sub>2</sub>는 부스위치를 나타내고있으며 출력 필터의 인덕터로서 박막 인덕터를 적용하고 있음을 나타낸다. 또한 두 개의 스위치로 사용된 Power MOSFET와 병렬로 연결된 Capacitor, Coss<sub>1</sub> 및 Coss<sub>2</sub>는 각 스위치의 기생 Capacitor를 나타내며, 각 스위치와 병렬로 연결된 다이오드는 Power MOSFET에 기생하는 Body Diode를 나타낸다. 이 컨버터회로의 동작특성으로서 Coss<sub>1</sub> 및 Coss<sub>2</sub>는 박막 인덕터의 인덕턴스 L과 공진을 일으키게 되며 이 공진현상으로 인하여 인덕터 전류는 두 스위치의 Body diode로 전류(轉流)되는 기간, 즉 스위치가 영전압 상태로 존재하는 기간이 나타나는데 이 기간 동안에 스위치를 turn on 시켜 줌으로써 영전압 스위칭을 달성 할 수 있게 된다.

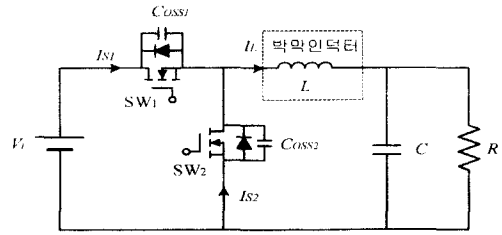


그림 1. 박막 인덕터를 적용한 ZVS-CV Buck 컨버터 회로도

Fig. 1. Schematic diagram of ZVS-CV buck converter using thin-film inductor.

또한 이 컨버터회로의 부하특성에 있어서 중부하 시에도 역 전류에 의해 Body diode에 전류(轉流)가 이루어져서 영 전압 스위칭이 가능해지는 조건식을 다음의 과정을 통하여 구할 수 있다. 이 컨버터의 특성으로서 전류 연속모드와 불연속모드의 경계에서 인덕터 전류의 평균값은 출력전류의 최대값이 되며 다음과 같이 나타낼 수 있다.

$$I_{LB} = I_{omax} = \frac{1}{2} i_{Lpeak} \quad (1)$$

여기서  $i_{Lpeak}$  는 인덕터 전류의 피크치를 나타낸다. 한편 주스위치의 ON 기간동안의 인덕터전압은  $V_i - V_o$  가 되며 다음과 같이 나타낼 수 있다.

$$V_i - V_o = L \frac{di_L}{dt} \approx L \frac{i_{Lpeak}}{DT_s} \quad (2)$$

위의 두식에서  $i_{Lpeak}$ 를 소거하여 정리하면 전부하에 걸쳐 영전압스위칭이 가능한 조건식으로서 다음식을 구할 수 있다.

$$L \leq \frac{DT_s(V_i - V_o)}{2I_{omax}} \quad (3)$$

이 식으로부터 영전압스위칭을 위한 인덕턴스의 값에 최대값이 존재함을 알 수 있다.

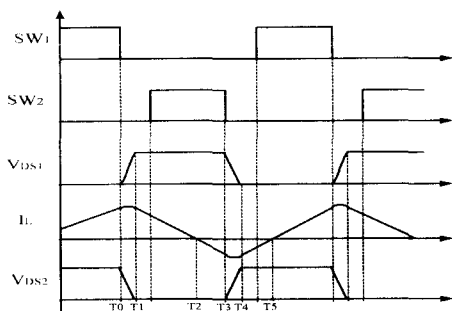


그림 2. 이론적 파형

Fig. 2. Theoretical waveforms.

그림 2는 ZVS-CV Buck 컨버터의 이론적 파형을, 그림 3에는 이에 근거한 등가회로를 나타낸다. 이를 통하여 각 시구간마다의 동작을 살펴보면 다음과 같다.

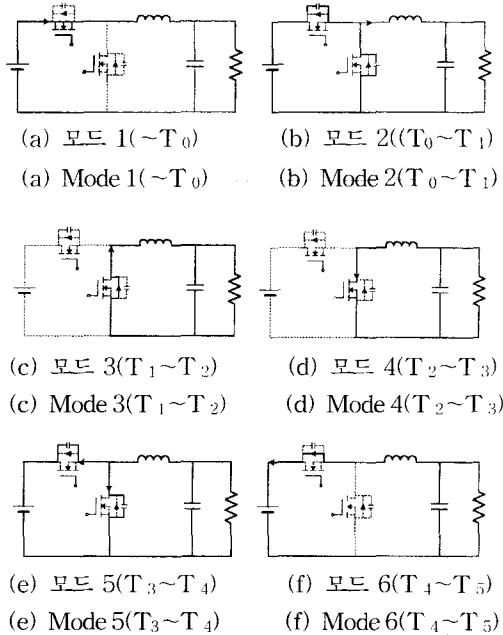


그림 3. ZVS-CV Buck 컨버터의 등가회로  
Fig. 3. Equivalent circuits of each mode.

(1) 모드 1( ~T<sub>0</sub> ) :

주스위치가 ON인 상태이므로 주스위치(SW<sub>1</sub>)의 채널을 통하여 전류가 흐르고 박막 인덕터에 에너지가 충전된다. 또한 OFF상태인 부스위치(SW<sub>2</sub>)의 기생 커패시터(Coss<sub>2</sub>)에는 입력전압 V<sub>i</sub>만큼의 에너지가 충전되어 있는 상태가 지속된다.

(2) 모드 2( T<sub>0</sub>~T<sub>1</sub> ) :

주스위치(SW<sub>1</sub>)가 OFF되면 주스위치의 기생 커패시터(Coss<sub>1</sub>)에는 에너지가 충전되어 전압 V<sub>i</sub>까지 상승하게 되고 부스위치 (SW<sub>2</sub>)의 기생 커패시터(Coss<sub>2</sub>)는 영전압으로 방전된다. 이러한 각 스위치의 기생 커패시터의 충전, 방전은 박막 인덕터와의 공진에 의해서 이루어지게 된다.

(3) 모드 3( T<sub>1</sub>~T<sub>2</sub> ) :

T<sub>1</sub>의 시점에서 Coss<sub>2</sub>는 전압이 0으로 방전되어 부스위치(SW<sub>2</sub>) 에너지는 영이 된다. 이때 박막 인덕터의 환류는 계속되므로 환류 전류는 부스위치(SW<sub>2</sub>)의 body 다이오드를 통하여 환류 하게되므로 이 구간동안 부스위치(SW<sub>2</sub>) 양단의 전압은 영전압을 유지하게

된다. 따라서 이 시구간 동안에 부스위치(SW<sub>2</sub>)를 turn on 시키면 영전압 스위칭을 달성 할 수 있게 된다.

(4) 모드 4( T<sub>2</sub>~T<sub>3</sub> ) :

부스위치(SW<sub>2</sub>)가 이미 on 되고 있는 시구간으로 박막 인덕터의 환류가 T<sub>2</sub>의 시점에서 끝나고 전류의 path가 body 다이오드로부터 부스위치(SW<sub>2</sub>)의 채널로 바뀌어 흐르게 되며 박막 인덕터에는 에너지가 축적된다.

(5) 모드 5( T<sub>3</sub>~T<sub>4</sub> ) :

T<sub>3</sub>의 시점에서 부스위치(SW<sub>2</sub>)를 turn off 시키면 모드2의 동작과 대칭적으로 Coss<sub>2</sub>에 충전이 시작되어 부스위치(SW<sub>2</sub>) 양단의 전압은 0에서 V<sub>i</sub>로 증가하고 Coss<sub>1</sub>는 방전을 시작하여 주스위치(SW<sub>1</sub>) 양단의 전압은 V<sub>i</sub>에서 0으로 감소하게 된다.

(6) 모드 6( T<sub>4</sub>~T<sub>5</sub> ) :

모드 3의 동작과 대칭 되는 동작모드가 되며 따라서 박막 인덕터의 환류 전류가 이번에는 SW<sub>1</sub>의 body 다이오드를 흐르면서 SW<sub>1</sub>의 양단의 전압을 영전압으로 유지하게 된다. 이 시구간 동안에 주스위치(SW<sub>1</sub>)를 turn on 시키면 영 전압 스위칭을 달성하게 된다. T<sub>5</sub>의 시점에서 박막 인덕터의 환류가 끝나고 전류의 path가 body 다이오드로부터 주스위치(SW<sub>1</sub>)의 채널로 바뀌어 흐르게 된다. T<sub>5</sub> 시점 이후의 동작은 다시 모드 1 부터 모드 6의 동작이 주기적으로 반복된다.

2. 박막 인덕터의 구조 및 특성

박막 인덕터의 구조는 그림 4에서와 같이 유리면 위에 Magnetic layer를 형성시키고 그 위에 Conductor를 적층시킨 다음 그 위에 다시 Magnetic layer를 적층시킨 나선형 코일 형태로 되어 있다. Magnetic layer(코어)의 재질로는 FeTaN을 이용하였으며, Conductor(권선)의 재질로는 Cu을 이용하였다.

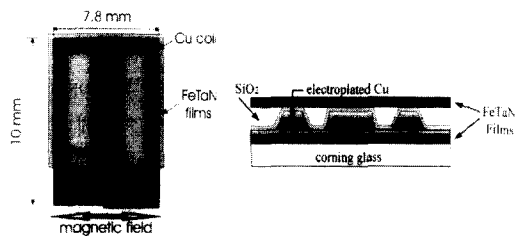


그림 4. 박막 인덕터의 물리적 구조  
Fig. 4. Physical structures of thin-film inductor.

박막 인덕터의 구조는 그림 4에서와 같이 유리면 위에 Magnetic layer의 두께는  $2 + 0.2\mu\text{m}$ , Conductor의 두께는  $20 \pm 1.2\mu\text{m}$ , 그리고 절연층의 두께는  $2 \pm 0.2\mu\text{m}$ 로 설계하였으며, 코일의 폭은  $260\mu\text{m}$ , 코일간의 간격은  $70\mu\text{m}$ 이며, pad의 폭은  $650\mu\text{m}$ 로 설계되었으며 또한 박막 인덕터의 권수는 10 turns으로 하였다. 박막 인덕터 전체의 크기는 가로 7.8mm, 세로 10mm이며, 총 두께는  $28 \pm 1.4\mu\text{m}$  이다<sup>[3]</sup>.

박막 인덕터의 주파수 변화에 따른 특성을 Gain/Phase Analyzer로 측정하였으며 그 결과를 그림 5에 나타내었다. 주파수 범위는 10KHz부터 100MHz 까지이며, 박막 인덕터의 인덕턴스(L)와 기생손실 성분인 저항(R), Quality Factor(Q)의 측정치를 나타내고 있다. 그림 5에서 보는 바와 같이 주파수가 1.2MHz일 때 인덕턴스(L)의 값은  $1.27\mu\text{H}$ 이며 4MHz 까지 일정하다가 그 이후부터 박막 인덕터 내부에 존재하는 기생 Capacitor로 인하여 인덕턴스(L)의 값은 하강하고 있다. 박막 인덕터의 저항은 1.2MHz일 때  $2.4\Omega$ 이며 1MHz부터 상승하고 있다. 또한 Quality Factor의 값은 약 4로 측정되었으며 최대 값은 4MHz에서 7의 값을 나타내고있다. 한편 주파수가 고주파일수록 eddy current 손실은 더욱 증가한다. Eddy current의 손실을 줄이기 위해서는 높은 Resistivity의 성질을 가진 재질을 선택하거나 전류의 방향을 막는 방향으로 적층을 시키는 방법 등이 있으며 본 연구에서는 각각의 Magnetic layer와 Conductor사이에 SiO<sub>2</sub>를 적층 하고, 권선에 rotation 자화 공정 방식을 도입한 나선형의 박막 인덕터를 적용하고 있다<sup>[3]</sup>.

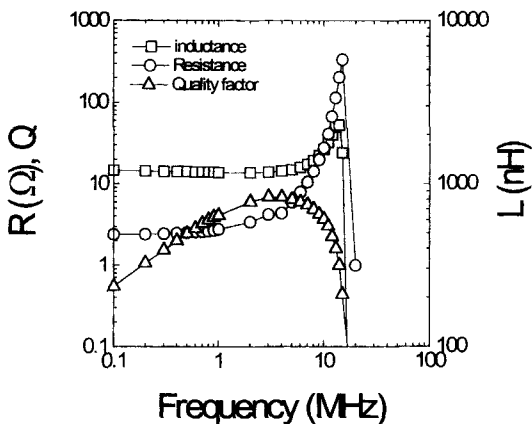


그림 5. 박막 인덕터의 전기적 특성  
Fig. 5. Electrical characteristics of thin-film inductor.

### III. 실험 및 손실계산

#### 1. 실험결과

박막 인덕터의 주파수 특성과 ZVS-CV Buck 컨버터의 이론 및 등가 모드 해석을 기초로 하여 ZVS-CV Buck 컨버터를 제작하여 실험하였으며 그 블럭도를 그림 6에 나타내었다. 이때 설계상의 각 파라미터 값과 사용한 소자들의 종류를 표 1에 나타내었다.

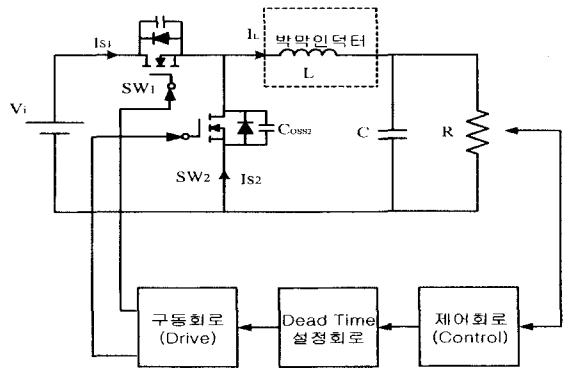


그림 6. 박막 인덕터를 이용한 DC-DC 컨버터의 블럭도  
Fig. 6. Block diagram of dc-dc converter using thin-film inductor.

표 1. 설계 파라미터 및 소자

Table 1. Design parameters and device.

입력전압	4.5 Vdc	커패시턴스	2000 $\mu\text{F}/35\text{V}$ (OS capacitor)
출력전압	3.3 Vdc	스위치(SW <sub>1</sub> , SW <sub>2</sub> )	IRFZ 14
최대 출력전류	0.3 A	제어회로	UC 3823
스위칭 주파수	1.2 MHz	Dead time 설정회로	RCD 적분회로
인덕턴스	1.27 $\mu\text{H}$	구동 IC	TSC 4420 TSC 4429

실험을 수행한 결과 ZVS-CV Buck 컨버터의 정상 동작을 확인할 수 있었고 이에 각각의 실험 파형을 그림 7에서부터 그림 10에 걸쳐 나타냈다.

그림 7은 주스위치에 있어서 구동 파형과 스위치 양단의 전압 파형을 나타낸다. 양단의 전압 파형에 있어서 기생 커패시터의 충, 방전 특성이 잘 나타나고 있다.

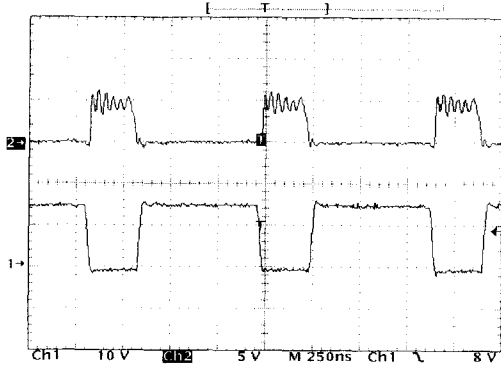


그림 7. 양단의 전압 파형(위) 과 주스위치 구동 파형 (아래)  
 Fig. 7. Drain to source voltage waveform at the main switch (above) and driving voltage waveform (below).

그림 8은 주스위치의 전류 파형을 나타낸다. 이 그림으로부터 주스위치의 영전압 스위칭이 달성되기 위하여 Body 다이오드로 전류가 흐르는 구간이 존재함을 알 수 있다. 그림 9는 부스위치에 있어서 구동 파형과 양단의 전압 파형을 나타낸다. 이 역시 기생 커패시터의 충, 방전 특성이 잘 나타나고 있다. 그림 10은 박막 인덕터에 흐르는 전류의 파형과 주스위치 구동 파형을 비교하여 나타낸다. 역시 이 결과를 통해서도 스위치에 있어서 영전압 스위칭 동작을 확인 할 수 있었다.

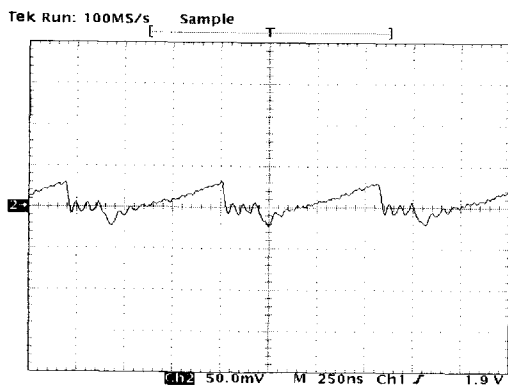


그림 8. 주스위치 전류 파형 (0.2/div)  
 Fig. 8. Drain current waveform of the Main Switch (0.2/div).

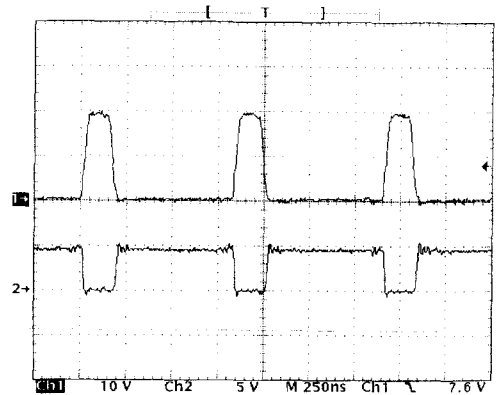


그림 9. 부스위치의 구동 파형(위)과 양단의 전압 파형 (아래)  
 Fig. 9. Driving voltage waveform (above) and drain to source voltage waveform at the clamp switch (below).

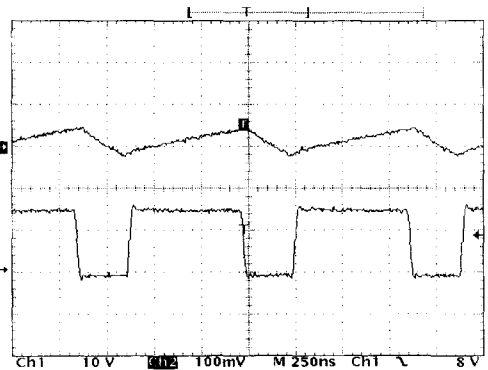


그림 10. 박막 인덕터의 전류(0.2A/div, 위)와 주스위치 구동 파형(아래)  
 Fig. 10. Current waveform through the thin-film inductor (0.2A/div,above) and driving voltage waveform at the main switch (below).

2. 손실해석

박막 인덕터를 이용한 ZVS-CV Buck 컨버터의 실험에 있어서 입출력 변환효율과 관련하여 컨버터내의 손실분포를 파악하기 위하여 각 부분에 대한 손실계산을 수행하였다<sup>[4]</sup>. 이하 그 결과를 정리하여 나타내었다.

(1) 스위칭 손실

각 스위치의 ON에서 OFF로 변하는 전이상태에서 발생하며, Turn on 시는 영전압 스위칭으로 동작하므로 스위칭 손실은 거의 존재하지 않고, Turn off 시의 스위칭 손실만 존재한다고 가정하면, 주, 부스위치의

스위칭 손실은 식 (4)로 표현할 수 있다. 그림 11과 12는 주스위치와 부스위치의 전류 파형과 양단 전압 그리고 스위칭 손실을 보여준다.

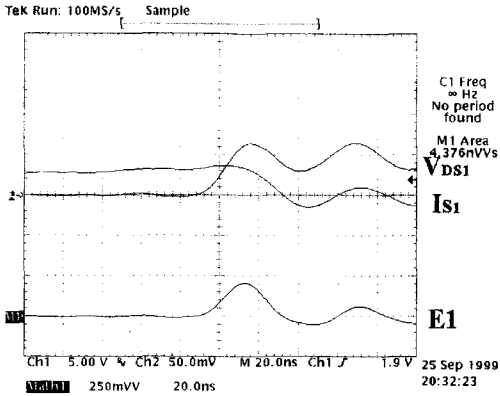


그림 11. 주스위치의 전압 ( $V_{DS1}$ ), 전류 ( $I_{S1}$ ) 및 손실 에너지 ( $E_1$ , 0.2A/DIV)  
 Fig. 11. Drain to source voltage ( $V_{DS1}$ ), current ( $I_{S1}$ ) of main switch and loss energy. ( $E_1$ , 0.2A/DIV)

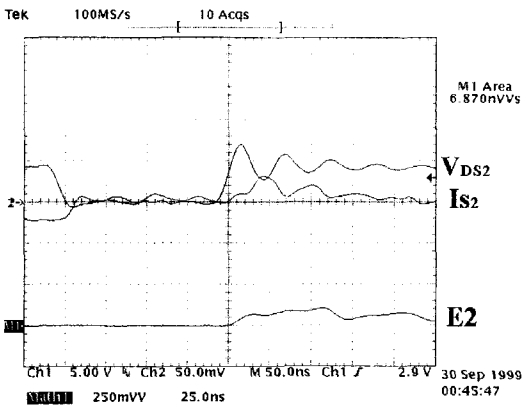


그림 12. 부스위치의 전압 ( $V_{DS2}$ ), 전류 ( $I_{S2}$ ) 및 손실 에너지 ( $E_2$ , 0.2A/DIV)  
 Fig. 12. Drain to source voltage ( $V_{DS2}$ ), current ( $I_{S2}$ ) of clamp switch and loss energy. ( $E_2$ , 0.2A/DIV)

$$P_s = f_s \times \text{Energy}(\text{turn on} + \text{turn off}) \quad (4)$$

$$= f_s \times \text{Energy}(\text{turn off})$$

식 (4)와 그림 11 및 12의 파형을 기초로 하여 다음과 같이 손실을 계산할 수 있다.

$$P_{S1} = 1.2 \times 10^6 \times 21.88 \times 10^{-9} = 26.25 \text{ mW}$$

$$P_{S2} = 1.2 \times 10^6 \times 34.3 \times 10^{-9} = 41.16 \text{ mW}$$

(2) 반도체 소자의 전도손실

MOSFET의 전도손실은 스위치가 ON 되었을 때 채널을 통하여 흐르는 전류( $I_{DS(rms)}$ )와 채널의 저항( $R_{DS(ON)}$ )에 의해 발생하며 그 값은 식 (5)로 나타낼 수 있다.

$$P_{R_{DS(ON)}} = I_{DS(rms)}^2 \times R_{DS(ON)} \quad (5)$$

MOSFET IRFZ 14의  $R_{DS(ON)}$ 은  $0.2\Omega$ 로 주어지며 그림 11 및 12로부터  $I_{DS(rms)}$ 는  $108 \text{ mA}_{rms}$ 이며  $I_{DS(rms)}$ 는  $54 \text{ mA}_{rms}$ 로 구해진다. 따라서 식 (5)로부터 주, 부 스위치의 총 전도 손실은  $2.34 \text{ mW}$ 로 계산된다.

(3) 박막 인덕터의 동손

고주파시 인덕터의 손실은 인덕터 전류( $I_{L(rms)}$ )와 권선의 AC저항의 함수로 식 (6)과 같이 나타낼 수 있다.

$$P_{Cu} = I_{L(rms)}^2 \times R_{AC} \quad (6)$$

$R_{AC}$ 는 측정치로서 약  $2.4\Omega$ 로 주어지며,  $I_{L(rms)}$ 는 그림 13의 측정 파형으로부터  $145.6 \text{ mA}_{rms}$ 로 주어진다. 따라서, 식 (6)으로부터 박막 인덕터의 동손은  $50.9 \text{ mW}$ 으로 계산된다.

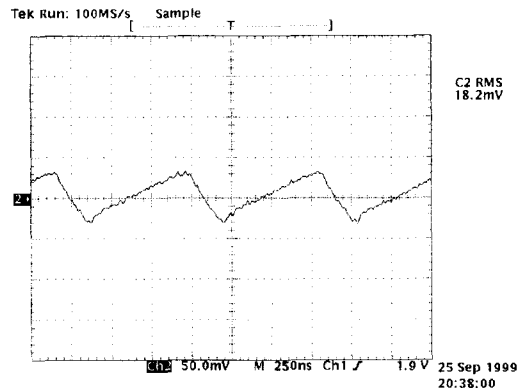


그림 13. 인덕터 전류 (0.2A/div)  
 Fig. 13. Inductor current waveform.(0.2A/div)

(4) 박막 인덕터의 철손

철손은 히스테리시스손과 Eddy current 손실의 합

이다. 그러나 고주파에서는 Eddy current 손실이 철 손의 대부분을 차지하므로 히스테리시스손을 무시하면 식 (7)과 같이 자속밀도( $B_m$ )와 주파수( $f_s$ ), 자성체의 두께( $t$ ) 그리고 고유저항( $\rho$ )의 함수로 나타낼 수 있다.

$$P_e = 4 \times \frac{(f_s \times t \times B_m)^2}{3 \times \rho} \quad (7)$$

식 (7)에 다음과 같은 박막 인덕터의 각 파라미터를 적용하면

$$B_m = 575.3 \times 10^{-6} \text{ T}$$

$$\text{고유저항}(\rho) = 130 \mu\Omega$$

$$\text{자성체의 두께}(t) = 2.2 \mu\text{m}$$

철손은 24.1mW로 계산된다.

(5) 입, 출력 커패시터의 손실

입, 출력 커패시터의 손실은 입, 출력의 전류와 각 커패시터의 ESR의 관계식 (8)으로 나타낼 수 있다. 입, 출력 커패시터의 ESR의 측정치는 각각 220m $\Omega$ , 180m $\Omega$ 으로 주어진다. 또한 실험 결과로부터, 입력전류( $I_{Si}$ )는 27.7mA<sub>rms</sub>, 출력전류( $I_{Orms}$ )는 33.4mA<sub>rms</sub>로 주어진다.

$$P_{Cin} = I_{Si}^2 \times R_{Cin}, P_{Cout} = I_{Orms}^2 \times R_{Cout} \quad (8)$$

따라서 식 (8)로부터 커패시터의 총 손실은 12.1mW로 계산된다. 지금까지 구해진 손실계산의 결과와 총 손실에 대한 백분율을 정리하여 표 2에 나타내었다.

표 2. 각부의 손실

Table 2. Loss distribution of the converter.

구분	손실(mW)	백분율(%)
전도손실	2.34 mW	1.32 %
스위칭손실	67.41 mW	37.9 %
박막 인덕터의 동손	50.9 mW	28.21 %
박막 인덕터의 철손	24.1 mW	13.62 %
커패시터의 손실 (입력, 출력)	12.1 mW	6.81 %
Unknown	20.75 mW	11.7 %
총손실	177.6 mW	100 %

### 3. 효율비교

박막 인덕터를 이용한 ZVS-CV Buck 컨버터의 효율을 측정하였고 이를 동일한 조건에서 Hard 스위칭 방식에 의한 일반 Buck 컨버터의 측정효율과 비교하여 그림14에 나타내었다. 그 결과 ZVS-CV Buck 컨버터가 일반 Buck 컨버터 보다 최대부하에서 약 4% 정도가 향상됨을 알 수 있었으며 이를 통하여 박막 인덕터를 적용하는 경우 ZVS-CV Buck 컨버터가 통상의 Buck 컨버터 보다 유리하다는 것을 입증할 수 있었다.

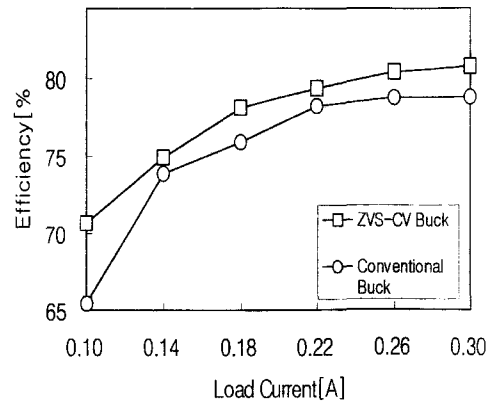


그림 14. ZVS-CV 와 conventional buck 컨버터의 효율  
Fig. 14. Measured efficiency of ZVS-CV and conventional buck converter.

## IV. 결론

이상의 연구결과를 통하여 박막 인덕터를 적용한 초소형 DC-DC컨버터에 있어서 ZVS-CV Buck컨버터의 정상동작의 타당성을 입증할 수 있었으며, 특히 동일 조건에서 통상의 Buck 컨버터와 비교했을 때 효율의 면에서 약 4%의 우위를 확인함으로써 DC-DC컨버터의 소형화에 있어서 ZVS-CV Topology가 더 유리하다는 점을 밝힐 수 있었다.

향후 과제로는 효율저하의 주요 요인중의 하나로 나타나는 박막 인덕터의 높은 등가직렬저항을 감소시킬 수 있는 재료 측면에서의 연구가 지속되어야 할 것으로 사료된다.

## 참고 문헌

- [1] C.P.Henze et al., "Zero voltage- Switching in High Frequency Power Converter Using

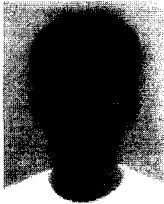
Pulse Width Modulation”, Pros. of IEEE APEC, 1998.

- [ 2 ] 김희준, “소프트 스위칭 방식에 의한 스위치모드 파워 서플라이”, 대한전기학회지 2, 1997
- [ 3 ] D.H.Shin et al., “Fabrication of Double

Rectangular Type FeTaN Film Inductor”, Digest of INTERMAG 99, AS-05, 1999.

- [ 4 ] 오덕진, 김창선, 김희준, “손실해석을 통한 능동 클램프 포워드 컨버터의 동작 특성비교” 대한전기학회 하계학술대회논문집 2039-2041, 1998

저 자 소 개



金 咏 栽(學生會員)

1971년 4월18일생. 1998년 한양대학교 전기공학과 공학사. 1998년~현재 한양대학교 대학원 전기공학과 석사과정. 관심분야 : 소프트스위칭 컨버터, SMPS 등



金 熙 峻(正會員)

1954년 11월16일생. 1976년 한양대학교 전자공학과 공학사. 1978년 한양대학교 대학원 전자공학과 공학석사. 1986년 일본 큐우슈우(九州)대학 대학원 공학박사. 1986년~1986년 일본 후쿠오카(福岡)공업대학 강사. 1987년~1998년 한양대학교 전기공학과 조교수, 부교수, 1991년~1992년 미국 Virginia 공대 방문교수. 1998년~현재 한양대학교 전자컴퓨터공학부 교수. 관심분야 : 소프트스위칭 컨버터, SMPS, 공진형 컨버터, Ballast 등



吳 元 錫(正會員)

1962년 2월 19일생. 1985년 한양대학교 전기공학과 공학사. 1987년 한양대학교 대학원 전기공학과 공학석사. 1994년 한양대학교 대학원 전기공학과 공학박사. 1990년~1994년 한양대학교 공과대학 강사. 1994년~1996년 유한전문대학 전기과 전임강사. 1996년~ 현재 유한대학 전기과 조교수. 1997년~현재 한양대학교 대학원 전기공학과 강사. 관심분야 : SMPS, 모터백터제어, 인버터 등