

論文2000-37SC-1-5

저전압 저전력 바이폴라 선형 트랜스컨덕터와 이를 이용한 OTA에 관한 연구

(A Study of Low-Voltage Low-Power Bipolar Linear Transconductor and Its Application to OTA)

申熙鍾*, 鄭元燮**

(Hee-Jong Shin and Won-Sup Chung)

요 약

저전압 저전력 신호 처리를 위한 새로운 바이폴라 선형 트랜스컨덕터와 이것을 이용한 연산 트랜스컨덕턴스 증폭기를 제안한다. 이 트랜스컨덕터는 이미터 디제네레이션 저항을 갖는 npn 차동쌍과 이 차동쌍에 직렬로 연결된 pnp 차동쌍으로 구성된다. 이 구성에서 넓은 선형성과 온도 안정성을 위해 pnp 차동쌍의 바이어스 전류는 npn 차동쌍의 출력 전류를 사용하고 있다. 제안한 OTA는 선형 트랜스컨덕터와 세 개의 전류 미러를 갖는 트랜스리니어 전류 셀로 구성된다. 제안된 트랜스컨덕터는 종래의 그것과 비교하였을 때 우수한 선형성과 저전압 저전력 특성을 갖는다. 실험 결과, $50\mu\text{S}$ 의 트랜스컨덕턴스를 갖는 트랜스컨덕터가 공급 전압 $\pm 3\text{V}$ 에서 입력 전압 범위가 -2V 에서 $+2\text{V}$ 사이에 $\pm 0.06\%$ 보다 작은 선형 오차를 갖는다. 전력 소비는 2.44 mW 이다. $25\mu\text{S}$ 의 트랜스컨덕턴스를 갖는 OTA 시제품을 바이폴라 트랜지스터 어레이를 가지고 만들었다. OTA의 선형성은 제안한 트랜스컨덕터와 같다. OTA 회로는 또한 0.5 S/A 의 감도로 바이어스 전류 변화에 따라 4-디케이드(decade)에 걸쳐서 선형적인 트랜스컨덕턴스를 갖는다.

Abstract

A novel bipolar linear transconductor and its application to operational transconductance amplifier(OTA) for low-voltage low-power signal processing is proposed. The transconductor consists of a npn differential-pair with emitter degeneration resistor and a pnp differential-pair connected to the npn differential-pair in cascade. The bias current of the pnp differential-pair is used with the output current of the npn differential-pair for wide linearity and temperature stability. The OTA consists of the linear transconductor and a translinear current cell followed by three current mirrors. The proposed transconductor has superior linearity and low-voltage low-power characteristics when compared with the conventional transconductor. The experimental results show that the transconductor with transconductance of $50\mu\text{S}$ has a linearity error of less than $\pm 0.06\%$ over an input voltage range from -2V to $+2\text{V}$ at supply voltage $\pm 3\text{V}$. Power dissipation of the transconductor was 2.44 mW . A prototype OTA with a transconductance of $25\mu\text{S}$ has been built with bipolar transistor array. The linearity of the OTA was same as the proposed transconductor. The OTA circuit also exhibits a transconductance that is linearly dependent on a bias current varying over four decades with a sensitivity of 0.5 S/A .

* 正會員, 大元工科大學 電子計算科
(Dept. of Computer Science Eng., Daewon Technical
College)

** 正會員, 淸州大學校 電子·情報通信·半導體 工
學部

(School of Electronic, Information & Communication,
Semiconductor Eng., Chongju Univ.)

※ 본 연구는 과학기술부·한국과학재단 지정 청주대
학교 정보통신 연구센터의 지원에 의한 것입니다.

接受日字: 1999年 6月28日, 수정완료일: 1999年 11月19日

I. 서론

트랜스컨덕터(transconductor) 또는 차동 전압-전류 변환기(differential voltage-current converter)는 전압 입력 신호를 전류 출력으로 변환하는 것으로, 각종 아날로그 회로 및 시스템의 기본 빌딩 블록 회로로 사용되고 있다. 이 회로는 광대역 증폭기, 이득 조절 회로, 아날로그 승산기(multiplier), 그리고 연산 트랜스컨덕턴스 증폭기(operational transconductance amplifier: OTA)의 설계에 응용된다. 특히, 저전력 저전압 아날로그 회로와 전자 시스템에 응용하기 위해서는 저전력 저전압 트랜스컨덕터의 개발이 선결되어야 하고 저전력 저전압에서도 고정도의 선형성과 좋은 온도 특성을 갖고 있어야 한다^[1].

기본적인 바이폴라 선형 트랜스컨덕터 이미터(emitter)에 디제너레이션(degeneration) 저항 R_E 을 포함시킨 차동 증폭기 형태이다. 통상의 차동 증폭기와는 달리, 이 회로는 두 이미터 간의 전압(바이어스 전류 I_{EE} 와 이미터 저항 R_E 와의 곱)을 트랜지스터 열전압 V_T 보다 훨씬 크게 잡아줌으로써, 대신호 입력 전압을 거의 선형적으로 출력 전류로 변환시켜 줄 수 있고, 입력 전압의 선형 범위를 근사적으로 공급 전압까지 확장시킬 수 있다. 그러나, 출력 전류 i_{OUT} 와 I_{EE} 의 비가 클수록 이 트랜스컨덕턴스는 더욱 비선형적이고 온도에 더욱 민감한 문제점을 갖고 있다^{[2]-[3]}.

이러한 문제점을 해결하기 위해, 최근에 발표된 선형 트랜스컨덕터의 블록도를 그림 1에 나타냈다^{[3]-[4]}.

이 회로는 기본적인 선형 트랜스컨덕터를 구성하는 Q_1 과 Q_2 , 이미터 디제너레이션 저항 R_E , 그리고 2개의 정전류원, 선형성과 온도 특성을 좋게 하기 위해 추가된 이미터-결합쌍 Q_3 과 Q_4 , 그리고 Q_3 과 Q_4 의 바이어스 전류를 공급하는 4개의 전류 미러로 구성된다. 이 회로 구성에서 Q_3 과 Q_4 가 Q_1 과 Q_2 의 컬렉터 전류로 각각 바이어싱(biasing)되어 있기 때문에 트랜지스터의 2차 효과를 무시할 경우 v_{IN} 대 i_{OUT} 전달 특성은 다음과 같이 주어졌다.

$$i_{OUT} = i_{C1} - i_{C2} = \frac{v_{IN}}{R_E} \quad (1)$$

이 식으로부터 이미터 디제너레이션(degeneration) 저항 R_E 의 온도 특성을 무시하면 온도 특성이 매우 향상 되었다는 것을 알 수 있다. 또한, 이 회로에서 R_E 에 흐르는 최대 전류는 바이어스 전류 I_{EE} 가 되므로 입력 선형 범위 $V_{IN(linear)} = R_E I_{EE}$ 로 주어진다. 그러나, 이 선형 트랜스컨덕터는 R_E 의 양단의 전압이 $2V_{BE}$ 로 낮아지기 때문에 낮은 공급 전압에서 그 선형성과 온도 특성이 떨어지는 문제점이 있다^[5]. 따라서, 저전압 저전력에서는 그 선형 범위가 좁아져서 응용 범위가 제한된다.

본 연구에서는 종래의 선형 트랜스컨덕터의 문제점을 해결하기 위해 새로운 구성의 저전압 저전력 선형 트랜스컨덕터를 설계한다. 또한, 설계한 선형 트랜스컨덕터를 이용하여 연산 트랜스컨덕턴스 증폭기(operational transconductance amplifier:OTA)도 설계한다. 설계한 선형 트랜스컨덕터 회로에서는 국부 전류 귀환(local current feedback) 기법^[6]을 사용하여 종래의 선형 트랜스컨덕터의 장점을 갖게 하였을 뿐만 아니라 회로 구성 또한 간략화 하였다. 끝으로, 본 연구에서 제안한 선형 트랜스컨덕터와 종래의 그것들과 비교 및 검토함으로써, 본 연구에서 제안한 선형 트랜스컨덕터 회로의 우수성을 입증한다. 또한, 제안한 저전압 저전력 선형 트랜스컨덕터를 기초로 설계한 OTA의 성능을 브레드보드와 컴퓨터 시뮬레이션을 통해 확인한다.

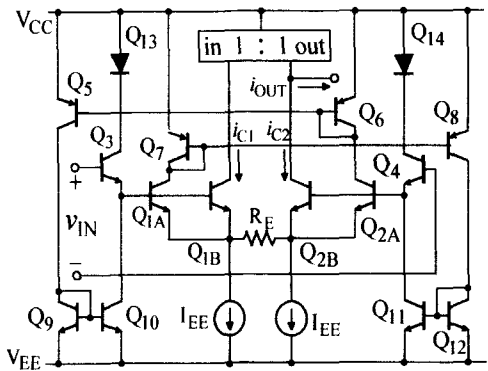


그림 1. 종래의 선형 트랜스컨덕터의 회로도
Fig. 1. Circuit diagram of conventional linear transconductor.

II. 회로 구성 및 동작 원리

1. 저전력 저전압 선형 트랜스컨덕터

제안한 저전압 저전력 바이폴라 선형 트랜스컨덕터의 회로도를 그림 2에 나타냈다. 이 회로는 기본적인 선형 트랜스컨덕터(Q_{1B} , Q_{2B} , R_E , 그리고 두 개의

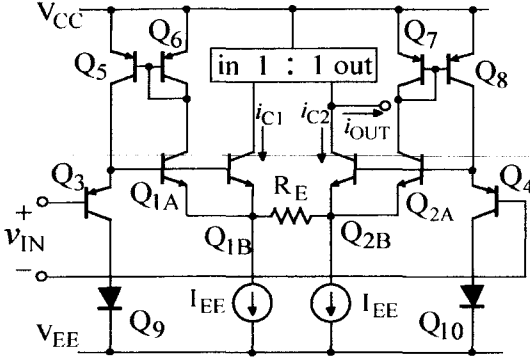


그림 2. 제안한 저전압 저전력 바이폴라 선형 트랜스컨덕터의 회로도

Fig. 2. Circuit diagram of the proposed low-voltage low-power bipolar linear transconductor.

정전류원 I_{EE} 로 구성된 회로)와 pnp형 이미터 폴로워(emitter follower) Q_3 , Q_4 , 그리고 두 개의 pnp 전류 미러로 구성된다. 회로에 나타낸 Q_9 와 Q_{10} 은 다이오드-결선(diode-connection) 트랜지스터로 Q_3 과 Q_4 에 미치는 베이스-폭 변조 효과(base-width modulation effect)를 줄이기 위해 사용한 것이다. 이 회로에 추가된 이미터 폴로워 Q_3 과 Q_4 는 Q_{1A} 와 Q_{2A} 의 컬렉터 전류가 각각 구부적으로 귀환되어 바이어싱 된다^[6]. 트랜지스터 Q_{1A} 와 Q_{1B} , 그리고 Q_{2A} 와 Q_{2B} 는 각각 베이스-이미터 단자가 병렬로 연결되어 있기 때문에, $i_{C1A} = i_{C1B}$, 그리고 $i_{C2A} = i_{C2B}$ 가 된다. i_{C1A} 는 Q_5 와 Q_6 의 pnp 전류 미러에 의해 Q_3 의 바이어스 전류가 된다. 마찬가지로, i_{C2A} 는 Q_7 과 Q_8 의 pnp 전류 미러에 의해 Q_4 의 바이어스 전류가 된다. 이 바이어스 전류에 의해, Q_1 과 Q_2 의 베이스-이미터 전압 v_{BE} 의 증가 또는 감소되는 양은 Q_3 과 Q_4 의 v_{BE} 의 증가 또는 감소되는 양과 동일할 것이다. 따라서, 이미터 디제너레이션 저항 R_E 의 양단 전압은 동상-모드(common-mode) 전압에 대해서는 0 V가 되고 차동-모드 신호 전압 v_{IN} 에 대해서는 v_{IN} 이 R_E 의 양단에 걸리게 될 것이다. 2개의 pnp 전류 미러

가 이상적이라면, v_{IN} , 4 개의 v_{BE} , 그리고 R_E 로 구성된 루프(loop)에서 다음과 같은 식을 얻을 수 있다.

$$v_{IN} = -V_T \ln\left(\frac{\alpha i_{C1}}{I_{SP}}\right) + V_T \ln\left(\frac{i_{C1}}{I_{SN}}\right) + R_E(i_{C1} - i_{C2}) - V_T \ln\left(\frac{i_{C2}}{I_{SN}}\right) + V_T \ln\left(\frac{\alpha i_{C2}}{I_{SP}}\right) \quad (2)$$

여기서, I_{SN} 과 I_{SP} 는 npn 트랜지스터(Q_1 과 Q_2)와 pnp 트랜지스터(Q_3 과 Q_4)의 컬렉터 역방향 포화 전류(collector reverse saturation current)이다. 위 식의 우변항에서, 자연로그가 포함된 부분을 정리하면

$$V_T(-\ln \alpha i_{C1} + \ln I_{SP} + \ln i_{C1} - \ln I_{SN} - \ln i_{C2} + \ln I_{SN} + \ln \alpha i_{C2} - \ln I_{SP}) = 0 \quad (3)$$

이 되므로, 그림 2의 출력 전류 i_{OUT} 은 정확하게 다음과 같이 나타낼 수 있다.

$$i_{OUT} = i_{C1} - i_{C2} = \frac{v_{IN}}{R_E} \quad (4)$$

여기서, i_{C1} 과 i_{C2} 의 차를 얻기 위해 사용되는 전류 미러는 이상적인 것으로 가정했다. 식 (4)로부터, 그림 2에 나타낸 회로의 트랜스컨덕턴스는 $1/R_E$ 이 되고, 출력 전류식이 α 와 V_T 에 무관함을 알 수 있다. 더욱이, Q_3 과 Q_4 의 바이어스 전류 i_{C1} 과 i_{C2} 는 pnp 트랜지스터로 구성되는 1개의 전류 미러를 사용하여 각 각 실현할 수 있으므로 종래의 트랜스컨덕터 보다 회로 구성이 간단한 것이 그 특징이다.

제안한 선형 트랜스컨덕터의 입력 선형 범위 $V_{IN(linear)}$ 는 $R_E I_{EE}$ 가 되며 $V_{IN(linear)}$ 의 확장 범위는 다음과 같이 주어진다.

$$V_{EE} + V_{CE(I_{EE}) sat} + V_{BE0} \leq V_{IN(linear)} \leq V_{CC} - V_{BE3} - V_{CE5sat} \quad (5)$$

여기서, $V_{CE(I_{EE}) sat}$ 는 정전류원 I_{EE} 를 기본 전류 미러로 구성했을 경우 출력 트랜지스터의 포화 전압이고 V_{BE0} 는 다이오드 결선 트랜지스터의 베이스와 이미터간의 전압이다. 일반적인 실험 조건, 즉

$V_{CC} = -V_{EE} = 3V$, $V_{BE} = 0.7V$, 그리고 $V_{CEsat} = 0.3V$ 일 경우, 그림 2에 나타난 트랜스컨덕터가 확장할 수 있는 입력 선형 범위는 $-2.0V \leq V_{IN(linear)} \leq 2.0V$ 로 대칭성을 갖는다. 이 값은 종래의 선형 트랜스컨덕터의 $-1.3V \leq V_{IN(linear)} \leq 2.0V$ 와 비교할 때, 제안한 선형 트랜스컨덕터가 동일한 공급 전압에 대해 마이너스 쪽의 선형 범위가 0.7V 더 확장되었다는 것을 알 수 있다.

2. 연산 트랜스컨덕턴스 증폭기

그림 2의 선형 트랜스컨덕터를 기초로 설계한 연산 트랜스컨덕턴스 증폭기(OTA)의 회로도를 그림 3에 나타냈다^{[4], [5]}. 회로는 차동 전압 v_{IN} 을 차동 전류 i_{C1} 과 i_{C2} 로 변환시키는 저전압 저전력 선형 트랜스컨덕터, 이 차동 전류를 i_{C13} 과 i_{C14} 로 선형적으로 바꾸는 트랜스리니어 전류 이득 셀(translinear current gain cell)(또는 길버트(Gilbert) 전류 이득 셀), 그리고 i_{C13} 과 i_{C14} 의 차 $i_{OUT} = i_{C13} - i_{C14}$ 를 얻는 차동-입력 단일-출력(differential-input to single-ended) 변환기로 구성된다. 회로에서 트랜스리니어 전류 이득 셀은 Q_9, Q_{10}, Q_{13} , 그리고 Q_{14} 로 구성되고 차동 단일-출력 변환기는 세 개의 전류 미러 $Q_{13} \sim Q_{15}, Q_{16} \sim Q_{18}$, 그리고 $Q_{19} \sim Q_{21}$ 로 구성된다.

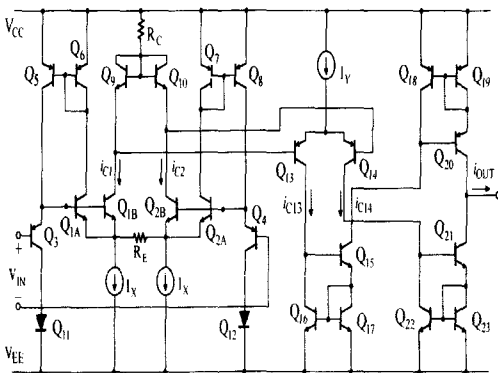


그림 3. 제안한 선형 트랜스컨덕터를 기초로 한 OTA의 회로도

Fig. 3. Circuit diagram of the OTA basic on the proposed linear transconductor.

그림 3의 선형 트랜스컨덕터의 회로에서 i_{C1} 과 i_{C2} 의 합이 I_X 가 되므로, i_{C1} 과 i_{C2} 는 다음과 같이 나

타낼 수 있다.

$$i_{C1} = \frac{I_X}{2} + \frac{v_{IN}}{2R_E} \tag{6a}$$

$$i_{C2} = \frac{I_X}{2} - \frac{v_{IN}}{2R_E} \tag{6b}$$

위의 차동 출력 전류 i_{C1} 과 i_{C2} 는 트랜스리니어 전류 이득 셀의 다이오드-접속된(diode-connected) 트랜지스터 Q_9 와 Q_{10} 에 인가된다. 또한, 차동쌍 트랜지스터 Q_{13} 과 Q_{14} 에 의해 i_{C1} 은 i_{C13} 으로, 그리고 i_{C2} 는 i_{C14} 로 각각 복제되어 다음과 같은 식이 성립된다^{[7], [8]}.

$$\frac{i_{C1}}{i_{C2}} = \frac{i_{C14}}{i_{C13}} \tag{7}$$

i_{C13} 은 전류 미러 $Q_{15} \sim Q_{17}$ 과 $Q_{18} \sim Q_{20}$ 에 의해 i_{C20} 으로 되고 i_{C14} 는 전류 미러 $Q_{21} \sim Q_{23}$ 에 의해 i_{C21} 로 복제된다. 따라서, i_{C20} 과 i_{C21} 의 차가 차동 단일-출력 변환기의 출력 전류 i_{OUT} 이 되고 i_{C20} 과 i_{C21} 의 합이 I_Y 가 되므로 다음과 같은 식을 얻을 수 있다.

$$i_{C11} = \frac{I_Y}{2} - \frac{i_{OUT}}{2} \tag{8a}$$

$$i_{C12} = \frac{I_Y}{2} + \frac{i_{OUT}}{2} \tag{8b}$$

식 (6a), (6b), (7), (8a), 그리고 (8b)를 사용해 OTA의 전달 함수를 구하면

$$i_{OUT} = \frac{I_Y}{I_X} \frac{1}{R_E} v_{IN} \tag{9}$$

으로 주어진다. 위 식으로부터 제안한 OTA의 트랜스컨덕턴스 $G_m = (I_Y/I_X)(1/R_E)$ 로 주어진다 것을 알 수 있다. 식 (9)에는 근사식이 전혀 사용되지 않았으며 저항 R_E 를 제외하고는 온도에 의존하는 항이 전혀 없다는 것을 알 수 있다. 또한, OTA의 트랜스컨덕턴스는 바이어스 전류 I_Y 와 I_X 의 비에 의해 결정된다는 것을 알 수 있다.

그림 3에서 2개의 전류 미러에 의해 Q_1 과 Q_3 의 이미터 전류가 같다. Q_1 과 Q_3 의 공통-베이스 전류 이득(common-emitter current gain) β 가 같다고 가정하면 Q_1 과 Q_3 의 베이스 전류가 같기 때문에, 입력 임피던스 입력 바이어스 전류, 그리고 동상-모드 제거비

(common-mode rejection ratio:CMRR)는 종래의 선형 트랜스컨덕터와 동일 할 것이다⁴⁾. 또한, pnp 공통 이미터와 npn 공통-이미터 증폭기를 직렬 구성하였기 때문에 주파수 특성 역시 종래의 트랜스컨덕터를 사용한 OTA의 특성과 같을 것이다.

III. 정도 고찰

지금까지 논의는 트랜지스터의 공통-이미터 전류 이득(common-mode current gain) β 와 베이스-폭 변조 효과(base-width modulation effect)를 무시한 것이다. 이러한 비이상적인 특성에 의해 선형성과 온도 특성에 영향을 미칠 것이다. 이 절에서는 이러한 2차 효과에 대하여 논의한다.

1. 저전력 저전압 선형 트랜스컨덕터

제안한 트랜스컨덕터의 회로는 완전-차동(fully-differential) 형 또는 좌우 대칭 구조를 갖고 있기 때문에, 공통-이미터 전류 이득 β 에 대한 영향은 무시할 수 있다. 또한, 차동 입력단 밑에 2개의 다이오드를 사용하였기 때문에 Q_3 과 Q_4 의 트랜지스터에서는 베이스-폭 변조 효과를 무시할 수 있다. 하지만, 제안한 회로는 입력 신호에 대해 Q_5 (또는 Q_8)의 컬렉터와 이미터간 전압은 변화되지만 Q_6 (또는 Q_7)의 컬렉터와 이미터간 전압은 일정(약 0.7 V)하기 때문에 Q_5 와 Q_6 (또는 Q_7 과 Q_8)으로 구성되는 전류 미러의 입·출력 전류에는 베이스-폭 변조 효과의 영향을 받는다. Q_4 의 베이스 단자를 접지로 연결하고 Q_3 의 베이스 단자에 입력 신호 v_{IN} 이 인가되었다고 가정하여 2개의 pnp형 전류 미러에 미치는 베이스-폭 변조 효과를 고려하여 출력 전류를 구하면 다음과 같이 주어진다.

$$i_{OUT} = i_{C1} - i_{C2} = \frac{v_{IN}}{R_E} + \frac{V_T}{R_E} \ln \left(1 - \frac{v_{IN}}{V_{AP} + V_{CC} - V_{BE}} \right) \quad (10)$$

여기서, V_{AP} 는 pnp 트랜지스터의 얼리(Early) 전압이다. 식 (10)으로부터, 입력 신호 전압 v_{IN} 이 클 경우 선형성과 온도 특성이 떨어진다는 것을 알 수 있다. 그러나, 일반적으로 V_{AP} 가 큰 값을 갖게 되므로 식 (10)에서 우측의 두 번째항은 무시할 수 있을 것이다. $V_{AP} = 50 \text{ V}$, $R_E = 20 \text{ k}\Omega$, $V_{CC} = 3 \text{ V}$, 그리고

$v_{IN} = 2 \text{ V}$ 일 경우 식 (10)의 우측의 두 번째항의 값은 약 $-0.03 \mu\text{A}$ 가 된다.

2. 연산 트랜스컨덕터스 증폭기

제안한 연산 트랜스컨덕터스 증폭기(OTA)는 트랜스리니어 전류 이득 셀에 의해, 완전-차동형 선형 트랜스컨덕터(그림 2의 회로)와 단일-출력 변환기가 결합되어 있다. 선형 트랜스컨덕터와 트랜스리니어 전류 이득 셀은 완전 대칭적인 구조를 갖고 있기 때문에, 유한한 β 값에 영향을 받지 않을 것이다. 단일-출력 변환기에서는 1개의 npn 전류 미러($Q_{13} \sim Q_{15}$)가 추가되었기 때문에 유한한 β 값에 의해 출력 전류가 영향을 받을 것이며, 이것을 고려한 출력 전류는 다음과 같이 나타낼 수 있다.

$$i_{OUT} = \frac{I_Y}{I_X} \frac{1}{R_E} \left(1 - \frac{2}{\beta_N^2 + 2\beta_N + 2} \right) v_{IN} \quad (11)$$

여기서, β_N 은 npn 트랜지스터의 공통-이미터 전류 이득이다.

제안한 OTA의 회로에서 단일-출력 변환기는 세 개의 윌슨(Wilson) 전류미러로 구성되어 있기 때문에 베이스-폭 변조 효과를 무시할 수 있다. 따라서, 이 OTA의 입력단에 해당되는 선형 트랜스컨덕터가 식 (10)에서 나타낸 바와 같이 베이스-폭 변조 효과에 영향을 받을 것이다. 이것을 고려한 출력 전류는 다음과 같이 주어진다.

$$i_{OUT} = \frac{I_Y}{I_X} \frac{1}{R_E} v_{IN} + \frac{I_Y}{I_X} \frac{V_T}{R_E} \ln \left(1 - \frac{v_{IN}}{V_{AP} + V_{CC} - V_{BE}} \right) \quad (12)$$

IV. 실험 결과 및 고찰

제안한 저전압 저전력 바이폴라 선형 트랜스컨덕터(그림 2)와 이를 기초로 설계한 OTA(그림 3)를 PSpice를 사용한 컴퓨터 시뮬레이션과 트랜지스터 어레이(array)를 사용한 브레드보드(breadboard) 실험을 통하여 그 동작 원리와 성능을 확인하였다. 시뮬레이션에 사용한 바이폴라 트랜지스터의 모델 파라미터를 표 1에 나타냈다. 트랜지스터 어레이는 MPQ3906(pnp)와 MPQ3904(npn)를 각각 사용하였다. 회로에서 이미터 디제너레이션 저항

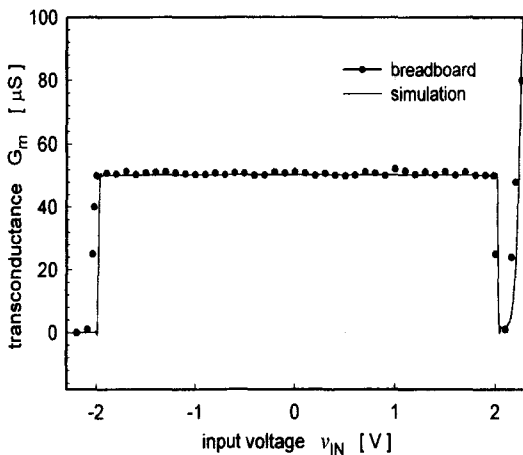
$R_E = 20 \text{ k}\Omega$, 바이어스 전류 $I_{EE} = 100 \mu\text{A}$, 그리고 공급기 전압 $V_{CC} = -V_{EE} = 3 \text{ V}$ 를 사용하였다. 입력 신호의 선형 범위는 $R_E I_{EE} = 20 \text{ k}\Omega \times 100 \mu\text{A} = 2 \text{ V}$ 로 설정했다.

표 1. 바이폴라 트랜지스터들의 모델 파라미터
Table 1. Model parameter of bipolar transistors.

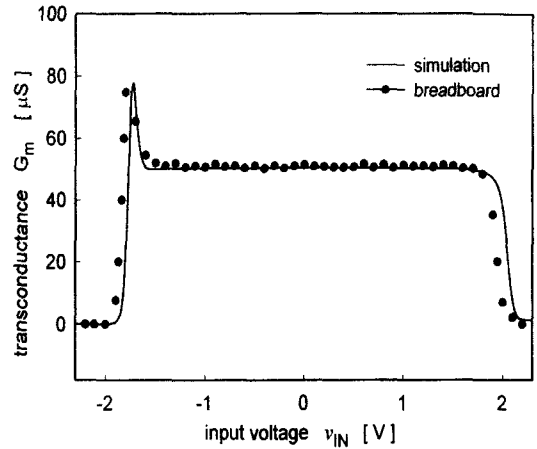
<pre>.model Q2N3906 PNP(Is=1.41f Xti=3 Eg=1.11 Vaf=18.7 Bf=180.7 Ne=1.5 Ise=0 Ikf=80m Xtb=1.5 Br=4.977 Nc=2 Isc=0 Ikr=0 Rc=2.5 Cjc=9.728p Mjc=.5776 Vjc=.75 Fc=.5 Cje=8.063p Mje=.3677 Vje=.75 Tr=33.42n Tf=179.3p Itf=.4 Vtf=4 Xtf=6 Rb=10)</pre>
<pre>.model Q2N3904 NPN(Is=6.734f Xti=3 Eg=1.11 Vaf=74.03 Bf=416.4 Ne=1.259 Ise=6.734f Ikf=66.78m Xtb=1.5 Br=.7371 Nc=2 Isc=0 Ikr=0 Rc=1 Cjc=3.638p Mjc=.3085 Vjc=.75 Fc=.5 Cje=4.493p Mje=.2593 Vje=.75 Tr=239.5n Tf=301.2p Itf=.4 Vtf=4 Xtf=2 Rb=10)</pre>

본 연구에서 제안한 저전압 저전력 선형 트랜스컨덕터의 성능을 확인하기 위하여, 종래의 트랜스컨덕터의 회로를 같은 조건으로 실험하였다. 실험 결과에서 breadboard는 트랜지스터 어레이를 사용하여 시작품을 만들어 브레드보드상에서 측정한 결과이고 simulation은 PSpice를 사용하여 컴퓨터상에서 모의실험을 한 것이다.

그림 1과 2에 나타낸 트랜스컨덕터의 회로에 있어서 입력 전압 v_{IN} 에 대한 출력 전류($i_{C1} - i_{C2}$)의 비, 즉 트랜스컨덕턴스 G_m 을 실험한 결과를 그림 4(a)



(a)



(b)

그림 4. 제안한 선형 트랜스컨덕터(a)와 종래의 선형 트랜스컨덕터의(b)의 선형성

Fig. 4. Linearity of the proposed linear transconductor(a) and conventional transconductor(b).

와 (b)에 각각 나타냈다. 이 그림으로부터 제안한 선형 트랜스컨덕터는 -1.95 V 에서 $+1.95 \text{ V}$ 까지의 입력 전압 범위에서 $G_m = 50 \mu\text{S}$ 로 일정하다는 것을 알 수 있으나, 종래의 트랜스컨덕터의 선형 범위는 -1.50 V 에서 $+1.75 \text{ V}$ 임을 알 수 있다. 시뮬레이션을 통하여 -2.0 V 에서 $+2.0 \text{ V}$ 의 입력 범위에서 제안한 선형 트랜스컨덕터의 상대 오차가 0.06% 이하인 것을 확인하였고, 이 상대 오차를 기준으로 할 때 종래의 트랜스컨덕터 선형 범위는 각각 -1 V 에서 $+1 \text{ V}$ 까지 나타났다.

그림 5는 그림 1과 2에 나타낸 회로의 온도 특성을 시뮬레이션 한 결과를 나타낸 것이다. 이 결과는 -2 V 에서 $+2 \text{ V}$ 까지의 입력 전압 범위에서 $25 \text{ }^\circ\text{C}$ 를 기준으로 하여 $-25 \text{ }^\circ\text{C}$ 와 $75 \text{ }^\circ\text{C}$ 에 대한 출력 전류의 오프셋(offset)을 측정한 것이다. 그림으로부터 제안한 선형 트랜스컨덕터는 전체의 입력 범위에서 온도 특성이 좋아졌다는 것을 알 수 있다. 그러나 종래의 선형 트랜스컨덕터는 입력 선형 범위($-1.50 \text{ V} \sim +1.75 \text{ V}$)에서만 온도 특성이 좋다는 것을 알 수 있다. 이것은 -1.5 V 이하에서는 바이어스 전류 I_{EE} 를 만드는 전류 미러의 출력 트랜지스터가 포화되기 때문에 일어난 것으로 사료된다.

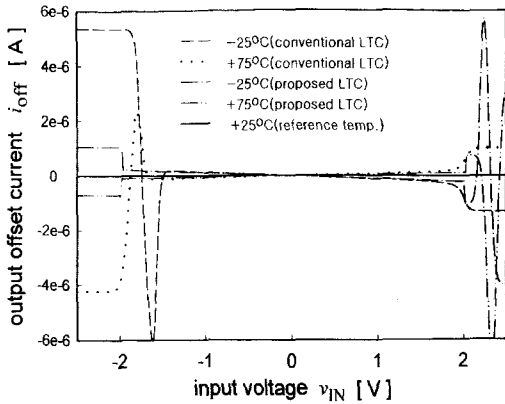


그림 5. 선형 트랜스컨덕터들의 온도 특성
Fig. 5. Temperature characteristics of the linear transconductors.

동일한 공급 전원의 조건에서 종래의 선형 트랜스컨덕터의 소비전력은 3.10 mW이고 제안한 저전압 저전력 선형 트랜스컨덕터의 소비전력은 2.44 mW로 0.66 mW의 차이가 발생하였다. 그러나, 동일한 입력 선형 범위가 되도록 조절할 경우 종래의 선형 트랜스컨덕터에는 $V_{CC} = -V_{EE} = 10\text{ V}$ 를 공급해야한다. 이 경우 소비전력은 약 15.2 mW가 된다. 따라서, 그림 2에 나타난 선형 트랜스컨덕터가 약 6배의 낮은 소비전력을 갖게되므로, 제안한 선형 트랜스컨덕터는 저전압 저전력 바이폴라 선형 트랜스컨덕터로서 각종 아날로그 회로 설계의 기본 빌딩 블록으로 사용될 수 있을 것이다.

제안한 저전압 저전력 선형 트랜스컨덕터를 기초로 설계한 OTA의 동작 원리와 그 성능을 실험을 통해 확인했다. 그림 3의 OTA 회로에서 $R_E = 20\text{ k}\Omega$, $R_C = 2.5\text{ k}\Omega$, $V_{CC} = -V_{EE} = 3\text{ V}$, $I_X = 100\text{ }\mu\text{A}$, 그리고 $I_Y = 50\text{ }\mu\text{A}$ 로 각각 설정하였다. 또한, 입력 신호의 선형 범위는 $R_E I_{EE} = 20\text{ k}\Omega \times 100\text{ }\mu\text{A} = 2\text{ V}$ 로 설정하였고, 출력단과 접지 사이에 부하저항 $R_L = 100\text{ }\Omega$ 을 접속하였다. 그림 1에 나타난 종래의 선형 트랜스컨덕터를 기초로 OTA^[4]와의 성능을 비교하기 위해 같은 조건으로 실험 및 측정하였다.

그림 6은 제안한 OTA에 대한 트랜스컨덕턴스의 선형성을 측정된 결과이다. 이 결과는 입력 전압 v_{IN} 을 -2 V 에서 $+2\text{ V}$ 까지 가변시키면서 부하 저항 R_L 에 흐르는 출력 전류 i_{OUT} 와 트랜스컨덕턴스 G_m 을 구한 것이다. 이론적인 $G_m = I_Y / (R_E I_X) = 25\text{ }\mu\text{S}$ 이

지만 측정된 결과는 $G_m = 23.5\text{ }\mu\text{S}$ 이다. 이 결과는 유한한 공통-이미터 전류 이득 β 에 의한 결과로 사료된다. 그림 7은 $v_{IN} = 0.5\text{ V}$ 로 설정하고 바이어스 전류 I_Y 의 변화에 따른 트랜스컨덕턴스의 특성을 측정된 결과이다. 이 결과로부터 제안한 OTA의 트랜스컨덕턴스 제어특성이 동일하다는 것을 알 수 있고, 트랜스컨덕턴스의 제어 범위가 4-디케이드(decade) 이상임을 알 수 있다.

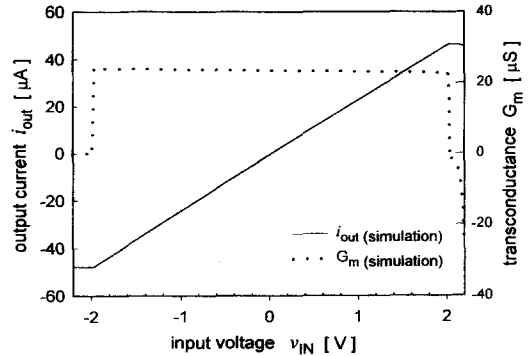


그림 6. OTA의 트랜스컨덕턴스 특성
Fig. 6. Transconductance characteristics of the OTA.

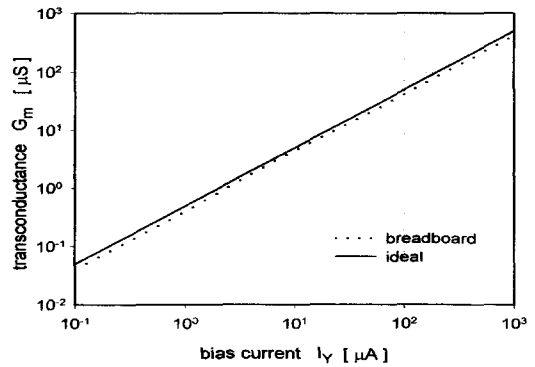


그림 7. 바이어스 전류 I_Y 에 대한 트랜스컨덕턴스의 특성
Fig. 7. Transconductance characteristics versus bias current I_Y .

그림 8은 주파수에 대한 출력 전류 i_{OUT} 의 특성을 시뮬레이션 한 결과를 나타낸 것이다. 이 결과로부터 OTA의 개방 루프(open-loop) 대역폭이 1 MHz임을 알 수 있다. OTA의 출력 저항은 바이어스 전류 I_Y 의 증가에 따라 감소하며 그 특성은 종래의 OTA와 동일하다. 트랜지스터 어레이를 사용하여 제작한 OTA의 입

력과 출력 파형을 그림 9(a)에 나타냈다. OTA의 출력 전류를 파형으로 관측할 수 없기 때문에 출력 단자와

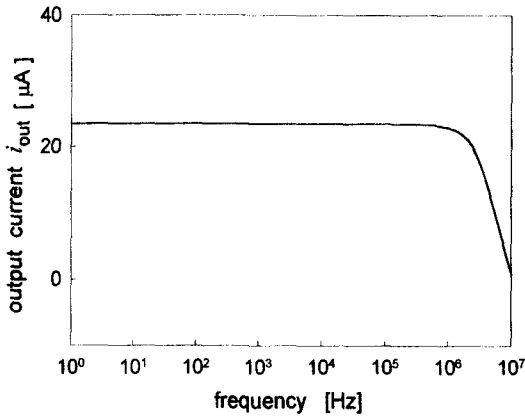
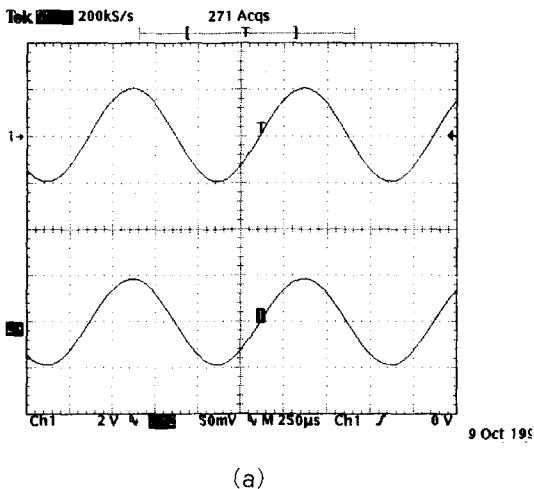
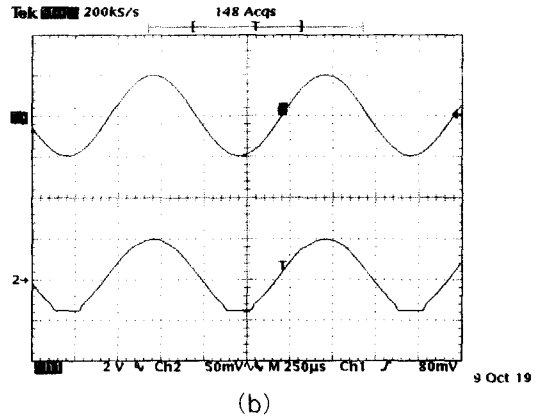


그림 8. OTA의 출력 전류 i_{OUT} 에 대한 주파수 특성
Fig. 8. Frequency characteristics of the output current i_{OUT} in OTA.

접지사이에 부하 저항 $1\text{ k}\Omega$ 을 연결하고 저항에 걸리는 전압을 측정하였다. 상부 파형이 입력 전압 $v_{in} = 2\sin 2\pi 1000t$ [V]이고 하부 파형이 OTA의 출력 전압이다. 출력 전압은 이론적인 출력 전압 $v_{OUT} = (I_Y/I_X)(R_L/R_E)v_{in} = 50\text{ mV}$ 에 거의 일치한다는 것을 알 수 있다. 그림 9(b)는 같은 조건으로 종래의 OTA를 입력과 출력 전압을 측정된 결과이다. 이 결과는 종래의 OTA의 차동 입력단에 사용된 트랜스컨덕터의 회로가 갖는 특성(그림 4(a) 참조)에 의해 기인된 것이다.



(a)



(b)

그림 9. OTA의 입력 전압과 출력 전압의 특성

- (a) 그림 3에 나타낸 제안된 OTA
- (b) 참고문헌 [4]에서 발표된 종래의 OTA

Fig. 9. Input voltage and output voltage characteristics of the OTA.

- (a) Proposed OTA shown in Fig. 3
- (b) Conventional OTA shown in Reference[4]

IV. 결 론

새로운 구성의 저전압 저전력 선형 트랜스컨덕터를 제안하였고 컴퓨터 시뮬레이션과 브레드보드 실험을 통해 그 동작 원리를 확인하였다. 이 선형 트랜스컨덕터는 주어진 선형 범위에서 우수한 선형성과 온도 특성을 갖고 있으며, 같은 선형 범위를 기준으로 할 때 종래의 트랜스컨덕터보다 약 6배의 전력이 감소된다는 것을 확인하였다. 또한, 제안한 선형 트랜스컨덕터를 기초로 한 OTA도 제안했다. 제안한 OTA도 역시, 높은 선형성을 갖는다는 것을 알 수 있었고, 주파수 특성과 트랜스컨덕터의 제어 특성이 우수하다는 것을 알 수 있었다. 또한, 제안한 선형 트랜스컨덕터는 회로 구성이 간단하다. 따라서, 제안한 선형 트랜스컨덕터와 이를 기초로 한 OTA는 저전압 저전력 고성능의 필터, 발진기, 멀티플라이어(multiplier) 등에 폭 넓게 이용될 것으로 기대된다.

참 고 문 헌

[1] C. Toumazou, F. J. Lidgey, and D. G. Haigh, *Analogue IC design: the current-mode approach*, Peter Peregrinus Ltd. ch. 2-4, 1990.

- [2] P. R. Gray, and R. G. Meyer, *Analysis and design of analog integrated circuits*, Wiley, New York, 1984.
- [3] W.-S. Chung and H.-W. Cha, "Bipolar linear transconductor," *Electronics Letters*, vol. 26, pp. 619-620, May 1990.
- [4] W.-S. Chung, K.-H. Kim, and H.-W. Cha, "A linear operational transconductance amplifier for instrumentation applications," *IEEE Trans. Instrumentation and Measurement*, vol. IM-41, pp. 441-443, June 1992.
- [5] 차 형우, 신 희중, 김 동용, 정 원섭, "바이폴라 선형 트랜스컨덕터에 관한 연구", *대한전자공학회 1998년도 추계종합학술대회 논문집*, 제21권, 제2호, pp. 803-806, 1998년 11월
- [6] H.-W. Cha and K. Watanabe., "Wideband CMOS current conveyor," *Electronics Letters*, vol. 32, pp. 1245-1246, July 1996.
- [7] B. Gilbert, "A new wide-band amplifier technique," *IEEE J. Solid-State Circuits*, vol. SC-3, pp. 353-365, Dec. 1968.
- [8] A. B. Grebene, *Bipolar and MOS analog integrated circuit design*, Wiley, New York, chap. 2.1, 1984.

 저 자 소 개



申熙鍾(正會員)

1961년 4월 3일생. 1983년 2월 청주대학교 전자공학과(공학사). 1989년 2월 청주대학교 전자공학과(공학석사). 1998년 8월 청주대학교 전자공학과(박사과정 수료). 1995년 3월~현재 대원공과대학 전자계산과 조교수. 주관심분야는 Bipolar 및 CMOS 아날로그 집적회로 설계, 아날로그 필터 설계, 센서 신호처리 회로 설계 등

鄭元燮(正會員)

1955년 11월 3일생. 1977년 2월 한양대학교 전자통신공학과(공학사). 1979년 2월 한양대학교 전자통신공학과(공학석사). 1986년 3월 일본 静岡(Shizuoka)대학 전자과학연구과(공학박사). 1986년 4월~현재 청주대학교 이공대학 전자·정보통신·반도체공학부 교수. 주관심분야는 Bipolar 및 CMOS 아날로그 집적회로 설계, 아날로그 필터 설계, 전류-모드 신호처리 회로 설계, 센서 신호처리 회로 설계 등